

公告本

發明專利說明書

101年11月15日修正替換頁

中文說明書替換頁(101年11月)

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：096110203

※ 申請日期：96.3.23

※IPC 分類：G11C 11/56 (2006.01)

一、發明名稱：(中文/英文)

具有於緩衝遠端緩衝電路中之冗餘資料之方法及非揮發性記憶體

NON-VOLATILE MEMORY AND METHOD WITH REDUNDANCY
DATA BUFFERED IN REMOTE BUFFER CIRCUITS

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商桑迪士克科技公司
SANDISK TECHNOLOGIES INC.

代表人：(中文/英文)

阿薩 勒 富斯泰科
LE FUSTEC, ASA

住居所或營業所地址：(中文/英文)

美國德克薩斯州布蘭諾市北達拉斯公園路6900號雙城中心
TWO LEGACY TOWN CENTER, 6900 NORTH DALLAS PARKWAY,
PLANO, TEXAS 75024, U.S.A.

國 籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 1 人)

姓 名：(中文/英文)

朗爾 艾德里安 賽內
CERNEA, RAUL-ADRIAN

國 籍：(中文/英文)

美國 U.S.A.

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 美國；2006年03月24日；11/388,579

2. 美國；2006年03月24日；11/389,411

無主張專利法第二十七條第一項國際優先權：

1.

2.

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

本發明揭示一種具有於緩衝遠端緩衝電路中之冗餘資料之方法及非揮發性記憶體。一記憶體在其使用者部分具有損壞位置，其可藉由在一冗餘部分內的冗餘位置來置換。在使用者及冗餘部分之行電路內的資料鎖存器允許使用一資料匯流排來交換從一記憶體所感應之資料或要寫入一記憶體之資料。一遠端冗餘方案具有可從一中央緩衝器獲得之冗餘資料，該中央緩衝器可藉由任一數目的行電路來存取。當從該中央緩衝器取得資料時，冗餘資料緩衝器電路致動匯流排交換來自該等使用者資料緩衝器之資料，損壞位置除外。依此方式，僅用於該使用者部分之定址係用於匯流排交換。而且，對冗餘資料之可存取性不會受到行電路相對於該等冗餘資料鎖存器之位置的限制且可採用比該等行電路所強加之粒度更精細的一粒度來存取緩衝的冗餘資料。

六、英文發明摘要：

七、指定代表圖：

(一)本案指定代表圖為：第(5)圖。

(二)本代表圖之元件符號簡單說明：

(無元件符號說明)

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

九、發明說明：

【發明所屬之技術領域】

本發明一般而言係關於非揮發性半導體記憶體，例如電可抹除可程式化唯讀記憶體 (EEPROM) 與快閃 EEPROM，且更明確而言係關於實施行冗餘特徵之非揮發性半導體記憶體。

【先前技術】

能夠非揮發性儲存電荷的固態記憶體 (特別係採用包裝成一小形狀因素卡的 EEPROM 及快閃 EEPROM 之形式) 近年來已經成為各種行動及手持裝置 (尤其是資訊器具與消費性電子產品) 中選用的儲存器。和同為固態記憶體的 RAM (隨機存取記憶體) 不同的係，快閃記憶體係非揮發性的，故即使關閉電源後仍可保留其已儲存的資料。雖然較之磁碟儲存器成本較高，不過利用快閃記憶體越來越多地用於大量儲存應用。傳統大量儲存器 (其係基於旋轉磁性媒體，例如硬碟機與軟碟) 並不適用於行動及手持環境。這係因為碟片驅動器的體積趨於龐大，容易產生機械故障，而且具有較高的延遲時間以及較高的功率要求。該些令人討厭的屬性使得以碟片為主的儲存器無法在大多數行動式及可攜式應用中得到實用。另一方面，快閃記憶體 (不論係嵌入式或採用一可移除卡形式) 因為其小尺寸、低功率消耗、高速以及較高可靠性而理想地適用於行動及手持環境。

該等記憶體裝置一般包含可被固定在一卡上的一或多個

記憶體晶片。每個記憶體晶片皆包含一受到周邊電路(例如解碼器及抹除電路、寫入電路以及讀取電路)支援的記憶體單元陣列。更複雜的記憶體裝置還會搭配一可實施智慧型與更高階記憶體操作與介接的控制器。現今正在使用許多市售成功的非揮發性固態記憶體裝置。該些記憶體裝置可利用不同的記憶體單元，各類型具有一或多個電荷儲存元件。EEPROM之範例及其製造方法係提供於美國專利案第5,595,924號中。快閃EEPROM之範例、其在記憶體系統中的用途及其製造方法係提供於美國專利案第5,070,032、5,095,344、5,315,541、5,343,063、5,661,053、5,313,421及6,222,762號。具有NAND單元結構之記憶體裝置之範例係說明於美國專利案第5,570,315、5,903,495及6,046,935號。具有一用於儲存電荷之介電層之記憶體裝置之範例已由Eitan等人，"NORM：新穎局部捕獲，2位元非揮發性記憶體單元"(IEEE電子裝置期刊，第21卷，2000年11月，第543至545頁)並於美國專利案第5,768,192及6,011,725號中說明。

一記憶體裝置係通常組織為以列及行配置並由字元線及位元線定址的一二維記憶體單元陣列。該陣列可依據一NOR型或一NAND型架構來形成。NOR型記憶體之範例係揭示於美國專利案第5,172,338及5,418,752號中。作為一記憶體系統之部分的NAND架構陣列及其操作之範例係見諸於美國專利案第5,570,315、5,774,397及6,046,935號。

一記憶體經常會具有由於製程或在裝置操作期間出現的

損壞部分。特定言之，為了最大化製造良率，在製造時發現的缺陷係校正以拯救另外的損壞產品。許多技術為管理該些缺陷而存在，包括錯誤校正碼或記憶體之重新映射部分，如美國專利案第 5,602,987、5,315,541、5,200,959、5,428,621 及 US 2005/0141387 A1 號所述。該些公告案之揭示內容係因此以引用方式併入本文。該些公告案之揭示內容係因此以引用方式併入本文。

在製造之後，在出貨之前會測試一記憶體晶片。若發現一缺陷，則該晶片可藉由使用一冗餘部分來替代記憶體之損壞部分來挽救。一在記憶體中發現的普遍缺陷類型係由於陣列之一行問題所引起。例如，在一快閃記憶體中，一行缺陷可能由於記憶體單元區域內的下列錯誤之任一者而引起：位元線至位元線短路；位元線對其他信號短路；位元線開啟；無法程式化或程式化過慢之壞單元；及/或壞資料鎖存器。

傳統行冗餘方案置換整行，包括該等位元線、感應放大器及行內的資料鎖存器。該冗餘方案還具有一高速匹配電路以及分離存取信號，在遭遇一壞行時會致動該等分離存取信號。

一在記憶體晶片上管理損壞行之先前技術系統自身使用一二進制解碼方案以管理壞行置換。來自主機之位址係先鎖存在一暫存器內且該行位址係由一 10 位元加法器來遞增以管理從 0 至 540 位元組之行。然後將該行位址 (10 位元) 預解碼成 15 至 20 線，其貫穿整個行解碼器區域。該些信號係

選自該些 15 至 20 線之中以形成一行選擇。在此二進制解碼系統中的壞行係藉由比較一進入行位址與一壞行位址列表來管理。若發現一匹配，則該進入行位址係重新指派至另一良好行位址。若該進入位址不匹配該等壞行位址，則不改變該進入行位址。該二進制行選擇方案在定位隨機行位址時具有一較高程度的彈性。然而，其具有缺點，即其因為置換一損壞行所必需的多個邏輯級而相對較慢，故此點使該二進制解碼方案難以遠快於一 20 MHz 資料輸入或輸出速率來運行。

而且，在具有同時從陣列頂部及底部由多組感應放大器伺服之一架構之一記憶體陣列之情況下，由於一冗餘行相對於各組感應放大器之位置，可能無法有效率地重新映射損壞行。

因此，一般需要效能改良的高效能且高容量非揮發性記憶體。特定言之，需要效能及效率改良的缺陷管理。

【發明內容】

遠端冗餘方案

依據本發明之一方面，一種遠端冗餘方案具有從該等冗餘資料鎖存器重定位至一組緩衝器電路的用於損壞記憶體位置之冗餘或替代資料。依此方式，該冗餘資料係在一更容易存取位置內，使得在記憶體陣列與 I/O 匯流排之間交換資料必需一定址方案。特定言之，在本遠端冗餘方案中，使用者資料係與使用者資料鎖存器相關聯而冗餘資料係與冗餘資料鎖存器相關聯，但用於記憶體陣列之使用者

部分之該等位址可用於存取使用者資料及替代其的任何冗餘資料。當目前位址係用於一良好(未損壞)位置時，該資料匯流排與該等使用者資料鎖存器交換資料。另一方面，當目前位址係用於一損壞位置時，該資料匯流排與一將冗餘資料載入其內之遠端緩衝器交換資料。

在一較佳具體實施例中，冗餘資料緩衝器電路係用於緩衝與該冗餘部分之該等鎖存器相關聯之替代資料。僅需要用於定址該使用者部分之定址方案。通常，資料係在該I/O匯流排與該使用者部分之該等資料鎖存器之間交換。當遭遇一損壞位址位置時，替代資料係在該I/O匯流排與更易存取緩衝電路而非該冗餘部分內的該等資料鎖存器之間交換。

在另一具體實施例中，該等冗餘資料緩衝器之位址粒度不必與該等行電路之位址粒度相同。較佳的係，位址單元具有比一行之解析度更精細的一解析度。一子行解碼器進一步將行位址與一行偏移位址解碼成子行位址。此點具有優點，即更有效地利用冗餘儲存空間，由於一單一損壞位元線可藉由另一冗餘位元線來置換而不必藉由一包含多個位元線之冗餘行來置換。

一遠端緩衝器之實施方案允許通常綁縛至其各別冗餘資料緩衝器之全部冗餘資料不會由於其位置及記憶體架構而受到存取限制。例如，一組偶數行電路只能存取偶數行並因此無法使用任何奇數冗餘行，對於奇數行電路亦同樣。本發明允許在一中央位置內緩衝全部冗餘資料，該中央位

置可由任何數目之行電路來存取而不管其相對位置。

【實施方式】

初始說明一採用行冗餘之典型記憶體有益於區別本發明。

傳統局部冗餘資料方案

圖1說明使用一傳統行冗餘方案之一記憶體裝置，其中僅可從冗餘部分使用冗餘資料。該記憶體裝置具有一記憶體單元陣列100，其係劃分成一使用者部分102與一冗餘部分102'。在陣列100中的記憶體單元係可藉由沿一列的一組字元線與沿一行的一組位元線來存取。該組字元線係可經由一列編碼器130藉由一列位址來選擇。同樣地，該組位元線係可經由一行解碼器160藉由一行位址來選擇。一般而言，沿一列的一記憶體單元頁係藉由一組對應的感應電路170來一起讀取或寫入。一組對應的資料鎖存器180係用於鎖存已從記憶體讀取或要寫入記憶體之資料頁。在一讀取操作結束時，來自該等資料鎖存器之資料係經由一資料輸出匯流排192來轉移出去。同樣地，在一寫入操作開始時，要寫入之資料係經由資料輸入匯流排194轉移至該等資料鎖存器。

一般而言，行位址具有一次可定址一行內的一群組位元線之一粒度，因此位元線缺陷係逐行映射。例如，一可定址行可包含八個或十六個位元線，對應於沿一給定列的一位元組或一資料字。

當一諸如112之損壞行係在使用者部分102內識別時，一

來自冗餘部分102'之替代行(例如行112')係提供以置換其。壞行係在測試期間發現且關於任何損壞行之資訊及其替代係維持在一可儲存在該記憶體裝置內的一缺陷映射116內，例如儲存在可在電力開啟時讀取的記憶體陣列(ROMFUSE區塊)內。在電力開啟該記憶體裝置的任何時候，該缺陷映射係載入一晶片上控制器200之RAM 216內用於快速存取。

一般而言，使用者只能存取該陣列之使用者部分102而不允許存取冗餘部分102'。因而，行位址範圍Ay係僅用於使用者存取使用者部分102。一組受保護行位址Ay'係用於該系統存取冗餘部分102'。該陣列之冗餘部分102'係由其自身行電路組來伺服，例如冗餘行解碼器160'、冗餘感應電路170'及冗餘資料鎖存器180'。

各損壞行可由一隔離鎖存器來標記。在該情況下，將不程式化在行內定址的位元組或字而不管在用於該行之資料鎖存器內的資料且在程式化驗證期間已將其忽略。

在記憶體晶片上管理損壞行的典型先前技術系統自身使用一雙向解碼方案以管理壞行置換。使用者位址Ay係轉換成用於存取使用者陣列之位址Ay或用於存取冗餘陣列之位址Ay'。

在此雙向解碼系統中的壞行係藉由比較一進入(使用者)行位址Ay與在缺陷映射216內的一壞行位址列表來管理。若發現一匹配，則進入行位址Ay係重新指派或映射至在冗餘部分102'內的另一良好行位址Ay'(Ay→Ay')。若該進入位

址不匹配該等壞行位址，則不改變該進入行位址 ($A_y \rightarrow A_y$)。

例如，在一感應操作之後，一讀取資料頁係鎖存在該等資料鎖存器內。當使用者請求該資料時，其將經由線194而流出至資料匯流排190。當位址指向一壞行(例如行3)時，一行冗餘模組210將會停用用於該使用者陣列之位址 A_y 而致動位址 $A_{y'}$ 以在該陣列之冗餘部分內定址一冗餘或替代行。在該情況下，在作業中將來自該冗餘行之資料插入該串流內以經由線190'流到資料輸出匯流排192。

圖2A係使用一傳統冗餘方案之一讀取操作之一示意性時序圖。一主機藉由發佈一初始讀取命令來在記憶體裝置內啟動讀取操作以開始傳送起始讀取位址。隨後傳送實際的起始讀取位址。然後主機發佈命令以執行讀取。該記憶體裝置然後發信一BUSY信號並運作以感應一資料頁。該感應資料頁係鎖存在該等相關聯資料鎖存器內。該頁將會包括該陣列之使用者部分與冗餘部分。當鎖存所有資料時，該記憶體裝置使用一READY信號來發信。

然後，一使用者可透過主機請求從該等資料鎖存器將資料流出到資料輸出匯流排192。在該流出操作期間，在遭遇到一損壞行的任何時候，使用者位址 A_y 係切換成 $A_{y'}$ 以在該冗餘部分定址該等對應的冗餘資料鎖存器，使得可在作業中將該對應的冗餘資料插入該串流內。當該冗餘資料係輸出至該匯流排時，該記憶體切換回到使用者位址 A_y ，然後此程序繼續直到到達頁尾。

圖 2B 係使用一傳統行冗餘方案說明一讀取操作之一流程圖。

電力開啟

步驟 310：將缺陷映射從非揮發性記憶體載入至控制器 RAM。

步驟 312：藉由設定對應的隔離鎖存器來標註壞行。

讀取

步驟 320：接收讀取命令以橫跨多行從記憶體單元讀取一資料頁

步驟 322：發信 "Busy"。

步驟 324：感應記憶體單元頁並將資料鎖存在對應資料鎖存器內。

步驟 326：發信 "Ready"。

I/O

步驟 330：逐行流出鎖存資料行。

步驟 332：要流出資料之目前行位址 A_y = 缺陷映射內的該等壞行之一嗎？若存在一匹配，則進行至步驟 334，否則進行至步驟 336。

步驟 334：切換至 A_y' 以定址冗餘行用於替代資料並插入串流內，然後進行至步驟 338。

步驟 336：繼續常規位址 A_y ，然後進行至步驟 338。

步驟 338：最後行？若到達最後行，則進行至步驟 340，否則在步驟 332 進行至下一行。

步驟 340：讀出資料頁。

圖3A係使用一傳統冗餘方案之一寫入操作之一示意性時序圖。在一寫入操作中的資料轉移類似於讀取操作之資料轉移，除了在程式化之前發生將程式資料從匯流排流動至該等資料鎖存器。例如，當碰到一損壞行3時，不是將資料流到用於行3之資料鎖存器，而是將其重新導引至替代行。

一主機藉由發佈一初始寫入命令在記憶體裝置內啟動寫入操作以開始傳送起始寫入位址。隨後傳送實際的起始寫入位址。然後，主機可發佈一信號以將寫入資料從資料輸入匯流排192流入至該等資料鎖存器。在該流入操作期間，在遭遇到一損壞行的任何時候，使用者位址 A_y 係切換成 $A_{y'}$ 以在該冗餘部分內定址該等對應的冗餘資料鎖存器，使得可在作業中將該對應的冗餘資料插入該等對應的冗餘鎖存器內。當已鎖存該冗餘資料時，該記憶體切換回到使用者位址 A_y ，然後此程序繼續直到到達頁尾。

然後主機發佈命令以執行程式化。該記憶體裝置然後發信一BUSY信號並運作以程式化一資料頁。該頁將會包括該陣列之使用者部分與冗餘部分。當程式化驗證所有資料時，該記憶體裝置發信一READY信號。

圖3B係說明使用一傳統行冗餘方案之一程式化操作之一流程圖。

電力開啟

步驟350：將缺陷映射從非揮發性記憶體載入至控制器RAM。

步驟352：藉由設定對應的隔離鎖存器來標註壞行。

I/O

步驟360：接收一寫入命令以橫跨多行寫入一資料頁。

步驟362：逐行流動第一資料頁以寫入資料鎖存器之一第一頁。

步驟364：要流出資料之目前行位址 A_y = 缺陷映射內的該等壞行之一嗎？若存在一匹配，則進行至步驟366，否則進行至步驟368。

步驟366：切換至 A_y' 以定址冗餘行用於替代資料並插入串流內，然後進行至步驟369。

步驟368：繼續常規位址 A_y ，然後進行至步驟369。

步驟369：最後行？若到達最後行，則進行至步驟370，否則在步驟362進行至下一行。

程式化

步驟370：接收程式化命令。

步驟372：發信 "Busy"。

步驟374：寫入該資料頁直到程式化驗證整頁。

步驟376：發信 "Ready"。

該雙向行選擇方案在能夠隨機存取一行方面更具有彈性。然而，其具有缺點，即其因為置換一損壞行所必需之多個邏輯級而相對較慢。如先前所述，該陣列之冗餘部分係保護不受使用者存取影響，故其具有其自身獨特的信號。在作業中在使用者部分與冗餘部分之間進行切換使必需在兩個完全不同的定址方案之間進行切換，故此點使得

該雙向解碼方案難以遠快於一20 MHz資料輸入或輸出速率來運行。

遠端冗餘方案

依據本發明之一方面，一種遠端冗餘方案具有從冗餘資料鎖存器重定位至一組緩衝器電路的用於損壞記憶體位置之冗餘或替代資料。依此方式，冗餘資料係在一更冗餘存取的位置處，使得在記憶體陣列與I/O匯流排之間交換資料必需一定址方案。特定言之，在本遠端冗餘方案中，使用者資料係與使用者資料鎖存器相關聯而冗餘資料與冗餘資料鎖存器相關聯，但用於記憶體陣列之使用者部分之位址可用於存取使用者資料及替代其的任何冗餘資料。當目前位址係用於一良好(未損壞)位置時，資料匯流排與使用者資料鎖存器交換資料。另一方面，當目前位址係用於一損壞位置時，資料匯流排與一具有冗餘資料載入其內之遠端緩衝器交換資料。

在一較佳具體實施例中，冗餘資料緩衝器電路係用於緩衝器與冗餘部分之鎖存器相關聯之替代資料。僅需要用於定址使用者部分之定址方案。通常，在I/O匯流排與該使用者部分之資料鎖存器之間交換資料。當遭遇一損壞位置時，在I/O匯流排與更易存取緩衝器電路之間而非與冗餘部分內的資料鎖存器之間交換替代資料。

圖4示意性說明提供實施該遠端冗餘方案之背景的一緊密型記憶體裝置之一較佳配置。該記憶體裝置包括一個別儲存單元或記憶體單元二維陣列400、控制電路410、列解

碼器 420A 及 420B 及行電路。在一具體實施例中，該等儲存單元個別地能夠儲存一位元資料。在另一具體實施例中，該等儲存單元個別地能夠儲存多個位元資料。在最佳具體實施例中，該緊密型記憶體裝置係實施於一可移除附著至一主機系統之記憶卡內。

記憶體陣列 400 係可藉由經由列解碼器 420A、420B 的字元線並藉由耦合至該等行電路之位元線來定址。該等行電路包括感應電路 430A、430B、資料鎖存器 440A、440B 及行解碼器 450A、450B 及資料 I/O 匯流排 490。應明白，對於各感應電路均存在一組資料鎖存器。例如，在一 4 狀態記憶體中，其中各記憶體單元均能夠儲存兩位元資料，存在多個鎖存器來儲存兩個或更多位元的資訊。一組用於儲存多個位元之資料鎖存器係揭示於 2004 年 12 月 29 日申請且標題為 "用於讀取/寫入電路集合之共用處理方法及非揮發性記憶體" 的美國專利申請案序列號 11/026,536 中，其全體揭示內容以引用方式併入本文。

在較佳具體實施例中，在耦合至所有偶數位元線之電路 430A 之中有一感應電路而在耦合至所有奇數位元線之電路 430B 之中有一感應電路。依此方式，當一起操作時，所有位元線係並聯使用。在另一具體實施例中，僅每隔一位元線 (偶數或奇數) 係並聯操作。

該等列解碼器及該等行電路較佳的係分佈在陣列兩端，以便容納密集封裝。因此，列解碼器 420A 及 420B 係分別配置在陣列左右側。同樣地，行電路 "A" 及 "B" 係分別配置

在陣列底部及頂部。一般而言，行電路"A"及"B"分別存取交錯位元線組。例如，行電路"A"存取偶數位元線而行電路"B"存取奇數位元線。出於方便，除非明確注釋，否則下文說明將會針對一組電路，例如"A"電路。

該等行電路之感應電路430A係實施為一感應放大器庫，其允許並聯地讀取或程式化沿一列的一記憶體單元區塊(又稱為一"頁")。在一較佳具體實施例中，一頁係由一列鄰接記憶體單元所組成，例如1024各位元組。在另一具體實施例中，一列記憶體單元係劃分成多個區塊或頁，例如一具有偶數位元線之頁及一具有奇數位元線之頁。

控制電路410與列解碼器及行電路協作以在記憶體陣列400上執行記憶體操作。在該控制電路內的一狀態機412提供記憶體操作之晶片位準控制。

記憶體陣列400係進一步劃分成一使用者部分402與一冗餘部分402'。使用者部分402係可藉由經由一位址匯流排496所提供的使用者位址Ay來逐行存取。冗餘部分402'無法被使用者存取且具有其子身受保護的位址Ay'。該冗餘部分提供一預定數目的冗餘或替代行用於置換在使用者部分內發現的任何損壞行。一損壞行列表係註冊在一缺陷映射416內，缺陷映射416較佳的係儲存於非揮發性記憶體陣列402內。例如，冗餘區域402'可提供八個替代行，各行均係一位元組寬。此點原則上允許最多置換八個可能在使用者部分發生的損壞行。

然而，由於先前技術系統中在冗餘行鎖存器處冗餘或替

代資料之定位，如圖4所示之較佳配置之層式結構可能會發生另一問題，其中該等底部及頂部行電路均僅存取偶數行或奇數行。若該兩層式架構係實施於圖1所述之先前技術系統中，則該等底部及頂部行電路之各電路將會存取冗餘部分中替代行池的一半。此點係因為一奇數行電路無法存取偶數替代行，反之亦然。該結果將會低效率地利用該替代行池。例如，對於一八個冗餘行之池(四個偶數行與四個奇數行)，可能不再置換在使用者部分內偶數行之中的第五個損壞行，即便在該池中實際上存在八個替代行。

圖4顯示一較佳具體實施例，其中該等冗餘資料緩衝器電路與記憶體裝置協作以提供遠端冗餘服務。與冗餘部分402'相關聯之冗餘資料係緩衝於冗餘資料緩衝器電路460內。為了清楚起見，將結合圖5來說明轉移至資料輸出匯流排492之資料。將結合圖6說明從該資料輸入匯流排所轉移之資料。

圖5說明配置成用以向該I/O匯流排移出資料之冗餘資料緩衝器電路。當一感應資料頁已鎖存在該組使用者資料鎖存器440A內時，在一感應操作之後，可應用此移出模式。一使用者可藉由透過位址匯流排496所提供之一行位址Ay來存取在該資料頁內的資料。如先前所述，取決於定址之粒度，可作為一單元來定址一包含一預定數目位元線之行。當要定址一行運行時，一較佳定址方案會提供起始位址，隨後提供一運行長度。當行解碼器450A解碼該行位址時，實現行選擇(參見圖4)。在圖5中，該行選擇係藉由

一來自位址匯流排496之指標來示意性描述。該等行電路還包括一組使用者資料移出閘極472，其控制向I/O匯流排492轉移選定的鎖存資料。

該等冗餘資料緩衝器電路460包括一冗餘資料緩衝器462、一組移出閘極482、一缺陷映射緩衝器466及一比較電路468。該冗餘資料緩衝器緩衝來自冗餘部分402'之冗餘資料。在感應一資料頁之後，在該等冗餘鎖存器440A'內鎖存的冗餘資料係載入冗餘資料緩衝器462內。當該等冗餘資料緩衝器電路460係在一資料輸出匯流排492從該等冗餘資料鎖存器接收資料並轉移至冗餘資料緩衝器之模式下配置時執行至冗餘資料緩衝器462之轉移，將如圖6所示。同樣地，缺陷映射緩衝器466緩衝在缺陷映射416內維持的一缺陷列表，且其係在電力開啟該記憶體裝置時載入緩衝器466內。

在較佳具體實施例中，冗餘資料緩衝器462與缺陷映射緩衝器466二者一組包含用於儲存個別資料項目之一組個別暫存器。該等損壞行之該等位址係以一預定義次序儲存在缺陷映射緩衝器466之個別暫存器內。同樣地，與該等個別位址之各位址相關聯之個別冗餘資料係儲存在冗餘資料緩衝器462內，使得在一缺陷位址與其相關聯冗餘資料之間存在一暫存器對暫存器對應關係。依此方式，不同於傳統方案，該缺陷映射不必包含一用於定位相關聯冗餘資料之索引。

比較電路468係一一對多比較器，其本質上提供一個別

比較器用於該缺陷映射緩衝器內的各项目。各個別比較器比較一公用輸入位址與儲存在其個別暫存器之一者內該缺陷映射緩衝器內的該等位址項目之一。在下述另一具體實施例中，一子行解碼器452係視需要地用於在該冗餘資料緩衝器處解析定址至比該記憶體陣列之位準更精細的一位準。若不實施該選項，則該冗餘資料緩衝器之輸入位址本質上係行位址 A_y 。因而，當輸入位址係目前定址的行位址 A_y 時，其係匹配在該缺陷映射緩衝器內所註冊之該等損壞行之該等位址之各位址。若根本不匹配，則比較電路468基本上經由一AND閘極469輸出一NO-MATCH信號 M^* 。此信號 M^* 係用於致動使用者資料移出閘極472，使得資料輸出匯流排492可從定址的資料鎖存器440A取得資料。另一方面，若存在匹配，則意味著目前位址位置係一損壞行且必須使用其相關聯的冗餘資料。此點係藉由註冊一匹配並輸出一MATCH信號 M 的對應個別比較器來完成。

從冗餘資料緩衝器462轉移冗餘資料至資料輸出匯流排492係受到該組移出閘極482控制。特定言之，匯流排存取該冗餘資料緩衝器之該等個別暫存器之各暫存器係受到一對應移出閘極的控制。因而，當目前位址匹配一特定損壞行位址時，MATCH信號 M 將會用於致動對應的移出閘極，使得在冗餘資料緩衝器462之對應暫存器內的相關聯冗餘資料可轉移至資料輸出匯流排492。

圖6係使用該遠端冗餘方案之一讀取操作之一示意性時序圖。一主機藉由發佈一初始讀取命令來在記憶體裝置內

啟動讀取操作以開始傳送起始讀取位址。隨後傳送實際的起始讀取位址。然後主機發佈命令以執行讀取。該記憶體裝置回應一BUSY信號並進行感應一資料頁。該感應資料頁(包括使用者部分與冗餘部分)係鎖存在相關聯的資料鎖存器440A及440A'內(參見圖5)。在鎖存該資料頁之後,該遠端冗餘方案呼叫一添加步驟,即將冗餘資料從其鎖存器複製到冗餘資料緩衝器462。當該緩衝資料到位時,該記憶體裝置然後發信一READY信號。

然後,主機可發佈一讀出信號以將資料從該等資料鎖存器流出至資料輸出匯流排492。在該流出操作期間,在遭遇到一損壞行的任何時候,該等冗餘資料緩衝器電路460控制該流出以使資料輸出匯流排492從冗餘資料緩衝器462接收冗餘資料,使得可在作業中將對應的冗餘資料插入該串流內。當遭遇的下一行未損壞時,該等冗餘資料緩衝器電路460讓資料輸出緩衝器492從該等資料鎖存器440A取得資料,然後此程序繼續直至到達頁尾。

圖7係依據一較佳具體實施例說明一採用該遠端冗餘方案之讀取操作之一流程圖。

電力開啟

步驟510:將缺陷映射從非揮發性記憶體載入至缺陷映射緩衝器。

讀取

步驟520:接收讀取命令以橫跨多行從記憶體單元讀取一資料頁。

步驟 522：發信 "Busy"。

步驟 524：感應該記憶體單元頁並將資料鎖存在對應資料鎖存器內。

步驟 526：將冗餘資料從冗餘資料鎖存器載入至冗餘資料緩衝器。

步驟 528：發信 "Ready"。

I/O

步驟 530：逐行流出鎖存資料至資料匯流排，同時執行與該缺陷映射緩衝器內該等行位址的一對多行位址匹配。

步驟 532：要流出資料之目前行位址 A_y = 缺陷映射緩衝器內的該等壞行位址之一嗎？若存在一匹配，則進行至步驟 534，否則進行至步驟 536。

步驟 534：致動從冗餘資料緩衝器輸出替代資料到資料匯流排上，並進行至步驟 538。

步驟 536：致動從使用者資料部分輸出定址資料到資料匯流排上，並進行至步驟 338。

步驟 538：最後行？若到達最後行，則進行至步驟 540，否則在步驟 534 進行至下一行。

步驟 540：讀出資料頁。

因而，在本遠端冗餘方案中，僅使用用於該記憶體陣列之使用者部分之位址。當目前位址係用於一良好(未損壞)位置時，資料匯流排從該等資料鎖存器取得資料。另一方面，當目前位址係用於一損壞位置時，該資料匯流排從一遠端緩衝器取得冗餘資料。

圖 8 說明配置成用以從該 I/O 匯流排轉移資料之冗餘資料緩衝器電路。當一要程式化資料頁係鎖存在使用者資料鎖存器 440A 組內時，在一程式化操作之前可應用該移入模式。該組態類似於圖 5 之組態，除了資料轉移係在來自資料輸入匯流排 494 之方向上。一組使用者資料移入閘極 474 控制從資料輸入匯流排 494 轉移資料至該等資料鎖存器 440A。

在該輸入模式下，該等冗餘資料緩衝器電路 460 係也類似於圖 5 所示之電路，除了使用一組移入閘極 484 而非該組移出閘極 482。

圖 9 係使用該遠端冗餘方案之一寫入操作之一示意性時序圖。一主機藉由發佈一初始寫入命令在記憶體裝置內啟動寫入操作以開始傳送起始寫入位址。隨後傳送實際的起始寫入位址。然後，主機可發佈一信號以將寫入資料從資料輸入匯流排 494 流入至該等資料鎖存器 440A (參見圖 8)。在該流入操作期間，在遭遇一損壞行的任何時候，該等冗餘資料緩衝器電路 460 將用於損壞行之對應資料捕捉到冗餘資料緩衝器 462 內。此流動程序繼續直至到達頁尾。在流入該頁之後，該遠端冗餘方案呼叫一添加步驟，即將冗餘資料從冗餘資料鎖存器 462 複製到其鎖存器 440A'。

然後主機發佈命令以執行程式化。該記憶體裝置然後發信一 BUSY 信號並運作以程式化一資料頁。該頁將會包括該陣列之使用者部分與冗餘部分。當程式化驗證所有資料時，該記憶體裝置發信一 READY 信號。

圖 10 係依據一較佳具體實施例說明一採用該遠端冗餘方案之程式化資料載入操作之一流程圖。

電力開啟

步驟 550：將缺陷映射從非揮發性記憶體載入至缺陷映射緩衝器。

I/O

步驟 560：接收寫入命令以橫跨多行來將一資料頁寫入定址的記憶體單元。

步驟 562：逐行從資料匯流排流動資料，同時執行與該缺陷映射緩衝器內該等行位址的一對多行位址匹配。

步驟 564：要流入資料之目前行位址 A_y = 缺陷映射內的該等壞行位址之一嗎？若存在一匹配，則進行至步驟 566，否則進行至步驟 570。

步驟 566：致動從資料匯流排輸入資料並緩衝至冗餘資料緩衝器內的對應位置內。

步驟 568：將目前行之資料鎖存器設定至一"未程式化"狀況。進行至步驟 572。

步驟 570：致動從資料匯流排輸入資料並鎖存在對應的資料鎖存器內。

步驟 572：最後行？若到達最後行，則進行至步驟 580，否則在步驟 564 進行至下一行。

步驟 580：從冗餘資料緩衝器轉移資料並將其鎖存至對應的冗餘資料鎖存器。此係一次性操作，其涉及切換至位址 $A_{y'}$ 以存取該冗餘陣列。

程式化

步驟 590：接收程式化命令。

步驟 592：發信 "Busy"。

步驟 594：寫入該鎖定資料頁直到程式化驗證整頁。

步驟 596：發信 "Ready"。

位元位準冗餘支援

在另一具體實施例中，該等冗餘資料緩衝器電路之位址粒度不必與該等行電路之粒度相同。較佳的係，位址單元具有比一行之解析度更精細的解析度。例如，若一行係一位元組之寬度，使得一八位元線群組係一次定址，則冗餘資料緩衝器可在位元線位準上定址。

圖 5 及圖 8 二者均顯示該等冗餘資料緩衝器電路 460 以包括可選子行解碼器 452。該子行解碼器進一步將行位址 A_y 與一行偏移位址 A_y' 解碼成子行位址。此點具有優點，即更有效率地利用冗餘資源，由於可藉由另一冗餘位元線來置換一單一損壞位元線且不必由八位元寬的一冗餘行來置換。

多層式冗餘支援

為了清楚起見，已說明採用該等冗餘資料緩衝器電路 460 之遠端冗餘方案以配合一組資料鎖存器來操作，例如圖 4 所示之資料鎖存器 440A。其優點較為明顯，由於僅使用使用者位址而避免先前技術之較慢雙向定址方案。

當存在多組行電路運作時，還獲得另一優點。如結合圖 4 所述，由於在先前技術系統中在替代行之鎖存器處冗餘

資料之定位，故在存在多層行電路時可能會發生另一問題。例如，一組偶數行電路只能存取偶數行並因此無法使用任何奇數冗餘行，對於奇數行電路亦同樣。本方案允許在一任一數目行電路可存取的中央位置內緩衝所有冗餘資料而不管其相對位置。

圖 11 示意性說明伺服兩組資料鎖存器與資料匯流排之冗餘資料緩衝器電路。在此組態中，該等冗餘資料緩衝器電路 460 採用圖 5 及圖 8 所示之相同方式匹配 "A" 組資料鎖存器 440A 操作。即使使用額外的 "B" 組資料鎖存器 440B，原理亦相同。即，該等冗餘資料緩衝器電路係用於控制在一方面的 "A" 或 "B" 組資料鎖存器與另一方面的冗餘資料緩衝器 462 之間的匯流排交換。在一具體實施例中，用於致動資料鎖存器轉移之信號 M 係使用該 Ay 位址範圍進一步由一層式解碼器 480 來解碼以產生分別用於 "A" 組或 "B" 組之 M_A^* 或 M_B^* 致動信號。

因而，當該 "A" 組資料鎖存器係在運作時，配合資料鎖存器 440A 之匯流排轉移係在鎖存器轉移控制 472A/474A 上藉由 M_A^* 來致動。當該 "B" 組資料鎖存器係在運作時，配合資料鎖存器 440B 之匯流排轉移係在鎖存器轉移控制 472B/474B 上藉由 M_B^* 來致動。當目前位址不匹配缺陷映射緩衝器 466 內的該等位址之任一位址時係如此。另一方面，在存在一匹配之任何時候，信號 M_A^* 或 M_B^* 變得不活動且緩衝器轉移控制 482/484 係藉由信號 M 來致動。此點導致在資料匯流排 492 與冗餘資料緩衝器 462 內的對應暫存器

之間交換資料。

在損壞行之資料鎖存器內緩衝的冗餘資料

依據本發明之另一方面，一種損壞行鎖存冗餘方案具有從該等冗餘資料鎖存器重定位至一更容易存取位置(例如對應損壞行之資料鎖存器)的用於損壞記憶體位置之冗餘或替代資料。此方案係基於以下事實來論斷：一損壞行通常由於位元線問題所引起而在相關聯行電路中問題不多。因而，例如，在該等位元線可能短路並變得不可使用時，其相關聯資料鎖存器與行解碼器可能保持運行。本發明意識到，當諸如感應與程式化之記憶體操作無法經由損壞位元線來執行時，其行電路仍可用於緩衝資料。

在一較佳具體實施例中，與損壞位置相關聯之資料鎖存器係用於緩衝替代資料，該等置換資料傳統上儲存於與對應冗餘位置相關聯之資料鎖存器內。依此方式，使用者部分可視為如同虛擬地沒有缺陷，直到涉及流出資料到資料匯流排。因而，僅需要用於定址該使用部分之定址方案且在遭遇到一損壞位置的任何時候均不需要切換至冗餘資料鎖存器。

在一讀取操作中，先感應並鎖存包括使用者資料與冗餘資料二者之頁。一額外操作係呼叫用於將一冗餘資料複本從該等冗餘資料鎖存器放置至與使用者部分內對應損壞行相關聯之該等資料鎖存器。依此方式，當將資料輸出至一資料匯流排時，僅需要存取該等使用者資料鎖存器，不管任何損壞行。

在一寫入操作時，先將一欲寫入資料頁鎖存在使用者資料鎖存器內，不管任何損壞行。依此方式，使用者部分可視為如同虛擬地沒有缺陷，直到涉及從資料匯流排流入資料。一額外操作係呼叫用於將一資料複本從與該等損壞行相關聯之該等資料鎖存器放置至對應的冗餘資料鎖存器。指示一未程式化狀況之預定義資料係也儲存在損壞行之資料鎖存器內以如此指示。然後可將包括來自該等使用者資料鎖存器與該等冗餘資料鎖存器二者之資料的整頁程式化在該等各別記憶體單元內。

圖12示意性說明提供實施損壞行鎖存冗餘方案之背景的一緊密型記憶體裝置之一較佳配置。該記憶體裝置本質上具有如圖4所示之一類似結構，但不需要冗餘資料緩衝器電路460。特定言之，該記憶體裝置包括一二維記憶體單元陣列400、控制電路610、列解碼器420A及420B及行電路。

記憶體陣列400係可經由列解碼器420A、420B藉由字元線及藉由耦合至該等行電路之位元線來定址。該等行電路包括感應電路430A、430B、資料鎖存器640A、640B及行解碼器450A、450B及資料I/O匯流排490。如結合圖4先前所述，應明白對於各感應電路存在一組資料鎖存器。

在較佳具體實施例中，在耦合至所有偶數位元線之電路430A之中有一感應電路而在耦合至所有奇數位元線之電路430B之中有一感應電路。依此方式，當一起操作時，所有位元線係並聯使用。在另一具體實施例中，僅每隔一位元

線(偶數或奇數)係並聯操作。

該等列解碼器及該等行電路較佳的係分佈在陣列兩端，以便容納密集封裝。因此，列解碼器420A及420B係分別配置在陣列左右側。同樣地，行電路"A"及"B"係分別配置在陣列底部及頂部。一般而言，行電路"A"及"B"分別存取交錯位元線組。例如，行電路"A"存取偶數位元線而行電路"B"存取奇數位元線。方便起見，除非明確註明，否則下文說明將關於一組通用電路，去掉數字參考中的"A"或"B"附加物。

該等行電路之感應電路430係實施為一感應放大器庫，其允許並聯地讀取或程式化沿一系列的一記憶體單元區塊(又稱為一"頁")。在一較佳具體實施例中，一頁係由一系列鄰接記憶體單元所組成，例如1024位元組。在另一具體實施例中，其中一系列記憶體單元係劃分成多個區塊或頁。

控制電路610與列解碼器及行解碼器協作以在記憶體陣列400上執行記憶體操作。在該控制電路內的一狀態機612提供記憶體操作之晶片位準控制。

記憶體陣列400係進一步劃分成一使用者部分402與一冗餘部分402'。使用者部分402係可藉由經由一位址匯流排496提供的使用者位址 A_y 來逐行存取。冗餘部分402'無法被使用者存取且具有其自身受保護的位址 A_y' 。該冗餘部分提供一預定數目的冗餘或替代行用於置換使用者部分內發現的任何損壞行。一損壞行列表係註冊在一缺陷映射416內，缺陷映射416較佳的係儲存在非揮發性記憶體陣列

402內。例如，冗餘區域402'可提供八個替代行，各行均係一位元組寬。此點原則上允許最多置換八個可能在使用者部分發生的損壞行。

在如圖 12 所示行電路結構中，在一使用者資料鎖存器 640 群組與資料輸入匯流排 494 之間的資料交換係由使用者行解碼器 450 來控制。使用者行解碼器 450 解碼一使用者行位址 A_y 並允許存取使用者行內的資料鎖存器群組以存取資料輸入匯流排 494。同樣地，在一冗餘資料鎖存器 640' 群組與資料輸入匯流排 494 之間的資料交換係由冗餘行解碼器 450' 來控制。冗餘行解碼器 450' 解碼一冗餘行位址 $A_{y'}$ 並允許存取冗餘行內的資料鎖存器群組以存取 I/O 匯流排。

本發明提供額外的結構以允許在一使用者行之資料鎖存器與一冗餘行之間往返資料。

圖 13 示意性說明一資料緩衝器用於在該等使用者資料鎖存器與冗餘資料鎖存器之間往返資料，以便實施另一行冗餘方案而不必採用雙向定址。

在較佳具體實施例中，一資料鎖存器緩衝器 620 係提供於輸出資料匯流排 492 與輸入資料匯流排 494 之間。資料鎖存器緩衝器 620 包括串列連接的一第一移位暫存器 622 與一第二移位暫存器 624。第一移位暫存器 622 與第二移位暫存器 624 採用一管線方式操作，來自輸出匯流排 492 之資料單元係透過該等兩個暫存器偏移並在一時脈信號 CLK 控制下逐個單元地返回至輸入匯流排 494。依此方式，I/O 匯流排 490 之輸出及輸入部分二者可同時操作。

一控制電路610在一使用者行與一冗餘行之資料鎖存器之間提供定址與轉移控制。例如，在使用者資料鎖存器450與冗餘資料鎖存器450'內已鎖存一資料頁之後，在該等冗餘資料鎖存器450'內的資料將會複製到該等損壞行之對應資料鎖存器。控制電路610提供冗餘行位址Ay'至冗餘行解碼器450'並經由資料輸出匯流排492從冗餘資料鎖存器640'逐一將該等冗餘資料單元偏移至資料鎖存器緩衝器620內。該等偏移的冗餘資料單元會出現在該資料鎖存器緩衝器之另一端並進入輸入資料匯流排494。藉由參照一載入控制電路610之缺陷映射616，一對應的損壞行位址Ay係產生並由使用者行解碼器450用以引導該等冗餘資料單元至其在該等損壞行內的對應鎖存器。

類似原理適用於從該等損壞行之資料鎖存器至該等對應冗餘資料鎖存器之轉移。在此情況下，基於該缺陷映射，該等損壞行之資料鎖存器係逐一地存取並透過資料鎖存器緩衝器620來偏移。在該資料鎖存器緩衝器之另一端，該等冗餘資料單元係藉由冗餘行解碼器450'經由適當地解碼Ay'來導引至其各別冗餘資料鎖存器。

圖14係使用該損壞行鎖存冗餘方案之一讀取操作之一示意性時序圖。一主機藉由發佈一初始讀取命令在記憶體裝置內啟動讀取操作以開始傳送起始讀取位址。隨後傳送實際的起始讀取位址。然後主機發佈命令以執行讀取。該記憶體裝置回應一BUSY信號並進行感應一資料頁。該感應資料頁(包括使用者部分與冗餘部分)係鎖存在相關聯的資

料鎖存器 440A 及 440A' 內 (參見圖 13)。在鎖存該資料頁之後，該損壞行鎖存冗餘方案呼叫一添加步驟，即將冗餘資料從其鎖存器複製到對應損壞行之資料鎖存器。在該等對應的損壞行內鎖存該冗餘資料之後，該記憶體裝置然後發信一 READY 信號。本質上，當該記憶體裝置具有一預定義時序規格時，必須在 BUSY 與 READY 所界定之週期所允許的最大時間內完成該添加步驟。

然後，主機可發佈一讀出信號以將資料從該等使用者資料鎖存器 440 流出至資料輸出匯流排 492。由於該等損壞行之該等資料鎖存器現在包含對應的冗餘資料，故不需要如同傳統情況那樣，使用一第二組位址 Ay' 來從該等冗餘資料鎖存器 440' 擷取。

圖 15 係依據一較佳具體實施例說明一採用該損壞行鎖定冗餘方案之讀取操作之一流程圖。

電力開啟

步驟 710：將缺陷映射從非揮發性記憶體載入至控制器 RAM。

讀取

步驟 720：接收讀取命令用於橫跨多行從記憶體單元讀取一包括使用者資料與冗餘資料之頁。

步驟 722：發信 "Busy"。

步驟 724：感應該記憶體單元頁並將資料鎖存在對應資料鎖存器內。

步驟 726：將資料從冗餘資料鎖存器複製到對應損壞行

之資料鎖存器。

步驟 728：發信 "Ready"。

I/O

步驟 730：逐行將資料從使用者資料鎖存器流出到資料匯流排而不管損壞行。

步驟 740：讀出該資料頁。

因而，在本損壞行鎖存冗餘方案中，僅使用用於記憶體陣列之使用者部分之位址來流出資料且僅需要存取該等使用者資料鎖存器。

圖 16 係使用該損壞行鎖存冗餘方案之一寫入操作之一示意性時序圖。一主機藉由發佈一初始寫入命令在記憶體裝置內啟動寫入操作以開始傳送起始寫入位址。隨後傳送實際的起始寫入位址。然後，主機可發佈一信號以將寫入資料從資料輸入匯流排 494 流入該等資料鎖存器 440A (參見圖 8) 而不管對應行是否損壞。然後主機發佈命令以執行程式化。該記憶體裝置然後如同正在進行程式化一資料頁那樣地發信一 BUSY 信號。然而，該控制電路 (參加圖 13) 推遲實際的程式化，由於該損壞行鎖存冗餘方案呼叫一添加步驟，即將資料從該等損壞行之鎖存器複製到該等對應冗餘行之冗餘資料鎖存器。在複製該資料之後，該等損壞行之鎖存器係設定至一預定值以指示一未程式化狀況。

然後該控制電路繼續以在該記憶體中程式化該頁。該頁將會包括該陣列之使用者部分與冗餘部分。當程式化驗證所有資料時，該記憶體裝置發信一 READY 信號。

圖 17 係依據一較佳具體實施例說明一採用該損壞行鎖存冗餘方案之程式化資料載入操作之一流程圖。

電力開啟

步驟 760：將缺陷映射從非揮發性記憶體載入至控制器 RAM。

I/O

步驟 770：接收寫入命令以橫跨多行來將一資料頁寫入定址的記憶體單元。

步驟 772：流動該資料頁以寫入使用者資料鎖存器，不論任何損壞行。

步驟 774：發信 "Busy"。

使用者資料鎖存器至冗餘資料鎖存器轉移

步驟 776：將資料從損壞行之使用者鎖存器轉移至冗餘行之對應冗餘鎖存器。

步驟 778：藉由將一預定義資料值寫入其相關聯使用者資料鎖存器之各鎖存器內來標記所有損壞行。

程式化

步驟 780：接收程式化命令。

步驟 782：寫入包括使用者資料與冗餘資料之資料頁直到程式化驗證整頁。

步驟 784：發信 "Ready"。

儘管使用用於各種行冗餘方案之範例已作說明，但習知此項技術者應容易地瞭解用於一損壞記憶體位置之其他置換單元亦可行。

雖然已經針對特定具體實施例說明本發明之各方面，不過應瞭解，本發明係受到隨附申請專利範圍之完整範疇的保護。

【圖式簡單說明】

圖1說明一具有一傳統行冗餘方案之記憶體裝置，其中僅從冗餘部分可使用冗餘資料。

圖2A係使用一傳統冗餘方案之一讀取操作之一示意性時序圖。

圖2B係說明使用一傳統行冗餘方案之一讀取操作之一流程圖。

圖3A係使用一傳統冗餘方案之一寫入操作之一示意性時序圖。

圖3B係說明使用一傳統行冗餘方案之一程式化操作之一流程圖。

圖4示意性說明提供實施遠端冗餘方案之背景的一緊密型記憶體裝置之一較佳配置。

圖5說明配置成用以移出資料至該I/O匯流排之冗餘資料緩衝器電路。

圖6係使用該遠端冗餘方案之一讀取操作之一示意性時序圖。

圖7係依據一較佳具體實施例說明一採用該遠端冗餘方案之讀取操作之一流程圖。

圖8說明配置成用以從該I/O匯流排轉移資料之冗餘資料緩衝器電路。

圖 9 係使用該遠端冗餘方案之一寫入操作之一示意性時序圖。

圖 10 係說明依據一較佳具體實施例一採用該遠端冗餘方案之程式化資料載入操作之一流程圖。

圖 11 示意性說明伺服兩組資料鎖存器與資料匯流排之冗餘資料緩衝器電路。

圖 12 示意性說明提供實施損壞行鎖存冗餘方案之背景的一緊密型記憶體裝置之一較佳配置。

圖 13 示意性說明一資料緩衝器用於在該等使用者資料鎖存器與冗餘資料鎖存器之間往返資料，以便實施另一行冗餘方案而不必採用雙向定址。

圖 14 係使用該損壞行鎖存冗餘方案之一讀取操作之一示意性時序圖。

圖 15 係說明依據一較佳具體實施例一採用該損壞行鎖存冗餘方案之讀取操作之一流程圖。

圖 16 係使用該損壞行鎖存冗餘方案之一寫入操作之一示意性時序圖。

圖 17 係說明依據一較佳具體實施例一採用該損壞行鎖存冗餘方案之程式化資料載入操作之一流程圖。

【主要元件符號說明】

100	記憶體單元陣列
102	使用者部分
102'	冗餘部分
112	行

112'	行
114	隔離鎖存器
116	缺陷映射
130	列編碼器
160	行解碼器
160'	冗餘行解碼器
170	感應電路
170'	冗餘感應電路
180	資料鎖存器
180'	冗餘資料鎖存器
190	匯流排
190'	線
192	資料輸出匯流排
194	資料輸入匯流排/線
200	晶片上控制器
210	行冗餘模組
216	RAM
220	比較邏輯
400	二維記憶體單元陣列
402	使用者部分
402'	冗餘部分
410	控制電路
412	狀態機
416	缺陷映射

420A	列解碼器
420B	列解碼器
430A	感應電路
430B	感應電路
440A	資料鎖存器
440A'	冗餘鎖存器
440B	資料鎖存器
450'	冗餘行解碼器
450A	行解碼器
450B	行解碼器
452	子行解碼器
460	冗餘資料緩衝器電路
462	冗餘資料緩衝器
466	缺陷映射緩衝器
468	比較電路
469	AND閘極
472	使用者資料移出閘極
472'	冗餘資料移出閘極
472A	鎖存器轉移控制
472B	鎖存器轉移控制
474	使用者資料移入閘極
474'	冗餘資料移入閘極
474A	鎖存器轉移控制
474B	鎖存器轉移控制

480	層式解碼器
482	移出閘極/緩衝器轉移控制
484	移入閘極/緩衝器轉移控制
490	資料I/O匯流排
490'	文中未說明
492	I/O匯流排
494	資料輸入匯流排
496	位址匯流排
610	控制電路
612	狀態機
616	缺陷映射
620	資料鎖存器緩衝器
622	第一移位暫存器
624	第二移位暫存器
640	使用者資料鎖存器
640'	冗餘資料鎖存器
640A	資料鎖存器
640B	資料鎖存器
A	行電路
Ay	使用者位址
Ay'	行位址
Ay''	行偏移位址
B	行電路
CLK	時脈信號

M	信號
M*	NO-MATCH信號
M _A *	信號
M _B *	信號

十、申請專利範圍：

1. 一種從一記憶體位置群組讀取資料之方法，其中一非揮發性記憶體陣列被分割成一使用者陣列部分與一冗餘陣列部分，使得在該使用者陣列部分內的一損壞位址係可藉由在該冗餘陣列部分內的一對應冗餘位置來置換，該記憶體位置群組跨越使用者陣列部分與冗餘陣列部分二者，該方法包含：

提供一存取電路群組，其包括用於鎖存與該使用者陣列部分及該冗餘陣列部分二者相關聯之資料的一資料鎖存器群組；

提供一資料匯流排；

在一缺陷映射緩衝器內緩衝該使用者陣列部分之損壞位置之位址；

在一冗餘資料緩衝器內緩衝來自該冗餘陣列部分之該等資料鎖存器之冗餘資料；以及

回應不對應於該缺陷映射緩衝器內一損壞位置的該使用者陣列部分之一目前位址，在該資料匯流排與該使用者部分資料鎖存器之間致動資料交換，並回應對應於該缺陷映射緩衝器內一損壞位址的該使用者陣列部分之一目前位址，在該資料匯流排與該冗餘資料緩衝器內一對應冗餘資料之間致動資料交換。

2. 如請求項1之方法，其中：

該記憶體陣列係可藉由列及行來定址；以及

該損壞位置係一可由一來自該冗餘陣列部分之冗餘行

來置換之損壞行。

3. 如請求項1之方法，其中：

該目前位址係用於定址該使用者陣列部分並不能直接定址該冗餘陣列部分。

4. 如請求項1之方法，其中：

該致動在該資料匯流排與該冗餘資料緩衝器內一對應冗餘資料之間資料交換係在一讀取操作期間轉移至該資料匯流排之方向上。

5. 如請求項1之方法，其中：

該致動在該資料匯流排與該冗餘資料緩衝器內一對應冗餘資料之間資料交換係在一寫入操作期間從該資料匯流排接收之方向上。

6. 如請求項1之方法，其中：

在冗餘資料緩衝器內的冗餘資料係可使用比用於該等使用者陣列部分及冗餘陣列部分之可定址單元更精細的一可定址單元來定址。

7. 如請求項1之方法，其中：

該存取電路群組係在耦合以與該冗餘資料緩衝器及該資料匯流排一起操作的複數個存取電路群組之中。

8. 如請求項1之方法，其中：

該複數個存取電路群組在不重疊位址範圍內操作。

9. 如請求項1之方法，其中該非揮發性記憶體陣列係快閃EEPROM。

10. 如請求項1之方法，其中該非揮發性記憶體陣列係嵌入

一記憶卡內。

11. 如請求項1至10之任一項之方法，其中個別儲存單元各儲存兩個記憶體狀態之一狀態。
12. 如請求項1至10之任一項之方法，其中個別儲存單元各儲存兩個以上記憶體狀態之一狀態。
13. 一種非揮發性記憶體，其包含：

一非揮發性儲存單元之記憶體陣列，其係劃分成一使用者陣列部分與一冗餘陣列部分，使得在該使用者陣列部分內的一損壞位置係可藉由在該冗餘陣列部分內的一冗餘位置來置換；

一存取電路群組，其包括用於鎖存與該使用者陣列部分及該冗餘陣列部分相關聯之資料的一資料鎖存器群組；

一資料匯流排；

一缺陷映射緩衝器，其用於儲存該使用者陣列部分之損壞位置之位址；

一冗餘資料緩衝器，其用於儲存來自該冗餘陣列部分之該等資料鎖存器之冗餘資料；以及

冗餘資料緩衝器控制電路，其回應不對應於該缺陷映射緩衝器內一損壞位置的該使用者陣列部分之一目前位址以在該資料匯流排與該等使用者部分資料鎖存器之間致動資料交換並回應對應於該缺陷映射緩衝器內一損壞位置的該使用者陣列部分之一目前位址以在該資料匯流排與該冗餘資料緩衝器之間致動資料交換。

14. 如請求項 13 之非揮發性記憶體，其中：

該記憶體陣列係可藉由列及行來定址；以及

該損壞位置係一可由一來自該冗餘陣列部分之冗餘行來置換之損壞行。

15. 如請求項 13 之非揮發性記憶體，其中：

該目前位址係用於定址該使用者陣列部分並不能直接定址該冗餘陣列部分。

16. 如請求項 13 之非揮發性記憶體，其中：

該冗餘資料緩衝器係致動以在一讀取操作期間，當該目前位址對應於該損壞位置之位址時，將對應於該損壞位置之冗餘資料轉移至該資料匯流排。

17. 如請求項 13 之非揮發性記憶體，其中：

該冗餘資料緩衝器係致動以在一寫入操作期間，當該目前位址對應於該損壞位置之位址時，從該資料匯流排接收對應於該損壞位置之冗餘資料。

18. 如請求項 13 之非揮發性記憶體，其中：

該等冗餘資料緩衝器控制電路及冗餘資料緩衝器具有比用於該等使用者陣列部分及冗餘陣列部分之可定址單元更精細的一可定址單元。

19. 如請求項 13 之非揮發性記憶體，其中：

與該冗餘資料緩衝器一起操作的一存取電路在一不重疊位址範圍內操作，其內緩衝至少某些冗餘資料。

20. 如請求項 19 之非揮發性記憶體，其中：

該存取電路係與該冗餘資料緩衝器一起操作的複數個

存取電路之一。

21. 如請求項13之非揮發性記憶體，其中該非揮發性儲存單元陣列係快閃EEPROM。
22. 如請求項13之非揮發性記憶體，其中該非揮發性儲存單元陣列係嵌入一記憶卡內。
23. 如請求項13至22之任一項之非揮發性記憶體，其中個別儲存單元各儲存兩個記憶體狀態之一狀態。
24. 如請求項13至22之任一項之非揮發性記憶體，其中個別儲存單元各儲存兩個以上記憶體狀態之一狀態。
25. 一種非揮發性記憶體，其包含：

一非揮發性儲存單元之記憶體陣列，其係劃分成一使用者陣列部分與一冗餘陣列部分，使得在該使用者陣列部分內的一損壞位置係可藉由在該冗餘陣列部分內的一冗餘位置來置換；

一存取電路群組，其包括用於鎖存與該使用者陣列部分及該冗餘陣列部分二者相關聯之資料的一資料鎖存器群組；

一資料匯流排；

一缺陷映射緩衝器，其用於儲存該使用者陣列部分之損壞位置之位址；

一冗餘資料緩衝器，其用於儲存來自該冗餘陣列部分之該等資料鎖存器之冗餘資料；以及

致動構件，其回應不對應於該缺陷映射緩衝器內一損壞位置的該使用者陣列部分之一目前位址以在該資料匯

流排與該等使用者部分資料鎖存器之間致動資料交換，並回應對應於該缺陷映射緩衝器內一損壞位置的該使用者陣列部分之一目前位址以在該資料匯流排與該冗餘資料緩衝器內一對應冗餘資料之間致動資料交換。

26. 如請求項25之非揮發性記憶體，其中個別儲存單元各儲存兩個記憶體狀態之一狀態。
27. 如請求項25之非揮發性記憶體，其中個別儲存單元各儲存兩個以上記憶體狀態之一狀態。

十一、圖式：

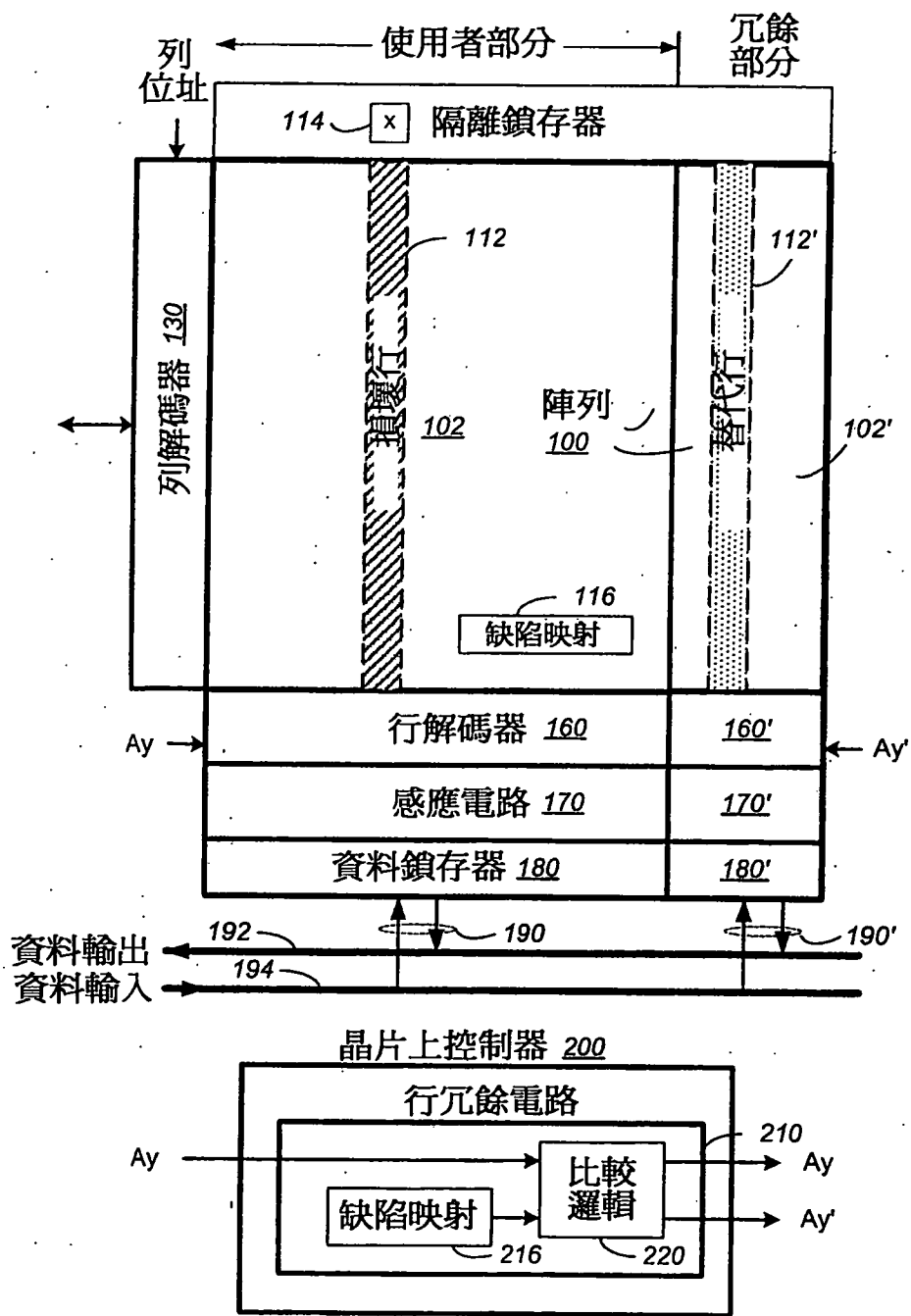
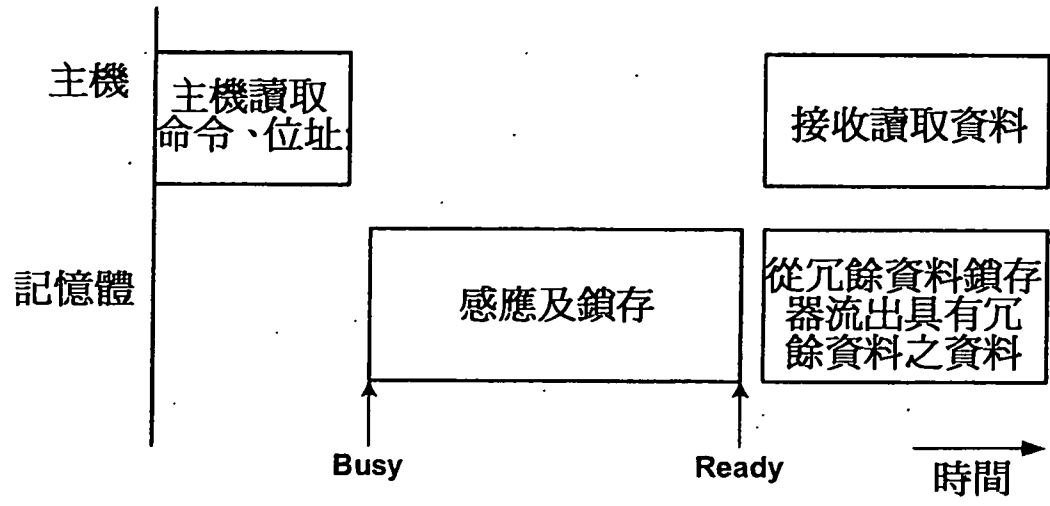
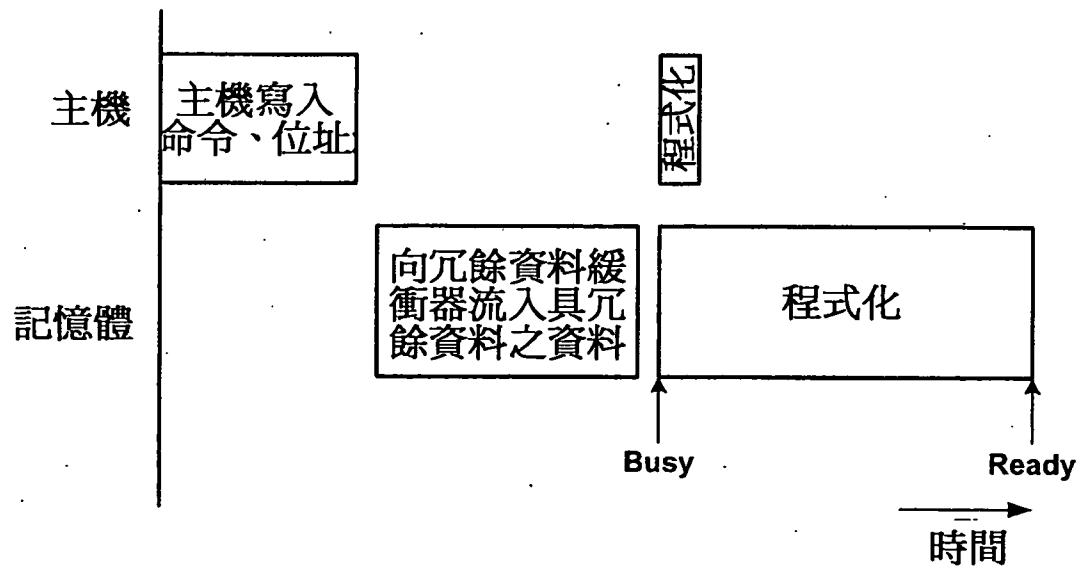


圖 1



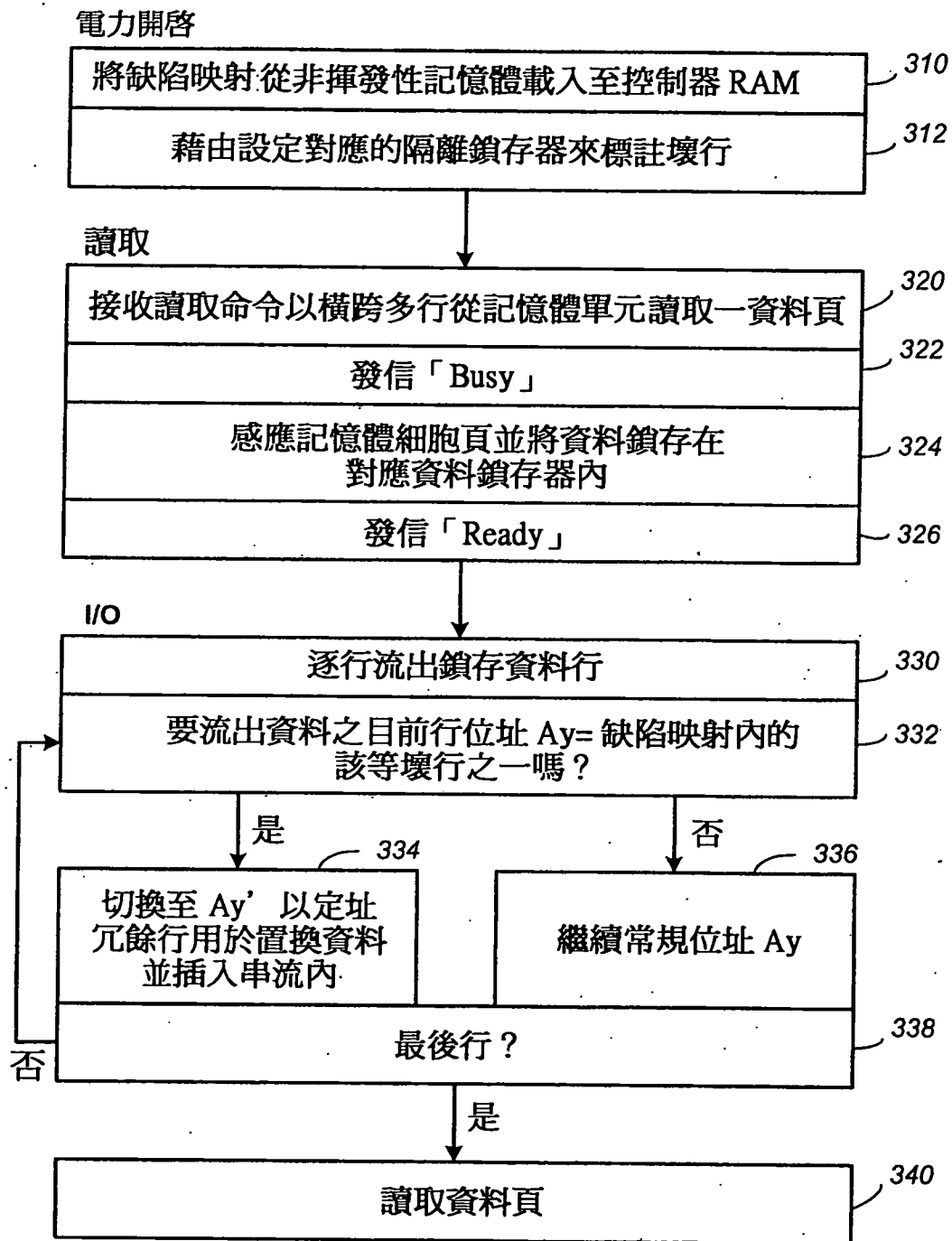
讀取時序

圖 2A



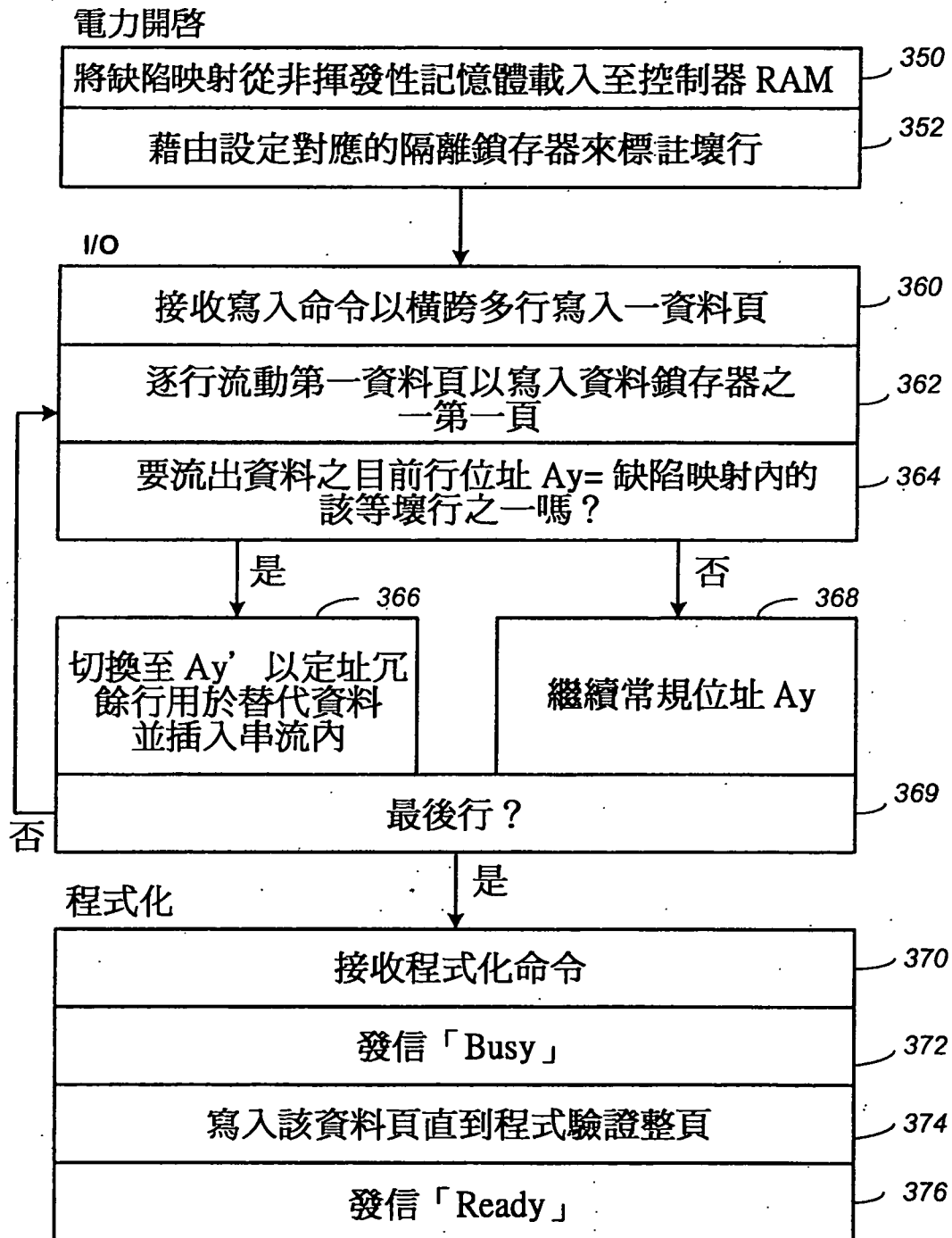
程式化時序

圖 3A



讀取操作

圖 2B



程式化操作

圖 3B

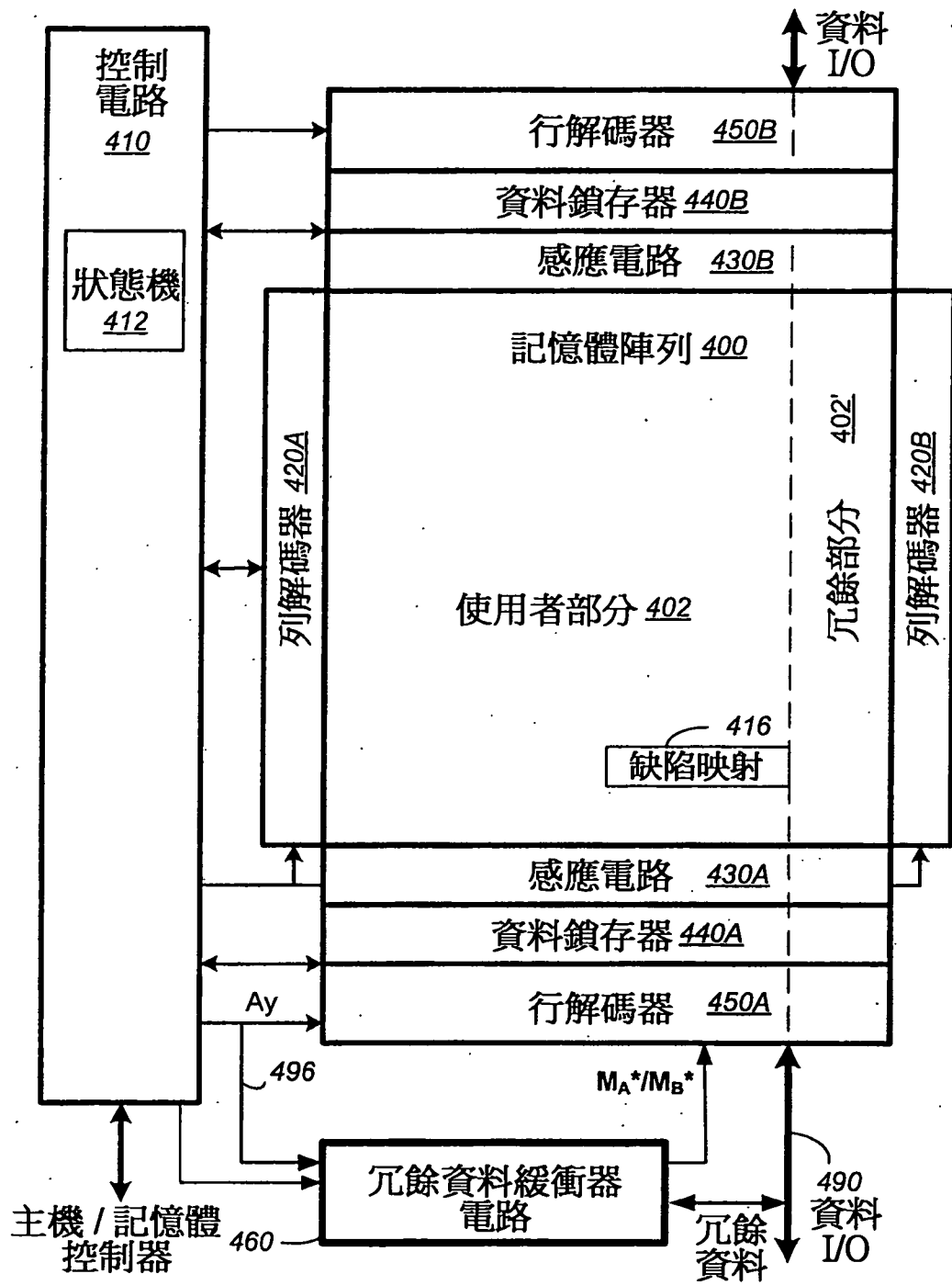


圖 4

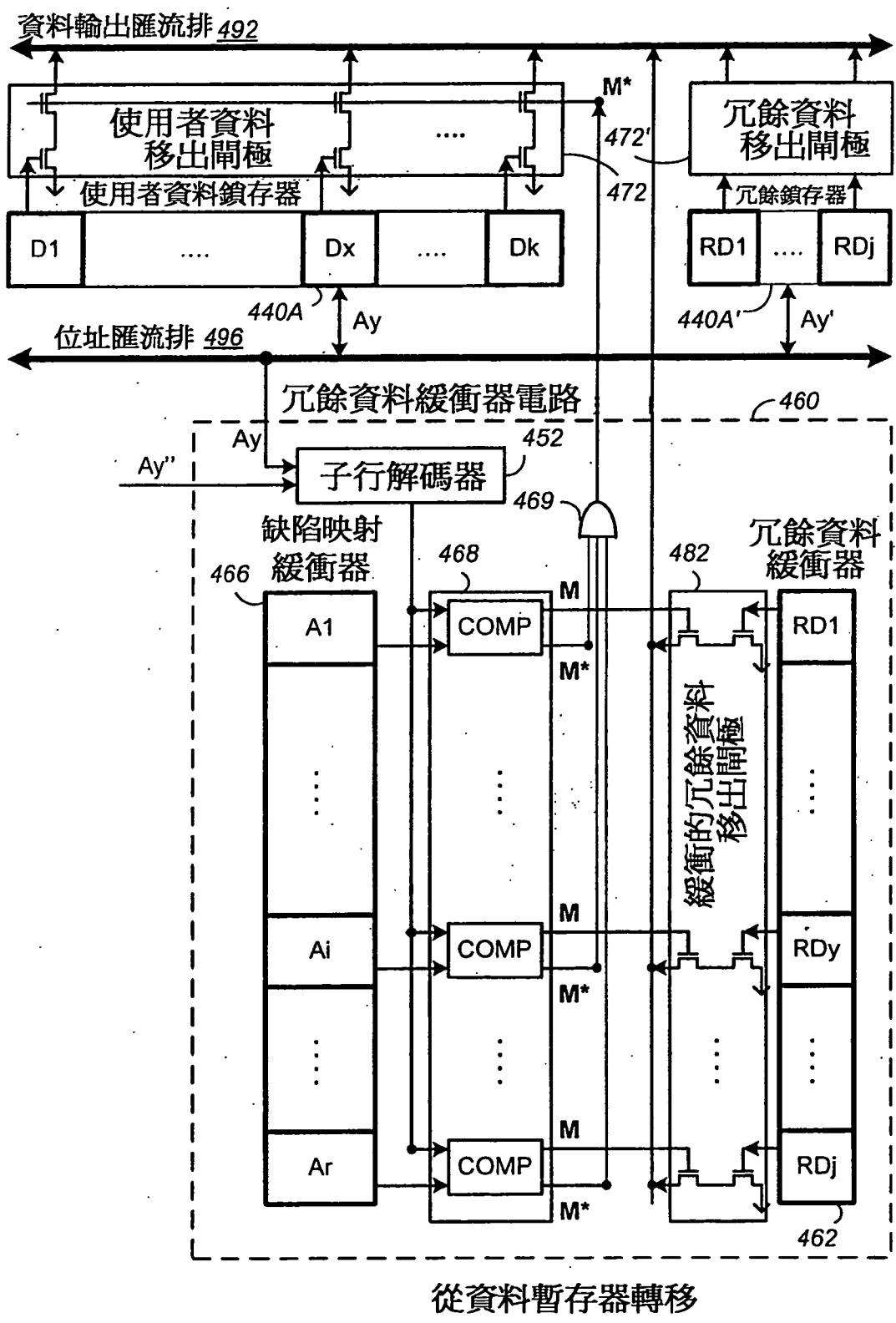
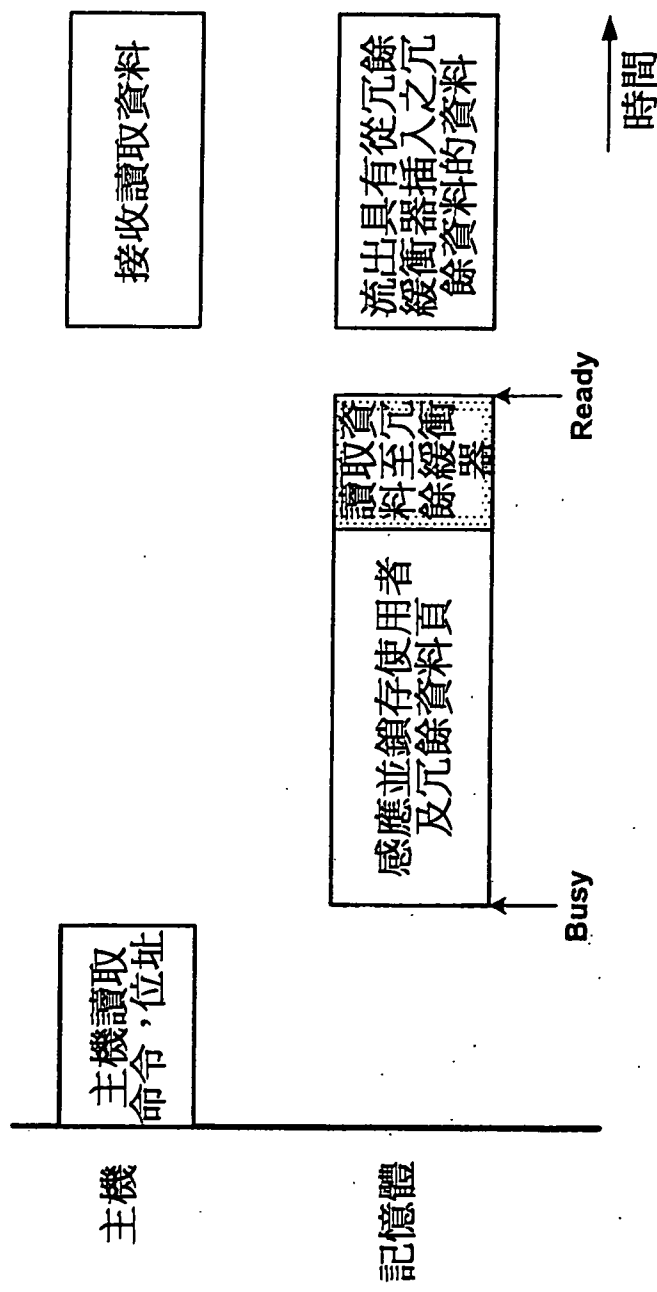
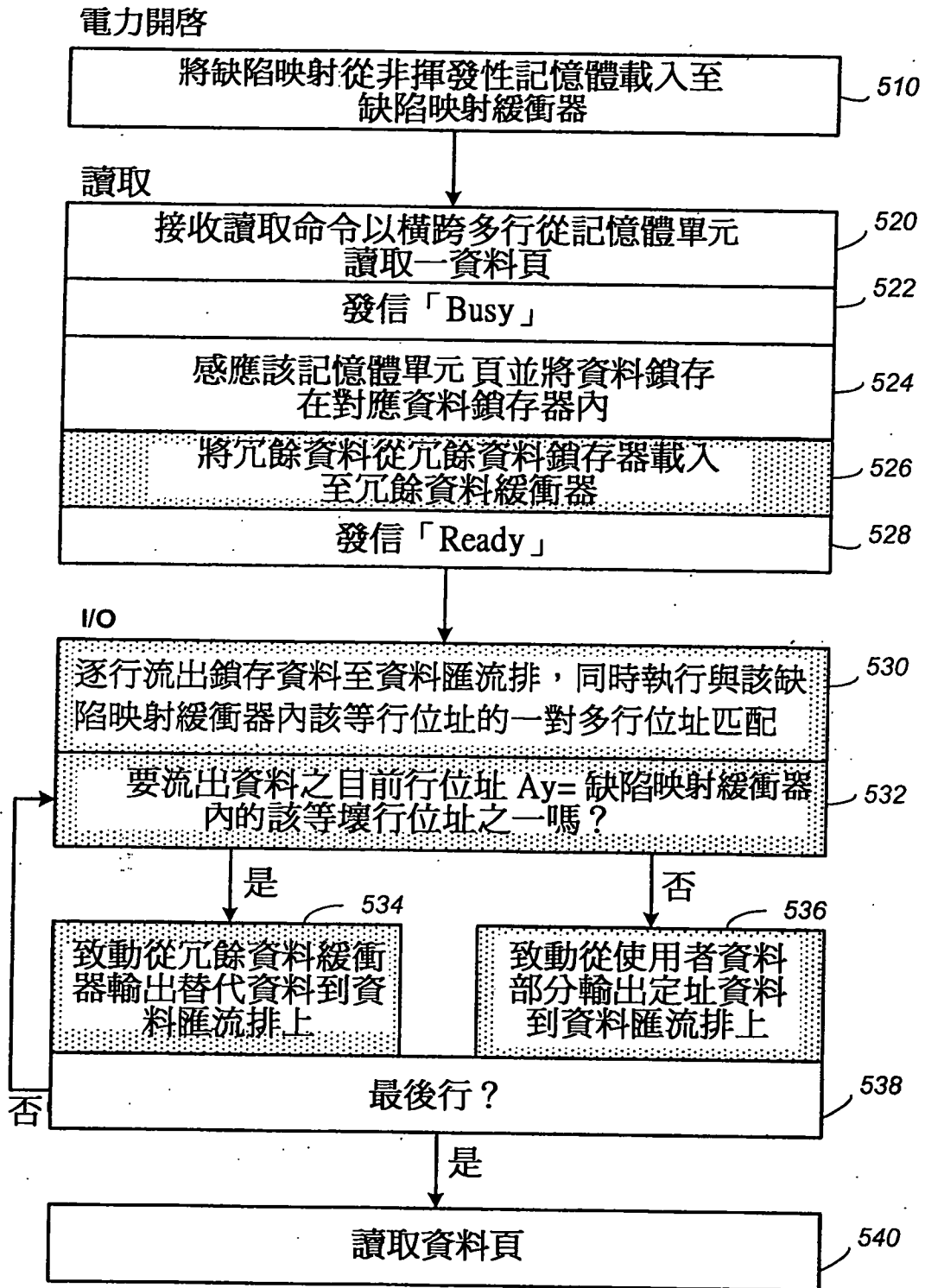


圖 5



使用遠端冗餘之讀取時序

圖 6



使用冗餘資料緩衝器來讀取

圖 7

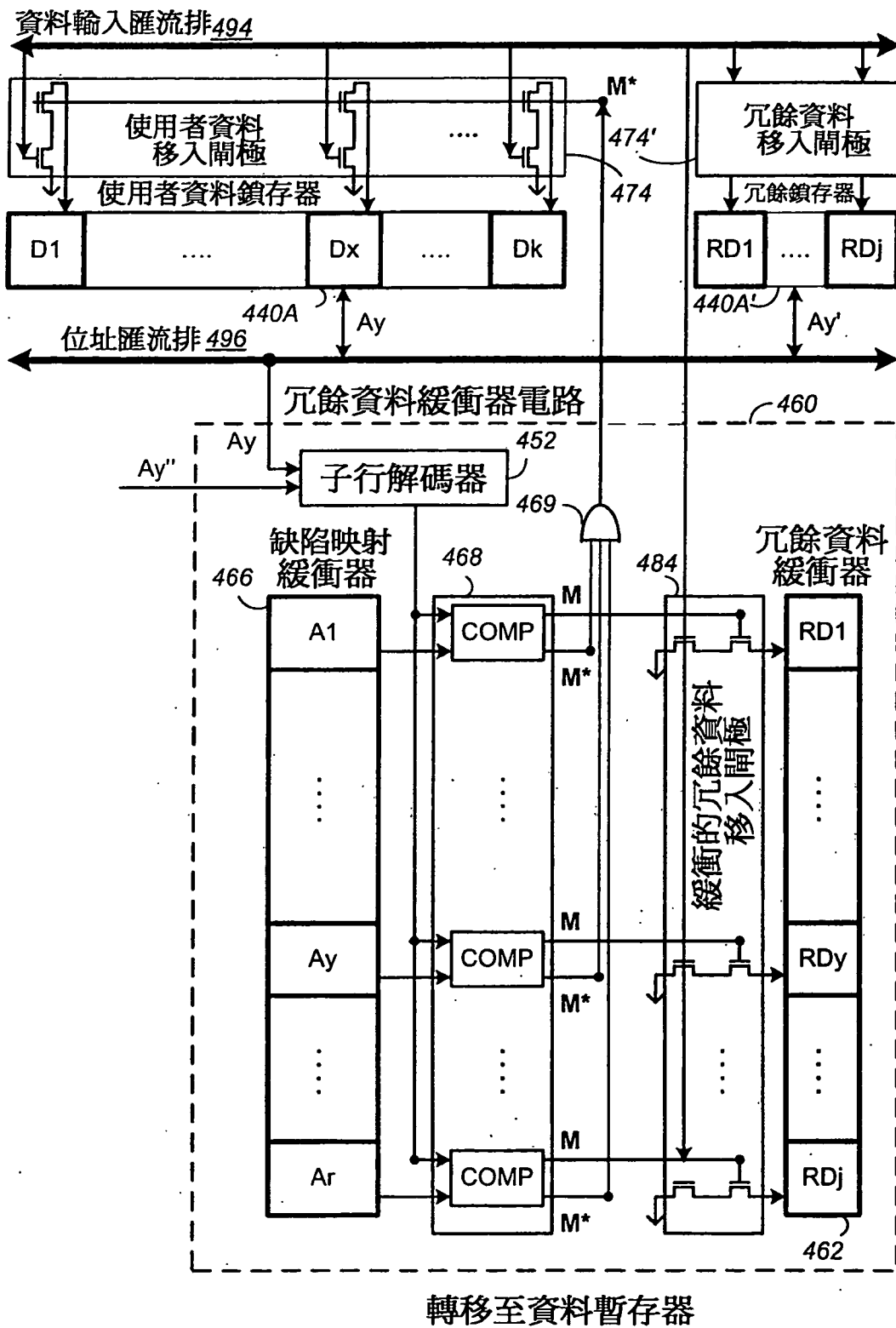
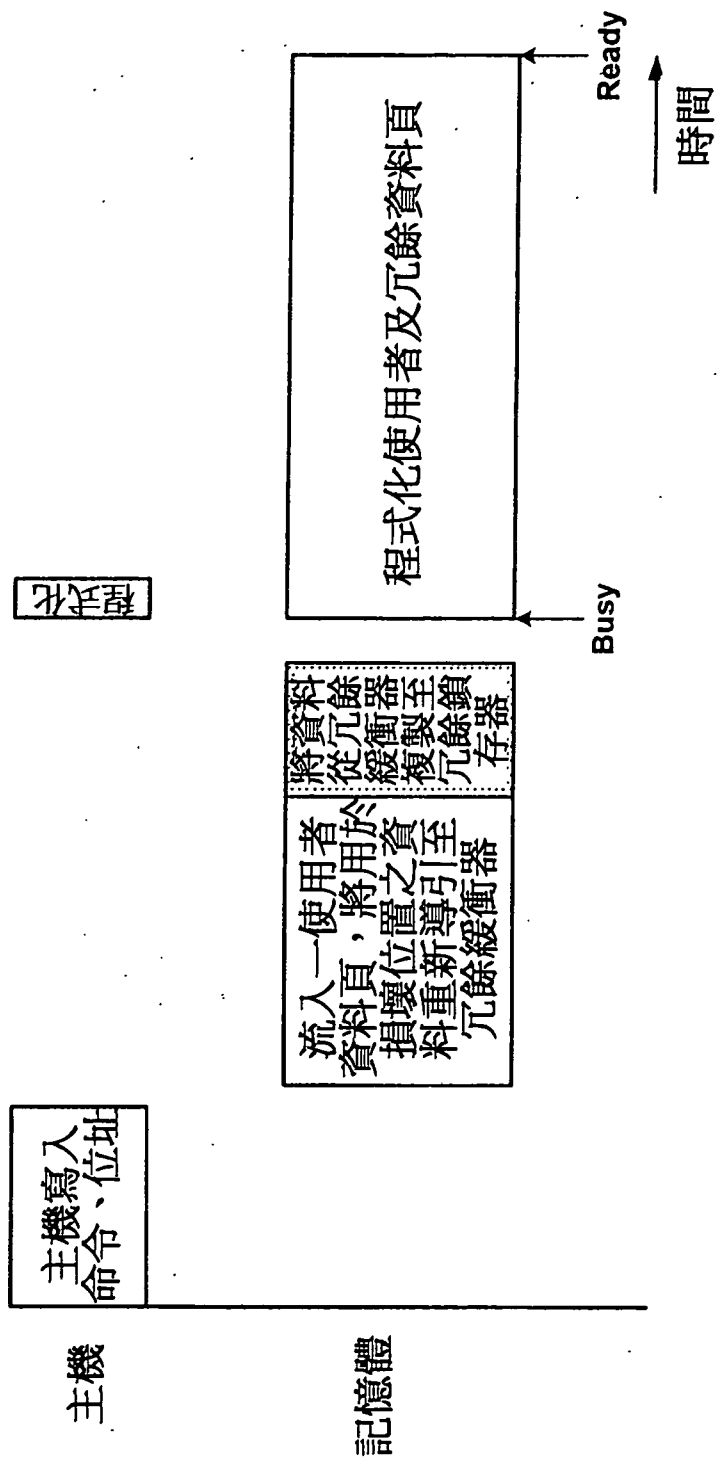
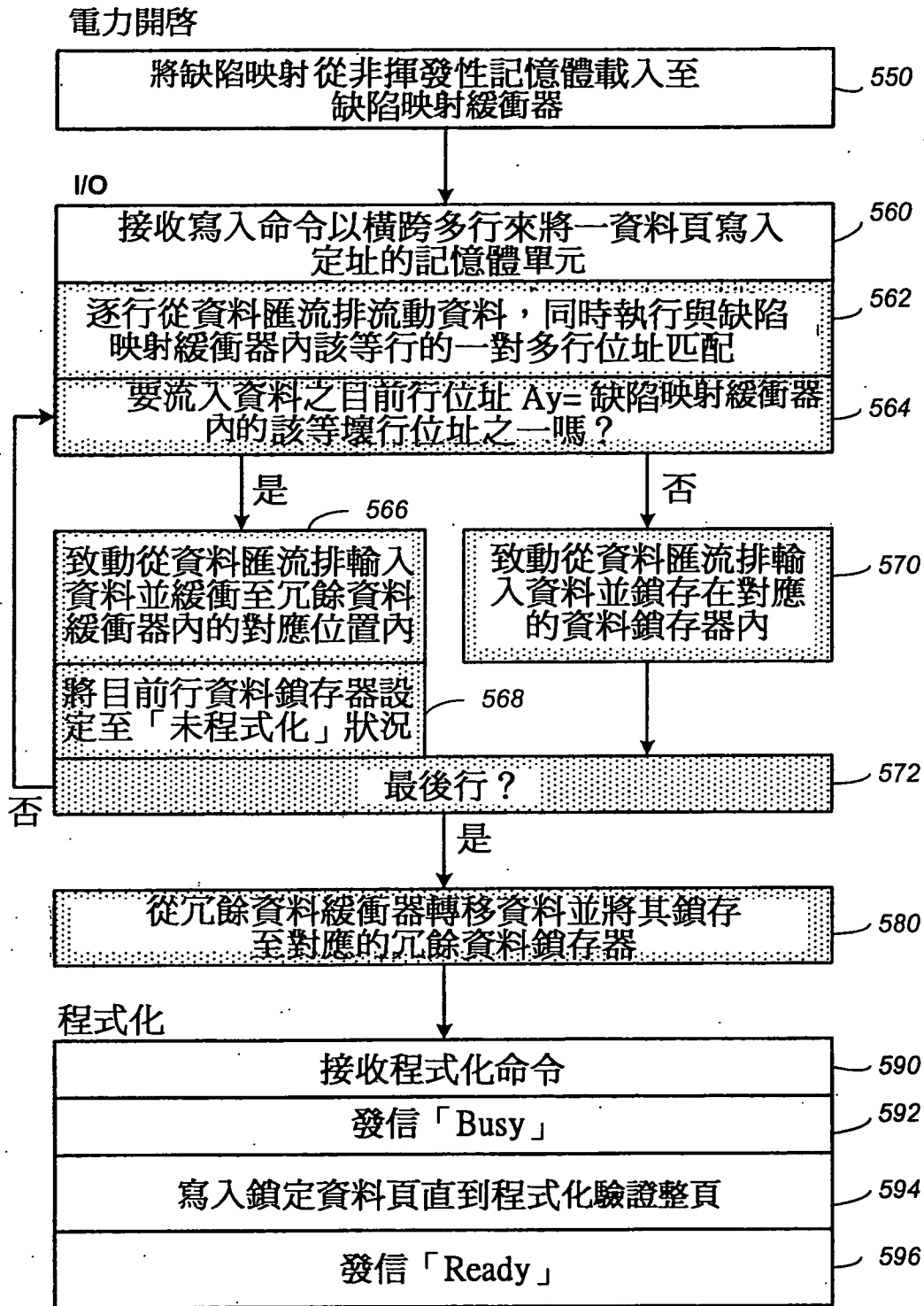


圖 8



使用遠端冗餘之寫入時序

圖 9



使用冗餘資料緩衝器之程式化

圖 10

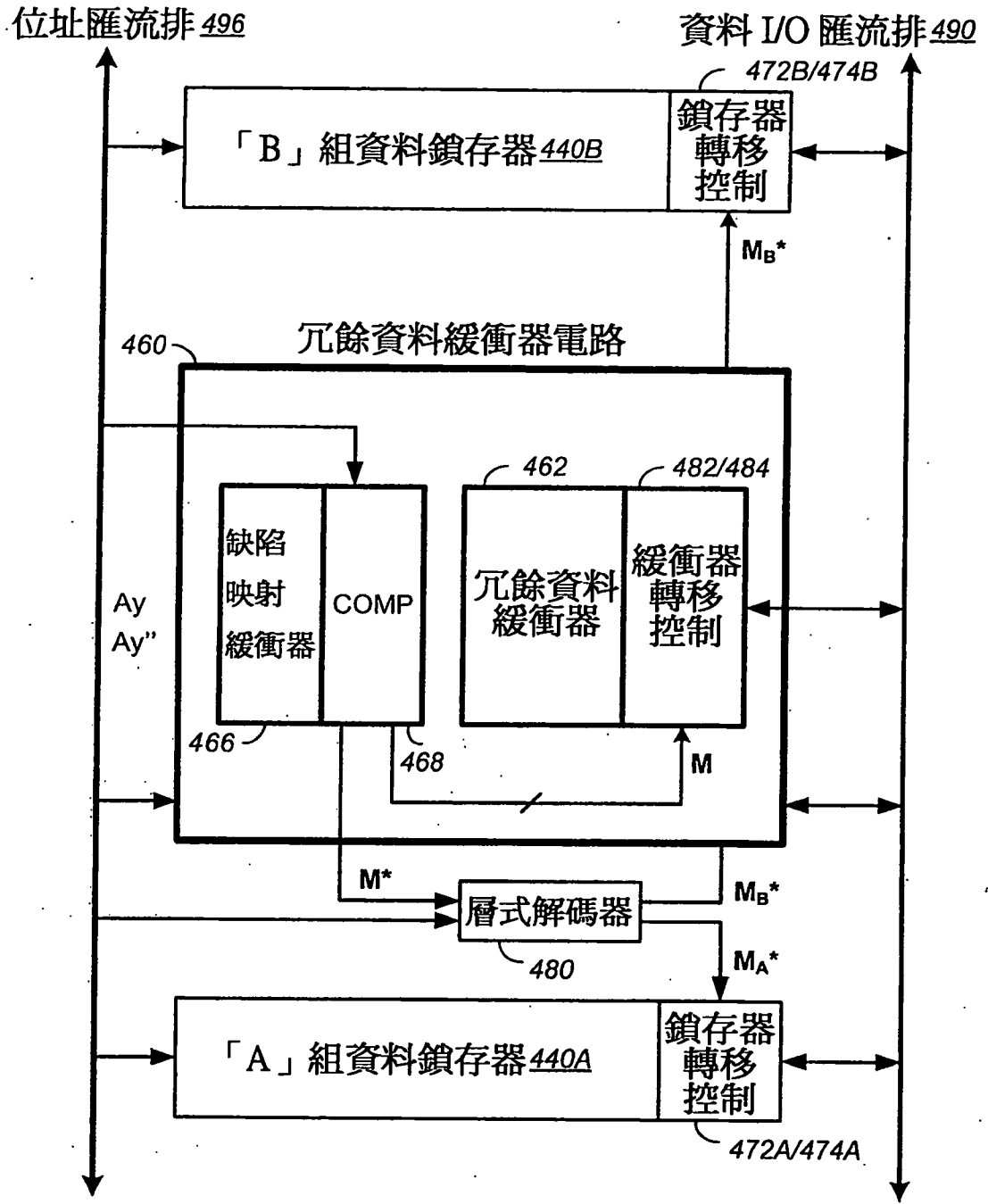


圖 11

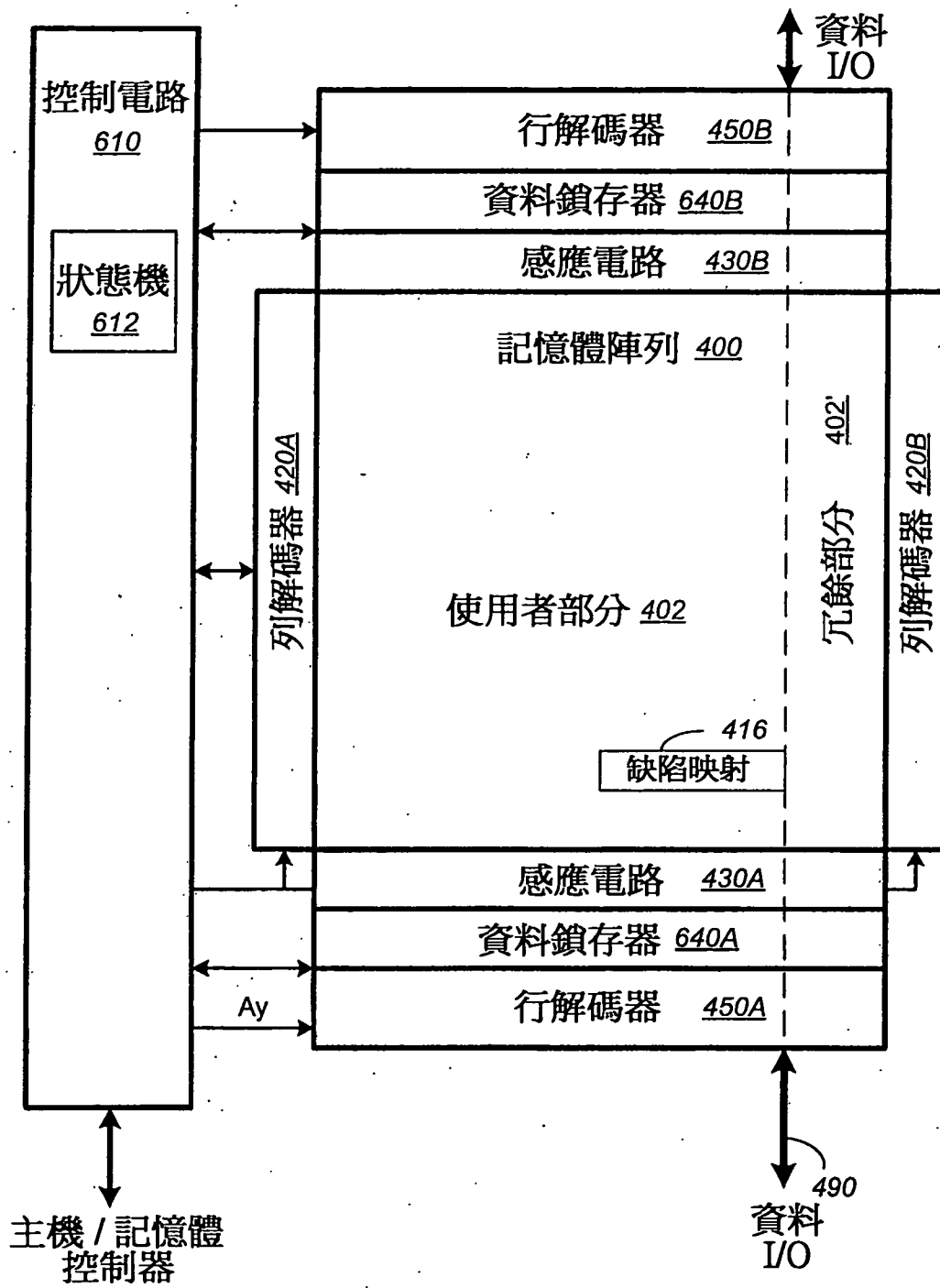
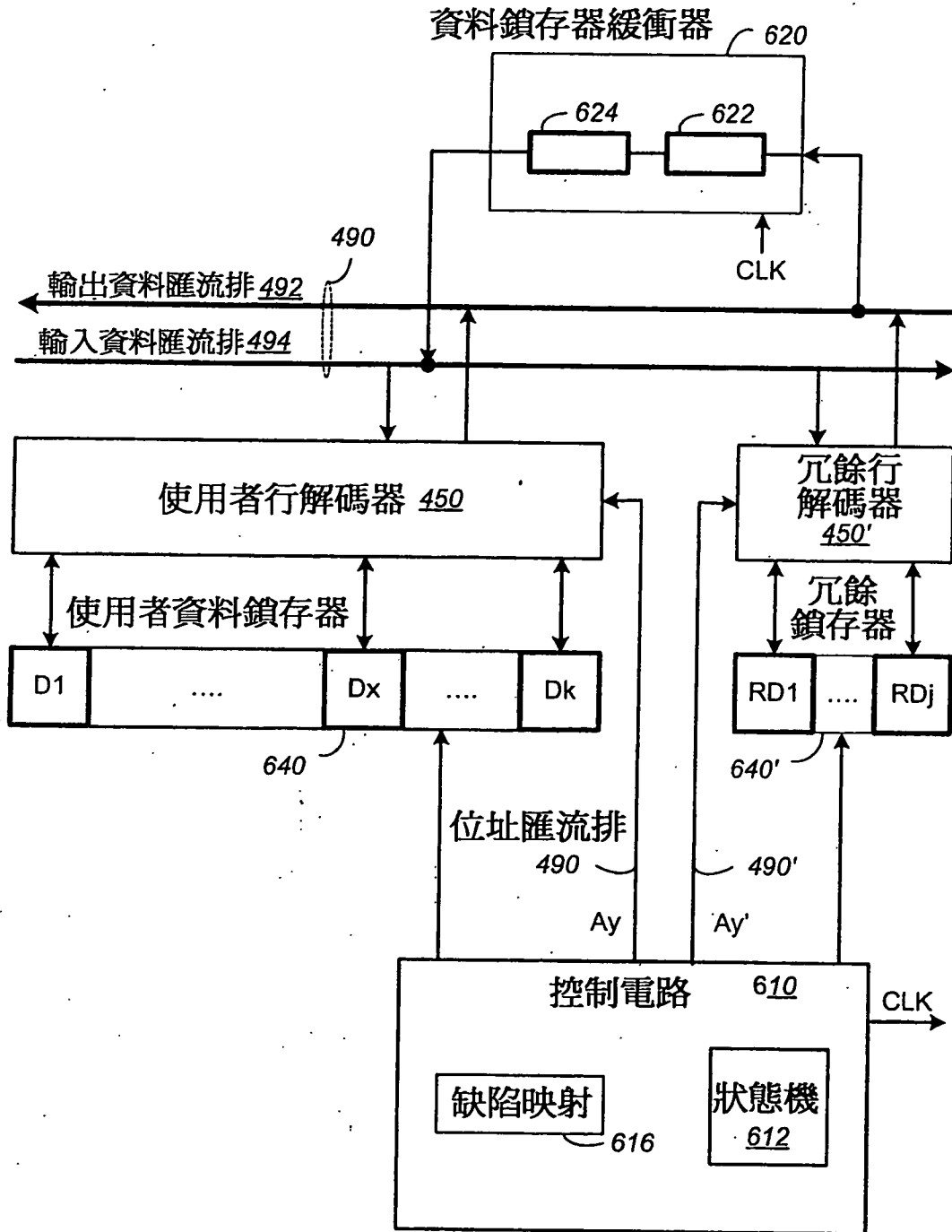
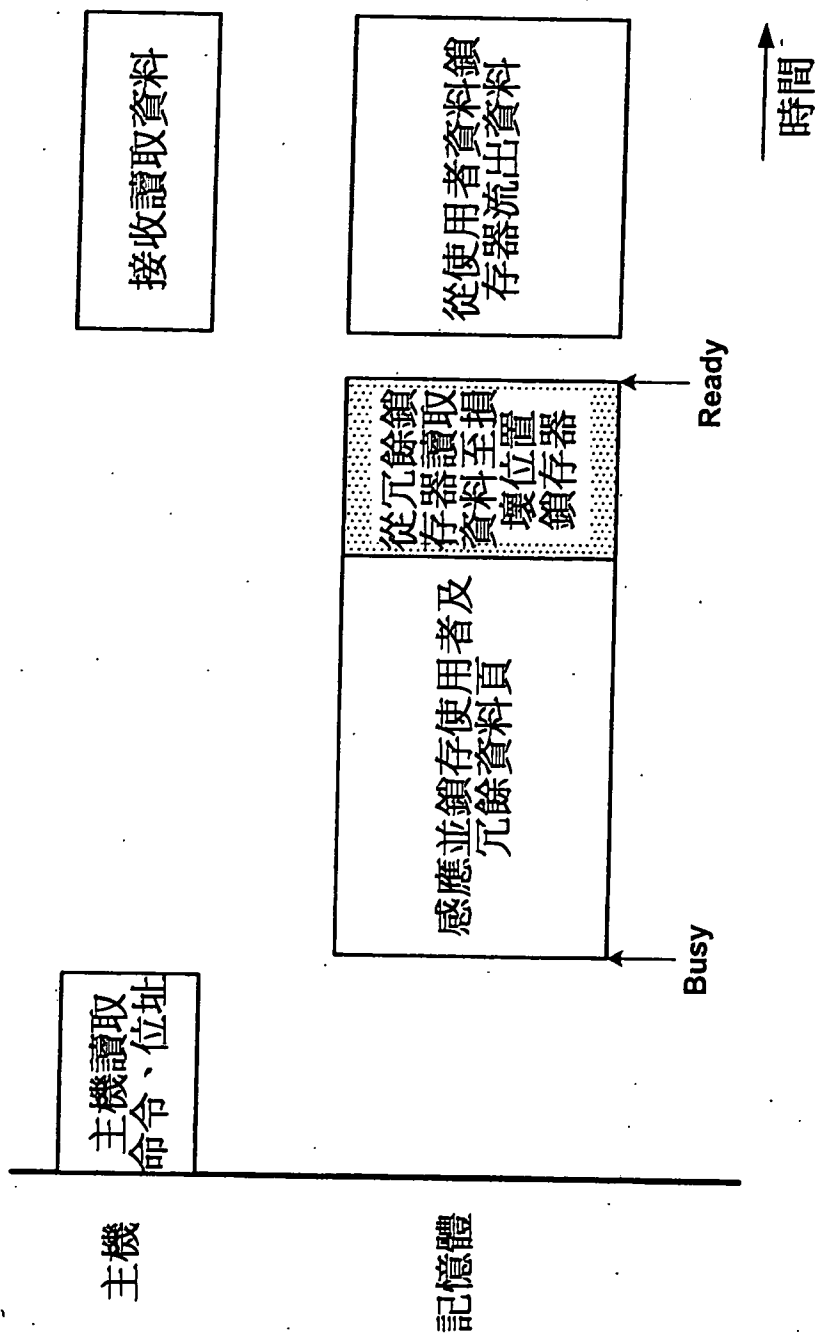


圖 12



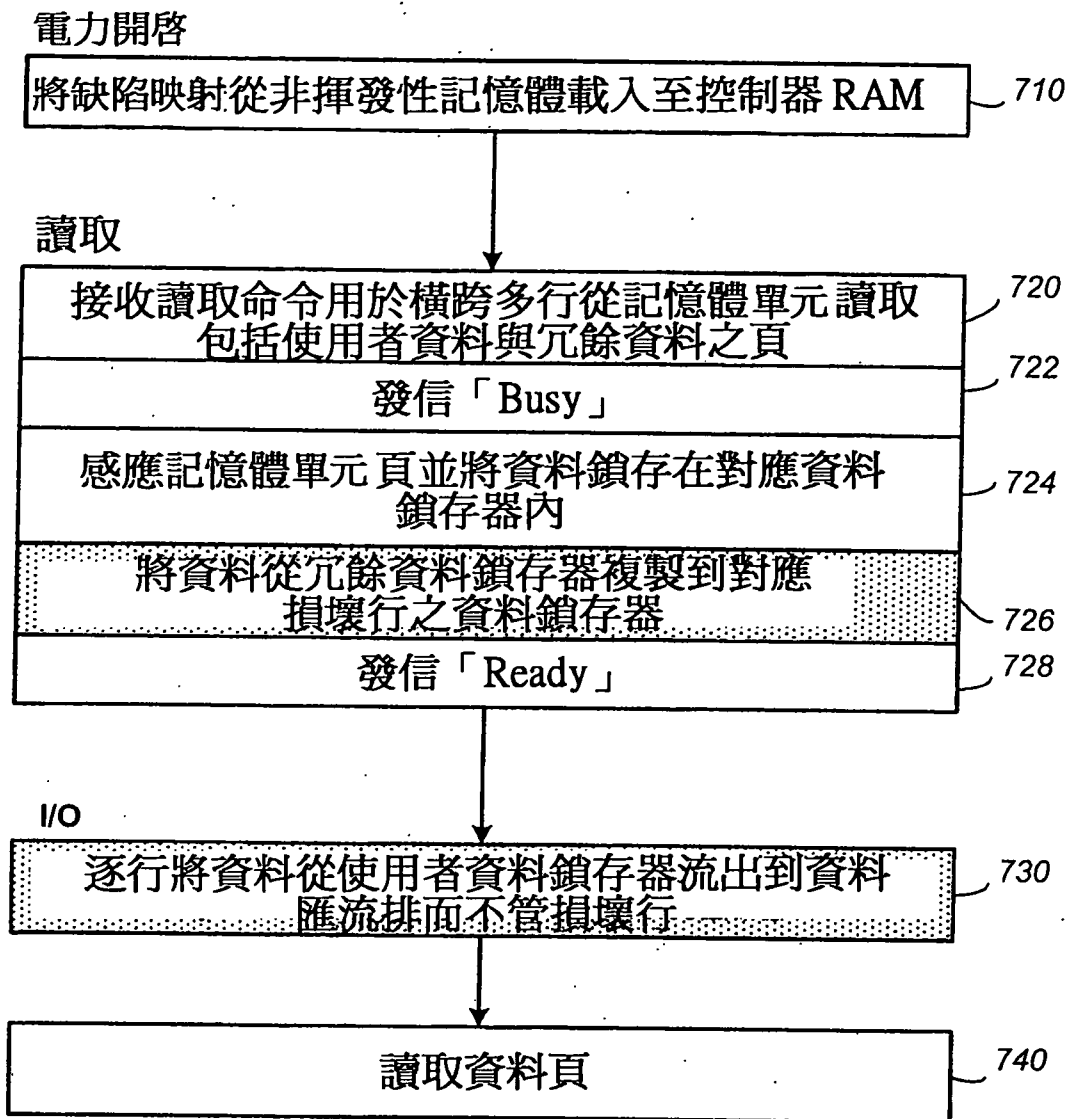
在冗餘資料鎖存器與使用者資料鎖存器之間轉移

圖 13



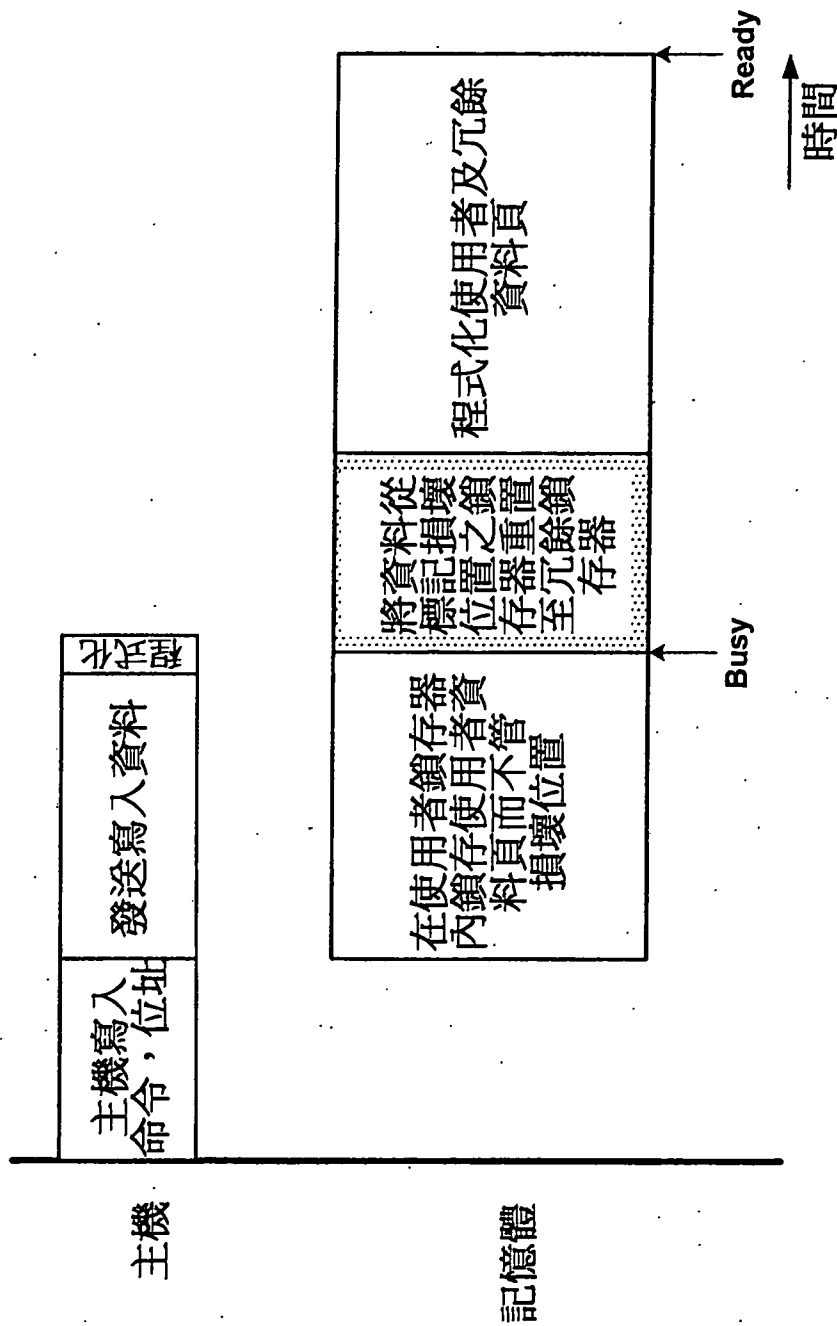
使用損壞位置鎖存器內冗餘資料之讀取時序

圖 14



使用損壞行資料鎖存器內緩衝之冗餘資料之
讀取操作

圖 15



使用損壞位置之鎖存器內冗餘資料之寫入時序

圖 16

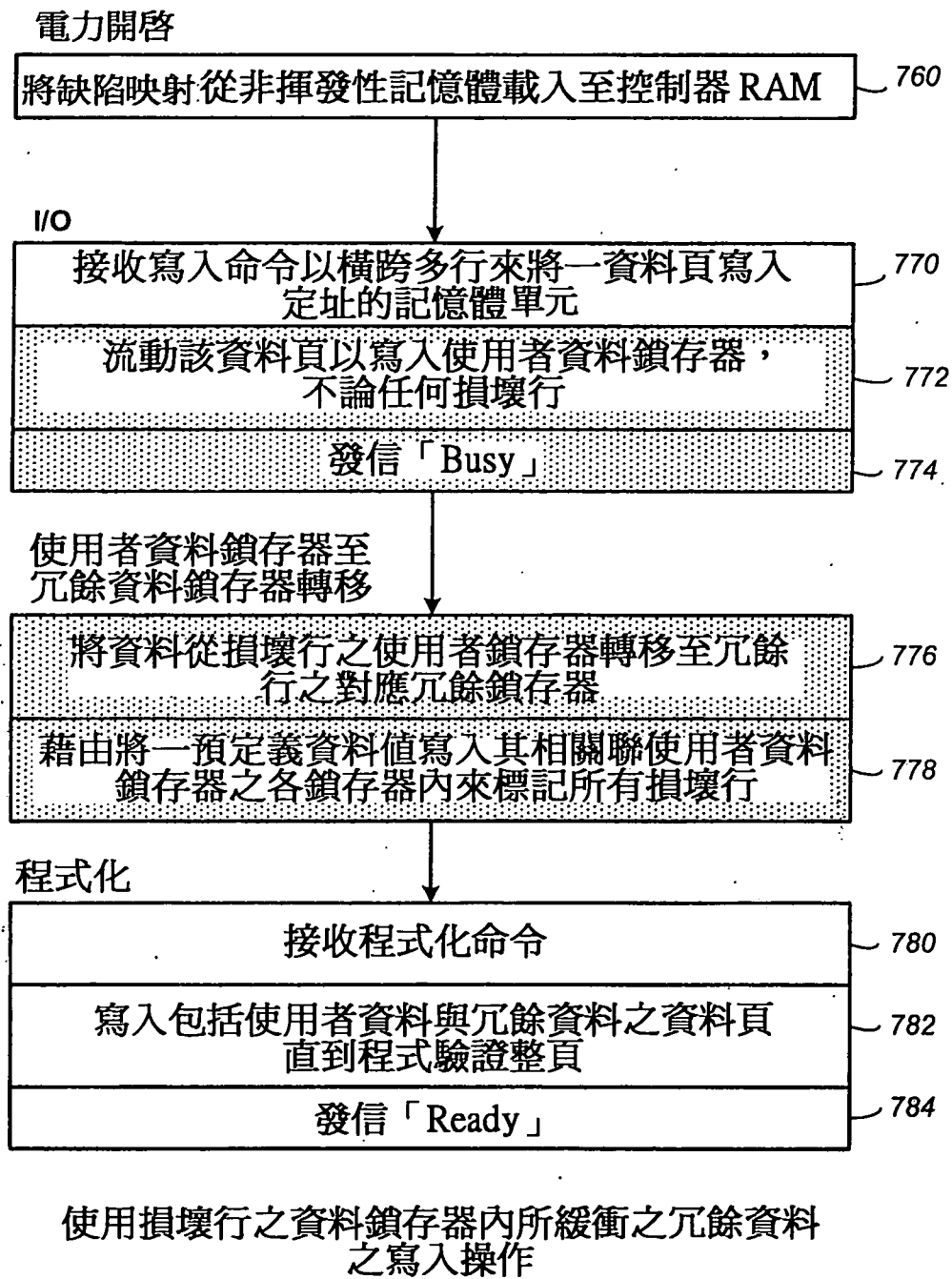


圖 17