



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년11월10일
(11) 등록번호 10-0867508
(24) 등록일자 2008년10월31일

(51) Int. Cl.

H01L 23/12 (2006.01)

(21) 출원번호 10-2007-0053552
(22) 출원일자 2007년05월31일
심사청구일자 2007년05월31일

(56) 선행기술조사문헌

KR1020050093752 A*

KR1020070046041 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성전기주식회사

경기도 수원시 영통구 매탄동 314

(72) 발명자

양정리

경기 수원시 영통구 원천동 주공아파트 105-1404

도재천

경기 수원시 권선구 권선동 1011-14 올림픽공원

대우미래사랑101동 706호

(뒷면에 계속)

(74) 대리인

특허법인 씨엔에스·로고스

전체 청구항 수 : 총 9 항

심사관 : 박귀만

(54) 이미지 센서의 웨이퍼 레벨 패키징 방법

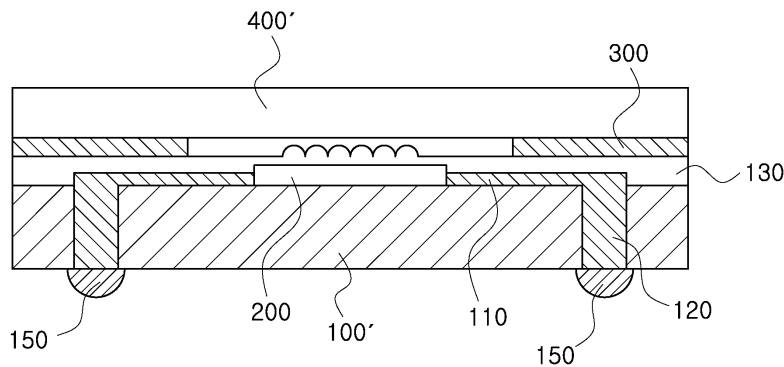
(57) 요약

패키징 과정이 용이하고 단순하게 이미지 센서를 패키징할 수 있는 이미지 센서의 웨이퍼 레벨 패키지 및 그 패키징 방법이 제공된다.

본 발명은 이미지 센서와 상기 이미지 센서에 연결된 도전 패턴을 구비하고, 상기 도전 패턴에 각각 연결된 다수의 비아를 구비한 하부 기판; 상기 하부기판 상에서 상기 이미지 센서에 대응하는 다수의 마이크로 렌즈를 구비한 마이크로 렌즈층(Micro Lens Array Film); 및 상기 마이크로 렌즈층 상에서 상기 이미지 센서로부터 이격하여 둘러싸고 상부 기판을 접합하는 실링 라인(sealing line)을 포함하는 이미지 센서의 웨이퍼 레벨 패키지 및 그 패키징 방법에 관한 것이다.

본 발명에 따라 다수의 비아를 하부 기판용 웨이퍼에 구비한 상태에서, 상부 기판용 웨이퍼를 접합하여 패키징 공정을 수행하므로, 종래에 본딩 와이어, 전극 패드, 전극 리드 등이 필요 없이 비아를 이용한 전기적 연결구조를 가지는 패키지를 제공할 수 있다.

대표도 - 도2



(72) 발명자

권영도

서울시 송파구 잠실5동 27번지아파트 527-1001

임창현

경기 수원시 영통구 매탄3동 1236-5번지

김대준

경기 수원시 영통구 영통동 972-2 벽적골 우성아파트 823동1903호

정원규

서울 서초구 잠원동 신반포청구1차아파트 102동 1506호

특허청구의 범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

하부 기판용 웨이퍼 상에 이미지 센서, 상기 이미지 센서에 연결되는 다수의 도전 패턴, 및 상기 도전 패턴에 연결되고 소정 깊이를 가지는 비아(via)를 형성하는 단계;

상기 비아를 포함한 하부 기판용 웨이퍼 상에 상기 이미지 센서에 대응하는 다수의 마이크로 렌즈를 포함한 마이크로 렌즈층을 형성하는 단계;

상기 마이크로 렌즈층 상에서 상기 이미지 센서로부터 이격하여 둘러싸는 실링 라인을 매개로 하여 상부 기판을 접합하는 단계;

상기 비아를 포함한 상기 하부 기판용 웨이퍼의 두께를 줄이기 위해 CMP(Chemical Mechanical Polishing) 공정을 수행하는 단계; 및

상기 실링 라인으로 둘러싸인 이미지 센서와 비아를 포함하는 패키지로 분리시키는 다이싱(dicing) 공정을 수행하는 단계

를 포함하는 이미지 센서의 웨이퍼 레벨 패키징 방법.

청구항 7

제 6 항에 있어서,

상기 비아(via)를 형성하는 단계와 상기 마이크로 렌즈층을 형성하는 단계 사이에,

실리콘 산화막(SiO₂), 산화막(PSG), 실리콘 질화막중 선택된 어느 하나의 재질로 형성된 패시베이션층을 상기 비아를 포함한 하부 기판용 웨이퍼 상에 형성하는 단계를 더 포함하는 것을 특징으로 하는 이미지 센서의 웨이퍼 레벨 패키징 방법.

청구항 8

제 6 항 또는 제 7 항에 있어서,

상기 비아를 형성하는 단계에서

상기 소정 깊이는 상기 하부 기판용 웨이퍼의 최종 두께보다 깊게 형성되는 것을 특징으로 하는 이미지 센서의 웨이퍼 레벨 패키징 방법.

청구항 9

제 6 항 또는 제 7 항에 있어서,

상기 비아를 형성하는 단계에서

상기 소정 깊이는 상기 하부 기판용 웨이퍼를 관통하는 깊이인 것을 특징으로 하는 이미지 센서의 웨이퍼 레벨 패키징 방법.

청구항 10

제 6 항 또는 제 7 항에 있어서,

상기 비아를 형성하는 단계는

상기 도전 패턴의 단부 영역을 노출시키는 포토레지스트 패턴을 이용하는 식각 공정으로 다수의 비아홀을 형성하는 단계; 및

상기 비아홀에 금속을 증진하여 비아를 형성하는 단계

를 포함하는 것을 특징으로 하는 이미지 센서의 웨이퍼 레벨 패키징 방법.

청구항 11

제 6 항 또는 제 7 항에 있어서,

상기 비아를 형성하는 단계는

상기 도전 패턴의 단부 영역을 드릴링(drilling)하는 기계적 방법을 이용하여 다수의 비아홀을 형성하는 단계; 및

상기 비아홀에 금속을 증진하여 비아를 형성하는 단계

를 포함하는 것을 특징으로 하는 이미지 센서의 웨이퍼 레벨 패키징 방법.

청구항 12

제 6 항 또는 제 7 항에 있어서,

상기 실링 라인을 이용하여 상부 기판을 접합하는 단계에서

상기 실링 라인은 BCB(Benzocyclobutene), DFR(Dry Film Resin), 에폭시(epoxy), 열경화성 폴리머 중 선택된 어느 하나의 재질로 이루어지는 것을 특징으로 하는 이미지 센서의 웨이퍼 레벨 패키징 방법.

청구항 13

제 6 항 또는 제 7 항에 있어서,

상기 다이싱 공정을 수행하는 단계는

상기 상부 기판용 웨이퍼 상에서 상기 비아로부터 이격되어 상기 실링 라인을 거쳐서 상기 하부 기판용 웨이퍼 까지 관통하는 절단선을 이용하여 수행하는 것을 특징으로 하는 이미지 센서의 웨이퍼 레벨 패키징 방법.

청구항 14

제 6 항 또는 제 7 항에 있어서,

상기 상부 기판은 투명한 재질의 투명 기판인 것을 특징으로 하는 이미지 센서의 웨이퍼 레벨 패키징 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<10> 본 발명은 이미지 센서의 웨이퍼 레벨 패키징 및 그 패키징 방법에 관한 것으로, 특히 패키징 과정이 용이하고 단순하게 이미지 센서를 패키징할 수 있는 이미지 센서의 웨이퍼 레벨 패키징 및 그 패키징 방법에 관한

것이다.

- <11> 반도체 패키지는 디바이스 기판상에 회로부를 구성하고 상기 회로부와 전기적으로 연결되는 외부전극과 관통 전극을 구비하는 캡 기판을 덮어 상기 회로부를 보호한다.
- <12> 이러한 반도체 패키지는 외부환경의 영향에 민감하여 외부환경과 차단이 필요한 IDT전극을 구비하는 SAW 필터나 이미지 결상 영역을 구비하는 이미지 센서 등으로 이용되고 있으며, 이들 부품들은 소형화를 위하여 웨이퍼 레벨로 제조되는 방법이 제공되고 있다.
- <13> 이와 같은 종래의 웨이퍼 레벨 패키지는 예를 들어, CCD 이미지 센서, CMOS 이미지 센서 등의 이미지 센서를 패키징하여, 도 1에 도시된 바와 같이 반도체 장치가 구비하는 반도체 기판(11)에는 상면에 이미지 센서(13)가 형성되어 있고, 이미지 센서(13) 위에는 마이크로 렌즈부(14)가 형성되어 있다.
- <14> 반도체 기판(11)의 타면은 세라믹 또는 합성 수지로 형성된 상자 형상 용기(15)가 저면의 접촉제(17)에 의해 접촉되어 있으며, 상자 형상 용기(15)의 개구는 글래스 덮개(12)가 접촉제(19)에 의해 장착됨으로써 밀봉되어, 상자 형상 용기(15) 내부의 이미지 센서(13) 및 마이크로 렌즈부(14)가 외부 환경으로부터 보호되고 있다.
- <15> 또한, 반도체 기판(11) 표면에 마련된 전극 패드(9)와, 상자 형상 용기(15) 내부로부터 외부로 인출된 전극 리드(16)가 본딩 와이어(18)에 의해 전기적으로 접속된다.
- <16> 그러나, 이러한 이미지 센서의 웨이퍼 레벨 패키지는 본딩 와이어(18)를 이용하여 전극 패드(9)와 전극 리드(16)를 접속하기 위한 스페이스를 필요로 한다.
- <17> 또한, 이미지 센서(13)가 차광되어 버리기 때문에, 본딩 와이어(18), 전극 패드(9) 등을 이미지 센서(13) 또는 마이크로 렌즈부(14) 상에 배선할 수 없어서, 이미지 센서의 웨이퍼 레벨 패키지를 간단한 공정으로 소형화하는 것은 곤란하다.

발명이 이루고자 하는 기술적 과제

- <18> 본 발명은 이미지 센서에 대한 전기적 접속구조가 간단한 웨이퍼 레벨 패키지를 제공하는 목적이 있다.
- <19> 본 발명의 다른 목적은 이미지 센서를 간단한 공정으로 소형화된 웨이퍼 레벨 패키지로 패키징하는 이미지 센서의 웨이퍼 레벨 패키징 방법을 제공하는 데 있다.

발명의 구성 및 작용

- <20> 이와 같은 목적을 달성하기 위한 본 발명은 이미지 센서와 상기 이미지 센서에 연결된 도전 패턴을 구비하고, 상기 도전 패턴에 각각 연결된 다수의 비아를 구비한 하부 기판; 상기 하부기판 상에서 상기 이미지 센서에 대응하는 다수의 마이크로 렌즈를 구비한 마이크로 렌즈층(Micro Lens Array Film); 및 상기 마이크로 렌즈층 상에서 상기 이미지 센서로부터 이격하여 둘러싸고 상부 기판을 접합하는 실링 라인(sealing line)을 포함하는 이미지 센서의 웨이퍼 레벨 패키지에 관한 것이다.
- <21> 또한, 본 발명은 하부 기판용 웨이퍼 상에 이미지 센서, 상기 이미지 센서에 연결되는 다수의 도전 패턴, 및 상기 도전 패턴에 연결되고 소정 깊이를 가지는 비아(via)를 형성하는 단계; 상기 비아를 포함한 하부 기판용 웨이퍼 상에 상기 이미지 센서에 대응하는 다수의 마이크로 렌즈를 포함한 마이크로 렌즈층을 형성하는 단계; 상기 마이크로 렌즈층 상에서 상기 이미지 센서로부터 이격하여 둘러싸는 실링 라인을 매개로 하여 상부 기판을 접합하는 단계; 상기 비아를 포함한 상기 하부 기판용 웨이퍼의 두께를 줄이기 위해 CMP(Chemical Mechanical Polishing) 공정을 수행하는 단계; 및 상기 실링 라인으로 둘러싸인 이미지 센서와 비아를 포함하는 패키지로 분리시키는 다이싱(dicing) 공정을 수행하는 단계를 포함하는 이미지 센서의 웨이퍼 레벨 패키징 방법에 관한 것이다.
- <22> 본 발명에서 상기 하부기판과 상기 마이크로 렌즈층 사이에 실리콘 산화막(SiO2), 산화막(PSG) 및 실리콘 질화막 중 선택된 어느 하나의 재질로 이루어진 패시베이션층(passivation layer)을 더 구비하는 것을 특징으로 한다.
- <23> 본 발명에서 상기 상부 기판은 투명한 재질의 투명 기판인 것을 특징으로 한다.
- <24> 본 발명에서 상기 실링 라인은 BCB(Benzocyclobutene), DFR(Dry Film Resin), 에폭시(epoxy), 열경화성 폴리머 중 선택된 어느 하나의 재질로 이루어지는 것을 특징으로 한다.

- <25> 본 발명에서 상기 마이크로 렌즈층은 PC(polycarbonate) 또는 실리콘 에폭시의 투명성 수지로 형성되는 것을 특징으로 한다.
- <26> 본 발명의 상기 비아를 형성하는 단계에서 상기 소정 깊이는 상기 하부 기판용 웨이퍼의 최종 두께보다 깊게 형성되거나, 또는 상기 하부 기판용 웨이퍼를 관통하는 깊이인 것을 특징으로 한다.
- <27> 본 발명에서 상기 비아를 형성하는 단계는 상기 도전 패턴의 단부 영역을 노출시키는 포토레지스트 패턴을 이용하는 식각 공정으로 다수의 비아홀을 형성하는 단계; 및 상기 비아홀에 금속을 충전하여 비아를 형성하는 단계를 포함하는 것을 특징으로 한다.
- <28> 본 발명에서 상기 비아를 형성하는 단계는 상기 도전 패턴의 단부 영역을 드릴링(drilling)하는 기계적 방법을 이용하여 다수의 비아홀을 형성하는 단계; 및 상기 비아홀에 금속을 충전하여 비아를 형성하는 단계를 포함하는 것을 특징으로 한다.
- <29> 본 발명에서 상기 다이싱 공정을 수행하는 단계는 상기 상부 기판용 웨이퍼 상에서 상기 비아로부터 이격되어 상기 실링 라인을 거쳐서 상기 하부 기판용 웨이퍼까지 관통하는 절단선을 이용하여 수행하는 것을 특징으로 한다.
- <30> 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 상세하게 설명한다.
- <31> 도 2는 본 발명의 실시예에 따른 이미지 센서의 웨이퍼 레벨 패키지를 도시한 단면도이고, 도 3a 내지 도 3f는 본 발명의 실시예에 따른 이미지 센서의 웨이퍼 레벨 패키징 방법을 설명하기 위한 공정 단면도이다.
- <32> 도 2에 도시된 바와 같이 본 발명의 실시예에 따른 이미지 센서의 웨이퍼 레벨 패키지는 이미지 센서(200)를 실장하고 도전 패턴(110)에 각각 연결된 다수의 비아(120)를 구비한 하부 기판(100'), 이미지 센서(200) 상에 다수의 마이크로 렌즈를 구비한 마이크로 렌즈층(Micro Lens Array Film: 130), 및 마이크로 렌즈층(130)을 이격하여 둘러싸고 상부 기판(400')을 접합하는 실링 라인(sealing line: 300)을 포함하여 구성된다.
- <33> 하부 기판(100')은 반도체 기판으로서 이미지 센서(200)를 상면에 실장하고, 이미지 센서(200)에 연결되는 금속 재질로 이루어져 패턴닝(patterning)된 다수의 도전 패턴(110)과 도전 패턴(110)에 각각 연결된 비아(120)를 구비하며, 비아(120)의 아래측에 솔더(150)를 구비하여 패키지가 장착되는 장치 예를 들어, 카메라 모듈 등에 장착되어 전기적 접속을 이룰 수 있다.
- <34> 마이크로 렌즈층(130)은 집광하는 다수의 렌즈가 이미지 센서(200)에 대응하여 구비된 부재로서, 마이크로 렌즈층(130)의 재질은 예를 들어, PC(polycarbonate), 실리콘 에폭시 등의 투명성 수지를 이용하여 투광성과 집광 기능을 수행하도록 형성한다. 여기서, 마이크로 렌즈층(130)은 선택적으로 유리 기판에 불순물을 확산시켜 제조된 부재를 이용할 수 있어서, 불순물에 의한 굴절을 분산의 특성으로 인한 렌즈 효과를 갖는 유리 기판을 마이크로 렌즈층(130)으로 이용할 수도 있다.
- <35> 또한, 선택적으로 마이크로 렌즈층(130)을 구비하기 전에, 마이크로 렌즈층(130)의 아래면에 실리콘 산화막(SiO₂), 산화막(PSG), 실리콘 질화막 등의 재질로 이루어진 패시베이션층(passivation layer: 도시하지 않음)을 구비하여, 이미지 센서(200)를 웨이퍼 레벨 패키징 과정에서 보호할 수 있다.
- <36> 실링 라인(300)은 폐곡선 형태로 이미지 센서(200)에 대응하는 다수의 렌즈를 둘러싸도록 구비되고, BCB(Benzocyclobutene), DFR(Dry Film Resin), 에폭시(epoxy), 열경화성 폴리머와 같은 폴리머를 이용하여 스크린 프린팅(screen printing) 또는 노즐을 통해 주입(injection)되어 구비될 수 있다.
- <37> 상부 기판(400')은 유리 기판과 같은 투명한 재질의 투명 기판으로서, 마이크로 렌즈층(130) 상에 구비된 실링 라인(300)에 의해 접촉된다.
- <38> 이와 같은 본 발명의 실시예에 따른 이미지 센서의 웨이퍼 레벨 패키지는 비아(120)를 통해 외부로부터 이미지 센서(200)에 전원을 인가하거나 이미지 센서(200)로부터 전기적 신호를 도출하여, 종래의 전기적 연결 구조를 간소하게 구성할 수 있다.
- <39> 이하, 본 발명의 실시예에 따른 이미지 센서의 웨이퍼 레벨 패키지를 제조하는 패키징 방법을 도 3a 내지 도 3f를 참조하여 설명한다.
- <40> 본 발명의 실시예에 따른 이미지 센서의 웨이퍼 레벨 패키징 방법은 먼저, 도 3a에 도시된 바와 같이 하부 기판용 웨이퍼(100) 상에 이미지 센서(200)를 실장하고, 이미지 센서(200)에 연결되는 다수의 도전 패턴(110)을 패

터닝(patterning)하여 형성한다.

- <41> 이때, 다수의 도전 패턴(110)은 금속성 재질로서, 예를 들어 PVD(Physical Vapor Deposition) 방법을 이용하여 금속막을 형성하고 식각하는 패터닝 공정을 거쳐 형성된다.
- <42> 하부 기판용 웨이퍼(100) 상에 이미지 센서(200)와 도전 패턴(110)을 구비한 후, 도 3b에 도시된 바와 같이 이미지 센서(200)와 도전 패턴(110) 상에 구비되어 도전 패턴(110)의 단부 영역을 노출시키는 제 1 포토레지스트 패턴(도시하지 않음)을 이용한 식각 방법 또는 드릴링(drilling)과 같은 기계적 방법을 이용하여 도전 패턴(110)의 단부에서 소정 깊이를 가지는 비아홀(via hole: 112)을 형성한다.
- <43> 구체적으로, 소정 깊이를 가지는 비아홀(112)을 형성하기 위한 식각 공정은 습식 식각 또는 RIE(Reactive Ion Etch) 등과 같은 건식 식각을 이용할 수 있고, 비아홀(112)의 크기가 큰 경우에는 드릴링과 같은 기계적 방법을 이용할 수 있으며, 비아홀(112)의 깊이는 최종적으로 제조될 패키지의 하부 기판(100') 두께보다 깊게 형성될 수 있다.
- <44> 또한, 비아홀(112)은 도 3b에 도시된 바와 같이 하부 기판용 웨이퍼(100)에 대해 소정 깊이를 가지는 형태로 형성되지만, 이에 한정되지 않고 하부 기판용 웨이퍼(100)를 관통하는 형태로 형성될 수도 있다.
- <45> 비아홀(112)을 형성한 후, 도 3c에 도시된 바와 같이 비아홀(112)에 금속을 충전하여 비아(120)를 형성한다.
- <46> 도 3c에 도시된 바와 같이 비아(120)를 형성하기 위해, 이미지 센서(200)와 도전 패턴(110)을 덮고 비아홀(112)을 노출시키는 제 2 포토 레지스트 패턴(도시하지 않음)을 이용하며, 제 2 포토 레지스트 패턴을 통해 PVD(Physical Vapor Deposition) 방법으로 전기 전도성의 금속을 비아홀에 충전하고 도전 패턴(110)에 연결되도록 증착한다.
- <47> 비아홀에 충전되고 도전 패턴(110)에 연결되도록 금속을 증착한 후, 제 2 포토 레지스트 패턴을 제거하면 도 3c에 도시된 바와 같이 도전 패턴(110)과 연결된 형태로 비아(120)가 형성되며, 도 3d에 도시된 바와 같이 비아(120)가 형성된 상태에서 이미지 센서(200) 상에 다수의 마이크로 렌즈가 구비되도록 마이크로 렌즈층(130)을 구비한다.
- <48> 마이크로 렌즈층(130)은 예를 들어, PC 또는 실리콘 에폭시 등의 렌즈 재질과 같은 투명성 수지를 이용하여 이루어지므로 저온상태에서 압착하여 구비될 수 있고, 선택적으로 불순물을 확산시켜 제조된 유리 재질을 마이크로 렌즈층(130)으로 구비하여 불순물에 의한 굴절을 분산의 특성으로 인한 렌즈 효과를 가질 수도 있다.
- <49> 또한, 선택적으로 마이크로 렌즈층(130)을 구비하기 전에, 이미지 센서(200)를 보호하기 위한 패시베이션층을 추가로 구비한 후에 마이크로 렌즈층(130)을 패시베이션층 상에 형성할 수 있다. 여기서, 마이크로 렌즈층(130)의 아래 면에 형성될 수 있는 패시베이션층은 실리콘 산화막(SiO₂), 산화막(PSG), 실리콘 질화막중 선택된 어느 하나의 재질로 형성되어 웨이퍼 레벨 패키징 과정에서 이미지 센서(200)를 보호할 수 있다.
- <50> 마이크로 렌즈층(130)을 구비한 후, 도 3e에 도시된 바와 같이 마이크로 렌즈층(130) 상에서 이미지 센서(200) 영역을 둘러싸는 실링 라인(300)을 형성한다.
- <51> 실링 라인(300)은 BCB(Benzocyclobutene), DFR(Dry Film Resin), 에폭시(epoxy), 열경화성 폴리머와 같은 폴리머를 이용하여 스크린 프린팅(screen printing) 또는 노즐을 통해 주입(injection)되어 구비되어, 마이크로 렌즈층(130)의 이미지 센서(200) 영역을 둘러싸는 폐곡선 형태로 구비될 수 있다.
- <52> 실링 라인(300)을 형성한 후, 도 3e에 도시된 바와 같이 폴리머로 형성된 실링 라인(300)을 이용하여 80℃ ~ 150℃에서 투명한 재질의 상부 기판용 웨이퍼(400)를 접합하고, 이에 따라 마이크로 렌즈층(130)의 이미지 센서(200) 영역이 실링 라인(300)과 상부 기판용 웨이퍼(400)에 의해 밀봉된다.
- <53> 이와 같이 실링 라인(300)을 이용하여 상부 기판용 웨이퍼(400)를 구비한 후, 하부 기판용 웨이퍼(100)에 대해 CMP(Chemical Mechanical Polishing) 공정을 수행하여 하부 기판용 웨이퍼(100)의 아래면을 평탄하게 갈아 두께를 줄이면서 다수의 비아(120)를 노출시킨다.
- <54> 이때, CMP 공정을 통해 하부 기판용 웨이퍼(100)가 깎이는 정도는 다수의 비아(120)를 노출시키고 최종적으로 패키지의 두께가 슬림화된 두께를 가지는 정도로 수행될 수 있다.
- <55> 따라서, 하부 기판용 웨이퍼(100)를 CMP 공정을 통해 두께를 줄여 다수의 비아(120)를 노출시킨 후, 실링 라인(300)으로 둘러싸인 이미지 센서(200)와 비아(120)를 포함하는 패키지로 각각 분리시키는 다이싱(dicing) 공정

을 수행한다.

- <56> 구체적으로, 다이싱 공정은 상부 기관용 웨이퍼(400) 상에서 비아(120)로부터 이격되어 실링 라인(300)을 거쳐서 하부 기관용 웨이퍼(100)까지 관통하는 절단선(도시하지 않음)을 따라 절단하도록 수행할 수 있다.
- <57> 다이싱 공정을 통해 이미지 센서(200)와 비아(120)를 포함하는 각각의 패키지로 분리한 후, 도 3f에 도시된 바와 같이 노출된 비아(120)에 솔더(150)를 구비하여 예컨대, 카메라 모듈과 같은 다른 장치에 장착됨으로써, 비아(120)를 통해 외부로부터 이미지 센서(200)에 전원을 인가하거나, 이미지 센서(200)로부터 전기적 신호를 도출하는 연결 구조를 가질 수 있다.
- <58> 따라서, 본 발명의 실시예에 따른 이미지 센서의 웨이퍼 레벨 패키징 방법은 다수의 비아(120)를 하부 기관용 웨이퍼(100)에 구비한 상태에서 상부 기관용 웨이퍼(400)를 접합하여 패키징 공정을 수행하므로, 종래에 도 1에 도시된 본딩 와이어(18), 전극 패드(9), 전극 리드(16) 등이 필요 없이 비아(120)를 구비하여 전기적 연결구조를 가지도록 패키징된다.
- <59> 또한, 다수의 비아(120)를 구비한 하부 기관용 웨이퍼(100)에 대해 CMP 공정을 수행하여 원하는 두께를 가지는 하부 기관(100')을 제조할 수 있어서, 이미지 센서의 웨이퍼 레벨 패키지를 간단하게 소형화, 슬림화할 수 있다.
- <60> 본 발명의 기술사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 전술한 실시예들은 그 설명을 위한 것이며, 그 제한을 위한 것이 아님을 주의하여야 한다.
- <61> 또한, 본 발명의 기술분야의 통상의 전문가라면 본 발명의 기술사상의 범위내에서 다양한 실시가 가능함을 이해할 수 있을 것이다.

발명의 효과

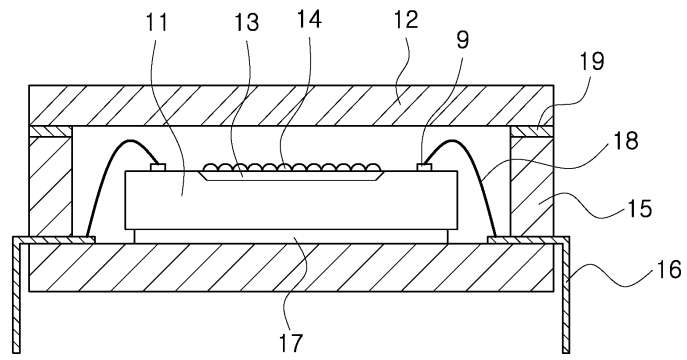
- <62> 상기한 바와 같이 본 발명은 다수의 비아를 하부 기관용 웨이퍼에 구비한 상태에서, 상부 기관용 웨이퍼를 접합하여 패키징 공정을 수행하므로, 종래에 본딩 와이어, 전극 패드, 전극 리드 등이 필요 없이 비아를 이용한 전기적 연결구조를 가지는 패키지를 제공할 수 있다.
- <63> 또한, 다수의 비아를 구비한 하부 기관용 웨이퍼에 대해 CMP 공정을 수행하여 원하는 두께를 가지는 하부 기관을 제조할 수 있어서, 이미지 센서의 웨이퍼 레벨 패키지를 간단하게 소형화 및 슬림화할 수 있는 패키징 방법을 제공할 수 있다.

도면의 간단한 설명

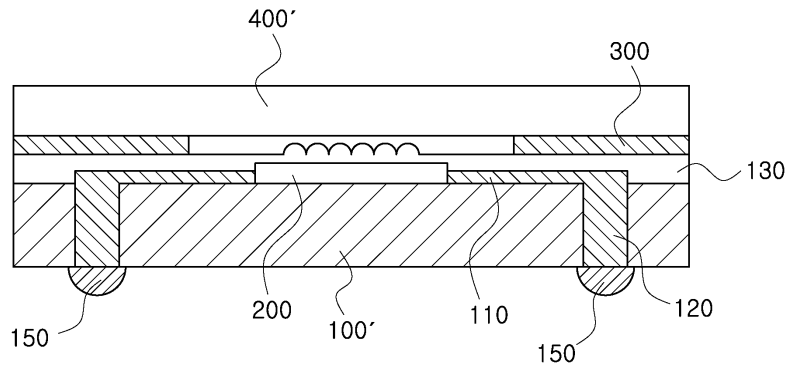
- <1> 도 1은 종래의 이미지 센서 패키지를 설명하기 위한 단면도.
- <2> 도 2는 본 발명의 실시예에 따른 이미지 센서의 웨이퍼 레벨 패키지를 도시한 단면도.
- <3> 도 3a 내지 도 3f는 본 발명의 실시예에 따른 이미지 센서의 웨이퍼 레벨 패키징 과정을 설명하기 위한 공정 단면도.
- <4> <도면의 주요부분에 대한 부호의 설명>
- <5> 100: 하부 기관용 웨이퍼 100': 하부 기관
- <6> 110: 도전 패턴 120: 비아
- <7> 130: 마이크로 렌즈층 150: 솔더
- <8> 200: 이미지 센서 300: 실링 라인
- <9> 400: 상부 기관용 웨이퍼 400': 상부 기관

도면

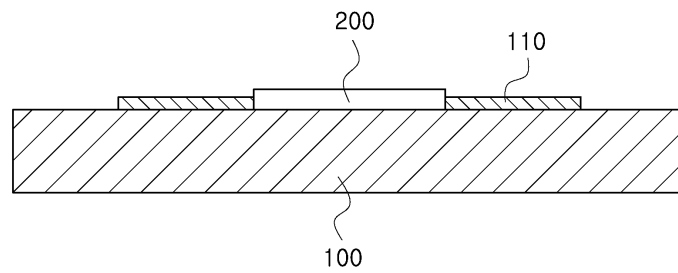
도면1



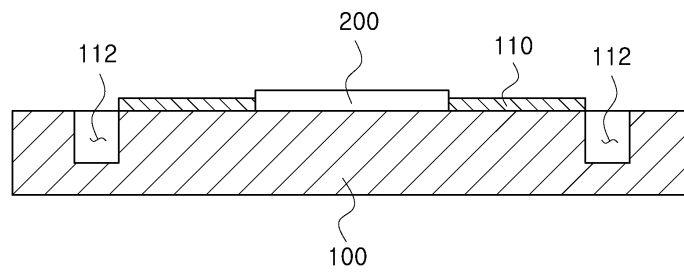
도면2



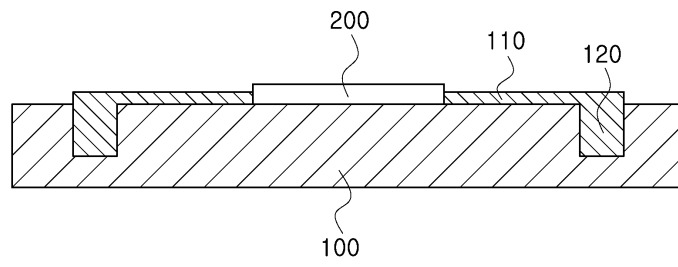
도면3a



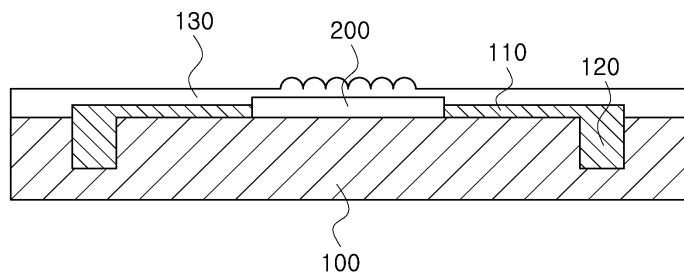
도면3b



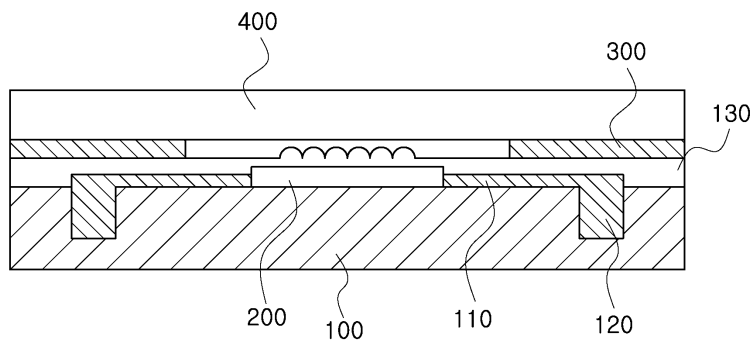
도면3c



도면3d



도면3e



도면3f

