



# (12) 发明专利申请

(10) 申请公布号 CN 114677979 A

(43) 申请公布日 2022. 06. 28

(21) 申请号 202111566316.3

(22) 申请日 2021.12.20

(30) 优先权数据

10-2020-0183514 2020.12.24 KR

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 金东炫 金东俊

(74) 专利代理机构 北京律诚同业知识产权代理

有限公司 11006

专利代理师 徐金国

(51) Int. Cl.

G09G 3/36 (2006.01)

G09G 3/3208 (2016.01)

G09G 3/20 (2006.01)

G09G 3/30 (2006.01)

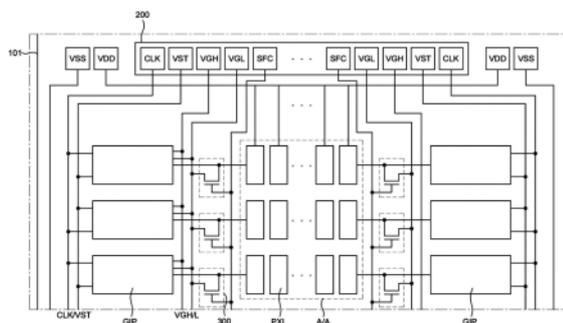
权利要求书2页 说明书10页 附图6页

(54) 发明名称

显示设备

(57) 摘要

提供一种显示设备。所述显示设备包括：有源区域；围绕所述有源区域的非有源区域；设置在所述有源区域中的像素；以及设置在所述非有源区域中的驱动器IC、栅极驱动器、低电位电源线、高电位电源线以及子帧控制器，其中所述子帧控制器设置在所述像素和所述栅极驱动器之间。



1. 一种显示设备,包括:  
有源区域;  
围绕所述有源区域的非有源区域;  
设置在所述有源区域中的像素;以及  
设置在所述非有源区域中的驱动器IC、栅极驱动器、低电位电源线、高电位电源线以及子帧控制器,  
其中所述子帧控制器设置在所述像素和所述栅极驱动器之间。
2. 根据权利要求1所述的显示设备,其中所述驱动器IC包括与所述子帧控制器的栅极连接的子帧控制焊盘。
3. 根据权利要求1所述的显示设备,其中所述驱动器IC包括连接至所述栅极驱动器的栅极低电压焊盘和栅极高电压焊盘,  
所述栅极低电压焊盘连接至所述子帧控制器的源极。
4. 根据权利要求3所述的显示设备,其中栅极低电压是-9V。
5. 根据权利要求1所述的显示设备,其中所述栅极驱动器包括氧化物晶体管。
6. 根据权利要求3所述的显示设备,其中所述子帧控制器的漏极电连接至所述栅极驱动器的输出端子,并且所述栅极驱动器的输出端子连接至所述像素。
7. 根据权利要求1所述的显示设备,其中所述栅极驱动器在1Hz的低速驱动模式中被驱动。
8. 根据权利要求7所述的显示设备,其中所述子帧控制器在所述像素的主帧时段期间处于截止状态,并且在所述像素的子帧时段期间处于导通状态。
9. 根据权利要求8所述的显示设备,其中在所述子帧控制器处于导通状态时,所述子帧控制器的漏极输出-9V的输出电压。
10. 根据权利要求2所述的显示设备,其中所述驱动器IC还包括连接至所述栅极驱动器的时钟信号焊盘、起始信号焊盘、栅极高电压焊盘和栅极低电压焊盘。
11. 根据权利要求1所述的显示设备,其中所述子帧控制器的漏极连接至从所述栅极驱动器延伸至所述像素的线路。
12. 根据权利要求8所述的显示设备,其中所述主帧时段为8.3ms。
13. 一种显示设备,包括:  
有源区域;  
围绕所述有源区域的非有源区域;  
设置在所述有源区域中的像素;以及  
设置在所述非有源区域中的驱动器IC、栅极驱动器、低电位电源线、高电位电源线以及子帧控制器,  
其中所述栅极驱动器在低速驱动模式下被驱动。
14. 根据权利要求13所述的显示设备,其中所述栅极驱动器包括氧化物晶体管。
15. 根据权利要求13所述的显示设备,其中所述子帧控制器设置在所述像素和所述栅极驱动器之间。
16. 根据权利要求15所述的显示设备,其中所述驱动器IC包括与所述子帧控制器的栅极连接的子帧控制焊盘。

17. 根据权利要求16所述的显示设备,其中所述驱动器IC还包括连接至所述栅极驱动器的栅极低电压焊盘和栅极高电压焊盘,

所述栅极低电压焊盘连接至所述子帧控制器的源极。

18. 根据权利要求17所述的显示设备,其中栅极低电压是-9V。

19. 根据权利要求13所述的显示设备,其中所述子帧控制器在所述像素的主帧时段期间处于截止状态,并且在所述像素的子帧时段期间处于导通状态。

20. 根据权利要求19所述的显示设备,其中在所述子帧控制器处于导通状态时,所述子帧控制器的漏极输出-9V的输出电压。

21. 根据权利要求16所述的显示设备,其中所述驱动器IC还包括连接至所述栅极驱动器的时钟信号焊盘、起始信号焊盘、栅极高电压焊盘和栅极低电压焊盘。

22. 根据权利要求13所述的显示设备,其中所述子帧控制器的漏极连接至从所述栅极驱动器延伸至所述像素的线路。

23. 根据权利要求19所述的显示设备,其中所述主帧时段为8.3ms。

## 显示设备

[0001] 相关申请的交叉引用

[0002] 本申请要求于2020年12月24日在韩国知识产权局提交的韩国专利申请No.10-2020-0183514的优先权,通过引用将该专利申请的公开内容结合到本申请中。

### 技术领域

[0003] 本发明涉及一种栅极驱动电路和使用栅极驱动电路的显示设备,更具体地,涉及一种显示设备,其包括连接至栅极驱动电路以抑制输出电流的不期望增加的附加晶体管。

### 背景技术

[0004] 近来,随着社会进入信息社会,视觉上呈现电信息信号的显示领域正在快速发展。随着快速发展,开发了具有诸如薄厚度、轻重量和低功耗特性之类的卓越性能的各种显示设备。

[0005] 上述显示设备的具体示例可包括:液晶显示设备(LCD)、有机发光二极管(OLED)显示设备、量子点显示设备等。

[0006] 显示设备包括显示图像的像素阵列以及驱动像素阵列的信号线的面板驱动电路。面板驱动电路包括向像素阵列的数据线提供数据信号的数据驱动电路。面板驱动电路还包括向像素阵列的栅极线(或扫描线)依次提供与数据信号同步的栅极脉冲(或扫描脉冲)的栅极驱动电路(或扫描驱动电路)。面板驱动电路进一步包括控制数据驱动电路和栅极驱动电路的时序控制器。

[0007] 近来,采用了将栅极驱动电路与像素阵列一起安装在显示面板内的技术。安装在显示面板内的栅极驱动电路被已知为“面板内栅极(GIP)电路”。GIP电路包括形成在边框区域中的移位寄存器。移位寄存器包括以级联方式连接的多个GIP元件。GIP元件响应于起始脉冲或进位信号产生栅极输出,并且根据移位时钟来将栅极输出移位。因此,起始脉冲、移位时钟、驱动电压等被提供给移位寄存器。

[0008] 近来,进一步开发了能够采用低温多晶硅(LTPS)晶体管和氧化物晶体管分别作为驱动晶体管和开关晶体管以提高低速(Hz)驱动时的效率的技术。当一起采用两个不同类型的晶体管时,驱动期间的功耗可显著降低。但是,在高温环境下,从晶体管产生漏电流。因此,从栅极驱动器输出到像素的输出电压可增加。

[0009] 输出电压的这种异常增加可导致氧化物晶体管的低速驱动期间的异常显示。

[0010] 为了解决上述问题,近来提出了各种方法来减小其中包括栅极驱动器的自由形式(freeform)显示面板的非有源区域。

### 发明内容

[0011] 本发明要实现的一个目的是提供一种显示设备,其中包括栅极驱动器并且其被配置为抑制由于在高温环境下的应力导致的来自晶体管的输出电压的异常增加。

[0012] 本发明的目的不限于上述目的,所属领域的技术人员根据下文描述能够清楚地理

解上文未提及的其他目的。

[0013] 根据本发明的一个方面,一种显示设备包括:有源区域;围绕所述有源区域的非有源区域;设置在所述有源区域中的像素;以及设置在所述非有源区域中的驱动器IC、栅极驱动器、低电位电源线、高电位电源线以及子帧控制器,其中所述子帧控制器可设置在所述像素和所述栅极驱动器之间。

[0014] 根据本发明的另一个方面,一种显示设备包括:有源区域;围绕所述有源区域的非有源区域;设置在所述有源区域中的像素;以及设置在所述非有源区域中的驱动器IC、栅极驱动器、低电位电源线、高电位电源线以及子帧控制器,其中所述栅极驱动器在低速驱动模式下被驱动。

[0015] 示例性实施方式的其他详细事项包括在详细描述和附图中。

[0016] 根据本发明,显示设备包括位于栅极驱动器的输出端子处的单独控制器,以最小化由于低速驱动导致的栅极输出的增加。因此,有源区域中的像素可被正常驱动。

[0017] 根据本发明,在显示设备中,当来自设置有氧化物半导体以用于1Hz的低速驱动的栅极驱动器的输出增加时,子帧控制器导通。因此,来自栅极驱动器的栅极低信号可被输出到栅极输出端子,以最小化输出的增加。

[0018] 根据本发明的效果不限于以上例示的内容,在本申请中包括更多不同的效果。

## 附图说明

[0019] 通过结合附图的下文详细描述,将更清楚地理解本发明的上述和其他方面、特征和其他优点。在附图中:

[0020] 图1示出根据本发明示例性实施方式的显示面板的整个表面;

[0021] 图2是沿图1的线I-I' 截取的有源区域的剖视图;

[0022] 图3A是图解栅极驱动器的电路配置的电路图;

[0023] 图3B是示出来自晶体管的输出根据温度变化进行的变化电压-电流曲线图;

[0024] 图3C是图解对于栅极驱动器的每个驱动速度的帧配置以及此时来自栅极驱动器的输出变化的概念图;

[0025] 图4A示出在图1所示的显示面板中,根据本发明示例性实施方式的有源区域和非有源区域的配置;

[0026] 图4B是图解根据图4A所示的示例性实施方式的栅极驱动器的低速帧配置以及此时来自栅极驱动器的输出变化的概念图。

## 具体实施方式

[0027] 本发明的优点和特点及实现这些优点和特点的方法通过参照下面与附图一起详细描述示例性实施方式将变得清楚。然而,本发明不限于在此公开的示例性实施方式,而是将以各种形式实现。仅通过示例的方式提供示例性实施方式,以便所属领域技术人员能够充分理解本发明的公开内容及本发明的范围。因此,本发明将仅由所附权利要求书的范围限定。

[0028] 为了描述本发明的示例性实施方式而在附图中示出的形状、尺寸、比例、角度、数量等仅仅是示例,本发明并不限于此。在整个申请中相似的参考标记表示相似的元件。此

外,在本发明下面的描述中,可省略对已知相关技术的详细解释,以避免不必要地使本发明的主题模糊不清。在此使用的诸如“包括”、“具有”和“包含”之类的术语一般旨在允许添加其他部件,除非这些术语与术语“仅”一起使用。

[0029] 即使没有明确说明,组分仍被解释为包含通常的误差范围。

[0030] 当使用诸如“在……上”、“在……上方”、“在……下方”和“在……之后”之类的术语描述两部分之间的位置关系时,可在这两个部分之间设置一个或多个部分,除非这些术语与术语“紧接”或“直接”一起使用。

[0031] 当一元件或层设置在另一元件或层“上”时,该一元件或层可直接设置在该另一元件或层上或者在它们之间可插置其他元件或其他层。

[0032] 尽管使用术语“第一”、“第二”等描述各种部件,但这些部件不受这些术语限制。这些术语仅仅是用于区分一个部件与其他部件。因此,在本发明的技术构思内,下面提到的第一部件可以是第二部件。

[0033] 在整个申请中相同的参考标记通常表示相同的元件。

[0034] 为了便于说明示出了附图中所示的每个部件的尺寸和厚度,本发明不限于图示的部件的尺寸和厚度。

[0035] 本发明的各实施方式的特征可彼此部分或整体地结合或组合,并且可在技术上以各种方式互锁和操作,这些实施方式可彼此独立地实施,或者彼此关联地实施。

[0036] 在本发明中,显示设备可包括具有显示面板以及用于驱动显示面板的驱动器的液晶模块(LCM)、有机发光二极管显示模块(OLED模块)以及量子点模块(QD模块)。此外,显示设备还可包括:仪器显示设备,其包括LCM、OLED或QD模块的完成品或最终产品,例如笔记本电脑、电视、计算机显示器、汽车显示设备或其他车辆显示设备;以及机组电子装置(set electronic device)或机组装置(机组设备),比如包括智能电话或电子平板(electronic pad)的移动电子装置。

[0037] 因此,根据本发明的显示设备不仅可包括诸如LCM、OLED或QD模块之类的显示设备,而且还可包括诸如具有LCM、OLED或QD模块的完成品之类的应用产品或机组设备。

[0038] 根据需要,由显示面板和驱动器等构成的LCM、OLED或QD模块可被表示为“显示设备”,并且包括LCM、OLED或QD模块的完成品的电子装置可被表示为“机组设备”。例如,显示设备可包括:LCD、OLED或QD的显示面板;以及作为用于驱动显示面板的控制器的源极印刷电路板(源极PCB)。同时,机组设备可进一步包括作为机组控制器(set controller)的机组PCB,其电连接至源极PCB以便控制整个机组设备。

[0039] 在本发明示例性实施方式中采用的显示面板可以是所有类型的显示面板,比如液晶显示面板、有机发光二极管(OLED)显示面板、量子点(QD)显示面板、电致发光显示面板等。显示面板不限于特定的显示面板,包括用于OLED显示面板的柔性基板以及设置在显示面板下方的背板支撑结构(backplatesupport structure),由此能够实现边框弯曲。根据本发明示例性实施方式的显示设备中所采用的显示面板不限制形状和尺寸。

[0040] 更具体地,当显示面板是OLED显示面板时,显示面板可包括多条栅极线和多条数据线、以及设置在栅极线和数据线的相应交叉部分处的多个像素PXL(见图4A)。此外,显示面板可进一步包括具有薄膜晶体管(其为向每个像素选择性施加电压的元件)的阵列、位于阵列上的OLED层以及设置在阵列上以覆盖OLED层的封装基板或封装层。封装层保护薄膜晶

体管和OLED层免受外部冲击的影响并且抑制湿气或氧气渗透到OLED层。形成在阵列上的层可包括无机发光层,例如纳米尺寸材料层或量子点层等。

[0041] 在本说明书中,图1图解了示例性OLED显示面板,其可集成在显示设备中。

[0042] 图1是图解可包括在电子装置中的示例性显示设备的平面图。

[0043] 参照图1,显示设备100包括其中形成有像素阵列的至少一个有源区域。一个或多个非有源区域可设置在有源区域周围。也就是说,非有源区域可设置在有源区域的一个或多个侧表面处。在图1中,非有源区域围绕具有矩形形状的有源区域。但是,有源区域的形状和邻近于有源区域的非有源区域的形状/定位不限于图1所示的示例。有源区域和非有源区域可以是适用于采用显示设备100的电子装置的设计的任何形状。有源区域的形状例如可以是五边形、六边形、圆形、椭圆形等。

[0044] 有源区域中的每个像素可与像素电路相关联。像素电路可包括位于基板101上的一个或多个开关晶体管以及一个或多个驱动晶体管。每个像素电路可电连接至栅极线和数据线以与一个或多个驱动电路比如位于非有源区域中的栅极驱动器和数据驱动器通信。每个像素可包括有机发光二极管。

[0045] 每个驱动电路可利用图1所示的非有源区域中的薄膜晶体管(TFT)来实现。这种驱动电路可被称为作为面板内栅极(GIP)的栅极驱动器。此外,一些部件比如数据驱动器IC可安装在单独的印刷电路板上。此外,其可利用诸如柔性印刷电路板(FPCB)、膜上芯片(COF)、载带封装(TCP)等接合至位于非有源区域中的连接接口(焊盘/凸块(bump)、引脚等)。非有源区域可与连接接口一起弯曲,从而印刷电路(COF、PCB等)可位于显示设备100的后侧上。

[0046] 显示设备100可进一步包括电源控制器,用于向像素电路、数据驱动器、GIP等提供各种电压或电流或者控制其提供。电源控制器也可称为“电源管理IC(PMIC)”。此外,显示设备100可分别包括与图1所示的像素电路的驱动相关的用于提供高电位电源VDD的电压线(即,高电位电源线)、用于提供低电位电源VSS的电压线(即,低电位电源线)以及用于提供基准电压VREF的电压线。

[0047] 随着显示设备100的尺寸减小,可将对于节约功耗的低速驱动有利的氧化物半导体应用于GIP。氧化物半导体不限于GIP,而是还可用作驱动有源区域中的像素的晶体管。以低于60Hz的扫描速率进行的驱动可称为低速驱动,具体地,扫描速率可以在从1Hz至5Hz的范围内。以从120Hz至240Hz的范围内的60Hz或更高的扫描速率进行的驱动可称为高速驱动。

[0048] 同时,显示设备100可进一步包括用于产生各种信号或者驱动有源区域中的有机发光二极管的各种附加部件。用于驱动有机发光二极管的附加部件可包括反相器电路、多路复用器、静电放电电路等。显示设备100还可包括与除了驱动有机发光二极管的功能之外的功能相关联的附加部件。例如,显示设备100可包括用于提供触摸感测功能、用户认证功能(例如指纹扫描)、多级压力感测功能、触觉反馈功能等的附加部件。

[0049] 上述附加部件可位于连接至非有源区域和/或连接接口的外部电路中。

[0050] 用于提供低电位电源VSS的电压线可设置在显示设备100的外侧非有源区域I/A上并围绕有源区域A/A。这是为了易于以最短距离内的最小化电阻将低电位电源提供给位于有源区域A/A中的所有有机发光二极管的阴极。

[0051] 图2是沿图1的线I-I' 截取的显示设备的有源区域A/A的剖视图。在显示设备100

中,薄膜晶体管(102、103、104、105、106和108)、有机发光二极管(112、114和116)以及各种功能层位于基板101上。

[0052] 基板101可以是玻璃或塑料基板。如果基板101是塑料基板,则基板101可由基于聚酰亚胺或基于聚碳酸酯的材料制成,由此可具有柔性。尤其是,聚酰亚胺可在高温下处理并且可被涂覆,由此被广泛用于塑料基板。

[0053] 缓冲层130是用于保护电极和线路免受来自基板101或下层的诸如碱离子等之类的杂质的影响的功能层。缓冲层130可由硅氧化物 $\text{SiO}_x$ 、硅氮化物 $\text{SiN}_x$ 或其多层制成。缓冲层130可包括多重缓冲部131和/或有源缓冲部(active buffer) 132。多重缓冲部131可通过交替层叠硅氮化物 $\text{SiN}_x$ 和硅氧化物 $\text{SiO}_x$ 形成,并且可延迟向基板101渗透的湿气和/或氧气的扩散。有源缓冲部132保护晶体管的半导体层102并且用于阻挡从基板101引入的各种缺陷。有源缓冲部132可由非晶硅a-Si等制成。

[0054] 薄膜晶体管可具有其中依次设置半导体层102、栅极绝缘层103、栅极104、层间绝缘层105、源极106和漏极108的结构。半导体层102位于缓冲层130上。半导体层102可由多晶硅p-Si制成。在这种情形下,预定区域可被掺杂杂质。此外,半导体层102可由非晶硅a-Si制成,或者可由诸如并五苯之类的各种有机半导体材料制成。此外,半导体层102可由氧化物制成。栅极绝缘层103可由诸如硅氧化物 $\text{SiO}_x$ 或硅氮化物 $\text{SiN}_x$ 之类的绝缘无机材料制成,或者也可由绝缘有机材料等制成。栅极104可由诸如镁(Mg)、铝(Al)、镍(Ni)、铬(Cr)、钼(Mo)、钨(W)、金(Au)或其合金之类的各种导电材料制成。

[0055] 层间绝缘层105可由诸如硅氧化物 $\text{SiO}_x$ 或硅氮化物 $\text{SiN}_x$ 之类的绝缘材料制成,或者也可由绝缘有机材料等制成。可通过选择性地去除层间绝缘层105和栅极绝缘层103的多个部分以暴露源极区域和漏极区域来形成接触孔。

[0056] 源极106和漏极108被形成为其中电极材料位于层间绝缘层105上的单层或多层结构。根据需要,由无机绝缘材料制成的钝化层可覆盖源极106和漏极108。

[0057] 第一平坦化层107-1可涂覆在薄膜晶体管上。第一平坦化层107-1保护薄膜晶体管等并使其上部平坦化。第一平坦化层107-1可具有各种形状。第一平坦化层107-1可由基于丙烯酸的树脂、环氧树脂、酚醛树脂、基于聚酰胺的树脂、基于聚酰亚胺的树脂、基于不饱和聚酯的树脂、基于聚苯的树脂以及基于聚苯硫醚的树脂中的一种或多种制成,但不限于此。

[0058] 用作线路和电极的各种金属层可设置在第一平坦化层107-1上。

[0059] 第二平坦化层107-2位于第一平坦化层107-1上。随着显示设备100被发展为更高的分辨率,由于各种信号线数量的增加,平坦化层被实现为包括两个平坦化层。因此,难以在确保线路之间最小间隙的同时将所有线路设置在单个层中。由此,需要附加层。此附加层(第二平坦化层)提供用于放置线路的充分空间,这使得更易于设计线路/电极的定位。此外,如果介电材料用于平坦化层107-1和107-2,则平坦化层107-1和107-2可用于形成金属层之间的电容。

[0060] 有机发光二极管可具有其中依次设置阳极112、有机发光层114和阴极116的结构。也就是说,有机发光二极管可包括形成在平坦化层107-1和107-2上的阳极112、位于阳极112上的有机发光层114以及位于有机发光层114上的阴极116。

[0061] 阳极112可经由连接电极108-2连接至驱动薄膜晶体管的漏极108。当有机发光显示设备100是顶部发光型时,阳极112可由具有高反射率的不透明导电材料制成。例如,阳极

112可由银(Ag)、铝(Al)、金(Au)、钼(Mo)、钨(W)、铬(Cr)或其合金制成。连接电极108-2可与源极106和漏极108相同的材料制成。

[0062] 堤部(bank)110形成在除了发光区域之外的区域中。因此,堤部110具有用于暴露对应于发光区域的阳极112的堤部孔。堤部110可由诸如硅氮化物SiN<sub>x</sub>膜或硅氧化物SiO<sub>x</sub>膜之类的无机绝缘材料制成,或者由诸如BCB、基于丙烯酸树脂或基于酰亚胺树脂之类的有机绝缘材料制成。

[0063] 有机发光层114设置在由堤部110暴露的阳极112上。有机发光层114可包括发光层、电子注入层、电子传输层、空穴传输层、空穴注入层等。

[0064] 阴极116设置在有机发光层114上。当有机发光显示设备100是顶部发光型时,阴极116可由诸如氧化铟锡(ITO)、氧化铟锌(IZO)等之类的透明导电材料制成。由此,从有机发光层114产生的光被发射到阴极116的上部。

[0065] 封装层120位于阴极116上。封装层120阻挡来自外部的氧气和湿气的渗透,以便抑制发光材料和电极材料的氧化。当有机发光二极管暴露到湿气或氧气时,可发生会使发光区域减小的像素收缩,或者可在发光区域中出现暗点。封装层可形成为由玻璃、金属、氧化铝(AlO<sub>x</sub>)或基于硅(Si)的材料制成的无机膜。可选地,封装层可具有其中交替层叠有机膜和无机膜的结构。无机膜用于阻挡湿气或氧气的渗透,有机膜用于将无机膜的表面平坦化。封装层由多个薄膜层形成的原因在于使得湿气和氧气的渗透路径相比单个层更长且更复杂,这使得湿气/氧气难以渗透到有机发光二极管。

[0066] 具体地,封装层120可包括第一无机绝缘膜121、有机绝缘膜122和第二无机绝缘膜123。第一无机绝缘膜121、有机绝缘膜122和第二无机绝缘膜123可被依次设置。

[0067] 阻挡膜(barrier film)140设置在封装层120上,以封装包括有机发光二极管的整个基板101。阻挡膜140可以是相差膜或光学各向同性膜。当阻挡膜具有光学各向同性特性时,入射到阻挡膜中的光照原样透射而不会有相位延迟。此外,有机膜或无机膜可进一步设置在阻挡膜的上表面或下表面上。形成在阻挡膜的上表面或下表面上的有机膜或无机膜用于阻挡来自外部的湿气或氧气的渗透。

[0068] 粘合层145可位于阻挡膜140和封装层120之间。粘合层145用于接合封装层120和阻挡膜140。粘合层145可以是热固化或自然固化的粘合剂。例如,粘合层145可由诸如阻挡压敏粘合剂(B-PSA)之类的材料制成。触摸面板(膜)、偏振膜、顶盖等可进一步设置在阻挡膜140上。

[0069] 图3A图解了应用于显示设备的栅极驱动器的配置。

[0070] 参照图3A,在节点Q2被去激活为栅极高电压VGH并且节点QB被激活为栅极低电压VGL的同时,GIP输出栅极高电压VGH的输出信号SN(n)。然后,在节点Q2被激活为栅极低电压VGL并且节点QB被去激活为栅极高电压VGH的同时,GIP输出栅极低电压VGL的输出信号SN(n)。换句话说,从节点Q与节点Q2的激活时序同步地自举时,GIP输出栅极低电压VGL的输出信号SN(n)。

[0071] 为此,GIP可包括Q2控制器、QB控制器、输出单元和第一稳定化单元。

[0072] Q2控制器可由晶体管T3来实现。晶体管T3通过响应于时钟信号CLK将栅极低电压VGL的起始信号VST施加给节点Q2来激活节点Q2。晶体管T3的栅极连接至时钟信号CLK的输入端子。晶体管T3的第一电极和第二电极分别连接至起始信号VST的输入端子和节点Q2。

[0073] QB控制器响应于时钟信号CLK、起始信号VST和节点Q2的电位激活节点QB而不是节点Q2。QB控制器可由电容器C\_ON、晶体管T5、晶体管T4、晶体管T6和电容器CB来实现。

[0074] 电容器C\_ON连接在时钟信号CLK的输入端子和节点Q1之间。晶体管T5根据节点Q1的电位将时钟信号CLK提供给节点QB。晶体管T5的栅极连接至节点Q1,晶体管T5的第一电极和第二电极分别连接至时钟信号CLK的输入端子和节点QB。晶体管T4响应于起始信号VST将栅极高电压VGH提供给节点Q1。晶体管T4的栅极连接至起始信号VST的输入端子,晶体管T4的第一电极和第二电极分别连接至节点Q1和栅极高电压VGH的输入端子。利用这种配置,在起始信号VST保持在栅极高电压VGH的同时,节点Q1的电位与时钟信号CLK同步地变化。此外,在起始信号VST保持在栅极低电压VGL的同时,节点Q1的电位具有栅极高电压VGH。

[0075] 晶体管T6根据节点Q2的电位将栅极高电压VGH提供给节点QB。晶体管T6的栅极连接至节点Q2,晶体管T6的第一电极和第二电极分别连接至节点QB和栅极高电压VGH的输入端子。电容器CB连接在节点QB和栅极高电压VGH之间,以稳定化节点QB的电位。

[0076] 输出单元包括用作下拉元件的晶体管T1、用作上拉元件的晶体管T2以及电容器CQ。

[0077] 从节点Q与节点Q2的激活时序同步地自举时,晶体管T1将栅极低电压VGL的输出信号SN(n)提供给输出节点。晶体管T1的栅极连接至节点Q,晶体管T1的第一电极和第二电极分别连接至栅极低电压VGL的输入端子和输出节点。电容器CQ连接在节点Q和输出节点之间。当输出信号SN(n)从栅极高电压VGH改变为栅极低电压VGL时,电容器CQ将输出节点的电位变化反映到节点Q的电位。由此,电容器CQ用于使节点Q自举。在节点QB在节点Q2之前被激活的同时,晶体管T2将栅极高电压VGH的输出信号SN(n)提供给输出节点。晶体管T2的栅极连接至节点QB,晶体管T2的第一电极和第二电极分别连接至输出节点和栅极高电压VGH的输入端子。

[0078] 第一稳定化单元可由晶体管TA来实现。晶体管TA的栅极连接至栅极低电压VGL的输入端子,晶体管TA的第一电极和第二电极分别连接至节点Q2和节点Q。当节点Q自举时,晶体管TA的第一电极和第二电极之间的沟道电流(channel current)变为零。换句话说,当节点Q自举时,晶体管TA截止,由此阻挡节点Q2和节点Q之间的电连接。在节点Q未自举时,晶体管TA保持导通状态。

[0079] 晶体管TA保持导通状态并且仅在节点Q自举时截止。由此,晶体管TA阻挡节点Q2和节点Q之间的电流流动。因此,当节点Q自举时,节点Q2的电位变为与节点Q的电位不同。即使节点Q的电位在节点Q自举的时刻变化,节点Q2的电位也不改变。因此,连接至节点Q2的晶体管T3和T6在节点Q自举的时刻未过载(overloaded)。如果没有晶体管TA,则晶体管T3的漏极-源极电压和晶体管T6的栅极-源极电压 $V_{gs}$ 由于自举可增加到等于或大于临界值的电压电平。如果这样的过载现象持续,则元件击穿现象(所谓的击穿现象)可发生。晶体管TA可抑制在节点Q自举的时刻连接至节点Q2的晶体管T3和T6的击穿。

[0080] 关于图3A所示的晶体管T2,如果在输出节点的电位保持在栅极低电压VGL时漏极-源极电压VGH-VGL较高且此状态持续较长时间,则晶体管T2可容易退化。如果由于退化导致漏电流 $I_{leak}$ 流入晶体管T2中,则不会输出正常的输出信号SN(n)。

[0081] 图3B是示出来自晶体管的输出在与图3A相关的常温和高温之间变化的曲线图。参照图3B,能够看出取决于晶体管温度的电压和输出电流 $I_{out}$ 。曲线图的X轴表示栅极-源极

电压 $V_{gs}$ ,并且在大约-2V或更小的电压时,在常温和高温之间的输出电流值没有差异。但是,当电压从大约-1V变为正值时,可出现输出电流值差异。参照图3B,当栅极-源极电压 $V_{gs}$ 是0V时,在常温和高温之间晶体管的输出电流值存在差异。能够看出,在更高温度时的电流输出更高。当显示设备100处于高温环境时,GIP的漏电流可增加。

[0082] 图3C图解在高速驱动和低速驱动期间的帧以及在低速驱动期间来自GIP的输出。

[0083] 高速驱动和低速驱动可一起应用于显示设备100,显示设备100可在低速驱动期间实现功耗的降低。参照图3C,在120Hz的高速驱动期间,大约每8.3ms刷新主帧(main frame),以便正常操作。在此,GIP的输出电压可以是大约-9V。在1Hz的低速驱动期间,主帧需要每1秒刷新。因此,主帧的输出值需要在主帧输出大约8.3ms之后保持在子帧(subframe)时段。随着保持时间增加,GIP的输出值可增加。GIP可在子帧时段输出大约-7V或更高的增加的电压。

[0084] 参照图3A至图3C,这种现象在高温时可容易发生。在图3A所示的GIP的配置图中,从晶体管T3流入到晶体管T1和节点Q的漏电流导致节点Q2的电位增加。当晶体管T1的输出减小时,经由晶体管T2输出漏电流。

[0085] 图4A图解与本发明的示例性实施方式相关的图1的显示设备的特性。参照图4A,驱动器IC 200可设置在基板101的上侧,并且可在驱动器IC的左侧和右侧设置用于低电位电源VSS的焊盘和用于高电位电源VDD的焊盘。在驱动器IC 200的区域中,可设置用于对GIP进行信号控制的焊盘。具体地,可设置用于时钟信号CLK、起始信号VST、栅极高电压VGH和栅极低电压VGL的焊盘。从时钟信号CLK焊盘、起始信号VST焊盘、栅极高电压VGH焊盘和栅极低电压VGL焊盘延伸的线路可连接至GIP。GIP可产生有源区域A/A中的像素电路所需的发光信号、扫描信号等。

[0086] 参照图4A,用于子帧控制器300的子帧控制焊盘(subframe control pad)SFC可进一步设置在驱动器IC 200的区域中,以便实现本发明的示例性实施方式。子帧控制器300可设置在有源区域A/A中的像素PXL与GIP之间。子帧控制器300的栅极可连接至子帧控制焊盘SFC并且源极可连接至栅极低电压VGL。子帧控制器300的漏极可连接至从GIP延伸至位于有源区域A/A中的像素PXL的线路。在一个示例中,子帧控制器的漏极可电连接至GIP的输出端子,并且GIP的输出端子可连接至像素PXL。子帧控制器300的源极可连接至栅极低电压VGL焊盘。对于子帧控制器300,在主帧结束并且子帧开始的时刻,驱动器IC 200添加信号,以将信号输出给子帧控制焊盘SFC。由此,子帧控制器300可导通。当子帧控制器300导通时,栅极低电压VGL的电压可施加给GIP的输出信号。对于栅极低电压VGL,大约-9V的电压被持续施加。当栅极低电压VGL经由导通的子帧控制器300施加给GIP的输出信号时,可使子帧时段中GIP的输出增加最小化。

[0087] 图4B是示出根据图4A所示的示例性实施方式的GIP的输出值的图表。

[0088] 参照图4B,在1Hz的低速驱动期间,子帧控制器300可在8.3ms的主帧时段之后的子帧时段(其中GIP的输出需要保持)开始的时刻导通。也就是说,子帧控制器300可在像素的主帧时段期间处于截止状态,并且可在像素的子帧时段期间处于导通状态。当子帧控制器300从截止状态变为导通状态时,-9V的栅极低电压VGL被施加给GIP的输出端子,由此可使图3C所示的GIP的输出增加最小化。因此,可抑制由于GIP的异常输出导致的异常显示。

[0089] 根据本发明示例性实施方式的显示设备可包括液晶显示设备LCD、场致发光显示

设备FED、有机发光二极管OLED显示设备以及量子点显示设备。

[0090] 根据本发明示例性实施方式的显示设备还可包括仪器显示设备,其包括LCM、OLED或QD模块的完成品或最终产品,例如笔记本电脑、电视、计算机显示器、汽车显示设备或其他车辆显示设备;以及机组电子装置或机组装置(机组设备),比如包括智能电话或电子平板的移动电子装置。

[0091] 本发明的示例性实施方式还可描述如下:

[0092] 根据本发明的一个方面,提供一种显示设备。所述显示设备包括:有源区域;围绕所述有源区域的非有源区域;设置在所述有源区域中的像素;以及设置在所述非有源区域中的驱动器IC、栅极驱动器、低电位电源线、高电位电源线以及子帧控制器,其中所述子帧控制器设置在所述像素和所述栅极驱动器之间。

[0093] 所述驱动器IC可包括与所述子帧控制器的栅极连接的子帧控制焊盘。

[0094] 所述驱动器IC可包括连接至所述栅极驱动器的栅极低电压焊盘和栅极高电压焊盘。所述栅极低电压焊盘可连接至所述子帧控制器的源极。

[0095] 所述栅极低电压可以是-9V。

[0096] 所述栅极驱动器可包括氧化物晶体管。

[0097] 所述子帧控制器的漏极可电连接至所述栅极驱动器的输出端子,并且所述栅极驱动器的输出端子可连接至所述像素。

[0098] 所述栅极驱动器可在1Hz的低速驱动模式中被驱动。

[0099] 所述子帧控制器可在所述像素的主帧时段期间处于截止状态,并且在所述像素的子帧时段期间处于导通状态。

[0100] 在所述子帧控制器处于导通状态时,所述子帧控制器的漏极可输出-9V的输出电压。

[0101] 根据本发明的另一方面,提供一种显示设备,包括:有源区域;围绕所述有源区域的非有源区域;设置在所述有源区域中的像素;以及设置在所述非有源区域中的驱动器IC、栅极驱动器、低电位电源线、高电位电源线以及子帧控制器,其中所述栅极驱动器在低速驱动模式下被驱动。

[0102] 所述栅极驱动器可包括氧化物晶体管。

[0103] 所述子帧控制器可设置在所述像素和所述栅极驱动器之间。

[0104] 所述驱动器IC可包括与所述子帧控制器的栅极连接的子帧控制焊盘。

[0105] 所述驱动器IC可包括连接至所述栅极驱动器的栅极低电压焊盘和栅极高电压焊盘。所述栅极低电压焊盘可连接至所述子帧控制器的源极。

[0106] 所述栅极低电压可以是-9V。

[0107] 所述子帧控制器可在所述像素的主帧时段期间处于截止状态,并且在所述像素的子帧时段期间处于导通状态。

[0108] 在所述子帧控制器处于导通状态时,所述子帧控制器的漏极可输出-9V的输出电压。

[0109] 尽管已参照附图详细描述了本发明的示例性实施方式,但本发明并不限于此,在不背离本发明的技术构思的情况下,本发明可以以诸多不同的形式实施。因此,提供本发明的示例性实施方式仅是为了举例说明的目的,而不旨在限制本发明的技术构思。本发明的

技术构思的范围不限于此。因此,应当理解,上述示例性实施方式在所有方面仅是举例说明性的,并不限制本发明。应当基于所附的权利要求书解释本发明的保护范围,其等同范围内的所有技术构思都应解释为落入本发明的范围内。

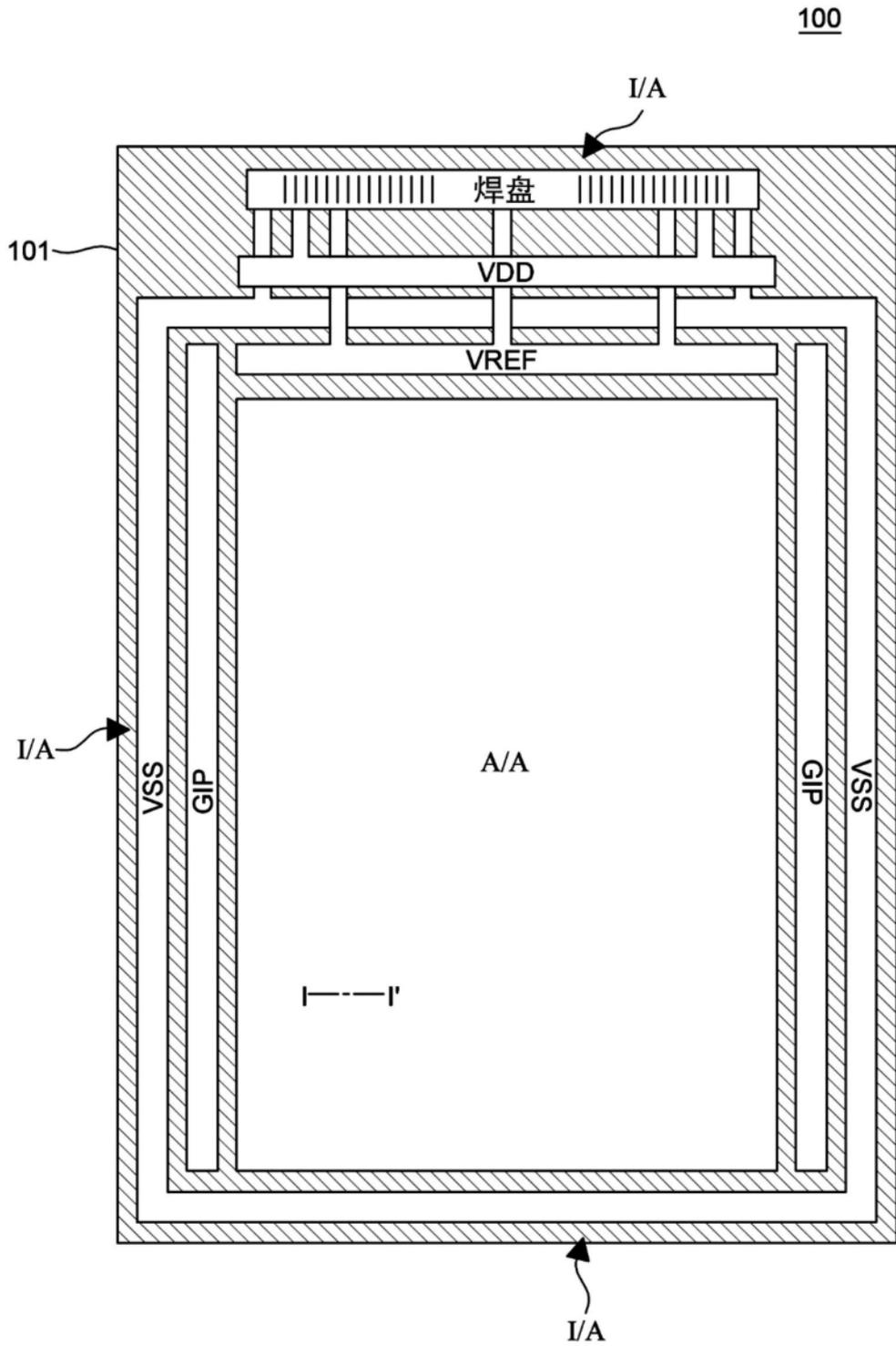


图1

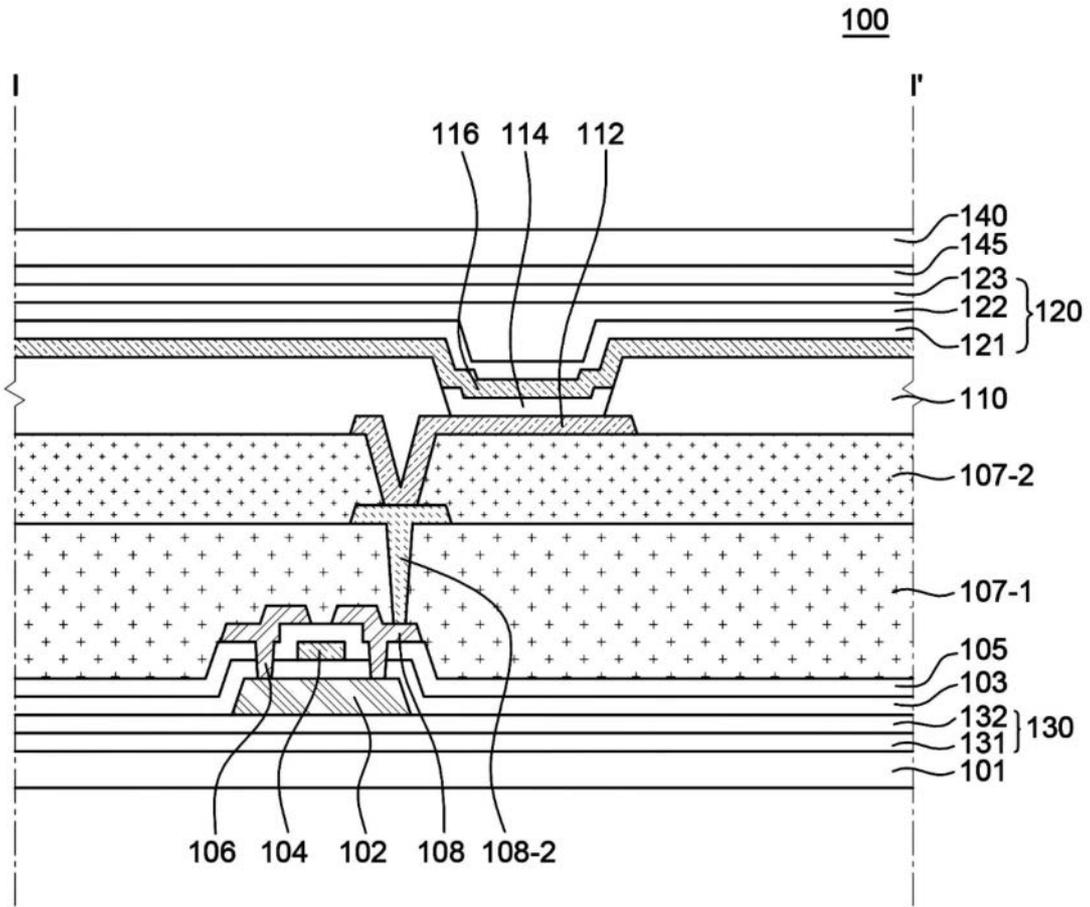


图2

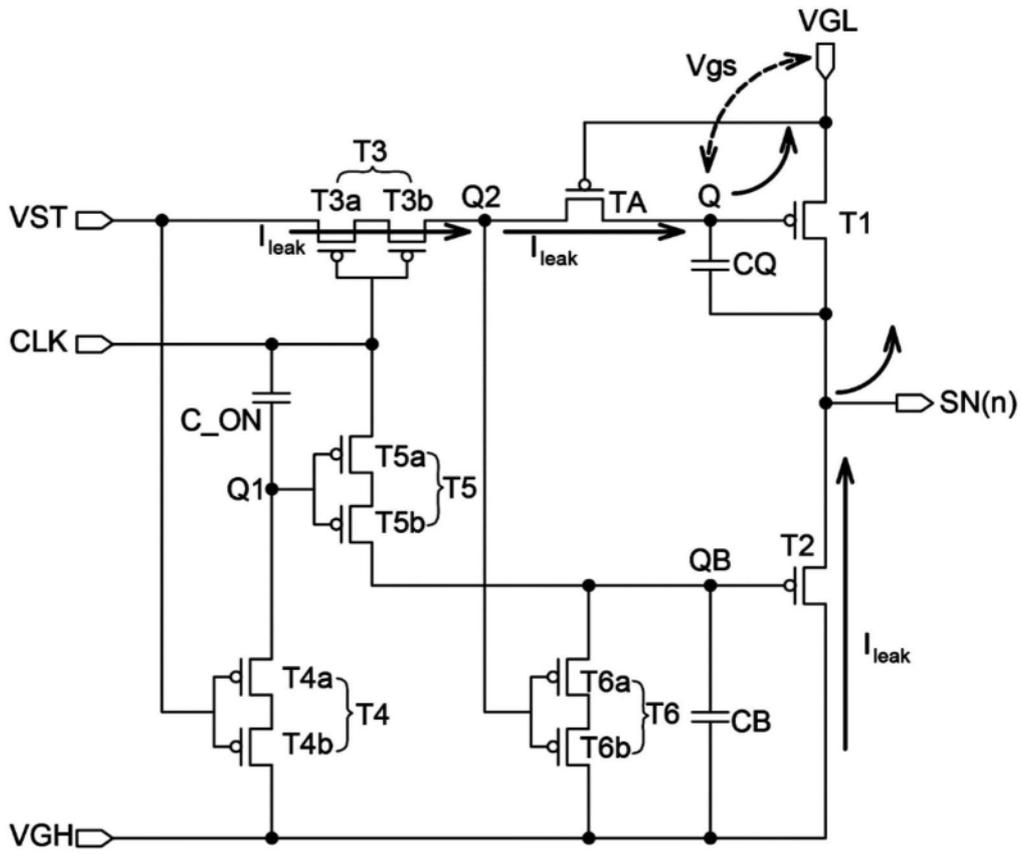


图3A

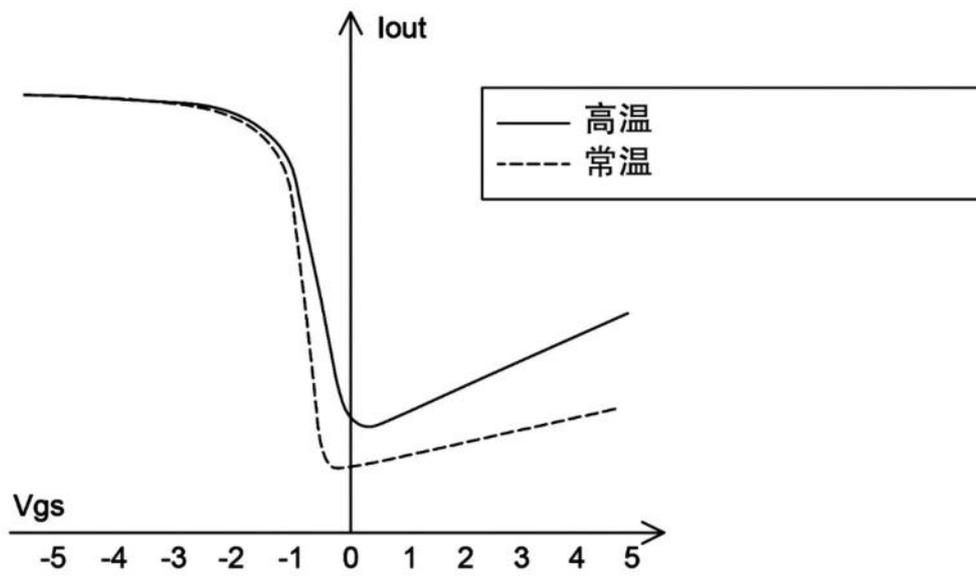


图3B

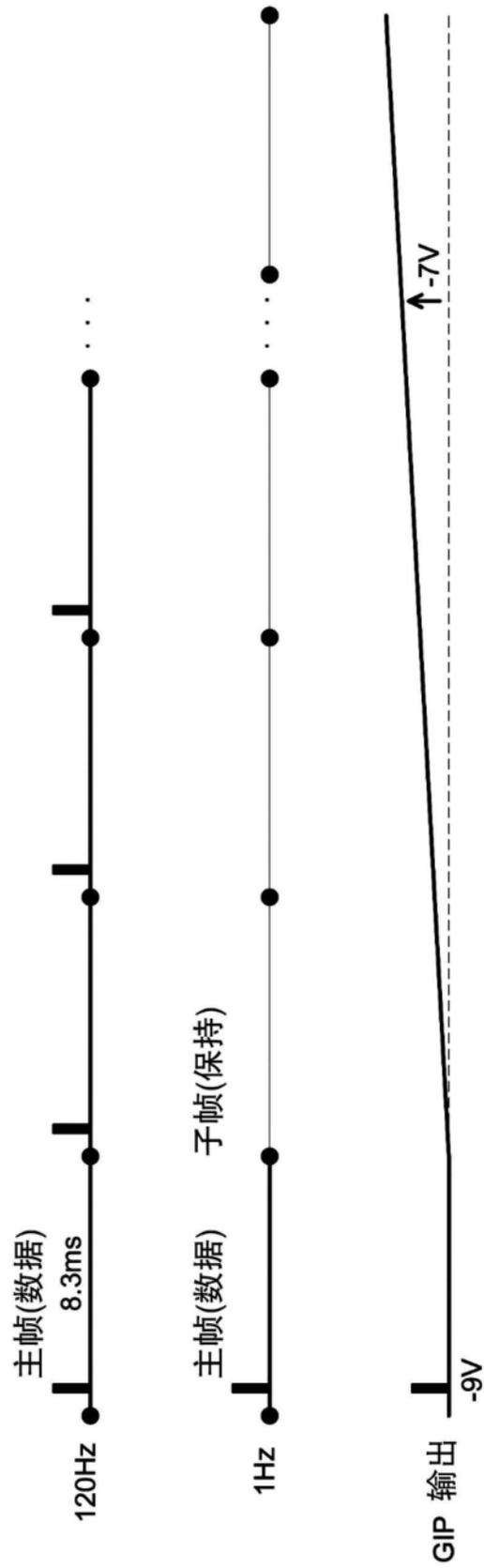


图3C

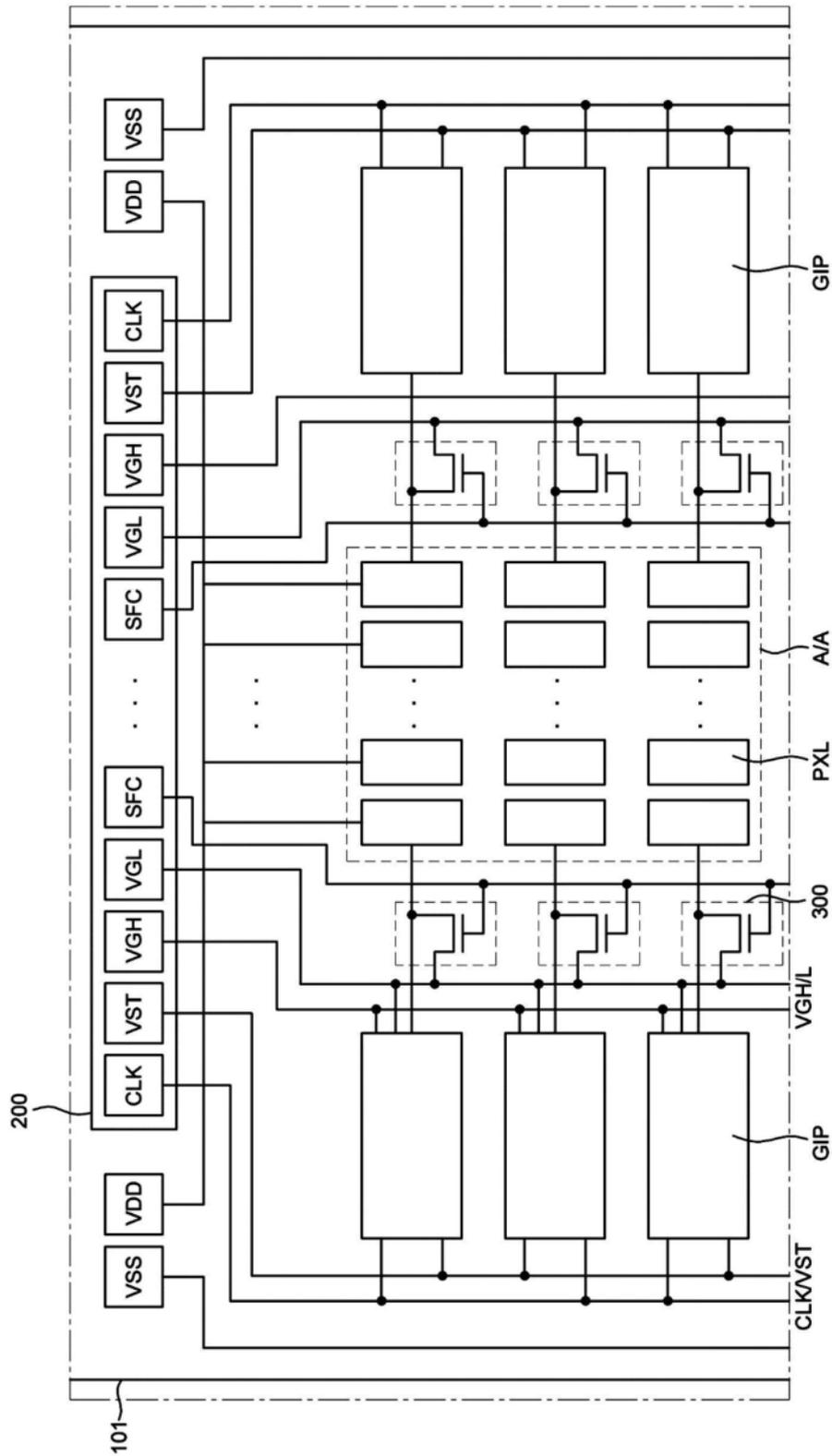


图4A

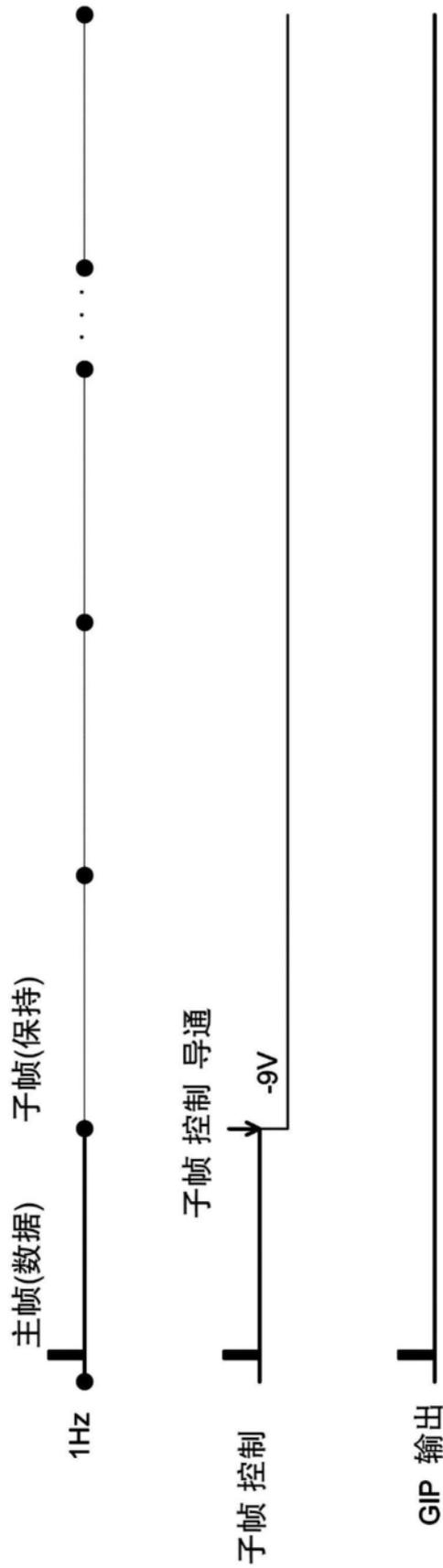


图4B