

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3629798号

(P3629798)

(45) 発行日 平成17年3月16日(2005.3.16)

(24) 登録日 平成16年12月24日(2004.12.24)

(51) Int. Cl.<sup>7</sup>

F I

G O 2 F 1/1368

G O 2 F 1/1368

H O 1 L 29/786

H O 1 L 29/78 6 1 2 C

請求項の数 3 (全 10 頁)

(21) 出願番号	特願平8-55411	(73) 特許権者	000001443
(22) 出願日	平成8年2月20日(1996.2.20)		カシオ計算機株式会社
(65) 公開番号	特開平9-230383		東京都渋谷区本町1丁目6番2号
(43) 公開日	平成9年9月5日(1997.9.5)	(74) 代理人	100073221
審査請求日	平成14年8月8日(2002.8.8)		弁理士 花輪 義男
		(72) 発明者	宮田 敬太郎
			東京都八王子市石川町2951番地の5
			カシオ計算機株式
			会社八王子研究所内
		審査官	山口 裕之
		(56) 参考文献	特開平06-148688(JP, A)
		(58) 調査した分野(Int. Cl. <sup>7</sup> , DB名)	G02F 1/1368

(54) 【発明の名称】 配線パターン

(57) 【特許請求の範囲】

【請求項1】

ITOをエッチングして形成された画素電極及び前記画素電極に接続された画素用薄膜トランジスタを有するアクティブマトリクスパネルの配線パターンであって、

基板上に設けられ、アルミニウムまたはアルミニウム合金からなる主線及び前記主線の両側から延出した延出部を有し、前記延出部の先端部のみに設けられた第1のコンタクト部を除いて表面に陽極酸化膜が形成された第1の配線と、

前記第1の配線上に設けられ、前記第1の配線部の前記第1のコンタクト部に対応する位置にコンタクトホールが形成された絶縁膜と、

前記絶縁膜の前記コンタクトホールに対応する位置に第2のコンタクト部を有し、前記第2のコンタクト部が前記コンタクトホールを介して前記第1の配線の第1のコンタクト部と接続されている第2の配線と、

を備え、

前記第1の配線の第1のコンタクト部は、前記コンタクトホールが設けられず且つ前記陽極酸化膜が形成されていない部分を有し、前記延出部は、前記主線と前記先端部との間に前記第2の配線と重ならない領域を有することを特徴とする配線パターン。

【請求項2】

前記第1の配線は前記画素用薄膜トランジスタにゲート信号を供給するゲートラインであり、前記第2の配線は前記画素用薄膜トランジスタを保護するための複数の保護用薄膜トランジスタの電極であることを特徴とする請求項1記載の配線パターン。

10

20

## 【請求項 3】

ITOをエッチングして形成された画素電極及び前記画素電極に接続された画素用薄膜トランジスタを有するアクティブマトリクスパネルの配線パターンであって、  
 基板上に設けられ、アルミニウムまたはアルミニウム合金からなる主線及び前記主線から延出した延出部を有し、前記延出部の先端部のみに設けられた第1のコンタクト部を除いて表面に陽極酸化膜が形成された第1の配線と、  
 前記第1の配線上に設けられ、前記第1の配線部の前記第1のコンタクト部に対応する位置にコンタクトホールが形成された絶縁膜と、  
 前記絶縁膜の前記コンタクトホールに対応する位置に第2のコンタクト部を有し、前記第2のコンタクト部が前記コンタクトホールを介して前記第1の配線の第1のコンタクト部と接続されている第2の配線と、  
 を備え、前記第1の配線の第1のコンタクト部は、前記絶縁膜の前記コンタクトホールが設けられず且つ前記陽極酸化膜が形成されていない部分を有することを特徴とする配線パターン。

10

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

この発明は配線パターンに関し、特にアクティブマトリクス型液晶表示素子におけるアクティブマトリクスパネルの配線パターンに関する。

## 【0002】

20

## 【従来の技術】

アクティブマトリクス型液晶表示素子を製造する場合、生産性の向上を図るために、アクティブマトリクスパネルのベースとなるガラス等からなる透明基板として、アクティブマトリクスパネル複数個分に対応する大きさのものを用意し、そして所定の工程までは複数個分を一括して製造し、その後各単体に分断して製造することがある。また、画素用スイッチング素子として薄膜トランジスタを備えたアクティブマトリクスパネルを製造する場合、各単体に分断する前においては例えば配向膜をラビング処理するとき発生する静電気により、各単体に分断した後においては例えば静電気等の高電圧を帯びた他の物体と接触することにより、画素用薄膜トランジスタに絶縁破壊が生じたり、画素用薄膜トランジスタの電圧-電流特性が変化したりすることがあり、したがってこのようなことを防止するために静電気対策を行なっている。

30

## 【0003】

図5はアクティブマトリクスパネル複数個分に対応する大きさのガラス基板上に画素用薄膜トランジスタ等が形成された状態における等価回路的平面図を示したものである。アクティブマトリクスパネル複数個分に対応する大きさのガラス基板1は、最終的には一点鎖線で示すカットライン2に沿って切断されることにより、各単体に分断されるようになっている。この場合、カットライン2で囲まれた領域はパネル形成領域3となっており、その周囲は余剰部4となっている。

## 【0004】

パネル形成領域3には、マトリクス状に配置された複数の画素電極5と、これら画素電極5にそれぞれ接続された複数の画素用薄膜トランジスタ6と、行方向に配置され、画素用薄膜トランジスタ6にゲート信号を供給する複数のゲートライン7と、列方向に配置され、画素用薄膜トランジスタ6にデータ信号を供給する複数のデータライン8と、行方向に配置され、画素電極5との間で補助容量部C<sub>s</sub>を形成する複数の補助容量ライン9と、複数の画素電極5の周囲に配置された保護リング10と、保護リング10の外側において保護リング10と各ゲートライン7にそれぞれ接続された2つずつの保護用薄膜トランジスタ11a、11bからなる複数のゲートライン側保護素子11と、保護リング10の外側において保護リング10と各データライン8にそれぞれ接続された2つずつの保護用薄膜トランジスタ12a、12bからなる複数のデータライン側保護素子12とが設けられている。余剰部4にはショートライン13が格子状に設けられている。

40

50

## 【0005】

そして、各ゲートライン7の左端部および各データライン8の上端部はショートライン13に接続されている。各補助容量ライン9の右端部は、保護リング10の右辺部に平行して配置された共通ライン9aおよびこの共通ライン9aから延びる接続ライン9bを介してショートライン13に接続されている。ゲートライン側保護素子11は、それぞれのゲート電極Gとソース電極Sとを互いに接続された2つの保護用薄膜トランジスタ11a、11bが、それぞれのソース電極Sとドレイン電極Dとを互いに逆向きとされた状態で、ゲートライン7と保護リング10との間に並列接続された構造となっている。データライン側保護素子12は、それぞれのゲート電極Gとソース電極Sとを互いに接続された2つの保護用薄膜トランジスタ12a、12bが、それぞれのソース電極Sとドレイン電極Dとを互いに逆向きとされた状態で、データライン8と保護リング10との間に並列接続された構造となっている。

10

## 【0006】

次に、このアクティブマトリクスパネルの各保護用薄膜トランジスタの部分の具体的な構造について図6および図7を参照しながら説明する。ただし、保護用薄膜トランジスタ11a、11b、12a、12bの構造はほぼ同じであるので、代表としてゲートライン側保護素子11の両保護用薄膜トランジスタ11a、11bの構造について説明する。ガラス基板1の上面には両保護用薄膜トランジスタ11a、11bの各ゲート電極Gが形成されている。また、ガラス基板1の上面には、ゲートライン7、およびショートライン13が形成されている。この状態では、ゲートライン7の左端部はショートライン13に接続され、一方の保護用薄膜トランジスタ11aのゲート電極Gはゲートライン7に接続されている。

20

## 【0007】

ゲート電極G等を含むガラス基板1の上面全体には、図6では省略されているが、窒化シリコン等からなるゲート絶縁膜21が形成されている。各ゲート電極Gにそれぞれ対応する部分におけるゲート絶縁膜21の上面にはアモルファスシリコン等からなる半導体薄膜22が形成されている。各半導体薄膜22の上面中央部にはチャネル保護膜23が形成されている。各半導体薄膜22のチャネル保護膜23下の部分は真性領域からなるチャネル領域22aとされ、その両側はイオン注入領域からなるソース領域22bおよびドレイン領域22cとされている。各ソース領域22bおよび各ドレイン領域22cの上面にはソース側シリサイド層24およびドレイン側シリサイド層25が形成されている。チャネル保護膜23からある程度離れた部分におけるソース側シリサイド層24の上面にはソース側コンタクト用メタル層26を介してソース電極Sが形成され、チャネル保護膜23からある程度離れた部分におけるドレイン側シリサイド層25の上面にはドレイン側コンタクト用メタル層27を介してドレイン電極Dが形成されている。また、ゲート絶縁膜21の上面には保護リング10が形成されている。この状態では、一方の保護用薄膜トランジスタ11aのドレイン電極Dおよび他方の保護用薄膜トランジスタ11bのソース電極Sは保護リング10に接続されている。

30

## 【0008】

ところで、一方の保護用薄膜トランジスタ11aのソース電極(第2の配線)Sおよび他方の保護用薄膜トランジスタ11bのドレイン電極(第2の配線)Dはゲート絶縁膜21に形成された複数のコンタクトホール28を介してゲートライン(第1の配線)7と接続されている。すなわち、保護リング10とショートライン13との間におけるゲートライン7の所定箇所にはアルミニウム合金等から一体に幅広部7aが形成され、この幅広部7aの一点鎖線で囲まれた部分に下側コンタクト部(第1のコンタクト部)31が形成されている。この場合、下側コンタクト部31を除く幅広部7aおよびゲートライン7の上面には、幅広部7aの一点鎖線で囲まれた部分に方形状のマスクを施した状態でゲートライン7を一方の電極として陽極酸化処理を行なうことにより酸化アルミニウム等からなる陽極酸化膜32が形成されている。

40

## 【0009】

50

下側コンタクト部 3 1 に対応する部分のゲート絶縁膜 2 1 には複数 ( 9 つ ) のコンタクトホール 2 8 が形成されている。下側コンタクト部 3 1 に対応する部分のゲート絶縁膜の上面にはコンタクト用メタル層 3 3 を介して上側コンタクト部 ( 第 2 のコンタクト部 ) 3 4 が形成され、この上側コンタクト部 3 4 は各コンタクトホール 2 8 を介して下側コンタクト部 3 4 と接続されている。そして、上側コンタクト部 3 4 には一方の保護用薄膜トランジスタ 1 1 a のソース電極 S および他方の保護用薄膜トランジスタ 1 1 b のドレイン電極 D がそれぞれ接続されている。したがって、一方の保護用薄膜トランジスタ 1 1 a のソース電極 S および他方の保護用薄膜トランジスタ 1 1 b のドレイン電極 D は、上側コンタクト部 3 4 が各コンタクトホール 2 8 を介して下側コンタクト部 3 1 に接続されることで、ゲートライン 7 に接続されている。また、他方の保護用薄膜トランジスタ 1 1 b のゲート電極 G はゲート絶縁膜 2 1 に形成された単体のコンタクトホール 3 5 を介して保護リング 1 0 に接続されている。なお、上面全体には窒化シリコン等からなる絶縁膜 3 6 が形成されている。

10

#### 【 0 0 1 0 】

次に、このアクティブマトリクスパネルを製造する際に、カットライン 1 3 に沿って切断する前の状態において例えば配向膜をラビング処理するときに静電気が発生した場合について説明する。この場合には、パネル形成領域 3 内のすべての配線が余剰部 4 のショートライン 1 3 に接続されているので、ショートライン 1 3 を接地しておくこと、発生した静電気を速やかに除去することができる。したがって、画素用薄膜トランジスタ 6 に絶縁破壊が生じたり、画素用薄膜トランジスタ 6 の電圧 - 電流特性が変化したりしないようにすることができる。

20

#### 【 0 0 1 1 】

次に、このアクティブマトリクスパネルを製造する際に、カットライン 1 3 に沿って切断した後において例えば静電気を帯びた他の物体と接触した場合について説明する。一例として、1 行目のゲートライン 7 が静電気により高電位になったとする。すると、1 行目のゲートライン 7 に対応するゲートライン側保護素子 1 1 の一方の保護用薄膜トランジスタ 1 1 a がオン状態となり、保護リング 1 0 が 1 行目のゲートライン 7 と同電位となる。次に、例えば 2 行目のゲートライン 7 に対応するゲートライン側保護素子 1 1 について見ると、他方の保護用薄膜トランジスタ 1 1 b がオン状態となり、2 行目のゲートライン 7 が保護リング 1 0 と同電位となる。かくして、保護リング 1 0、すべてのゲートライン 7 およびすべてのデータライン 8 が同電位となる。したがって、この場合も、画素用薄膜トランジスタ 6 に絶縁破壊が生じたり、画素用薄膜トランジスタ 6 の電位 - 電流特性が変化したりしないようにすることができる。

30

#### 【 0 0 1 2 】

なお、このアクティブマトリクスパネルでは、カットライン 1 3 に沿って切断した後においても、保護リング 1 0、ゲートライン側保護素子 1 1 の保護用薄膜トランジスタ 1 1 a、1 1 b およびデータライン側保護素子 1 2 の保護用薄膜トランジスタ 1 2 a、1 2 b が残存することになる。しかしながら、各ゲートライン 7 に順次ゲート信号を供給し、それに同期させて各データライン 8 にデータ信号を供給して表示駆動する場合、一方の保護用薄膜トランジスタ 1 1 a、1 2 a のゲート電極 G とソース電極 S とが互いに接続されているので、これら一方の保護用薄膜トランジスタ 1 1 a、1 2 a がゲート信号やデータ信号の電圧程度ではオン状態とならず、仮にオン状態となっても他方の保護用薄膜トランジスタ 1 1 b、1 2 b が導通状態とならず、したがって表示駆動に影響を及ぼすことはない。

40

#### 【 0 0 1 3 】

##### 【 発明が解決しようとする課題 】

しかしながら、従来のこのようなアクティブマトリクスパネルでは、下側コンタクト部 3 1 が陽極酸化されずにアルミニウム合金等からなっているので、液晶表示素子の製造工程時に下側コンタクト部にヒロックが発生することがある。このような場合、例えば I T O 薄膜から画素電極 5 を形成するときのエッチング工程でヒロックの部分から下側コンタクト部 3 1 が腐食されることがある。そして、この腐食した部分に不純物がたまり、この不

50

純物等が原因となって下側コンタクト部 31 の腐食が時間とともに進行し、ゲートライン 7 が断線することがあるという問題があった。

この発明の課題は、第 1 の配線を腐食によって断線しにくくすることである。

【0014】

【課題を解決するための手段】

請求項 1 にかかる発明は、ITO をエッチングして形成された画素電極及び前記画素電極に接続された画素用薄膜トランジスタを有するアクティブマトリクスパネルの配線パターンであって、

基板上に設けられ、アルミニウムまたはアルミニウム合金からなる主線及び前記主線から延出した延出部を有し、前記延出部の先端部のみに設けられた第 1 のコンタクト部を除いて表面に陽極酸化膜が形成された第 1 の配線と、

前記第 1 の配線上に設けられ、前記第 1 の配線部の前記第 1 のコンタクト部に対応する位置にコンタクトホールが形成された絶縁膜と、

前記絶縁膜の前記コンタクトホールに対応する位置に第 2 のコンタクト部を有し、前記第 2 のコンタクト部が前記コンタクトホールを介して前記第 1 の配線の第 1 のコンタクト部と接続されている第 2 の配線と、

を備え、前記第 1 の配線の第 1 のコンタクト部は、前記コンタクトホールが設けられず且つ前記陽極酸化膜が形成されていない部分を有し、前記延出部は、前記主線と前記先端部との間に前記第 2 の配線と重ならない領域を有するものである。

【0015】

この発明によれば、第 1 の配線の主線から延出する延出部を形成し、この延出部の先端部に第 1 の配線と第 2 の配線の第 2 のコンタクト部との間をコンタクトホールを介して接続する第 1 のコンタクト部を形成しているため、第 1 のコンタクト部を第 1 の配線から離すことができ、第 1 のコンタクト部にヒロックが発生してヒロックの部分から第 1 のコンタクト部が腐食しても、第 1 の配線が腐食するまでの時間が長くなり、第 1 の配線を腐食の進行による断線を抑制することができる。この場合、第 1 の配線の延出部が、第 1 の配線の主線の両側にそれぞれ形成され、第 1 の配線の主線と先端部との間に第 2 の配線と重ならない領域を有しているため、第 2 のコンタクト部等の他の配線を切断することなく第 1 の配線の延出部を切断することができると共に、いずれか一方の延出部を切断しても第 2 の配線は第 1 の配線と接続することができ、いずれか一方の第 1 のコンタクト部の腐食が検査等で発見されたときは、腐食が発見された第 1 のコンタクト部が形成された延出部をレーザビーム等で切断することにより、腐食が発見された第 1 のコンタクト部を第 1 の配線から分断し、第 1 の配線を腐食によって断線しないようにすることができる。

請求項 3 にかかる発明は、ITO をエッチングして形成された画素電極及び前記画素電極に接続された画素用薄膜トランジスタを有するアクティブマトリクスパネルの配線パターンであって、

基板上に設けられ、アルミニウムまたはアルミニウム合金からなる主線及び前記主線から延出した延出部を有し、前記延出部の先端部のみに設けられた第 1 のコンタクト部を除いて表面に陽極酸化膜が形成された第 1 の配線と、

前記第 1 の配線上に設けられ、前記第 1 の配線部の前記第 1 のコンタクト部に対応する位置にコンタクトホールが形成された絶縁膜と、

前記絶縁膜の前記コンタクトホールに対応する位置に第 2 のコンタクト部を有し、前記第 2 のコンタクト部が前記コンタクトホールを介して前記第 1 の配線の第 1 のコンタクト部と接続されている第 2 の配線と、

を備え、前記第 1 の配線の第 1 のコンタクト部は、前記コンタクトホールが設けられず且つ前記陽極酸化膜が形成されていない部分を有し、前記第 1 の配線の第 1 のコンタクト部は、前記絶縁膜の前記コンタクトホールが設けられていない部分を有するものである。

【0016】

【発明の実施の形態】

以下、図 1 および図 2 を参照して、この発明を適用したアクティブマトリクスパネルの第 1 実施形態について説明する。図 1 はこのアクティブマトリクスパネルの一部を示す平面図、図 2 は同アクティブマトリクスパネルの一部を示す断面図である。これらの図において、図 6 および図 7 と同一名称部分には同一の符号を付し、その説明を適宜省略する。このアクティブマトリクスパネルでは、保護リング 10 とショートライン 13 との間におけるゲートライン（第 1 の配線）7 の所定箇所の両側に方形状の第 1 および第 2 の延出部 41 a、41 b がアルミニウムまたはアルミニウム合金等から一体に形成されている。各延出部 41 a、41 b の先端部のゲートライン 7 に平行する一点鎖線で囲まれた部分には短冊状の第 1 および第 2 の下側コンタクト部（第 1 のコンタクト部）42 a、42 b が形成されている。この場合、第 1 および第 2 の下側コンタクト部 42 a、42 b を除く各延出部 41 a、41 b およびゲートライン 7 の上面には、各延出部 41 a、41 b の先端部の一点鎖線で囲まれた部分に短冊状のマスクを施した状態でゲートライン 7 を一方の電極として陽極酸化処理を行なうことにより酸化アルミニウム等からなる陽極酸化膜 32 が形成されている。

#### 【0017】

各下側コンタクト部 42 a、42 b に対応する部分におけるゲート絶縁膜 21 にはそれぞれ 3 つのコンタクトホール 43 a、43 b からなる第 1 および第 2 のコンタクトホール群 44 a、44 b が形成され、保護リング 10 に対応する部分にコンタクトホール 35 が形成されている。この場合、コンタクトホール群 44 a、44 b の各コンタクトホール 43 a、43 b はゲートライン 7 に平行するように一列に配置されている。なお、図 1 において、ゲート絶縁膜 21 は図示を省略されている。各延出部 41 a、41 b に対応する部分および両延出部 41 a、41 b 間に対応する部分におけるゲート絶縁膜 21 の上面にはクロム等からなるコンタクト用メタル層 45 を介してアルミニウム合金等からなる方形状の上側コンタクト部（第 2 のコンタクト部）46 が形成され、この上側コンタクト部 46 が各コンタクトホール 43 a、43 b を介して下側コンタクト部 42 a、42 b と接続されている。そして、上側コンタクト部 46 には一方の保護用薄膜トランジスタ 11 a のソース電極（第 2 の配線）S および他方の保護用薄膜トランジスタ 11 b のドレイン電極（第 2 の配線）D がそれぞれ接続されている。したがって、一方の保護用薄膜トランジスタ 11 a のソース電極 S および他方の保護用薄膜トランジスタ 11 b のドレイン電極 D は、上側コンタクト部 46 が各コンタクトホール 43 a、43 b を介して下側コンタクト部 42 a、42 b に接続されることで、ゲートライン 7 に接続されている。なお、延出部 41 a、41 b の近傍におけるゲートライン 7 には幅広部 48 が形成されている。

#### 【0018】

このように、このアクティブマトリクスパネルでは、ゲートライン 7 の所定箇所にその両側からそれぞれゲートライン 7 と直交する方向に延出する方形状の延出部 41 a、41 b を形成し、この延出部 41 a、41 b の先端部にゲートライン 7 と一方の保護用薄膜トランジスタ 11 a のソース電極 S および他方の保護用薄膜トランジスタ 11 b のドレイン電極 D との間をコンタクトホール 43 a、43 b を介して接続するための下側コンタクト部 42 a、42 b を形成しているため、下側コンタクト部 42 a、42 b をゲートライン 7 から離すことができ、下側コンタクト部 42 a、42 b にヒロックが発生してヒロックの部分から下側コンタクト部 42 a、42 b が腐食しても、ゲートライン 7 が腐食するまでの時間が長くなり、ゲートライン 7 を腐食によって断線しにくくすることができる。また、コンタクトホール 43 a、43 b を下側コンタクト部 42 a、42 b に一列に配置したので、下側コンタクト部 42 a、42 b の面積を少なくすることができ、ヒロックの発生を少なくすることができる。

#### 【0019】

次に、図 3 および図 4 を参照して、この発明を適用したアクティブマトリクスパネルの第 2 実施形態について説明する。図 3 はこのアクティブマトリクスパネルの一部を示す平面図、図 4 は同アクティブマトリクスパネルの一部を示す断面図である。これらの図において、図 6 および図 7 と同一名称部分には同一の符号を付し、その説明を適宜省略する。こ

10

20

30

40

50

のアクティブマトリクスパネルでは、保護リング10とショートライン13との間におけるゲートライン7の所定箇所の両側にゲートライン7と直交する方向に延出すると共に、先端部が180度折り曲げられて全体がほぼJ字状となった第1および第2の延出部51a、51bがアルミニウム合金等から一体に形成されている。各延出部51a、51bの先端部の一点鎖線で囲まれた部分にはゲートライン7に直交する短冊状の第1および第2の下側コンタクト部(第1のコンタクト部)52a、52bが形成されている。この場合、第1および第2の下側コンタクト部52a、52bを除く各延出部51a、51bおよびゲートライン7の上面には、各延出部51a、51bの先端部の一点鎖線で囲まれた部分に短冊状のマスクを施した状態でゲートライン7を一方の電極として陽極酸化処理を行なうことにより酸化アルミニウム等からなる陽極酸化膜32が形成されている。

10

## 【0020】

各下側コンタクト部52a、52bに対応する部分におけるゲート絶縁膜21にはそれぞれ3つのコンタクトホール53a、53bからなる第1および第2のコンタクトホール群54a、54bが形成されている。この場合、コンタクトホール群54a、54bの各コンタクトホール53a、53bはゲートライン7に直交するように一列に配置されている。なお、図3において、ゲート絶縁膜21は省略されている。各下側コンタクト部52a、52bに対応する部分および両下側コンタクト部52a、52b間に対応する部分におけるゲート絶縁膜21の上面にはクロム等からなるコンタクト用メタル層55を介してアルミニウム合金等からなる短冊状の上側コンタクト部(第2のコンタクト部)56が形成され、この上側コンタクト部56が各コンタクトホール群54a、54bを介して下側コンタクト部52a、52bと接続されている。そして、上側コンタクト部56には一方の保護用薄膜トランジスタ11aのソース電極Sおよび他方の保護用薄膜トランジスタ11bのドレイン電極Dがそれぞれ接続されている。したがって、一方の保護用薄膜トランジスタ11aのソース電極Sおよび他方の保護用薄膜トランジスタ11bのドレイン電極Dは、上側コンタクト部56が各コンタクトホール53a、53bを介して下側コンタクト部52a、52bに接続されることで、ゲートライン7に接続されている。

20

## 【0021】

このように、このアクティブマトリクスパネルでは、ゲートライン7の所定箇所にその両側からそれぞれゲートライン7と直交する方向に延出すると共に、先端部が180度折り曲げられて全体がほぼJ字状となった第1および第2の延出部51a、51bを形成し、これらの延出部51a、51bの先端部にゲートライン7と一方の保護用薄膜トランジスタ11aのソース電極Sおよび他方の保護用薄膜トランジスタ11bのドレイン電極Dとの間をコンタクトホール53a、53bを介して接続するための下側コンタクト部52a、52bを形成しているため、下側コンタクト部52a、52bをゲートライン7からより一層離すことができ、下側コンタクト部52a、52bでヒロックが発生してヒロックの部分から下側コンタクト部52a、52bが腐食しても、ゲートライン7が腐食するまでの時間が長くなり、ゲートライン7を腐食によって断線しにくくすることができる。

30

また、ゲートライン7の両側にそれぞれ延出部51a、51bを形成し、これら延出部51a、51bの先端部を折り曲げて基端部と並列させ、各延出部51a、51bの先端部にそれぞれ下側コンタクト部52a、52bを形成したので、上側コンタクト部56等の他の配線を切断することなく延出部51a、51bを切断することができると共に、いずれか一方の延出部51a、51bを切断しても一方の保護用薄膜トランジスタ11aのソース電極Sおよび他方の保護用薄膜トランジスタ11bのドレイン電極Dをゲートライン7と接続することができ、いずれか一方の下側コンタクト部52a、52bの腐食が検査等で発見されたときは、腐食が発見された下側コンタクト部52a、52bが形成された延出部51a、51bを二点鎖線で示すようにレーザービーム等で切断することにより、腐食が発見された下側コンタクト部52a、52bをゲートライン7から分断し、ゲートライン7を腐食の進行によって断線しないようにすることができる。

40

さらに、コンタクトホール53a、53bを下側コンタクト部52a、52bに一列に配置したので、下側コンタクト部52a、52bの面積を少なくすることができ、ヒロック

50

の発生を少なくすることができる。

【0022】

なお、上記第1および第2実施形態では、逆スタガ型の保護用薄膜トランジスタについて説明したが、これに限らず、例えばスタガ型の保護用薄膜トランジスタであってもよい。また、上記第1および第2実施形態では、ゲートライン7と一方の保護用薄膜トランジスタ11aのソース電極Sおよび他方の保護用薄膜トランジスタ11bのドレイン電極Dとの間をコンタクトホール43a、43b、53a、53bを介して接続する場合について説明したが、これに限らず、2本の配線をコンタクトホールを介して接続する場合に広く適用することができる。

【0023】

【発明の効果】

以上説明したように、この発明によれば、第1の配線の所定箇所にそこから延出する延出部を形成し、この延出部の先端部に第1の配線と第2の配線の第2のコンタクト部との間をコンタクトホールを介して接続する第1のコンタクト部を形成しているため、第1のコンタクト部を第1の配線から離すことができ、第1のコンタクト部にヒロックが発生してヒロックの部分から第1のコンタクト部が腐食しても、第1の配線が腐食するまでの時間が長くなり、第1の配線を腐食の進行による断線を抑制することができる。この場合、請求項1記載の発明の如く、第1の配線の延出部が、第1の配線の主線の両側にそれぞれ形成され、第1の配線の主線と先端部との間に第2の配線と重ならない領域を有しているため、第2のコンタクト部等の他の配線を切断することなく第1の配線の延出部を切断ことができると共に、いずれか一方の延出部を切断しても第2の配線は第1の配線と接続することができ、いずれか一方の第1のコンタクト部の腐食が検査等で発見されたときは、腐食が発見された第1のコンタクト部が形成された延出部をレーザービーム等で切断することにより、腐食が発見された第1のコンタクト部を第1の配線から分断し、第1の配線を腐食によって断線しないようにすることができる。

【図面の簡単な説明】

【図1】この発明の第1実施形態を適用したアクティブマトリクスパネルの一部を示す平面図。

【図2】同アクティブマトリクスパネルの一部を示す断面図。

【図3】この発明の第2実施形態を適用したアクティブマトリクスパネルの一部を示す平面図。

【図4】同アクティブマトリクスパネルの一部を示す断面図。

【図5】従来例を説明するために示すもので、アクティブマトリクスパネル複数個分に対応する大きさのガラス基板上に画素用薄膜トランジスタ等が形成された状態における等価回路的平面図。

【図6】図5に示すアクティブマトリクスパネルの具体的な構造の一部の平面図。

【図7】同アクティブマトリクスパネルの具体的な構造の一部の断面図。

【符号の説明】

6 画素用薄膜トランジスタ

7 ゲートライン(第1の配線)

11 保護素子

11a、11b 保護用薄膜トランジスタ

21 ゲート絶縁膜

41a、41b 延出部

42a、42b 下側コンタクト部(第1のコンタクト部)

43a、43b コンタクトホール

46 上側コンタクト部(第2のコンタクト部)

G ゲート電極

S ソース電極(第2の配線)

D ドレイン電極(第2の配線)

10

20

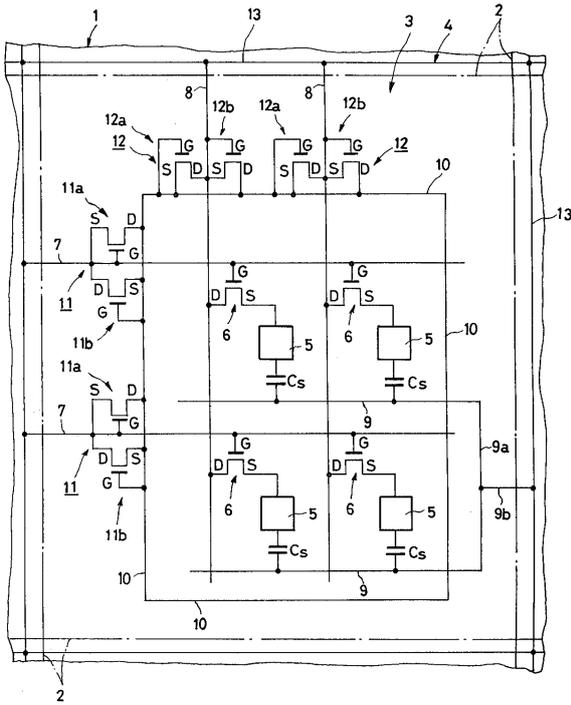
30

40

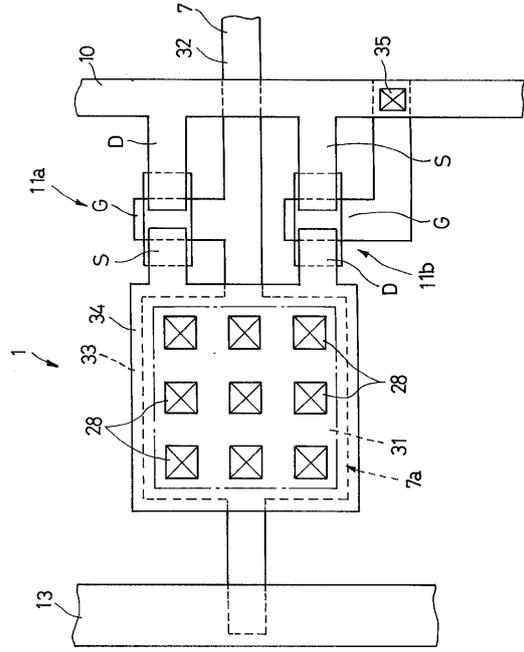
50



【 図 5 】



【 図 6 】



【 図 7 】

