

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4522892号
(P4522892)

(45) 発行日 平成22年8月11日(2010.8.11)

(24) 登録日 平成22年6月4日(2010.6.4)

(51) Int.Cl.	F I
HO 1 L 21/3065 (2006.01)	HO 1 L 21/302 1 O 5 A
HO 1 L 21/28 (2006.01)	HO 1 L 21/28 E
HO 1 L 29/423 (2006.01)	HO 1 L 21/28 3 O 1 A
HO 1 L 29/49 (2006.01)	HO 1 L 29/58 G
HO 1 L 21/3213 (2006.01)	HO 1 L 21/88 D

請求項の数 10 (全 12 頁)

(21) 出願番号	特願2005-64768 (P2005-64768)	(73) 特許権者	000219967 東京エレクトロン株式会社 東京都港区赤坂五丁目3番1号
(22) 出願日	平成17年3月9日(2005.3.9)	(74) 代理人	100101557 弁理士 萩原 康司
(65) 公開番号	特開2006-253245 (P2006-253245A)	(74) 代理人	100096389 弁理士 金本 哲男
(43) 公開日	平成18年9月21日(2006.9.21)	(74) 代理人	100095957 弁理士 亀谷 美明
審査請求日	平成20年2月12日(2008.2.12)	(72) 発明者	榑引 理人 東京都港区赤坂五丁目3番6号 TBS放 送センター 東京エレクトロン株式会社内
		(72) 発明者	清水 昭貴 東京都港区赤坂五丁目3番6号 TBS放 送センター 東京エレクトロン株式会社内 最終頁に続く

(54) 【発明の名称】 微細パターン形成方法

(57) 【特許請求の範囲】

【請求項1】

パターンニングされたマスク層の側壁にプラズマ反応生成物を堆積させて前記マスク層のパターン幅を広げる第1工程と、

前記パターン幅が広げられたマスク層をマスクとして、第1の被エッチング層をエッチングする第2工程と、

前記エッチングされた第1の被エッチング層に生じたスペースにマスク材を埋め込む第3工程と、

前記スペースに埋め込まれたマスク材を残して、前記第1の被エッチング層をエッチングする第4工程と、

前記残されたマスク材をマスクとして、第2の被エッチング層をエッチングする第5工程とを有し、

前記第1の被エッチング層と前記第2の被エッチング層が同じ材質であり、前記第1の被エッチング層と前記第2の被エッチング層の間にエッチストップ層が形成されていることを特徴とする、微細パターン形成方法。

【請求項2】

前記マスク層は、フォトリソグラフィ材から成ることを特徴とする、請求項1に記載の微細パターン形成方法。

【請求項3】

前記第1工程において、処理ガスとして、CF系ガス、CHF系ガス、またはCH系ガス

のいずれかを用いることを特徴とする，請求項 1 または 2 に記載の微細パターン形成方法。

【請求項 4】

前記スペースの幅が，50 nm 以下であることを特徴とする，請求項 1～3 のいずれかに記載の微細パターン形成方法。

【請求項 5】

前記第 2 工程は，マスク層の下に形成された反射防止層をエッチングした後，第 1 の被エッチング層をエッチングすることにより行われることを特徴とする，請求項 1～4 のいずれかに記載の微細パターン形成方法。

【請求項 6】

前記第 3 工程は，第 1 の被エッチング層を覆うように堆積物を堆積させた後，CMP 処理あるいはエッチバック処理によって，前記第 1 の被エッチング層を露出させることにより行われることを特徴とする，請求項 1～5 のいずれかに記載の微細パターン形成方法。

【請求項 7】

前記第 3 工程において，前記スペースに埋め込むマスク材は，前記第 1 の被エッチング層と異なる材質であることを特徴とする，請求項 1～6 のいずれかに記載の微細パターン形成方法。

【請求項 8】

前記第 5 工程は，第 1 の被エッチング層の下に形成されたエッチストップ層を除去した後，第 2 の被エッチング層をエッチングすることにより行われることを特徴とする，請求項 1～7 のいずれかに記載の微細パターン形成方法。

【請求項 9】

前記第 1 の被エッチング層と前記第 2 の被エッチング層がポリシリコンであり，前記エッチストップ層がシリコン酸化膜あるいはシリコン窒化膜であることを特徴とする，請求項 1～8 のいずれかに記載の微細パターン形成方法。

【請求項 10】

前記第 5 工程の後，更にマスク材を除去する第 6 工程を有することを特徴とする，請求項 1～9 のいずれかに記載の微細パターン形成方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は，微細パターン形成方法に関する。

【背景技術】

【0002】

一般に，半導体デバイスを製造するためには，半導体ウェハ（以下，「ウェハ」という）の上に積層された薄膜に所望の微細パターンを形成するエッチング処理が行われる。このエッチング処理には，微細パターン回路を形成するためにフォト・リソグラフィ技術が用いられる。具体的には，まずエッチングの対象となる被エッチング層上にフォトレジスト材を均一に塗布し，乾燥後，このフォトレジスト膜に所定波長の光を照射する露光処理を実施して，微細回路等のパターンを転写する。

【0003】

例えば，フォトレジスト材がポジ型の場合，フォトレジスト膜のうち光が照射された部分が現像処理によって除去され，パターンニングされたマスク層が形成される。次に，このマスク層をマスクとして用いてプラズマエッチング処理等を施すことによって，被エッチング層が所望のパターンに削られる。

【0004】

このようにフォト・リソグラフィ技術を用いて各種パターンを形成する半導体デバイスの製造分野においては，パターンの寸法の微細化・集積化がますます進行している。例えば，半導体装置については，その設計ルールの微細化に伴って，各パターンの寸法も小さ

10

20

30

40

50

くなっている。ところが、微細化の程度はフォトリソグラフィ技術の解像度にかかっており、フォトリソグラフィ法による形成が可能な寸法が、微細加工の限界となっている。

【0005】

また最近では、露光光源にKrFエキシマレーザ(248nm)やArFエキシマレーザ(193nm)を用いた露光方法が提案されてきているが、その露光技術を用いても、これ迄の手法では、単独配線で60nm幅程度の微小寸法(Critical Dimensions: CD)が限界である。また、変形照明や位相シフト法との併用が試みられているが、変形照明においては、光源の一部を遮るため、露光時間が長くなってスループットが低下する問題があり、また、位相シフト法によれば解像度が向上するものの、マスク製造方法が非常に煩雑になる問題がある。そこで特許文献1では、レジスト膜にイオン注入してから、所望のパターンにエッチングする方法が開示されている。

10

【0006】

【特許文献1】特開平8-45906号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

このように半導体デバイスの製造分野において微細加工をするための種々の方策が採られているが、依然として通常の加工では、CD60nm幅程度が限界である。例えば半導体デバイスであるMOSFETの場合、ゲート長を短くすることにより性能向上が図れるが、現在の露光技術では、50nm以下の短いゲートを作成するのは困難である。

20

【0008】

本発明は、このような問題に鑑みてなされたもので、その目的は、微細加工が可能な微細パターン形成方法を提供することにある。

【課題を解決するための手段】

【0009】

上記課題を解決するために、本発明によれば、パターンニングされたマスク層の側壁にプラズマ反応生成物を堆積させて前記マスク層のパターン幅を広げる第1工程と、前記パターン幅が広げられたマスク層をマスクとして、第1の被エッチング層をエッチングする第2工程と、前記エッチングされた第1の被エッチング層に生じたスペースにマスク材を埋め込む第3工程と、前記スペースに埋め込まれたマスク材を残して、前記第1の被エッチング層をエッチングする第4工程と、前記残されたマスク材をマスクとして、第2の被エッチング層をエッチングする第5工程とを有し、前記第1の被エッチング層と前記第2の被エッチング層が同じ材質であり、前記第1の被エッチング層と前記第2の被エッチング層の間にエッチストップ層が形成されていることを特徴とする、微細パターン形成方法が提供される。

30

【0010】

この方法によれば、パターン幅が広げられたマスク層をマスクとして第1の被エッチング層をエッチングすることにより、第1の被エッチング層に幅の狭いスペースを形成することができる。そして、このスペースに埋め込んだマスク材をマスクとすることにより、第2の被エッチング層を、第1の被エッチング層に形成したスペースと同程度の幅の狭いパターンを形成できるようになる。

40

【0011】

この方法において、前記マスク層は、例えばフォトレジスト材から成る。このフォトレジスト材は、ArF光に感光するタイプであっても良い。また、前記第1工程において、処理ガスとして、例えばCF系ガス、CHF系ガス、またはCH系ガスのいずれかを用いても良い。例えば、CHF₃を処理ガスとして用いれば、第1工程において、マスク層のパターン幅は、効率よく拡張される。例えば前記スペースの幅を、50nm以下とすることも可能である。また、前記第2工程は、マスク層の下に形成された反射防止層をエッチ

50

ングした後、第1の被エッチング層をエッチングすることにより行うこともできる。この場合、有機系の反射防止膜を採用することが可能である。また、前記第3工程は、例えば第1の被エッチング層を覆うように堆積物を堆積させた後、CMP処理あるいはエッチバック処理によって、前記第1の被エッチング層を露出させることにより行うこともできる。また、前記第3工程において、前記スペースに埋め込むマスク材は、前記第1の被エッチング層と異なる材質であっても良い。また、前記第5工程は、第1の被エッチング層の下に形成されたエッチストップ層を除去した後、第2の被エッチング層をエッチングすることにより行って良い。また、前記第1の被エッチング層と前記第2の被エッチング層がポリシリコンであり、前記エッチストップ層がシリコン酸化膜あるいはシリコン窒化膜であってもよい。また、前記第5工程の後、更にマスク材を除去する第6工程を有していても良い。

10

【発明の効果】

【0012】

本発明によれば、幅の狭いスペースを利用して幅の狭いマスクを形成することにより、微細なパターン形成が可能となる。

【発明を実施するための最良の形態】

【0013】

以下に添付図面を参照しながら、本発明の好適な実施の形態について詳細に説明する。なお、本明細書および図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。

20

【0014】

本実施の形態にかかる微細パターン形成方法を行うプラズマ処理装置の一例として、平行平板型のプラズマ処理装置1の概略構成を図1に示す。

【0015】

このプラズマ処理装置1は、例えば表面が陽極酸化処理（アルマイト処理）されたアルミニウムから成るチャンバ（処理容器）10を有しており、このチャンバ10は接地されている。チャンバ10内の底部にはセラミックなどの絶縁板11を介して、被処理体としての半導体ウェハ（以下、「ウェハ」という）Wを載置するためのサセプタ支持台12が設けられている。このサセプタ支持台12の上には、下部電極を構成するサセプタ13が設けられている。このサセプタ13にはハイパスフィルタ（HPF）14が接続されている。

30

【0016】

サセプタ支持台12の内部には、温度調節媒体室20が設けられている。そして、導管21を介して温度調節媒体室20に温度調節媒体が導入、循環され、排出管22から排出される。このような温度調節媒体の循環により、サセプタ13を所望の温度に調整できる。

【0017】

サセプタ13は、その上側中央部が凸状の円板状に成形され、その上にウェハWと略同形の静電チャック25が設けられている。静電チャック25は、絶縁材の間に電極26が介在された構成となっている。静電チャック25は、電極26に接続された直流電源27から例えば2.5kVの直流電圧が印加される。これによって、ウェハWが静電チャック25に静電吸着される。

40

【0018】

そして、絶縁板11、サセプタ支持台12、サセプタ13、および静電チャック25には、被処理体であるウェハWの裏面に伝熱媒体（例えばHeガスなどのバックサイドガス）を供給するためのガス通路28が形成されている。この伝熱媒体を介してサセプタ13とウェハWとの間の熱伝達がなされ、ウェハWが所定の温度に維持される。

【0019】

サセプタ13の上端周縁部には、静電チャック25上に載置されたウェハWを囲むように、環状のフォーカスリング30が配置されている。このフォーカスリング30は、セラ

50

ミックスもしくは石英などの絶縁性材料，または導電性材料によって構成されている。フォーカスリング30が配置されることによって，エッチングの均一性が向上する。

【0020】

また，サセプタ13の上方には，このサセプタ13と平行に対向して上部電極35が設けられている。この上部電極35は，絶縁材36を介して，チャンバ10の内部に支持されている。上部電極35は，サセプタ13との対向面を構成し多数の吐出孔37を有する電極板38と，この電極板38を支持する電極支持体39とによって構成されている。電極板38は例えば石英から成り，電極支持体39は例えば表面がアルマイト処理されたアルミニウムなどの導電性材料から成る。なお，サセプタ13と上部電極35との間隔は，調節可能とされている。

10

【0021】

上部電極35における電極支持体39の中央には，ガス導入口40が設けられている。このガス導入口40には，ガス供給管41が接続されている。さらにこのガス供給管41には，バルブ42およびマスフローコントローラ43を介して，処理ガス供給源44が接続されている。

【0022】

この処理ガス供給源44から，プラズマエッチングのためのエッチングガスが供給されるようになっている。なお，図1には，ガス供給管41，バルブ42，マスフローコントローラ43，および処理ガス供給源44等から成る処理ガス供給系を1つのみ示しているが，プラズマ処理装置1は，複数の処理ガス供給系を備えている。例えば， CF_4 ， CHF_3 ， C_4F_8 ， N_2 ， O_2 ， Cl_2 ， HBr および Ar 等の処理ガスが，それぞれ独立に流量制御され，チャンバ10内に供給される。

20

【0023】

チャンバ10の底部には排気管50が接続されており，この排気管50には排気装置51が接続されている。排気装置51は，ターボ分子ポンプなどの真空ポンプを備えており，チャンバ10内を所定の減圧雰囲気（例えば0.67Pa以下）に調整する。また，チャンバ10の側壁にはゲートバルブ52が設けられている。このゲートバルブ52が開くことによって，チャンバ10内へのウェハWの搬入，および，チャンバ10内からのウェハWの搬出が可能となる。なお，ウェハWの搬送には例えば，ウェハカセットが用いられる。

30

【0024】

上部電極35には，第1の高周波電源55が接続されており，その給電線には第1の整合器56が介挿されている。また，上部電極35にはローパスフィルタ(LPF)57が接続されている。この第1の高周波電源55は，50~150MHzの範囲の周波数を有する電力を出力することが可能である。このように高い周波数の電力を上部電極35に印加することにより，チャンバ10内に好ましい解離状態がかつ高密度のプラズマを形成することができ，従来と比べて低圧条件下のプラズマ処理が可能となる。第1の高周波電源55の出力電力の周波数は，50~80MHzが好ましく，典型的には図示した60MHzまたはその近傍の周波数に調整される。

【0025】

下部電極としてのサセプタ13には，第2の高周波電源60が接続されており，その給電線には第2の整合器61が介挿されている。この第2の高周波電源60は数百kHz~十数MHzの範囲の周波数を有する電力を出力することが可能である。このような範囲の周波数の電力をサセプタ13に印加することにより，被処理体であるウェハWに対してダメージを与えることなく適切なイオン作用を与えることができる。第2の高周波電源60の出力電力の周波数は，典型的には図示した13.56MHzまたは2MHz等に調整される。

40

【0026】

次に，図1に示したプラズマ処理装置1によって，エッチング処理される被処理体の一例としてのウェハWの膜構造について，図2を参照しながら説明する。

50

【 0 0 2 7 】

図2に示したように、この実施の形態に示す被処理体としてのウェハWは、シリコン基板70の上に、順次積層された絶縁層71、第2の被エッチング層72、エッチストップ層73を備え、さらにエッチストップ層73の上に順次積層された、第1の被エッチング層74、反射防止膜75、マスク層76を備えている。

【 0 0 2 8 】

マスク層76は、フォトレジスト材から成る。このマスク層76を構成するフォトレジスト材は、例えば、ArF光(波長193nm)に感光するタイプのもので、その厚さは例えば200~260nmである。

【 0 0 2 9 】

反射防止膜(Bottom Anti-Reflecting Coating: BARC)75は、マスク層76をArF光等で露光する際に、露光光を吸収して下地層からの反射光を抑制するために、マスク層76の下に配置される。この反射防止膜75を設けることによって、より微細なパターニングが可能となる。なお、ここでの反射防止膜75の膜厚は例えば40~90nmである。

【 0 0 3 0 】

第1の被エッチング層74は、例えばポリシリコンから構成されており、その厚さは例えば50~150nmである。

【 0 0 3 1 】

エッチストップ層73は、例えばTEOS(TetraEthyl OrthoSilicate)から構成されており、第1の被エッチング層74をエッチングする際に、エッチングストップ層として働く。なお、ここでのエッチストップ層の厚さは例えば10~30nmである。

【 0 0 3 2 】

第2の被エッチング層72は、例えばポリシリコンから構成されており、その厚さは例えば100~150nmである。また、絶縁層71は、例えばシリコン酸化膜から構成されており、その厚さは例えば1~2nmである。例えば、ウェハWからトランジスタとしてのMOSFETを製造する場合、第2の被エッチング層72はゲート電極となり、絶縁層71はゲート酸化膜となる。

【 0 0 3 3 】

以上のような膜構造を有するウェハWは、プラズマ処理装置1によってエッチング処理される前に、予めフォト・リソグラフィ処理が施される。このフォト・リソグラフィ処理は、マスク層76に対して実施されるものであり、マスク層76には、例えばライン・アンド・スペース・パターンが形成される。

【 0 0 3 4 】

フォト・リソグラフィ処理が施された時点でのウェハWの縦断面を図3(a)に示す。同図(a)に示したように、フォト・リソグラフィ処理によってパターニングされたマスク層76には、所定の間隔Lをもったスペース80が形成されている。このスペース80の間隔Lは、例えば130nm程度である。

【 0 0 3 5 】

そこで先ず第1工程では、予めフォト・リソグラフィ工程においてパターニングされたマスク層76の側壁にプラズマ反応生成物を堆積させて、マスク層76の各パターン幅を広げるようにプロセス条件を設定する。この場合、単にパターン幅を広げるだけでなく、マスク層76の各パターン間に形成されたスペース80の間隔Lが、第1工程終了時点で所望の長さとなるようにプロセス条件を設定する。第1工程における具体的なプロセス条件の例を以下に示す。なお、この第1工程においては、マスク層76の下に配置された反射防止膜75はほとんどエッチングされない。

【 0 0 3 6 】

処理ガス：CHF₃ (流量200sccm)

チャンバ内圧力：10mTorr

上部電極印加高周波電力：200W

10

20

30

40

50

下部電極印加高周波電力：100W

Heガス圧力（センター/エッジ）：3/3 Torr

チャンバ内温度（トップ/ウォール/ボトム）：80/60/30

処理（堆積）時間：185 sec

【0037】

上記のプロセス条件で第1工程を実施すると、マスク層76の側壁にプラズマ反応生成物が堆積することにより、図3(b)に示すように、マスク層76のパターン幅が増加し、マスク層76の各パターン間に形成されたスペース80の間隔Lは、例えば50nm程度まで狭められる。

【0038】

なお、この第1工程の処理時間（185 sec）については、例えば次の手法に基づいて決定される。即ち、予め同様の膜構造を有するウェハサンプルを用いて、マスク層のパターン幅（初期値）を測定しておく。次に、同一の条件下で第1工程を実施し、適当な時間で処理を止め、そのときのマスク層のパターン幅を測定する。ここで測定されたパターン幅と初期値との差を求める。そして、このパターン幅の差と処理時間から、第1工程におけるマスク層のパターン幅増加率（線分の傾き）を算出すれば、その増加率に従ってマスク層76の各パターン間に形成されるスペース80の間隔Lを調整できるようになる。なお、各種プロセスパラメータを変更することによって処理時間（第1工程の実施時間）を調整することができる。

【0039】

ところで、フォトリソグラフィ工程において、フォトレジスト材から成るマスク層76にライン・アンド・スペース・パターンが形成されると、ライン端（側壁部）は、完全な直線には仕上がらず、ここに僅かな粗さ（うねり）が生じてしまい、ライン・エッジ・ラフネス（LER: Line Edge Roughness）の要因となる。LERは、通常数nm程度と小さいが、パターンの微細化が進むとこのオーダでも無視できなくなる。より高性能であって超微細な半導体装置を製造するためには、LERを軽減させる必要がある。この点、本実施の形態によれば、第1工程において、マスク層76のパターン幅が拡大し、これに伴いライン端の平坦化も実現する。

【0040】

このように、第1工程を終了した時点で、マスク層76のパターン幅が拡大し、マスク層76の各パターン間に形成されたスペース80の間隔Lは、例えば50nm程度まで狭められ、またLERも軽減する。そして、続く第2工程において、パターン幅が揃ったマスク層76をマスクとして用いて、反射防止膜75と第1の被エッチング層74をエッチングする。

【0041】

この第2工程では、前述の第1工程においてパターン幅が広げられたマスク層76をマスクとして、先ず、図3(c)に示すようにマスク層76の下に形成された反射防止層75をエッチングし、その後、図3(d)に示すように第1の被エッチング層74をエッチングする。反射防止層75をエッチングする場合の具体的なプロセス条件の例を以下に示す。

【0042】

処理ガス：CF₄（流量40 sccm）+ O₂（流量40 sccm）

チャンバ内圧力：20 mTorr

上部電極印加高周波電力：600W

下部電極印加高周波電力：100W

【0043】

なお、第2工程では、反射防止層75の下地層である第1の被エッチング層74の露出を検出した後、続いて第1の被エッチング層74をエッチングする。第1の被エッチング層74をポリシリコンとした場合の具体的なエッチング条件の例を以下に示す。

【0044】

10

20

30

40

50

処理ガス：HBr（流量400 sccm）+ O₂（流量2 sccm）

チャンバ内圧力：30 mTorr

上部電極印加高周波電力：200 W

下部電極印加高周波電力：150 W

【0045】

上記のプロセス条件で第2工程を実施すると、図3(d)に示すように、間隔Lを例えば50 nm程度まで狭められたスペース80が、第1の被エッチング層74にまで達して、第1の被エッチング層74が同様の間隔Lでパターンニングされる。

【0046】

次に第3工程において、前記エッチングされることにより第1の被エッチング層74にまで達したスペース80に、マスク材を埋め込む。この第3工程では、予めアッシング処理を行うことにより、図3(e)に示すようにマスク層76と反射防止層75を除去しておく。こうして第1の被エッチング層74を露出させてから、図3(f)に示すように第1の被エッチング層74を覆うようにマスク材81である堆積物をウェハW上に全体的に堆積させ、第1の被エッチング層74の各パターン間に形成されたスペース80にマスク材81を埋め込む。その後、CMP処理あるいはエッチバック処理を行い第1の被エッチング層74の上面を覆っているマスク材81を除去することにより、図4(g)に示すように第1の被エッチング層74を露出させる。この第3工程において、マスク材81に用いられる堆積物は、例えばシリコン酸化膜があり、TEOS(TetraEthyl OrthoSilicate)と酸素によるプラズマCVD法、あるいはTEOSとオゾンを使用した常圧CVD法により堆積させる。また、シリコン酸化膜の代わりにシリコン窒化膜を堆積させても良い。

【0047】

次に第4工程において、図4(h)に示すように第1の被エッチング層74に形成された各スペース80に埋め込まれたマスク材81を残して、第1の被エッチング層74をエッチングする。こうして第1の被エッチング層74をエッチング除去することにより、エッチストップ層73の上には、幅Lを例えば50 nm程度まで狭められたマスク材81のみが残された状態となる。なお、この第4工程において、第1の被エッチング層74をポリシリコンとした場合の具体的なエッチング条件の例を以下に示す。

【0048】

処理ガス：HBr（流量400 sccm）+ O₂（流量2 sccm）

チャンバ内圧力：30 mTorr

上部電極印加高周波電力：200 W

下部電極印加高周波電力：150 W

【0049】

次に第5工程において、エッチストップ層73の上に残されたマスク材81をマスクとして、第2の被エッチング層72をエッチングする。この場合、先ずエッチストップ層73の上に残されたマスク材81をマスクとして、図4(i)に示すようにエッチストップ層73をエッチング除去し、その後、図4(j)に示すように第2の被エッチング層72をエッチングする。エッチストップ層73をシリコン酸化膜とした場合の具体的なエッチング条件の例を以下に示す。

【0050】

処理ガス：C₄F₈（流量20 sccm）+ Ar（流量400 sccm）

チャンバ内圧力：50 mTorr

上部電極印加高周波電力：600 W

下部電極印加高周波電力：500 W

【0051】

なお、第5工程では、エッチストップ層73の下地層である第2の被エッチング層72の露出を検出した後、続いて第2の被エッチング層72をエッチングする。第2の被エッチング層72をポリシリコンとした場合の具体的なエッチング条件の例を以下に示す。

【0052】

10

20

30

40

50

処理ガス：HBr（流量400sccm）+O₂（流量2sccm）

チャンバ内圧力：30mTorr

上部電極印加高周波電力：200W

下部電極印加高周波電力：150W

【0053】

この第5工程では、幅Lを例えば50nm程度まで狭められたマスク材81をマスクとしてエッチングすることにより、エッチストップ層73と第2の被エッチング層72を、マスクと同様の例えば50nm程度の幅Lにパターンニングすることができる。

【0054】

次に第6工程において、アッシング処理により、マスク材81、エッチストップ層73を除去する。これにより、絶縁層71の上には、図4(k)に示すように幅Lを例えば50nm程度まで狭められてパターンニングされた第2の被エッチング層72のみが残された状態となる。

【0055】

以上のように、この実施の形態にかかる微細パターン形成方法によれば、フォトリソグラフィ処理によるパターンニングでマスク層76に形成されたスペース80の間隔Lが、例えば130nm程度であった場合でも、第2の被エッチング層72を、例えば50nm程度まで狭めてパターンニングすることができるようになる。このように、フォトリソグラフィ処理の限界解像度を越えた微細パターンの形成が可能となる。この微細パターン形成方法を利用することにより、例えば半導体デバイスであるMOSFETのゲートを形成する場合にも、CD20nm幅程度の微細加工が実現できる可能性がある。

【0056】

また、この微細パターン形成方法によれば、フォトリソグラフィ技術を用いてパターンニングされたマスク層76のパターン幅にばらつきがあった場合でも、このばらつきをなくして、ウェハW全体にわたり均一な回路を形成することが可能となる。このため、MOSFETのゲートの他、細い配線回路の形成等にも好適である。

【0057】

以上、添付図面を参照しながら本発明の好ましい実施の形態を例示したが、本発明はここで説明した形態に限定されない。当業者であれば、特許請求の範囲に記載された範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、それらについても当然に本発明の技術的範囲に属するものと了解される。

【0058】

例えば、図示の形態ではマスク層76の下に反射防止膜75を配置することにより、マスク層76を露光する際の下地層からの反射光を抑制して微細なパターンニングを可能ならしめているが、反射防止膜75を省略することもできる。その場合は、前記第2工程において、反射防止層75をエッチングする工程が省略される。また、第1の被エッチング層74と第2の被エッチング層72の間にエッチストップ層73を介在させた例を示したが、第1の被エッチング層74と第2の被エッチング層72の材質を適当に選ぶことにより、エッチストップ層73を省略することもできる。その場合は、前記第2工程において、エッチストップ層73をエッチングする工程が省略される。例えば第1の被エッチング層74を低誘電率膜材料（いわゆるLow-k膜材料）で構成し、第2の被エッチング層72がポリシリコンで構成すれば、エッチストップ層73を省略することも可能となる。低誘電率膜材料としては、SiOF(SFG)系、SiOC(Carbon-deped SiO₂)系、シロキサン系(Si-O-Si)のHSQ(Hydrogen-SilsesQuioxane)やMSQ(Methyl-hydrogen-SilsesQuioxane)等がある。また、このシロキサン系以外にも有機系の材料が採用される場合がある。なお、このように第1の被エッチング層74を低誘電率膜材料とし、第2の被エッチング層72をポリシリコンとした場合、スペース80に埋め込む、マスク材として、例えばアモルファスカーボンを用いることができる。

【0059】

また、前記第1工程においてCHF₃ガスを処理ガスとして用いると記載したが、本発

10

20

30

40

50

明はこれに限定されるものではなく、他のCHF系ガス、CF系ガス、CH系ガスなどを処理ガスとして用いてもよい。すなわち、マスク層76の側壁に反応生成物を堆積させる他の処理ガスを選択するようにしてもよい。

【産業上の利用可能性】

【0060】

本発明は、例えば処理ガスをプラズマ化して被処理体にエッチング処理を施す微細パターン形成方法に適用可能である。

【図面の簡単な説明】

【0061】

【図1】本発明の実施の形態にかかる微細パターン形成方法を実施するためのプラズマ処理装置の概略構成図である。 10

【図2】図1に示したプラズマ処理装置によってエッチング処理される被処理体の膜構造を示す概略断面図である。

【図3】本発明の実施の形態にかかる微細パターン形成方法の工程説明図である。

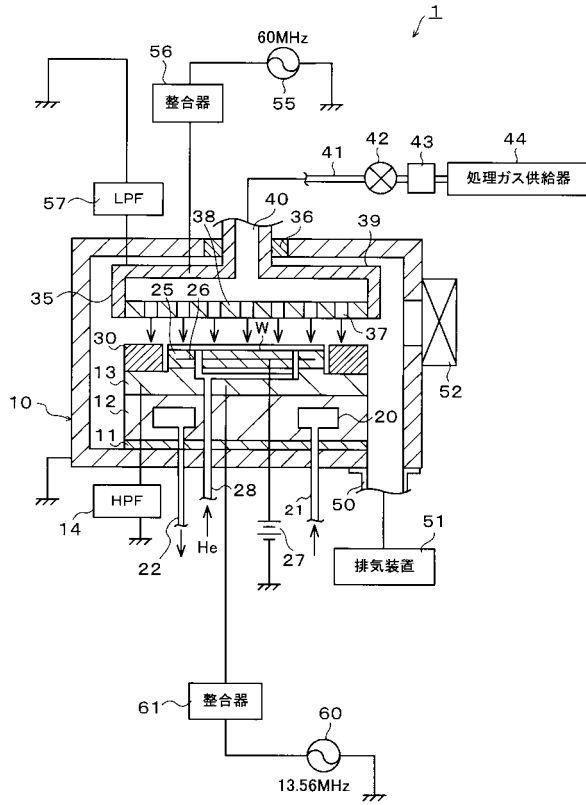
【図4】本発明の実施の形態にかかる微細パターン形成方法の工程説明図である。

【符号の説明】

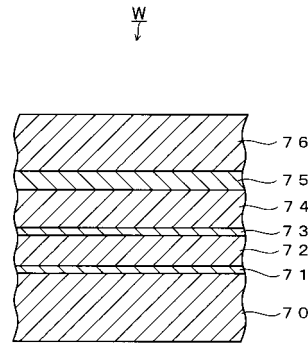
【0062】

W	ウェハ	
1	プラズマ処理装置	
10	チャンバ	20
13	サセプタ	
35	上部電極	
44	処理ガス供給源	
70	シリコン基板	
71	絶縁層	
72	第2の被エッチング層	
73	エッチストップ層	
74	第1の被エッチング層	
75	反射防止膜	
76	マスク層	30
80	スペース	
81	マスク材	

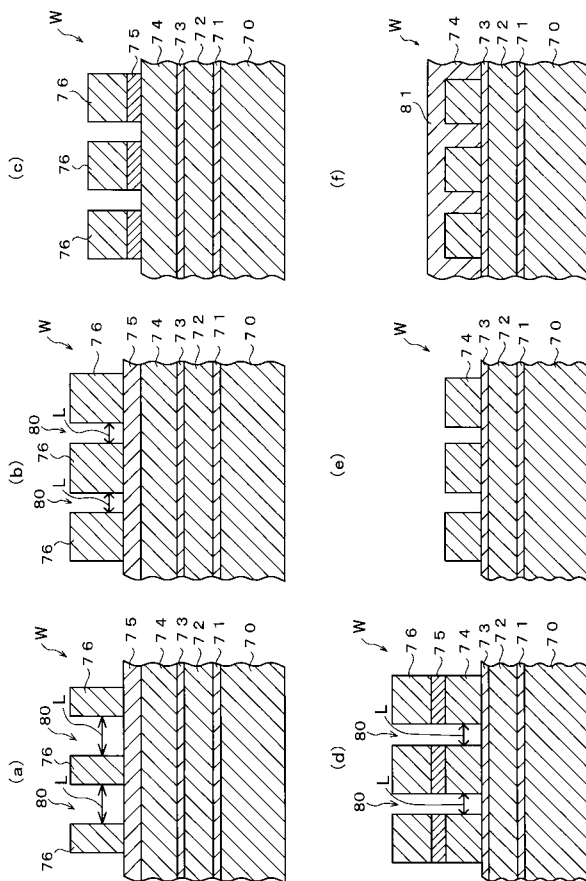
【図1】



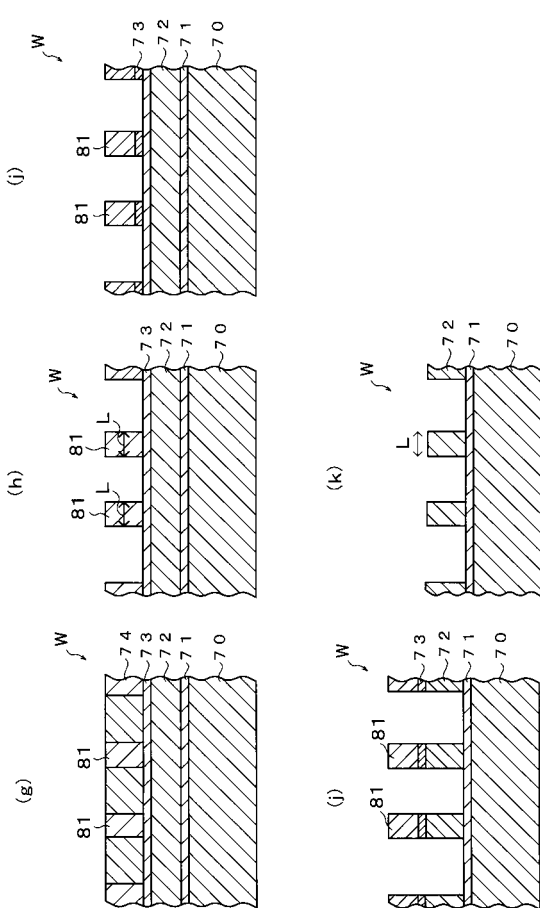
【図2】



【図3】



【図4】



フロントページの続き

審査官 今井 淳一

- (56)参考文献 特開平06 - 216084 (JP, A)
特開昭61 - 190947 (JP, A)
特開2002 - 110654 (JP, A)
国際公開第2004 / 042771 (WO, A1)

- (58)調査した分野(Int.Cl., DB名)
H01L 21 / 3065
H01L 21 / 28
H01L 21 / 3213