



(12) 实用新型专利

(10) 授权公告号 CN 212134821 U

(45) 授权公告日 2020.12.11

(21) 申请号 202020163468.3

(22) 申请日 2020.02.12

(73) 专利权人 南京理工大学

地址 210094 江苏省南京市孝陵卫200号

(72) 发明人 赵阳 汪哲 夏国明 施芹

裘安萍

(74) 专利代理机构 南京理工大学专利中心

32203

代理人 汪清

(51) Int. Cl.

G01R 27/26 (2006.01)

G01R 23/10 (2006.01)

G05B 19/042 (2006.01)

(ESM) 同样的发明创造已同日申请发明专利

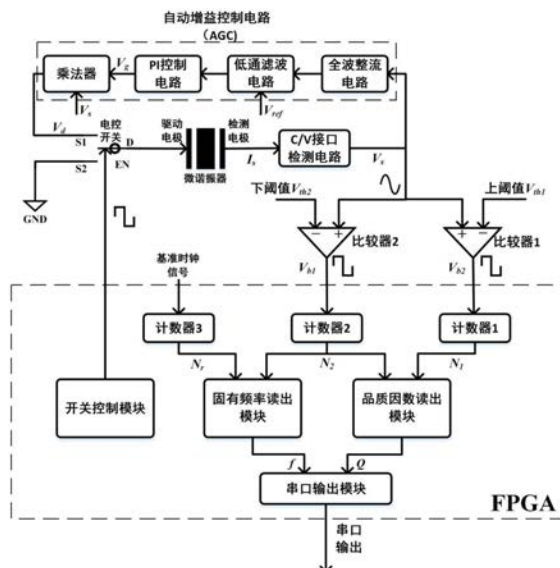
权利要求书1页 说明书5页 附图3页

(54) 实用新型名称

一种微谐振器固有频率与品质因数同步测量系统

(57) 摘要

本实用新型公开了一种微谐振器固有频率与品质因数同步测量系统,通过FPGA控制电控开关的通断以进行测量。当开关第一输入端闭合时,谐振器驱动电极与AGC输出端相连,C/V接口检测电路和AGC构成闭环驱动电路,使谐振器工作在稳定的振幅;当开关第二输入端闭合时,谐振器驱动电极接地,驱动电路开环,谐振器振幅衰减,衰减过程中由比较器完成信号的采集;两个比较器正端与C/V接口检测电路输出端相连,负端设有不同的阈值电压,其作用是将检测信号转换为方波信号输入FPGA;FPGA根据方波信号计算输出固有频率与品质因数。本实用新型仅通过比较器和FPGA即可完成固有频率和品质因数的同步读出,测试成本低且操作简单。



CN 212134821 U

1. 一种微谐振器固有频率与品质因数同步测量系统,其特征在于,包括C/V接口检测电路、自动增益控制电路AGC、电控开关、第一比较器、第二比较器、现场可编程门阵列FPGA;

所述C/V接口检测电路输入端与微谐振器的检测电极相连,将谐振器检测电极获取的检测电流信号 I_s 转化为检测信号 V_s ;所述自动增益控制电路AGC与C/V接口检测电路输出端相连,用于控制检测信号 V_s 的幅值并输出驱动信号 V_d ;所述电控开关的第一输入端S1与自动增益控制电路输出端相连,第二输入端S2接地,输出端接谐振器的驱动电极,用于切换微谐振器的振动方式;所述两个比较器输入端均与C/V接口检测电路输出端相连,用于采集检测信号 V_s ;所述两个比较器输出端均与现场可编程门阵列FPGA相连;所述电控开关的通断由现场可编程门阵列FPGA控制。

2. 根据权利要求1所述的测量系统,其特征在于,所述自动增益控制电路AGC包括依次相连的全波整流电路、低通滤波电路、PI控制电路、乘法器;

所述全波整流电路与C/V接口检测电路相连;

所述低通滤波电路用于对全波整流电路的输出信号进行低通滤波;

所述PI控制电路用于将低通滤波电路提取出的幅值与参考电压 V_{ref} 进行比较,并将比较的差值经过积分输出一个直流增益信号 V_g ;

所述乘法器与电控开关的第一输入端S1相连,用于将PI控制电路输出的直流增益信号 V_g 与检测信号 V_s 相乘,得到驱动电压信号 V_d ,输出到微谐振器的驱动电极,驱动微谐振器振动。

3. 根据权利要求1所述的测量系统,其特征在于,所述现场可编程门阵列FPGA包括开关控制模块、第一计数器、第二计数器、第三计数器;

所述开关控制模块通过输出高低电平来控制电控开关的通断,同时控制三个计数器对两个比较器的输出信号以及时钟信号进行采集;

所述第一计数器输入端与第一比较器输出端相连;

所述第二计数器输入端与第二比较器输出端相连;

所述第三计数器输入标准时钟信号,对时钟信号的方波个数进行计数。

4. 根据权利要求1所述的测量系统,其特征在于,所述电控开关为单刀双掷开关。

一种微谐振器固有频率与品质因数同步测量系统

技术领域

[0001] 本实用新型属于谐振式传感器领域,特别是一种微谐振器固有频率与品质因数同步测量系统。

背景技术

[0002] 随着MEMS (Micro-Electro-Mechanical System) 技术的迅速发展,微谐振器逐渐成为了研究热点,使得微谐振式传感器技术得到了巨大的提升。与其他类型的传感器相比,微谐振式传感器以微谐振器作为敏感单元,具有体积小、重量轻、结构紧凑、分辨率高、抗干扰能力强等显著优点。微谐振器基于MEMS技术,能够将待测参量变化转换为自身参量变化。其中,微谐振器的固有频率和品质因数在传感器测量过程中具有重要的物理意义。例如,在谐振式加速度传感器中,谐振器的固有频率可以用来表征加速度,谐振器的品质因数可用于温度补偿;在谐振式压强传感器中,谐振器的品质因数可以用来表征压强;在谐振式陀螺仪中,谐振器的固有频率可以用来表征温度。因此,能否准确且实时的提取出谐振器的固有频率和品质因数,直接关系到谐振式传感器的测量精度。

[0003] 测量微谐振器的固有频率较为简单。首先使谐振器在闭环驱动电路作用下开始谐振,此时电路中检测信号的频率即为谐振器固有频率,而检测信号为正弦波信号,通过简单的转换就能转换为数字信号以求出其频率。谐振式传感器的品质因数测量则较为复杂。谐振式传感器的品质因数,又称Q值,用来表征谐振器振子的阻尼性质。中国专利CN110553666A公开了一种MEMS陀螺仪品质因数的获取方法。首先将一个信号发生器接到陀螺仪开环驱动电路的输入端,用示波器连接驱动电路的输出端,信号发生器根据陀螺仪的固有频率发出测试信号此时,驱动电路输出信号的峰值与谐振器的振幅线性相关,设置示波器以较高的采样率采集驱动电路的输出,并计算输出信号的衰减时间常数,以此计算品质因数。此方法不仅操作繁琐,并且所需测量设备过多,测试成本太高。

实用新型内容

[0004] 本实用新型的目的在于提供一种微谐振器固有频率与品质因数同步测量系统,在不借助模数转换器和上位机的情况下,实现微谐振器固有频率和品质因数的同步提取和输出。

[0005] 实现本实用新型目的的技术解决方案为:

[0006] 一种微谐振器固有频率与品质因数同步测量系统,包括C/V接口检测电路、自动增益控制电路AGC、电控开关、第一比较器、第二比较器、现场可编程门阵列FPGA;

[0007] 所述C/V接口检测电路输入端与微谐振器的检测电极相连,将谐振器检测电极获取的检测电流信号 I_s 转化为检测信号 V_s ;所述自动增益控制电路AGC与C/V接口检测电路输出端相连,用于控制检测信号 V_s 的幅值并输出驱动信号 V_d ;所述电控开关的第一输入端S1与自动增益控制电路输出端相连,第二输入端S2接地,输出端接谐振器的驱动电极,用于切换微谐振器的振动方式;所述两个比较器输入端均与C/V接口检测电路输出端相连,用于采集

检测信号 V_s ;所述两个比较器输出端均与现场可编程门阵列FPGA相连;所述现场可编程门阵列FPGA与电控开关,用于控制电控开关的通断;当电控开关第一输入端S1闭合,第二输入端S2断开时,自动增益控制电路输出端与微谐振器驱动电极相连,形成闭环驱动电路,驱动信号 V_a 驱动微谐振器工作在稳定的振幅;当电控开关第一输入端S1断开、第二输入端S2闭合时,微谐振器驱动电极接地,谐振器进入自由振荡模式,振幅逐渐衰减,所述现场可编程门阵列FPGA开始对微谐振器固有频率与品质因数同步测量。

[0008] 本实用新型与现有技术相比,其显著优点是:

[0009] (1) 与传统方法中使用模数转换器ADC进行数据采集相比,本实用新型的微谐振器固有频率和品质因数测量系统通过两个设有给定阈值的比较器直接将含有频率信息和品质因数信息的模拟信号转换为数字信号进行处理,测试成本更低,且不存在模数转换器ADC采集时固有的量化误差。

[0010] (2) 与传统方法中把采集信息输送到上位机软件中进行计算再得出结果相比,本实用新型的微谐振器固有频率和品质因数测量系统采用FPGA直接计算出微谐振器的固有频率和品质因数并通过串口输出,简化了测试步骤,自动化程度更高。

[0011] (3) 与传统方法中手动控制闭环回路通断以进行采集相比,本实用新型的谐振式传感器固有频率和品质因数测量系统采用FPGA来自动控制闭环驱动回路的通断,每一次通断过程即可输出一组频率和品质因数数据,保证了数据的实时性和准确性,且输出率可以达到100Hz以上,输出率更高的同时还免去了繁琐的测试操作。

附图说明

[0012] 图1为本实用新型的谐振器固有频率和品质因数测量系统框图。

[0013] 图2为本实用新型的比较器信号采集示意图。

[0014] 图3为本实用新型的开关控制模块控制谐振器切换振动模式示意图。

具体实施方式

[0015] 下面结合附图及具体实施例对本实用新型做进一步的介绍。

[0016] 结合图1,本实用新型是一种微谐振器固有频率与品质因数同步测量系统,包括C/V接口检测电路、自动增益控制电路AGC、电控开关、第一比较器、第二比较器、现场可编程门阵列FPGA;

[0017] 所述C/V接口检测电路输入端与微谐振器的检测电极相连,将谐振器检测电极获取的检测电流信号 I_s 转化为检测信号 V_s ;所述自动增益控制电路AGC与C/V接口检测电路输出端相连,用于控制检测信号 V_s 的幅值并输出驱动信号 V_a ;所述电控开关的第一输入端S1与自动增益控制电路输出端相连,第二输入端S2接地,输出端接谐振器的驱动电极,用于切换微谐振器的振动方式;所述两个比较器输入端均与C/V接口检测电路输出端相连,用于采集检测信号 V_s ;所述两个比较器输出端均与现场可编程门阵列FPGA相连,所述现场可编程门阵列FPGA用于实现微谐振器固有频率与品质因数的同步测量。

[0018] 进一步的,所述自动增益控制电路AGC包括依次相连的全波整流电路、低通滤波电路、PI控制电路、乘法器;

[0019] 所述全波整流电路与C/V接口检测电路相连,用于将检测信号 V_s 中负半周信号转

化为正半周信号；

[0020] 所述低通滤波电路用于对全波整流电路的输出信号进行低通滤波，以提取出检测信号的幅值；

[0021] 所述PI控制电路用于将低通滤波电路提取出的幅值与参考电压 V_{ref} 进行比较，并将比较的差值经过积分输出一个直流增益信号 V_g ；

[0022] 所述乘法器与电控开关的第一输入端S1相连，用于将PI控制电路输出的直流增益信号 V_g 与检测信号 V_s 相乘，得到驱动电压信号 V_d ，输出到微谐振器的驱动电极，驱动微谐振器振动。

[0023] 当检测信号 V_s 的幅值小于参考电压 V_{ref} 时，自动增益控制电路输出的驱动信号 V_d 变大，谐振器的振动幅度变大，使谐振器检测电极得到的检测电流信号 I_s 变大，从而增大检测信号 V_s 的幅值；当检测信号 V_s 的幅值大于参考电压 V_{ref} 时，自动增益控制电路输出的驱动信号 V_d 变小，谐振器的振动幅度变小，使谐振器检测电极得到的检测电流信号 I_s 变小，从而减小检测信号 V_s 的幅值。经过一段时间稳定后，检测信号 V_s 的幅值将与参考电压 V_{ref} 的幅值相同，微谐振器将以自身固有频率振动，同时保持固定的振幅。因此，检测信号 V_s 的频率与谐振器的固有频率相同，检测信号 V_s 的幅值大小直接反应了谐振器的振幅大小。在计算谐振器固有频率和品质因数时，通过测量检测信号 V_s 的频率表征谐振器的固有频率，测量检测信号 V_s 幅值的衰减速率表征谐振器振幅的衰减速率。

[0024] 进一步的，所述电控开关为一个由FPGA控制的单刀双掷开关。当电控开关第一输入端S1闭合，第二输入端S2断开时，自动增益控制电路输出端与微谐振器驱动电极相连，形成闭环驱动电路，驱动信号 V_d 驱动微谐振器工作在稳定的振幅；当电控开关第一输入端S1断开、第二输入端S2闭合时，微谐振器驱动电极接地，谐振器进入自由振荡模式，振幅逐渐衰减。

[0025] 进一步的，所述第一比较器、第二比较器用于采集检测信号 V_s ，将其转换为数字信号输送到FPGA中进行处理。第一比较器、第二比较器正端输入均为检测信号 V_s ，第一比较器、第二比较器的负端输入分别为上阈值电压 V_{th1} 和下阈值电压 V_{th2} ，输出分别为方波信号 V_{b1} 、 V_{b2} 。当比较器正端输入电压大于负端时，比较器输出高电平；当比较器正端输入电压小于负端时，比较器输出低电平。设定的上阈值电压 V_{th1} 、下阈值电压 V_{th2} 根据检测电压 V_s 的最大幅值确定，例如，信号上阈值电压 V_{th1} 可以设定为检测电压 V_s 幅值的80%，信号下阈值电压 V_{th2} 可以设为检测电压 V_s 幅值的20%。

[0026] 当电控开关S1断开、S2闭合时，检测信号 V_s 的频率不变，幅值开始衰减，此时可以从检测信号 V_s 中提取出微谐振器的固有频率和品质因数。该阶段两个比较器对检测信号 V_s 的具体采集过程如图2所示，主要分为以下三个阶段：

[0027] (a) 检测信号 V_s 的峰值大于上阈值电压 V_{th1} ，如图2中的 t_0 至 t_1 阶段：该阶段每一个检测信号周期内，两个比较器正端检测信号 V_s 的电压都先小于负端参考电压，后大于负端参考电压，最后又小于负端参考电压，因此，比较器在每一个周期内先后输出低电平、高电平、低电平，是一个方波信号。随着检测信号 V_s 的峰值越来越小，比较器正端电压大于负端电压的时间越来越短，因而方波信号 V_{b1} 、 V_{b2} 中高电平时间也越来越短，即信号占空比越来越小；

[0028] (b) 检测信号 V_s 的峰值大于下阈值电压 V_{th2} 且小于上阈值电压 V_{th1} ，如图2中的 t_1 至

t_2 阶段:该阶段每一个检测信号周期内,第一比较器的正端输入电压一直小于负端电压,因此输出恒定的低电平;第二比较器的状态仍与阶段(a)相同,输出占空比逐渐变小的方波信号;

[0029] (c)检测信号 V_s 的峰值小于下阈值电压 V_{th2} ,如图2中的 t_2 之后阶段:该阶段每一个检测信号周期内,两个比较器的正端输入电压一直小于负端电压,因此都输出恒定的低电平。

[0030] 进一步的,所述现场可编程门阵列FPGA包括开关控制模块、第一计数器、第二计数器、第三计数器、固有频率读出模块、品质因数读出模块、串口输出模块;

[0031] 所述开关控制模块通过输出高低电平来控制电控开关的通断,同时控制三个计数器对两个比较器的输出信号以及时钟信号进行采集。该控制信号为方波形式,当开关控制模块输出高电平,即如图3中的 T_1 时刻,开关输出端D与开关第一输入端S1相连,幅度控制电路输出的驱动信号 V_d 与谐振器的驱动电极相接,形成反馈驱动回路,经过一段时间稳定后,谐振器以自身固有频率振动,且保持固定的幅值,此时三个计数器关闭,不计数;当开关控制模块输出高电平,即如图3中的 T_2 时刻,开关输出端D与开关第二输入端S2相连,谐振器的驱动电极接地,驱动电路开环,谐振器进入自由振荡状态,由于阻尼的存在,谐振器的振幅开始逐渐衰减,在这一阶段,开关控制模块控制三个计数器对两个比较器的输出信号以及时钟信号进行采集;采集完成后,开关控制模块又输出高电平使谐振器重新进入受迫振动状态,以此往复。

[0032] 所述开关控制模块通过输出高低电平来控制电控开关的通断,同时控制三个计数器对两个比较器的输出信号以及时钟信号进行采集;

[0033] 所述第一计时器输入端与第一比较器输出端相连,通过捕捉第一比较器输出的方波信号 V_{b1} 的上升沿,对第一比较器输出的方波个数进行计数;

[0034] 所述第二计时器输入端与第二比较器输出端相连,通过捕捉第二比较器方波信号 V_{b2} 的上升沿,对第二比较器输出的方波个数进行计数;

[0035] 所述第三计时器输入标准时钟信号,通过捕捉时钟信号的上升沿,对时钟信号的方波个数进行计数;

[0036] 当电控开关S1断开、S2闭合,检测信号开始衰减时,三个计时器同时开始计数,当第一比较器输出恒定的低电平时,第一计数器停止计数,计数值记为 N_1 ;当第二比较器输出恒定的低电平时,第二计数器、第三计数器停止计数,计数值分别记为 N_2 、 N_r ;

[0037] 所述固有频率读出模块根据第二计数器和第三计数器输出的计数值计算出谐振器的固有频率;

[0038] 具体过程如下:微谐振器的固有频率与检测信号 V_s 的频率相同,通过计算检测信号 V_s 的频率即可得到微谐振器的固有频率。由上述可知,第二计数器和第三计数器同时开始计数,同时结束计数。第二计数器采集的是方波信号 V_{b1} 的个数,与检测信号 V_s 同频;第三计数器采集的是时钟信号的个数,时钟频率 f_r 已知,因此,固有频率 f_0 可通过下式得出:

$$[0039] \quad f_0 = \frac{N_2}{N_r} f_r \quad (1)$$

[0040] 所述品质因数读出模块根据第一计数器和第二计数器输出的计数值计算出谐振器的品质因数;

[0041] 具体过程如下:根据定义,谐振器的品质因数 Q 通常用下式计算得到:

$$[0042] \quad Q = \left| \frac{\pi\omega_n}{k} \right| \quad (2)$$

[0043] 式中, ω_n 表示谐振器的固有频率, k 表示谐振器振幅衰减速率。由上述采集阶段可知,在检测信号 V_s 峰值电压从上阈值电压 V_{th1} 降到下阈值电压 V_{th2} 这段时间 t 中,FPGA一共采集了 (N_2-N_1) 个方波,而方波与检测信号同频,因此该段时间 t 可以通过下式计算:

$$[0044] \quad t = \frac{N_2 - N_1}{f_0} \quad (3)$$

[0045] 因此,谐振器振幅衰减速率可由下式得出:

$$[0046] \quad k = \frac{\ln(V_{th1} - V_{th2})}{t} = \frac{N_2 f_r \ln(V_{th1} - V_{th2})}{N_r (N_2 - N_1)} \quad (4)$$

[0047] 再将式(1)、(4)代入式(2)中可得,

$$[0048] \quad Q = \left| \frac{2\pi^2 (N_2 - N_1)}{\ln(V_{th2} - V_{th1})} \right| \quad (5)$$

[0049] 因此,通过式(1)和式(5)即可求出微谐振器的固有频率和品质因数。在FPGA固有频率读出模块中实现式(1)的计算过程,即可得到对应的固有频率;在FPGA品质因数读出模块中实现式(5)的计算过程,即可得到对应的品质因数。

[0050] 所述串口输出模块与固有频率读出模块和品质因数读出模块的输出端相连,将固有频率读出模块和品质因数读出模块计算得出的固有频率和品质因数通过串口实时输出。

[0051] 进一步的,上述方案可以在每一组开关通断过程中采集计算出一组固有频率和品质因数数据,且两个参量是在同一个自由振动过程中同时被采集,保证了数据的实时性与准确性。

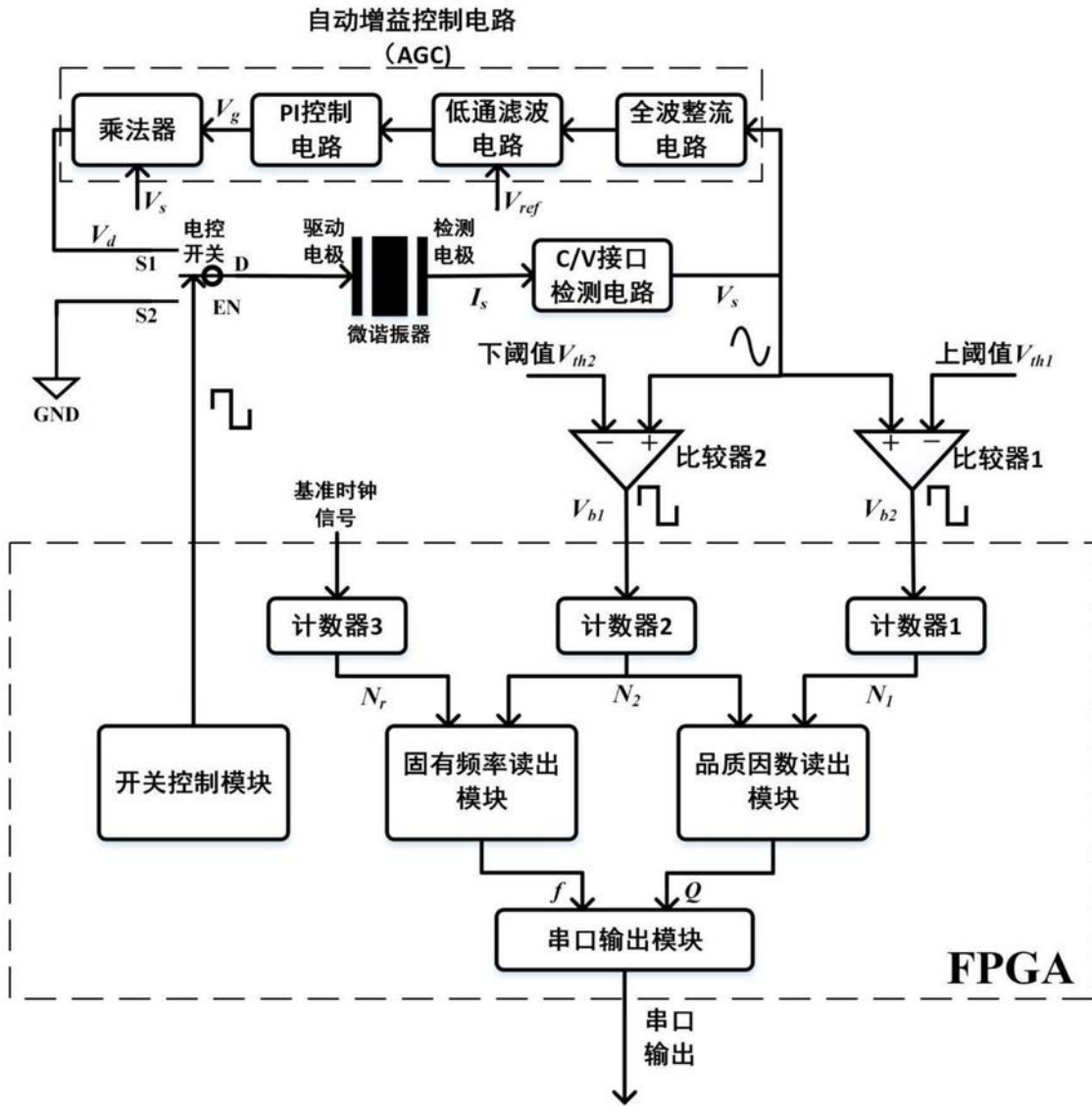


图1

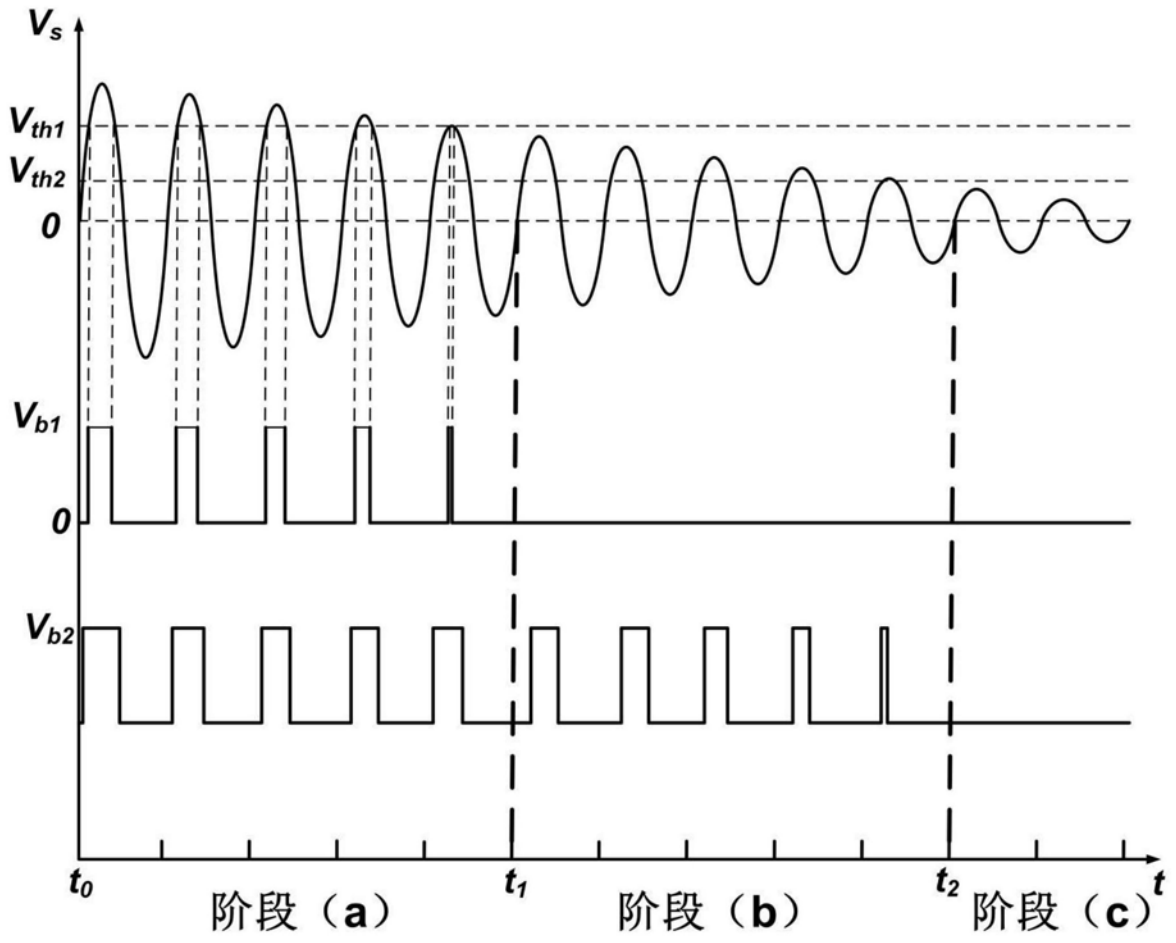


图2

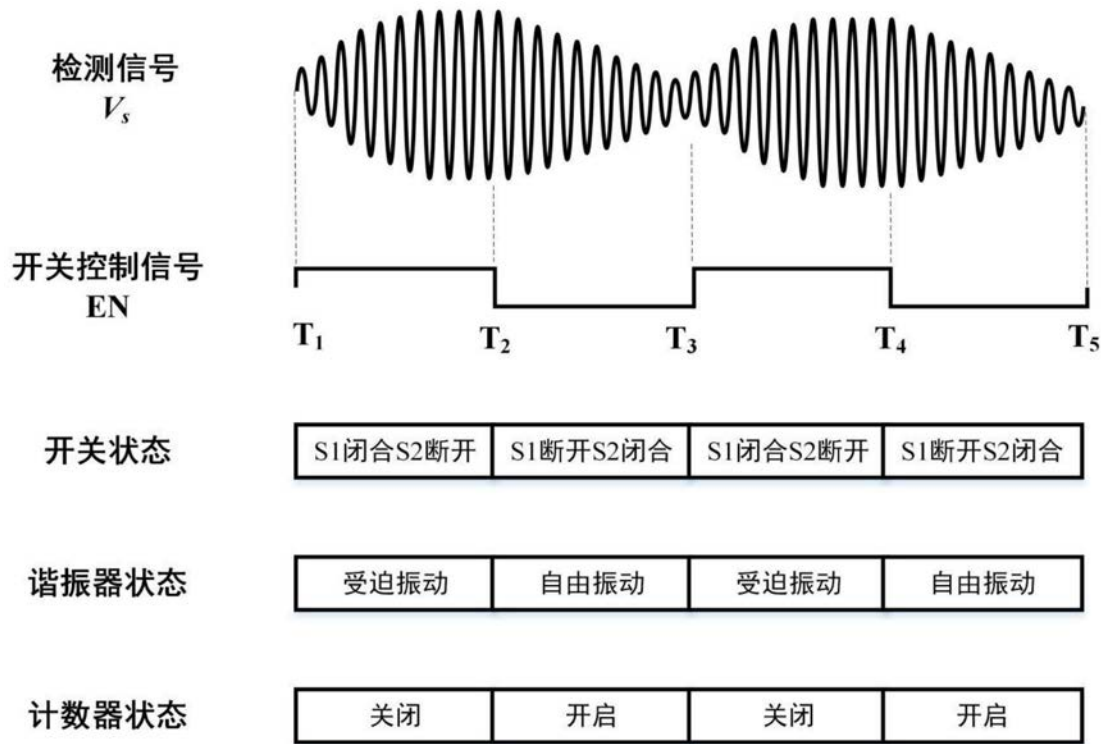


图3