

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁶ H01L 23/28	(11) 공개번호 특2000-0011282
	(43) 공개일자 2000년02월25일
(21) 출원번호 10-1999-0021295	
(22) 출원일자 1999년06월09일	
(30) 우선권주장 98-190468 1998년07월06일 일본(JP)	
(71) 출원인 신꼬오덴기 고교 가부시키가이샤 모기 준이찌	
(72) 발명자 일본국 나가노켄 나가노시 오아자 구리따 아자 사리덴 711 호리우찌미찌오	
(74) 대리인 문기상, 문두현	
	일본국나가노켄나가노시오아자구리따아자사리덴711신꼬오덴기고교가부시키 가이샤내 무라마쓰시게쓰구 일본국나가노켄나가노시오아자구리따아자사리덴711신꼬오덴기고교가부시키 가이샤내

심사청구 : 있음

(54) 반도체장치및그제조방법

요약

본 발명은 전극 형성면의 배선 패턴의 설치를 용이하게 하여, 반도체 장치의 다 핀화에 대응할 수 있도록 한 반도체 장치를 제공한다.

반도체 소자(10)의 전극 형성면에 상기 반도체 소자의 평면 영역 내에 설치되는 외부 접속 단자(20)와 동일한 배치로, 반도체 소자(10)의 탑재면에 이반(離反)하는 외면이 외부 접속 단자(20)를 접합하는 접속 구멍(25)으로 되는 랜드(land)(14)를 형성한 접속 기판(22)을 상기 전극 형성면에 형성한 전극과 상기 랜드(14)를 전기적으로 접속시켜 접합한 반도체 장치로서, 상기 반도체 소자(10)의 전극 형성면에 상기 랜드(14)의 위치에 각각 대응하여 랜드(14)보다도 작은 직경의 접속 패드(16a)를 설치함과 동시에, 접속 패드(16a)와 상기 전극을 전기적으로 접속하는 배선 패턴을 설치하고, 상기 접속 패드(16a)와 상기 반도체 소자(10)의 탑재면에서 접속 패드(16a)에 대향하는 랜드(14)를 범프(18)를 통하여 전기적으로 접속하고, 또 상기 접속 기판(22)의 접속 구멍(25)에 노출하는 랜드(14)에 외부 접속 단자(20)를 접합한 것을 특징으로 한다.

대표도

도1

색인어

배선 패턴, 접속 패드, 랜드

명세서

도면의 간단한 설명

- 도 1은 본 발명에 관한 반도체 장치의 한 실시예의 구성을 나타낸 단면도.
- 도 2는 반도체 소자에 형성하는 배선 패턴의 구성을 나타낸 단면도.
- 도 3은 접속 기판의 제조 방법을 나타내는 설명도.
- 도 4는 반도체 장치의 제조 방법을 나타내는 설명도.
- 도 5는 반도체 소자 상에서의 외부 접속 단자의 배치를 나타낸 설명도.

[부호의 설명]

- 10 ... 반도체 소자
- 12 ... 전극
- 14 ... 랜드

- 14a ... 접합부
- 16 ... 배선 패턴
- 16a ... 접속 패드
- 18 ... 범프
- 20 ... 외부 접속 단자
- 22 ... 접속 기판
- 24 ... 기체
- 26 ... 보호막
- 28 ... 하부 충전(under fill)재
- 30 ... 관통 구멍
- 32 ... 동박
- 34 ... 레지스트막
- 36 ... 도금막

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 소자와 거의 동일 크기로 형성하는 반도체 장치 및 그 제조 방법에 관한 것이다.

칩 크기의 패키지(CSP)는 반도체 소자와 거의 같은 크기로 형성한 반도체 장치이며, 실장면에 땀납 볼 등의 외부 접속 단자를 구비하고, 외부 접속 단자를 통하여 실장 기판에 실장할 수 있도록 구성한 것이다. 통상 칩 크기의 패키지에 어레이(array) 형상으로 외부 접속 단자를 배치하여 다 핀화에 대응하고 있다.

도 5는 반도체 소자(10)의 실장면에 외부 접속 단자를 접속하기 위한 랜드(14)를 배치한 예를 나타낸다. 12는 반도체 소자(10)의 표면에 형성한 전극, 16은 전극(12)과 랜드(14) 사이를 접속하는 배선 패턴이다.

이와 같이 반도체 소자(10)의 전극 형성면 내에 랜드(14)를 배치하는 방법으로서, 반도체 소자(10)의 패시베이션(passivation)막 상에 배선 패턴(16)을 설치하고, 배선 패턴(16)의 선단에 랜드(14)를 설치하는 방법, 반도체 소자(10)의 전극 형성면에 인터포저(interposer)로서 배선 패턴 필름을 배설하고, 배선 패턴 필름에 랜드(14) 및 랜드(14)와 전극(12)을 접속하는 배선 패턴을 설치하여, 전극(12)과 랜드(14)를 전기적으로 접속하는 등의 방법이 있다.

발명이 이루고자하는 기술적 과제

그런데 외부 접속 단자를 접합하는 랜드에는 300 μ m 정도의 직경 치수가 필요하므로, 반도체 소자(10)의 전극 형성면 상에 그대로 랜드(14)를 배치하면 인접하는 랜드(14)의 간격이 좁아져서, 배선 패턴(16)을 배치하는 스페이스가 제약된다. 전극(12)이 고밀도로 배치되어 전극(12)의 배치수가 많아지면, 전극(12)과 랜드(14)를 접속하는 배선 패턴(16)의 갯수가 증대하여 배선 패턴(16)을 설치하는 스페이스를 확보할 수 없게 된다.

배선 패턴(16)이 반도체 소자(10)의 전극 형성면 내 설치할 수 없는 경우에는 배선 패턴(16)을 다층으로 형성하는 것도 고려되지만, 배선 패턴(16)을 다층 형성하는 것은 제조 공정이 복잡해지는 것과 신뢰성의 점에서 문제가 된다.

또 배선 패턴 필름을 인터포저로 하여 반도체 소자(10)의 전극(12)과 랜드(14)를 전기적으로 접속하는 구성으로 하는 경우에도, 배선 패턴 필름의 제조가 복잡해진다거나 배선 패턴 필름에 형성한 배선 패턴(16)과 전극(12)을 전기적으로 접속하는 조작이 번잡해지는 문제가 있었다.

본 발명은 이러한 칩 크기의 반도체 장치에서 용이하게 다 핀화할 수 있어서, 구조를 간소화하여 제조를 용이하게 하고 제조 원가를 인하할 수 있는 반도체 장치 및 그 제조 방법을 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

상기 목적을 달성하기 위해 본 발명은 다음의 구성을 구비한다.

즉 반도체 소자의 전극 형성면에 상기 반도체 소자의 평면 영역내에 설치되는 외부 접속 단자와 동일한 배치로, 반도체 소자의 탑재면에 이반하는 외면이 외부 접속 단자를 접합하는 접속 구멍의 저부가 되는 랜드를 형성한 접속 기판을, 상기 전극 형성면에 형성한 전극과 상기 랜드를 전기적으로 접속시켜 접합한 반도체 장치로서, 상기 반도체 소자의 전극 형성면에 상기 랜드의 위치에 각각 대응하여 랜드보다도

작은 직경의 접속 패드를 설치함과 동시에, 상기 접속 패드와 상기 전극을 전기적으로 접속하는 배선 패턴을 설치하고, 상기 접속 패드와 상기 반도체 소자의 탑재면에서 접속 패드에 대항하는 랜드를 범프를 통하여 전기적으로 접속하고, 또 상기 접속 기관의 접속 구멍에 노출하는 랜드에 외부 접속 단자를 접합한 것을 특징으로 한다.

또 상기 접속 기관이 전기적 절연성을 갖는 수지재로 되는 기관에 랜드를 형성하고, 반도체 소자의 탑재면의 랜드 표면에 상기 범프를 접합하는 상기 랜드보다도 작은 직경의 접합부를 설치하고, 반도체 소자의 탑재면에 이반하는 외면에 상기 접속 구멍을 형성한 것을 특징으로 한다.

또 상기 반도체 소자와 상기 접속 기관 사이의 간극 부분에 하부 충전재를 충전한 것을 특징으로 한다.

또 반도체 기관의 제조 방법으로서, 전기적 절연성을 갖는 기체에 반도체 소자의 평면 영역 내에 설치되는 외부 접속 단자와 동일한 배치로 반도체 소자의 탑재면에 이반하는 외면이 외부 접속 단자를 접합하는 접속 구멍의 부가되는 랜드를 형성한 접속 기관과, 상기 랜드의 위치에 각각 대응하여 랜드보다도 작은 직경의 접속 패드가 설치되고, 상기 접속 패드와 상기 반도체 소자의 전극 형성면의 전극을 전기적으로 접속하는 배선 패턴이 전극 형성면에 설치된 반도체 소자를 위치 맞춤하고, 상기 접속 패드와 상기 반도체 소자의 탑재면에서 접속 패드에 대항하는 랜드를 범프를 통하여 전기적으로 접속하고, 상기 접속 기관의 접속 구멍에 노출하는 랜드에 외부 접속 단자를 접합하는 것을 특징으로 한다.

또 상기 접속 패드와 상기 랜드를 범프를 통하여 전기적으로 접속한 후, 상기 반도체 소자와 상기 접속 기관 사이의 간극 부분에 하부 충전재를 충전하는 것을 특징으로 한다.

[실시예]

이하 본 발명의 적절한 실시예를 첨부 도면에 의거하여 상세히 설명한다.

도 1은 본 발명에 관한 반도체 장치의 한 실시예의 구성을 나타낸 단면도이다. 본 실시예의 반도체 장치는 반도체 소자(10)의 전극 형성면에 외부 접속 단자 (20)와 동일한 배치로 랜드(14)를 형성한 접속 기관(22)을, 반도체 소자(10)의 전극 형성면에 형성한 전극과 외부 접속 단자(20)를 전기적으로 접속하고 접합해서 이루어진다.

18은 반도체 소자(10)와 외부 접속 단자(20)를 전기적으로 접속하기 위해, 접속 기관(22)과 반도체 칩(10)과의 중간에 개재시킨 범프이다.

본 실시예에서는 범프(18)를 외부 접속 단자(20)가 접합되어 있는 랜드(14)와 동심으로 배치하고 있다. 따라서 반도체 소자(10)의 전극 형성면에는 이 범프(18)의 배치에 맞추어 접속용의 접속 패드(16a)를 설치하고, 접속 패드(16a)와 랜드(14)가 범프(18)를 통하여 전기적으로 접속되도록 한다.

접속 패드(16a)와 반도체 소자(10)의 전극 형성면에 형성한 전극은 배선 패턴(16)을 통하여 전기적으로 접속한다. 배선 패턴(16)은 전극과 접속 패드(16a)를 접속하기 위해 전극 형성면에 형성한 배선용의 패턴이다.

도 2에 반도체 소자(10)의 전극 형성면에 설치하는 배선 패턴(16)의 구성을 나타낸다. 배선 패턴(16)은 패시베이션막(8)의 표면 상에 한 단을 전극(12)에 접속시키고, 다른 단측이 접속 패드(16a)가 되도록 형성한다. 접속 패드(16a)는 범프(18)를 접합하는 소요 면적을 확보하도록 형성한다. 접속 패드(16a)에는 범프(18)를 접합하지만, 반도체 소자(10)를 탑재하는 앞 공정에서 반도체 소자(10)의 양부를 검사하는 검사 패드로서 사용할 수도 있다.

도 1에서 범프(18)는 반도체 소자(10)의 전극 형성면에 설치한 접속 패드(16a)에 접합되어 있다.

접속 기관(22)은 전기적 절연성을 갖는 기관(24)에 외부 접속 단자(20)의 평면 배열에 따라서 랜드(14)를 형성하고, 랜드(14)의 외면을 노출시켜 외부 접속 단자(20)를 접합하는 접속 구멍(25)을 형성한 것이다.

접속 구멍(25)에 외부 접속 단자(20)를 접합함으로써, 랜드(14)와 외부 접속 단자(20)가 전기적으로 접속하고, 범프(18)를 통하여 랜드(14)와 접속 패드(16a)를 접합함으로써, 반도체 소자(10)의 전극(12), 배선 패턴(16), 접속 패드(16a), 범프(18), 랜드(14)를 통하여 반도체 소자(10)와 외부 접속 단자(20)가 전기적으로 접속하게 된다.

본 실시예의 반도체 장치에서는 범프(18)와 랜드(14)는 동심으로 배치하고 있지만, 범프(18)와 랜드(14)의 상호 배치는 특히 한정되는 것은 아니고, 범프(18)와 랜드(14)가 1:1 관계로 전기적으로 접속되면 좋다.

본 실시예에서는 외부 접속 단자(20)로서 직경 치수가 300 μ m인 땀납 볼을 사용하고, 랜드(14)의 직경 치수를 땀납 볼의 직경 치수보다도 약간 큰 400 μ m로 하였다. 이에 대하여 범프(18)에는 외부 접속 단자(20)보다도 작은 직경의 것을 사용한다. 실시예에서는 범프(18)로서 50 μ m인 직경 치수의 땀납 볼을 사용하였다.

범프(18)로서 작은 직경의 것을 사용하는 것은 반도체 소자(10)의 전극 형성면에 설치용의 배선 패턴(16)을 형성하기 쉽고, 이에 따라 외부 접속 단자(20)를 소정 배치로 배열할 수 있도록 하기 위해서이다. 반도체 소자(10)의 전극 형성면에 300 μ m와 같이 큰 직경의 랜드를 그대로 배치하면, 랜드를 배치하기 위해 넓은 스페이스를 할당할 필요가 있어서, 배선 패턴(16)을 설치하는 스페이스가 불편하게 된다. 이에 대하여 작은 직경의 범프(18)를 접합하는 방법에 의하면, 전극 형성면에는 범프(18)를 접합하는데 필요한 작은 면적의 접속 패드(16a)만을 설치하면 좋으므로, 배선 패턴(16)의 설계가 용이해진다. 전극(12)이 고밀도로 배치되어 있거나, 다핀의 제품의 경우에는 이러한 설계가 극히 유효하게 된다.

이와 같이 범프(18)로서 외부 접속 단자(20)보다도 작은 직경의 것을 사용하는 것은 반도체 소자(10)에 형성하는 배선 패턴(16)을 형성하기 쉽게 하기 위한 것이므로, 범프(18)는 배선 패턴(16)을 설치하기에

충분한 치수의 것을 선택하여 사용하면 좋다. 반도체 소자(10)의 전극(12)의 수가 그다지 많지 않거나, 전극(12)이 그다지 고밀도로 배치되어 있지 않은 경우에는, 범프(18)를 무리하게 작게 하지 않아도 된다. 그리고 이들 범프(18)의 치수에 맞추어 접속 패드(16a)를 형성하면 된다. 통상 범프(18)로서는 50 μm ~200 μm 정도의 것을 사용할 수 있다.

또 반도체 소자(10)의 전극 형성면에 배선 패턴(16)을 형성하는 경우, 다핀의 제품으로 배선 패턴(16)이 극히 고밀도로 되도록 한 경우에는, 배선 패턴(16)이 1층만으로는 배선 패턴(16)을 설치할 수 없는 경우가 있다. 그러한 경우에는 전극 형성면에 배선 패턴(16)을 복수층으로 형성함으로써 배선 패턴(16)을 설치할 수가 있다. 이 경우에도 외부 접속 단자(20)의 배치와 동일한 배치가 되도록 접속 패드(16a)를 배치하고, 각각의 접속 패드(16a)와 외부 접속 단자(20)가 1:1 관계로 전기적으로 접속되도록 한다.

26은 기판(24)에서 랜드(14)의 표면을 피복하는 보호막이다. 보호막(26)은 랜드(14)의 표면에서 범프(18)를 접합하는 부위만을 노출하도록 접속 기판(22)을 피복한다.

기판(24)은 랜드(14) 및 외부 접속 단자(20)를 지지하는 작용과, 반도체 장치를 실장할 때에 실장 기판과 반도체 소자(10)와의 열팽창 계수의 차에 의해 생기는 열응력을 완화하는 작용을 갖는다. 따라서 기체(24)로서는 전기적 절연성을 갖는 동시에 소요 완충 작용을 갖는 것, 예를 들어 폴리이미드 필름 등의 수지 필름이 적절하게 사용된다.

도 1에서 28은 반도체 소자(10)와 접속 기판(22) 사이의 간극 부분을 봉지하는 하부 충전재이다. 반도체 소자(10)와 접속 기판(22)은 범프(18)를 통하여 접합하므로, 반도체 소자(10)의 전극 형성면과 접속 기판(22)의 보호막(26) 사이에 간극이 생긴다. 하부 충전재(28)는 이 간극 부분을 봉지한다. 또 하부 충전재(28)로 간극 부분을 완전히 충전하는 대신에, 반도체 소자(10)와 접속 기판(22)의 외부 가장자리의 간극 부분을 봉지재로 봉지하도록 하여도 좋다.

도 3에 상기 반도체 장치의 제조에 사용하는 접속 기판(22)의 제조 방법을 나타낸다.

도 3a는 접속 기판(22)에 사용하는 기체(24)를 나타낸다. 기체(24)에는 전기적 절연성을 갖는 재료, 예를 들어 폴리이미드, 폴리 페닐렌 에틸, 에폭시 등의 수지, 이들 수지를 유리천이나 고분자 부직포에 함침시킨 것 등이 사용될 수 있다. 실시예에서는 두께 75 μm 의 폴리이미드 필름을 사용하였다.

먼저 이 기체(24)에 외부 접속 단자(20)를 접합하기 위한 관통 구멍(through hole) 가공을 실시한다(도 3b). 실시예에서는 직경 치수 300 μm 의 관통 구멍(30)을 500 μm 의 피치로 중형 방향으로 정렬하여 형성하였다. 관통 구멍(30)은 프레스 펀칭 가공에 의해 간단하게 형성할 수 있다.

다음에 기체(24)의 한 쪽 면에 동박(32)을 접착한다(도 3c). 동박(32)은 랜드(14)를 형성하기 위한 것으로서, 실시예에서는 두께 35 μm 의 것을 사용하였다. 물론 동박 이외의 다른 도전성을 가진 도체박을 사용하여도 좋다.

다음에 동박(32)의 노출면에 도금용의 레지스트를 도포하고, 랜드(14)를 형성하는 부위를 노출시킨 레지스트 패턴(34)을 형성하고, 레지스트 패턴(34)을 마스크로 하여 전해 도금을 실시한다(도 3d). 동박(32)은 관통 구멍(30)을 형성한 측도 노출시킨다.

랜드(14)는 관통 구멍(30)을 걸치도록 설치하므로, 레지스트 패턴(34)에서는 관통 구멍(30)의 배치 위치에 맞추어 관통 구멍(30)의 구멍 직경보다도 큰 직경인 400 μm 정도의 직경 치수로 동박(32)이 노출하도록 레지스트 패턴(34)을 형성하였다.

동박(32)에 설치하는 전해 도금은 동박(32)을 도금 급전층으로 하여 행한다. 전해 도금은 도금막(36)을 마스크로 하여 동박(32)을 에칭하는 것으로서, 에칭액에 의해 침투되지 않는 도금막(36)을 형성할 필요가 있다.

도금막(36)으로서의 주석-납 공정 합금 도금, 전해 니켈 도금을 기초층으로 한 금도금 등으로 형성한다.

다음에 레지스트 패턴(34)을 용해하여 제거하고, 도금막(36)을 마스크로 하여 동박(32)을 에칭한다. 동박(32)에서 노출한 부위가 에칭에 의해 제거됨으로써, 관통 구멍(30)을 형성한 부위마다 랜드(14)가 형성되고, 기체(24)에 접속 구멍(25)이 개구한다.(도 3e)

마지막으로 기체(24)에 랜드(14)를 형성한 면에 보호막(26)으로서 감광성의 땀납 레지스트를 도포하고 노광, 현상하여 랜드(14)의 표면에 범프(18)를 접합하는 접합부(14a)만을 노출시킨다(도 3f).

이렇게 해서 랜드(14)의 한쪽 면에 외부 접속 단자(20)를 접합하는 접속 구멍(25)이 개구하고, 랜드(14)의 다른쪽 면에 범프(18)를 접합하는 접합부(14a)가 노출한 접속 기판(22)이 얻어진다.

반도체 장치는 이렇게 하여 작성한 접속 기판(22)을 사용하여 용이하게 제조할 수 있다.

반도체 장치를 제조하는 방법으로서, 반도체 소자(10)와 접속 기판(22)을 접합한 후에 외부 접속 단자(20)를 접합하는 방법과, 외부 접속 단자(20)를 접합한 접속 기판(22)에 반도체 소자(10)를 접합하여 제조하는 방법이 있다. 도 3g는 접속 기판(22)에 외부 접속 단자(20)를 접합한 상태의 것이다.

도 4는 접속 기판(22)에 반도체 소자(10)를 탑재한 후, 외부 접속 단자(20)를 접합하여 반도체 장치로 하는 제조 방법을 나타낸다.

먼저 접속 기판(22)의 랜드(14)에 반도체 소자(10)를 접합하기 위한 범프(18)를 부착한다.(도 4a)

이어서 반도체 소자(10)와 접속 기판(22)을 위치 맞춤하여 가열함으로써, 범프(18)를 통하여 일괄해서 접속 기판(22)과 반도체 소자(10)를 접합한다(도 4b). 범프(18)는 랜드(14)와 반도체 소자(10)의 표면에 형성한 접속 패드(16a)와의 사이를 접합한다.

다음에 하부 충전재(28)를 반도체 소자(10)와 접속 기판(22) 사이의 간극 부분에 충전한다(도 4c).

최후에 접속 기판(22)의 접속 구멍(25)에는 땀납 볼 등의 외부 접속 단자(20)를 접합하여 반도체 장치를 얻는다(도 4d).

얻어진 반도체 장치는 외부 접속 단자(20)보다도 작은 직경의 범프(18)를 통하여 접속 기판(22)을 반도체 소자(10)의 전극 형성면에 접합함으로써 이루어진다. 반도체 소자(10)의 전극 형성면에서의 배선 패턴(16)의 설치를 용이하게 하여, 반도체 소자(10)의 평면 내에서 효율적으로 외부 접속 단자(20)를 배치할 수 있으므로, 효과적으로 다핀화를 도모할 수 있다.

접속 기판(22)의 기체(24)는 완충성을 가지므로 실장 기판과 반도체 소자(10)의 열팽창 계수의 차에 기인하는 열응력을 완화하는 작용을 가지며, 이에 따라 반도체 장치를 실장한 때의 신뢰성을 높일 수 있다.

또 접속 기판(22)은 간단한 구성으로 되어있으므로, 용이하게 제조할 수 있다. 또 접속 기판(22)을 사용하여 반도체 장치를 제조하는 경우에도, 범프(18)를 통하여 반도체 소자(10)와 접속 기판(22)을 접합하는 간단한 조작으로 제조할 수 있으므로, 반도체 장치의 제조가 용이한 이점이 있다.

발명의 효과

본 발명에 관한 반도체 장치 및 그 제조 방법에 의하면, 상술한 바와 같이 외부 접속 단자보다도 작은 직경의 범프를 통하여 접속 기판과 반도체 소자를 접속하는 구성으로 함으로써, 반도체 소자의 전극 형성면에서의 배선의 설치를 용이하게 하고, 이에 따라 반도체 소자와 거의 같은 크기의 반도체 장치의 제조를 용이하게 하고, 반도체 장치의 다 핀화에 적절하게 대응할 수 있는 등의 현저한 효과를 발휘한다.

(57) 청구의 범위

청구항 1

반도체 소자의 전극 형성면에, 상기 반도체 소자의 평면 영역 내에 설치되는 외부 접속 단자와 동일한 배치로, 반도체 소자의 탑재면에 이반하는 외면이 외부 접속 단자를 접합하는 접속 구멍의 저부가 되는 램드를 형성한 접속 기판을, 상기 전극 형성면에 형성한 전극과 상기 램드를 전기적으로 접속시켜 접합한 반도체 장치로서,

상기 반도체 소자의 전극 형성면에, 상기 램드의 위치에 각각 대응하여 램드보다도 작은 직경의 접속 패드를 설치함과 동시에, 상기 접속 패드와 상기 전극을 전기적으로 접속하는 배선 패턴을 설치하고,

상기 접속 패드와 상기 반도체 소자의 탑재면에서 접속 패드에 대항하는 램드를 범프를 통하여 전기적으로 접속하고, 또 상기 접속 기판의 접속 구멍에 노출하는 램드에 외부 접속 단자를 접합한 것을 특징으로 하는 반도체 장치.

청구항 2

제 1항에 있어서,

상기 접속 기판이, 전기적 절연성을 갖는 수지재로 되는 기체에 램드를 형성하고, 반도체 소자의 탑재면의 램드 표면에 상기 범프를 접합하는 상기 램드보다도 작은 직경의 접합부를 설치하고, 반도체 소자의 탑재면에 이반하는 외면에 상기 접속 구멍을 형성한 것인 것을 특징으로 하는 반도체 장치.

청구항 3

제 1항에 있어서,

상기 반도체 소자와 상기 접속 기판 사이의 간극 부분에 하부 충전재를 충전한 것을 특징으로 하는 반도체 장치.

청구항 4

전기적 절연성을 갖는 기체에 반도체 소자의 평면 영역 내에 설치되는 외부 접속 단자와 동일한 배치로 반도체 소자의 탑재면에 이반하는 외면이 외부 접속 단자를 접합하는 접속 구멍의 저부가 되는 램드를 형성한 접속 기판과,

상기 램드의 위치에 각각 대응하여 램드보다도 작은 직경의 접속 패드가 설치되고, 상기 접속 패드와 상기 반도체 소자의 전극 형성면의 전극을 전기적으로 접속하는 배선 패턴이 전극 형성면에 설치된 반도체 소자를 위치 맞춤하고,

상기 접속 패드와 상기 반도체 소자의 탑재면에서 접속 패드에 대항하는 램드를 범프를 통하여 전기적으로 접속하고,

상기 접속 기판의 접속 구멍에 노출하는 램드에 외부 접속 단자를 접합하는 것을 특징으로 하는 반도체 장치의 제조 방법.

청구항 5

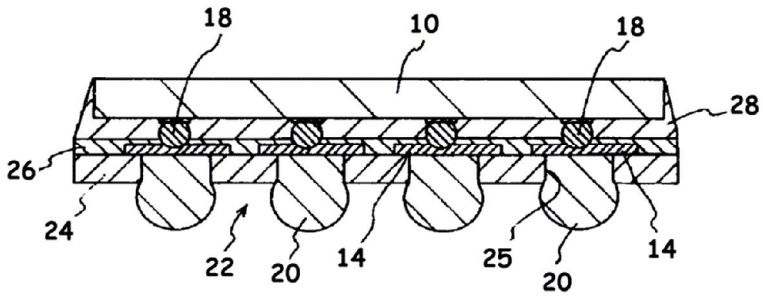
제 4항에 있어서,

상기 접속 패드와 상기 램드를 범프를 통하여 전기적으로 접속한 후, 상기 반도체 소자와 상기 접속 기

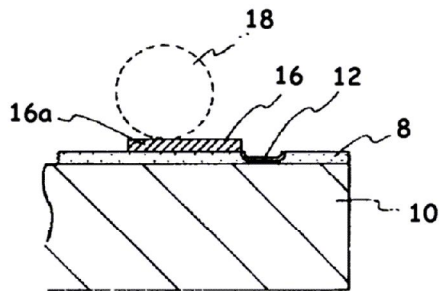
판 사이의 간극 부분에 하부 충전재를 충전하는 것을 특징으로 하는 반도체 장치의 제조 방법.

도면

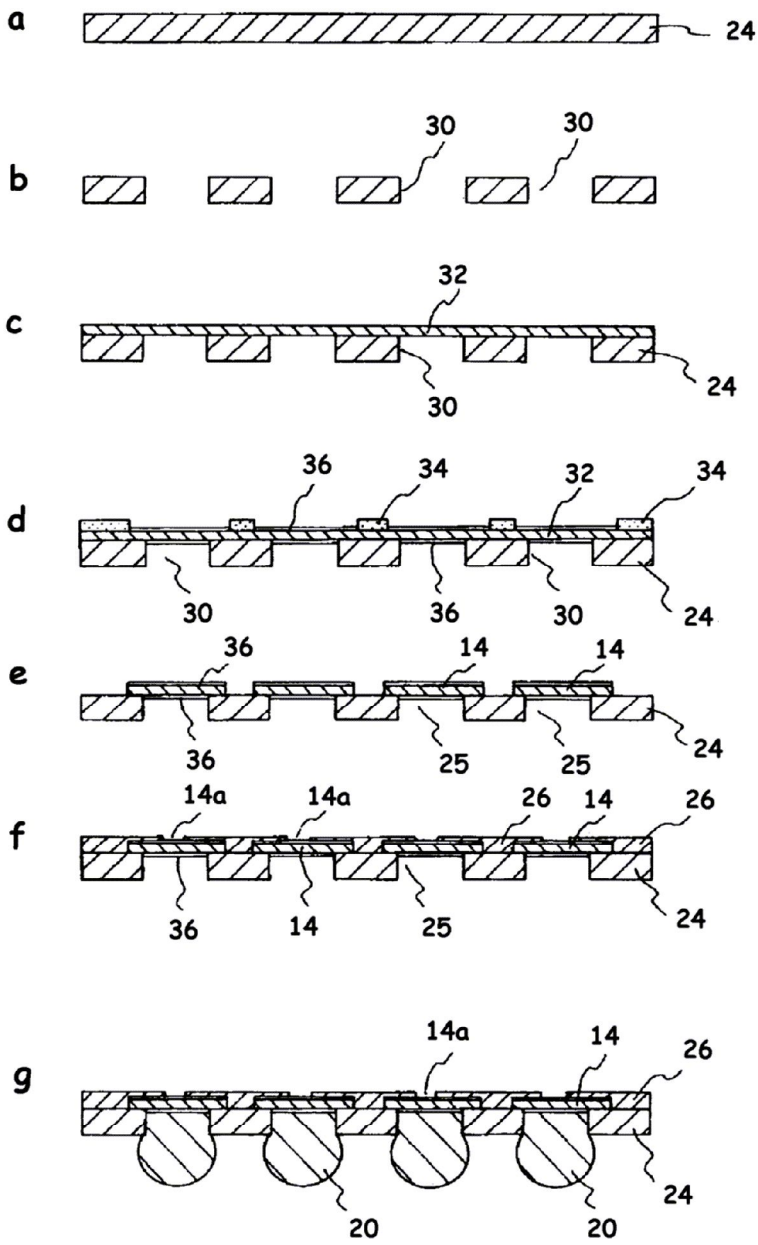
도면1



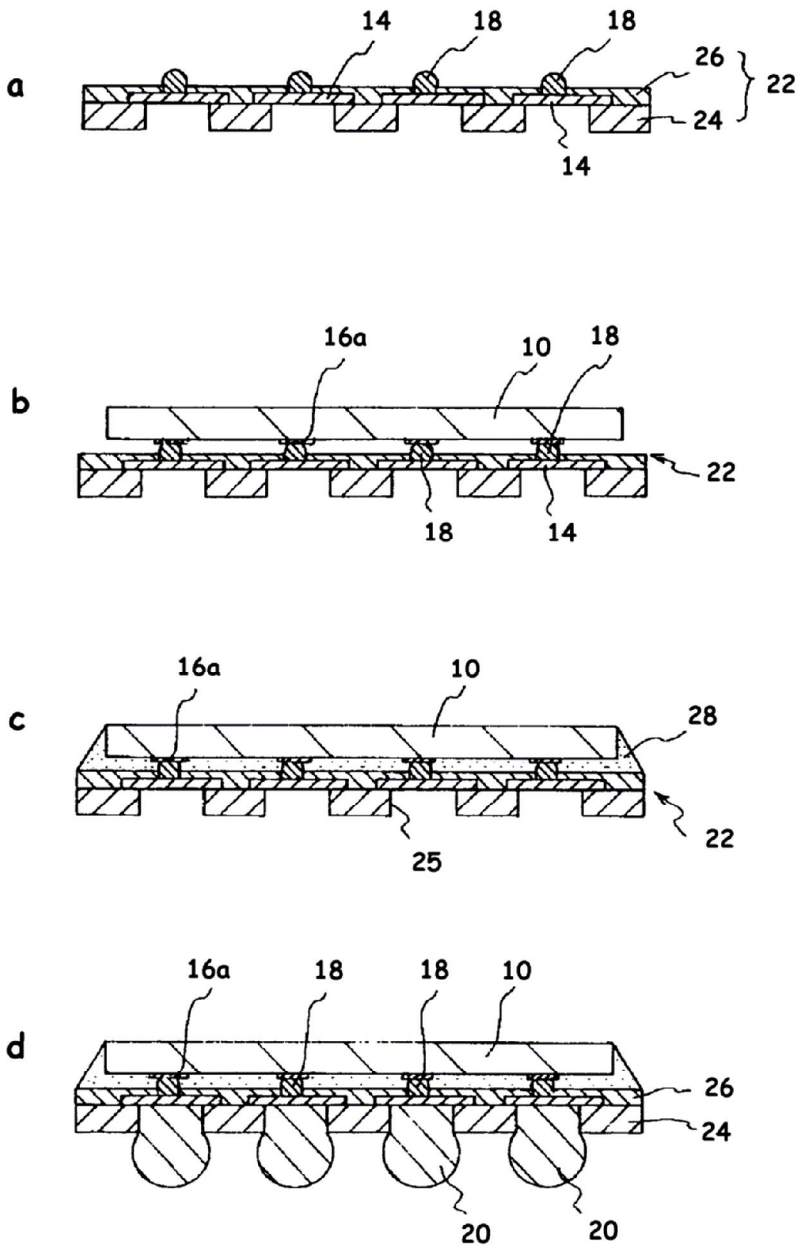
도면2



도면3



도면4



도면5

