

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-184593

(P2020-184593A)

(43) 公開日 令和2年11月12日(2020.11.12)

(51) Int.Cl.	F I	テーマコード (参考)
H01G 4/30 (2006.01)	H01G 4/30	201N 5E001
	H01G 4/30	311Z 5E082
	H01G 4/30	201K
	H01G 4/30	512
	H01G 4/30	517

審査請求 未請求 請求項の数 4 O L (全 14 頁)

(21) 出願番号 特願2019-88937 (P2019-88937)
 (22) 出願日 令和1年5月9日 (2019.5.9)

(71) 出願人 000204284
 太陽誘電株式会社
 東京都中央区京橋二丁目7番19号
 (74) 代理人 100104215
 弁理士 大森 純一
 (74) 代理人 100160989
 弁理士 関根 正好
 (72) 発明者 田中 翔太
 東京都中央区京橋二丁目7番19号 太陽誘電株式会社内
 (72) 発明者 小林 譲二
 東京都中央区京橋二丁目7番19号 太陽誘電株式会社内

最終頁に続く

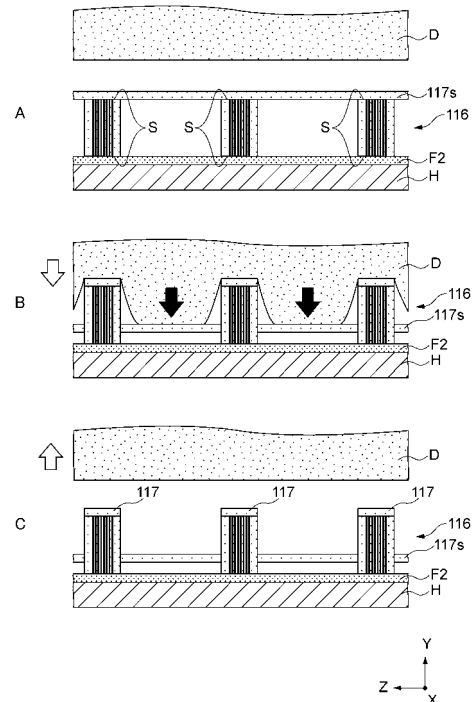
(54) 【発明の名称】 積層セラミック電子部品及びその製造方法

(57) 【要約】

【課題】 打ち抜き法によってサイドマージン部を良好に形成可能な積層セラミック電子部品を提供する。

【解決手段】 積層セラミック電子部品は、セラミック素体と、一対の外部電極と、を具備する。上記セラミック素体は、第1軸方向を向いた一対の側面と、上記第1軸と直交する第2軸方向に積層され、上記一対の側面上において上記第1軸方向に0.5 μmの範囲内に揃っている端部を含む複数の内部電極と、を有する積層体と、上記積層体の上記一対の側面を被覆する一対のサイドマージン部と、を有する。上記一対の外部電極は、上記セラミック素体を上記第1軸及び上記第2軸と直交する第3軸方向の両側から被覆する。上記積層セラミック電子部品では、上記第1軸方向に沿った寸法Wが上記第3軸方向に沿った寸法Lよりも大きい。この構成の積層セラミック電子部品では、打ち抜き法によってサイドマージン部を良好に形成可能である。

【選択図】 図10



【特許請求の範囲】**【請求項 1】**

第 1 軸方向を向いた一对の側面と、前記第 1 軸と直交する第 2 軸方向に積層され、前記一对の側面上において前記第 1 軸方向に $0.5 \mu\text{m}$ の範囲内に揃っている端部を含む複数の内部電極と、を有する積層体と、前記積層体の前記一对の側面を被覆する一对のサイドマージン部と、を有するセラミック素体と、

前記セラミック素体を前記第 1 軸及び前記第 2 軸と直交する第 3 軸方向の両側から被覆する一对の外部電極と、

を具備し、

前記第 1 軸方向に沿った寸法 W が前記第 3 軸方向に沿った寸法 L よりも大きい

積層セラミック電子部品。

10

【請求項 2】

請求項 1 に記載の積層セラミック電子部品であって、

前記寸法 W が 0.45mm 以下である

積層セラミック電子部品。

【請求項 3】

請求項 1 又は 2 に記載の積層セラミック電子部品であって、

前記寸法 W が、前記第 2 軸方向に沿った寸法 T よりも大きい

積層セラミック電子部品。

【請求項 4】

20

第 1 軸方向を向いた一对の側面と、前記第 1 軸と直交する第 2 軸方向に積層され、前記一对の側面に露出する複数の内部電極と、を有する積層体を作製し、

前記積層体の前記一对の側面でセラミックシートを打ち抜いて前記一对の側面を被覆する一对のサイドマージン部を形成することでセラミック素体を作製し、

前記セラミック素体を前記第 1 軸及び前記第 2 軸と直交する第 3 軸方向の両側から被覆する一对の外部電極を形成することで、前記第 1 軸方向に沿った寸法 W が前記第 3 軸方向に沿った寸法 L よりも大きい積層セラミック電子部品を作製する

積層セラミック電子部品の製造方法。

【発明の詳細な説明】**【技術分野】**

30

【0001】

本発明は、サイドマージン部が後付けされる積層セラミック電子部品及びその製造方法に関する。

【背景技術】**【0002】**

積層セラミックコンデンサの製造過程においてサイドマージン部を後付けする技術が知られている（例えば、特許文献 1 参照）。この技術は、薄いサイドマージン部によっても内部電極が露出した積層体の側面を確実に保護することができるため、積層セラミックコンデンサの小型化及び大容量化に有利である。

【0003】

40

一例として、特許文献 1 に記載の積層セラミックコンデンサの製造方法では、内部電極が印刷されたセラミックシートを積層した積層シートを切断し、内部電極が露出した切断面を側面とする複数の積層体を作製する。そして、積層体の側面でセラミックシートを打ち抜くことにより、積層体の側面にサイドマージン部を形成する。

【先行技術文献】**【特許文献】****【0004】**

【特許文献 1】特開 2012 - 209539 号公報

【発明の概要】**【発明が解決しようとする課題】**

50

【0005】

電子機器の小型化や薄型化に伴い、積層セラミックコンデンサには更なる小型化が要求されている。しかしながら、積層セラミックコンデンサでは、小型化に伴い積層体が小さくなるほど、打ち抜き法において積層体の側面でセラミックシートを切断するために必要なせん断力を得られにくくなる。

【0006】

以上のような事情に鑑み、本発明の目的は、打ち抜き法によってサイドマージン部を良好に形成可能な積層セラミック電子部品及びその製造方法を提供することにある。

【課題を解決するための手段】

【0007】

上記目的を達成するため、本発明の一形態に係る積層セラミック電子部品は、セラミック素体と、一对の外部電極と、を具備する。

上記セラミック素体は、第1軸方向を向いた一对の側面と、上記第1軸と直交する第2軸方向に積層され、上記一对の側面上において上記第1軸方向に $0.5\mu\text{m}$ の範囲内に揃っている端部を含む複数の内部電極と、を有する積層体と、上記積層体の上記一对の側面を被覆する一对のサイドマージン部と、を有する。

上記一对の外部電極は、上記セラミック素体を上記第1軸及び上記第2軸と直交する第3軸方向の両側から被覆する。

上記積層セラミック電子部品では、上記第1軸方向に沿った寸法Wが上記第3軸方向に沿った寸法Lよりも大きい。

この構成の積層セラミック電子部品では、打ち抜き法によってサイドマージン部を良好に形成可能である。

【0008】

上記積層セラミック電子部品の上記寸法Wが 0.45mm 以下であってもよい。

上記積層セラミック電子部品の上記寸法Wが、上記第2軸方向に沿った寸法Tよりも大きくてもよい。

このように小型の積層セラミック電子部品では、打ち抜き法によるサイドマージン部の形成が難しくなるため、本発明の構成が特に有効である。

【0009】

本発明の一形態に係る積層セラミック電子部品の製造方法では、第1軸方向を向いた一对の側面と、上記第1軸と直交する第2軸方向に積層され、上記一对の側面に露出する複数の内部電極と、を有する積層体が作製される。

上記積層体の上記一对の側面でセラミックシートを打ち抜いて上記一对の側面を被覆する一对のサイドマージン部を形成することでセラミック素体が作製される。

上記セラミック素体を上記第1軸及び上記第2軸と直交する第3軸方向の両側から被覆する一对の外部電極を形成することで、上記第1軸方向に沿った寸法Wが上記第3軸方向に沿った寸法Lよりも大きい積層セラミック電子部品が作製される。

この構成では、積層体の寸法Wが大きくなるため、積層体をセラミックシートに対して大きく押し込むことにより、積層体の側面からセラミックシートに大きいせん断力を加えることができる。このため、この構成では、積層体の側面によってセラミックシートを打ち抜くことで、サイドマージン部を良好に形成することができる。

【発明の効果】

【0010】

以上述べたように、本発明によれば、打ち抜き法によってサイドマージン部を良好に形成可能な積層セラミック電子部品及びその製造方法を提供することができる。

【図面の簡単な説明】

【0011】

【図1】本発明の一実施形態に係る積層セラミックコンデンサの斜視図である。

【図2】上記積層セラミックコンデンサの図1のA-A'線に沿った断面図である。

【図3】上記積層セラミックコンデンサの図1のB-B'線に沿った断面図である。

10

20

30

40

50

【図4】上記積層セラミックコンデンサの製造方法を示すフローチャートである。

【図5】上記製造方法のセラミックシート準備工程で準備されるセラミックシートの平面図である。

【図6】上記製造方法の積層工程を示す斜視図である。

【図7】上記製造方法の切断工程を示す平面図である。

【図8】上記切断工程を示す部分断面図である。

【図9】上記製造方法のサイドマージン部形成工程で得られる未焼成のセラミック素体の斜視図である。

【図10】上記サイドマージン部形成工程を示す断面図である。

【図11】上記サイドマージン部形成工程の比較例を示す断面図である。

10

【発明を実施するための形態】

【0012】

以下、図面を参照しながら、本発明の実施形態を説明する。

図面には、適宜相互に直交するX軸、Y軸、及びZ軸が示されている。X軸、Y軸、及びZ軸は全図において共通である。

【0013】

[積層セラミックコンデンサ10の構成]

図1～3は、本発明の一実施形態に係る積層セラミックコンデンサ10を示す図である。図1は、積層セラミックコンデンサ10の斜視図である。図2は、積層セラミックコンデンサ10の図1のA-A'線に沿った断面図である。図3は、積層セラミックコンデンサ10の図1のB-B'線に沿った断面図である。

20

【0014】

積層セラミックコンデンサ10は、セラミック素体11と、一对の第1及び第2外部電極14, 15と、を備える。セラミック素体11は、X軸と直交する第1及び第2端面と、Y軸と直交する第1及び第2側面と、Z軸と直交する第1及び第2主面と、を有する6面体として構成される。

【0015】

各外部電極14, 15は、セラミック素体11の両端面を被覆し、セラミック素体11を挟んでX軸方向に対向している。外部電極14, 15は、セラミック素体11の各端面から主面及び側面に延出している。これにより、外部電極14, 15では、X-Z平面に平行な断面、及びX-Y平面に平行な断面がいずれもU字状となっている。

30

【0016】

なお、外部電極14, 15の形状は、図1に示すものに限定されない。例えば、外部電極14, 15は、セラミック素体11の両端面から一方の主面のみに延び、X-Z平面に平行な断面がL字状となってもよい。また、外部電極14, 15は、いずれの主面及び側面にも延出していなくてもよい。

【0017】

外部電極14, 15は、電気の良導体により形成されている。外部電極14, 15を形成する電気の良導体としては、例えば、銅(Cu)、ニッケル(Ni)、錫(Sn)、パラジウム(Pd)、白金(Pt)、銀(Ag)、金(Au)などを主成分とする金属又は合金が挙げられる。

40

【0018】

セラミック素体11は、誘電体セラミックで形成され、積層体16と、一对のサイドマージン部17と、を有する。積層体16は、Y軸方向を向いた一对の側面Sを有する。また、積層体16は、セラミック素体11の端面を構成するX軸方向を向いた一对の端面と、セラミック素体11の主面を構成するZ軸方向を向いた一对の主面と、を有する。

【0019】

積層体16は、X-Y平面に沿って延びる平板状の複数のセラミック層がZ軸方向に積層された構成を有する。積層体16は、容量形成部18と、一对のカバー部19と、を有する。一对のカバー部19は、容量形成部18をZ軸方向上下から被覆し、積層体16の

50

一对の主面を構成している。

【0020】

容量形成部18は、複数のセラミック層の間に配置され、X-Y平面に沿って延びるシート状の複数の第1及び第2内部電極12, 13を有する。内部電極12, 13は、Z軸方向に沿って交互に積層されている。つまり、内部電極12, 13は、セラミック層を挟んでZ軸方向に対向している。

【0021】

第1内部電極12は、第1外部電極14に覆われた積層体16の端面に引き出されている。一方、第2内部電極13は、第2外部電極15に覆われた積層体16の端面に引き出されている。これにより、第1内部電極12は第1外部電極14のみに接続され、第2内部電極13は第2外部電極15のみに接続されている。

10

【0022】

内部電極12, 13は、容量形成部18のY軸方向の全幅にわたって形成されている。つまり、内部電極12, 13のY軸方向の両端部はそれぞれ、積層体16の一对の側面S上に位置する。これにより、セラミック素体11における内部電極12, 13のY軸方向の両端部の位置はそれぞれ、Y軸方向に0.5µmの範囲内に揃っている。

【0023】

一对のサイドマージン部17は、内部電極12, 13の両端部が露出する積層体16の一对の側面Sをそれぞれ被覆している。これにより、積層セラミックコンデンサ10では、サイドマージン部17に被覆された積層体16の一对の側面S上における内部電極12, 13間の絶縁性を確保することができる。

20

【0024】

このような構成により、積層セラミックコンデンサ10では、第1外部電極14と第2外部電極15との間に電圧が印加されると、第1内部電極12と第2内部電極13との間の複数のセラミック層に電圧が加わる。これにより、積層セラミックコンデンサ10では、第1外部電極14と第2外部電極15との間の電圧に応じた電荷が蓄えられる。

【0025】

セラミック素体11では、内部電極12, 13間の各セラミック層の容量を大きくするため、高誘電率の誘電体セラミックスが用いられる。高誘電率の誘電体セラミックスとしては、例えば、チタン酸バリウム($BaTiO_3$)に代表される、バリウム(Ba)及びチタン(Ti)を含むペロブスカイト構造の材料が挙げられる。

30

【0026】

なお、セラミック層は、チタン酸ストロンチウム($SrTiO_3$)、チタン酸カルシウム($CaTiO_3$)、チタン酸マグネシウム($MgTiO_3$)、ジルコン酸カルシウム($CaZrO_3$)、チタン酸ジルコン酸カルシウム($Ca(Zr, Ti)O_3$)、ジルコン酸バリウム($BaZrO_3$)、酸化チタン(TiO_2)などの組成系で構成してもよい。

【0027】

内部電極12, 13は、電気の良導体により形成されている。内部電極12, 13を形成する電気の良導体としては、典型的にはニッケル(Ni)が挙げられ、この他にも銅(Cu)、パラジウム(Pd)、白金(Pt)、銀(Ag)、金(Au)などを主成分とする金属又は合金が挙げられる。

40

【0028】

図2, 3には、積層セラミックコンデンサ10のX軸方向の寸法L、Y軸方向の寸法W、及びZ軸方向の寸法Tが示されている。積層セラミックコンデンサ10は、X軸方向に長尺の一般的な構成とは異なり、Y軸方向に長尺の構成を有する。つまり、積層セラミックコンデンサ10では、Y軸方向の寸法Wが、X軸方向の寸法Lよりも大きい。

【0029】

これにより、積層セラミックコンデンサ10では、容量の形成に寄与しないサイドマージン部17の体積を小さく留めることができる。このため、積層セラミックコンデンサ10では、その分、容量を形成する容量形成部の体積を大きくすることができるため、小型

50

化及び大容量化に有利である。

【 0 0 3 0 】

更に、積層セラミックコンデンサ 1 0 では、Y 軸方向に長尺で、X 軸方向に短尺の構成によって、後述する製造方法のサイドマージン部形成工程においてサイドマージン部 1 7 を良好に形成可能となる。同様の観点から、積層セラミックコンデンサ 1 0 では、Y 軸方向の寸法 W が Z 軸方向の寸法 T よりも大きいことが好ましい。

【 0 0 3 1 】

積層セラミックコンデンサ 1 0 では、小型の構成、特に寸法 W が 0 . 4 5 mm 以下の構成において、サイドマージン部 1 7 を良好に形成することが難しくなる。この点、積層セラミックコンデンサ 1 0 では、上記の構成とすることにより、寸法 W が 0 . 4 5 mm 以下の構成においても、サイドマージン部 1 7 を良好に形成可能となる。

10

【 0 0 3 2 】

つまり、積層セラミックコンデンサ 1 0 では、X 軸方向に長尺の一般的な構成から容量を同等以上に保ちながら、サイドマージン部 1 7 を良好に形成可能な構成を実現することができる。したがって、積層セラミックコンデンサ 1 0 では、製造上の利点と機能上の利点とを両立することができる。

【 0 0 3 3 】

積層セラミックコンデンサ 1 0 では、X 軸方向の寸法 L、Y 軸方向の寸法 W、及び Z 軸方向の寸法 T を、上記の構成となるように、任意に決定することができる。積層セラミックコンデンサ 1 0 では、例えば、寸法 L を 0 . 2 mm とし、寸法 W を 0 . 4 mm とし、寸法 T を 0 . 2 mm とすることができる。

20

【 0 0 3 4 】

[積層セラミックコンデンサ 1 0 の製造方法]

図 4 は、本実施形態に係る積層セラミックコンデンサ 1 0 の製造方法を示すフローチャートである。図 5 ~ 1 0 は積層セラミックコンデンサ 1 0 の製造過程を示す図である。以下、積層セラミックコンデンサ 1 0 の製造方法について、図 4 に沿って、図 5 ~ 1 0 を適宜参照しながら説明する。

【 0 0 3 5 】

(ステップ S 0 1 : セラミックシート準備)

ステップ S 0 1 では、容量形成部 1 8 を形成するための第 1 セラミックシート 1 0 1 及び第 2 セラミックシート 1 0 2 と、カバー部 1 9 を形成するための第 3 セラミックシート 1 0 3 と、を準備する。セラミックシート 1 0 1、1 0 2、1 0 3 は、誘電体セラミックスを主成分とする未焼成の誘電体グリーンシートとして構成される。

30

【 0 0 3 6 】

セラミックシート 1 0 1、1 0 2、1 0 3 は、例えば、ロールコーターやドクターブレードなどを用いてシート状に成形される。セラミックシート 1 0 1、1 0 2 の厚さは、焼成後の容量形成部 1 8 におけるセラミック層の厚さに応じて調整される。第 3 セラミックシート 1 0 3 の厚さは適宜調整可能である。

【 0 0 3 7 】

図 5 は、セラミックシート 1 0 1、1 0 2、1 0 3 の平面図である。この段階では、セラミックシート 1 0 1、1 0 2、1 0 3 が、個片化されていない大判のシートとして構成される。図 5 には、各積層セラミックコンデンサ 1 0 ごとに個片化する際の切断線 L x、L y が示されている。切断線 L x は X 軸に平行であり、切断線 L y は Y 軸に平行である。

40

【 0 0 3 8 】

図 5 に示すように、第 1 セラミックシート 1 0 1 には第 1 内部電極 1 2 に対応する未焼成の第 1 内部電極 1 1 2 が形成され、第 2 セラミックシート 1 0 2 には第 2 内部電極 1 3 に対応する未焼成の第 2 内部電極 1 1 3 が形成されている。なお、カバー部 1 9 に対応する第 3 セラミックシート 1 0 3 には内部電極が形成されていない。

【 0 0 3 9 】

内部電極 1 1 2、1 1 3 は、任意の導電性ペーストをセラミックシート 1 0 1、1 0 2

50

に塗布することによって形成することができる。導電性ペーストの塗布方法は、公知の技術から任意に選択可能である。例えば、導電性ペーストの塗布には、スクリーン印刷法やグラビア印刷法を用いることができる。

【0040】

内部電極112, 113には、切断線Lyに沿ったX軸方向の隙間が、切断線Ly1本置きに形成されている。第1内部電極112の隙間と第2内部電極113の隙間とはX軸方向に互い違いに配置されている。つまり、第1内部電極112の隙間を通る切断線Lyと第2内部電極113の隙間を通る切断線Lyとが交互に並んでいる。

【0041】

(ステップS02:積層)

ステップS02では、ステップS01で準備したセラミックシート101, 102, 103を、図6に示すように積層することにより積層シート104を作製する。積層シート104では、容量形成部18に対応する第1セラミックシート101及び第2セラミックシート102がZ軸方向に交互に積層されている。

10

【0042】

また、積層シート104では、交互に積層されたセラミックシート101, 102のZ軸方向上下面にカバー部19に対応する第3セラミックシート103が積層される。なお、図6に示す例では、第3セラミックシート103がそれぞれ3枚ずつ積層されているが、第3セラミックシート103の枚数は適宜変更可能である。

20

【0043】

積層シート104は、セラミックシート101, 102, 103を圧着することにより一体化される。セラミックシート101, 102, 103の圧着には、例えば、静水圧加圧や一軸加圧などを用いることが好ましい。これにより、積層シート104を高密度化することが可能である。

【0044】

(ステップS03:切断)

ステップS03では、ステップS02で得られた積層シート104を、切断線Lx, Lyに沿って切断することにより、未焼成の積層体116を作製する。積層体116は、焼成後の積層体116に対応する。積層シート104の切断には、例えば、押し切り刃や回転刃などを用いることができる。

30

【0045】

図7, 8は、ステップS03の一例を説明するための模式図である。図7は、積層シート104の平面図である。図8は、積層シート104のY-Z平面に沿った断面図である。積層シート104は、例えば発泡剥離シートなどの粘着シートF1によって保持された状態で、切断線Lx, Lyに沿って押し切り刃BLで切断される。

【0046】

まず、図8(A)に示すように、押し切り刃BLを積層シート104のZ軸方向上方に、先端をZ軸方向下方の積層シート104に向けて配置する。次に、図8(B)に示すように、押し切り刃BLをZ軸方向下方に、粘着シートF1に到達するまで移動させ、積層シート104を貫通させる。

40

【0047】

そして、図8(C)に示すように、押し切り刃BLをZ軸方向上方に向けて移動させることにより、積層シート104から引き抜く。これにより、積層シート104がX軸及びY軸方向に切り分けられ、Y軸方向に内部電極112, 113が露出する側面Sを有する積層体116が形成される。

【0048】

(ステップS04:サイドマージン部形成)

ステップS04では、ステップS03で得られた積層体116の両側面Sに未焼成のサイドマージン部117を形成する。これにより、図9に示すように、内部電極112, 113が露出した側面Sがサイドマージン部117によって覆われた未焼成のセラミック素

50

体 1 1 1 が得られる。

【 0 0 4 9 】

本実施形態では、積層体 1 1 6 の側面 S でセラミックシート 1 1 7 s を打ち抜く打ち抜き法によってサイドマージン部 1 1 7 を形成する。特に、本実施形態では、複数の積層体 1 1 6 で一括してセラミックシートを打ち抜くことで、複数の積層体 1 1 6 に同時にサイドマージン部 1 1 7 を形成することができる。

【 0 0 5 0 】

図 1 0 は、ステップ S 0 4 の一例を示す断面図である。ステップ S 0 4 では、まず、図 8 (C) に示すステップ S 0 3 の直後の状態から、各積層体 1 1 6 の側面 S の向きを横方向から上下方向に変更する。積層体 1 1 6 の側面 S の向きを 9 0 ° 変更するためには、例えば、複数の積層体 1 1 6 を一括して転動させることができる。

10

【 0 0 5 1 】

この場合、積層体 1 1 6 を転動させる前に、例えば、積層体 1 1 6 を粘着シート F 1 から伸張性を有する粘着シート F 2 に貼り換え、粘着シート F 2 を伸長させることにより、積層体 1 1 6 の Y 軸方向の間隔を広げておくことが好ましい。これにより、粘着シート F 2 上において積層体 1 1 6 を転動させやすくなる。

【 0 0 5 2 】

この後、図 1 0 (A) に示すように、粘着シート F 2 上に配列された複数の積層体 1 1 6 の上方を向いた側面 S 上にセラミックシート 1 1 7 s を配置する。セラミックシート 1 1 7 s は、ステップ S 0 1 で準備されるセラミックシート 1 0 1 , 1 0 2 , 1 0 3 と同様に形成可能な未焼成の誘電体グリーンシートである。

20

【 0 0 5 3 】

複数の積層体 1 1 6 の側面 S でセラミックシート 1 1 7 s を打ち抜くために、水平面に沿って延びる板状の弾性部材 D を用いる。弾性部材 D は、低弾性であることが好ましく、例えば、低弾性ゴムで形成することができる。弾性部材 D は、セラミックシート 1 1 7 s の上方に対向させられる。

【 0 0 5 4 】

次に、図 1 0 (B) に示すように、弾性部材 D を下方にセラミックシート 1 1 7 s に接触するまで移動させ、更に弾性部材 D でセラミックシート 1 1 7 s を下方に押し込む。これにより、弾性部材 D は、弾性変形することによって、複数の積層体 1 1 6 の間の空間に下方に向けて食い込む。

30

【 0 0 5 5 】

このとき、弾性部材 D は、セラミックシート 1 1 7 s における積層体 1 1 6 の側面 S に保持されていない領域を下方に押し下げる。これにより、セラミックシート 1 1 7 s は、各積層体 1 1 6 の輪郭に沿って上下方向のせん断力が加わる。セラミックシート 1 1 7 s は、このせん断力によって各積層体 1 1 6 の側面 S の輪郭に沿って切断される。

【 0 0 5 6 】

続いて、図 1 0 (C) に示すように、弾性部材 D を上方に移動させることにより、弾性部材 D をセラミックシート 1 1 7 s から離間させる。このとき、各積層体 1 1 6 の側面 S 上に残ったセラミックシート 1 1 7 s が未焼成のサイドマージン部 1 1 7 となる。複数の積層体 1 1 6 の間の空間に残ったセラミックシート 1 1 7 s は除去される。

40

【 0 0 5 7 】

そして、粘着シート F 2 から他の粘着テープへの転写によって複数の積層体 1 1 6 の向きを 1 8 0 ° 変更し、上記と同様の要領で、複数の積層体 1 1 6 の反対側の側面 S にも未焼成のサイドマージン部 1 1 7 を形成する。これにより、図 9 に示す未焼成のセラミック素体 1 1 1 が得られる。

【 0 0 5 8 】

以下、比較例に係る積層セラミックコンデンサの製造方法におけるステップ S 0 4 について説明する。比較例に係る積層セラミックコンデンサは、X 軸方向の寸法 L が Y 軸方向の寸法 W よりも大きい一般的な構成を有する。このため、比較例に係る積層セラミックコ

50

ンデンサでは、積層体 1 1 6 a の Y 軸方向の寸法が小さい。

【 0 0 5 9 】

図 1 1 は、積層体 1 1 6 a の側面 S 上に配置されたセラミックシート 1 1 7 s を弾性部材 D によって下方に押し込んだ状態を示している。図 1 1 に示すセラミックシート 1 1 7 s は、せん断力が不十分で打ち抜かれなまま粘着シート F 2 まで到達し、弾性部材 D によって更に下方に押し込まれることができない状態となっている。

【 0 0 6 0 】

つまり、積層体 1 1 6 a では、Y 軸方向の寸法が小さいため、打ち抜くために必要なせん断力を得るためのセラミックシート 1 1 7 s の下方への変位が十分に得られない。このように、積層セラミックコンデンサでは、打ち抜き法によるサイドマージン部 1 1 7 の形成のために、寸法 W が寸法 L よりも大きい本発明の構成が有利になる。

【 0 0 6 1 】

(ステップ S 0 5 : 焼成)

ステップ S 0 5 では、ステップ S 0 4 で得られた図 9 に示すセラミック素体 1 1 1 を焼成することにより、図 1 ~ 3 に示す積層セラミックコンデンサ 1 0 のセラミック素体 1 1 を作製する。つまり、ステップ S 0 5 によって、積層体 1 1 6 が積層体 1 6 になり、サイドマージン部 1 1 7 がサイドマージン部 1 7 になる。

【 0 0 6 2 】

ステップ S 0 5 における焼成温度は、セラミック素体 1 1 1 の焼結温度に基づいて決定することができる。例えば、チタン酸バリウム (BaTiO₃) 系材料を用いる場合には、焼成温度は 1 0 0 0 ~ 1 3 0 0 程度とすることができる。また、焼成は、例えば、還元雰囲気下、又は低酸素分圧雰囲気下において行うことができる。

【 0 0 6 3 】

(ステップ S 0 6 : 外部電極形成)

ステップ S 0 6 では、ステップ S 0 5 で得られたセラミック素体 1 1 の X 軸方向両端部に外部電極 1 4 , 1 5 を形成することにより、図 1 ~ 3 に示す積層セラミックコンデンサ 1 0 が完成する。ステップ S 0 6 における外部電極 1 4 , 1 5 の形成方法は、公知の方法から任意に選択可能である。

【 0 0 6 4 】

[その他の実施形態]

以上、本発明の実施形態について説明したが、本発明は上述の実施形態にのみ限定されるものではなく種々変更を加え得ることは勿論である。

【 0 0 6 5 】

例えば、上記実施形態では積層セラミック電子部品の一例として積層セラミックコンデンサ 1 0 の製造方法について説明したが、本発明の製造方法は積層セラミック電子部品全般に適用可能である。このような積層セラミック電子部品としては、例えば、チップバリスタ、チップサーミスタ、積層インダクタなどが挙げられる。

【 符号の説明 】

【 0 0 6 6 】

1 0 ... 積層セラミックコンデンサ
 1 1 ... セラミック素体
 1 2 , 1 3 ... 内部電極
 1 4 , 1 5 ... 外部電極
 1 6 ... 積層体
 1 7 ... サイドマージン部
 1 8 ... 容量形成部
 1 9 ... カバー部
 1 0 1 , 1 0 2 , 1 0 3 ... セラミックシート
 1 0 4 ... 積層シート
 1 1 1 ... セラミック素体

10

20

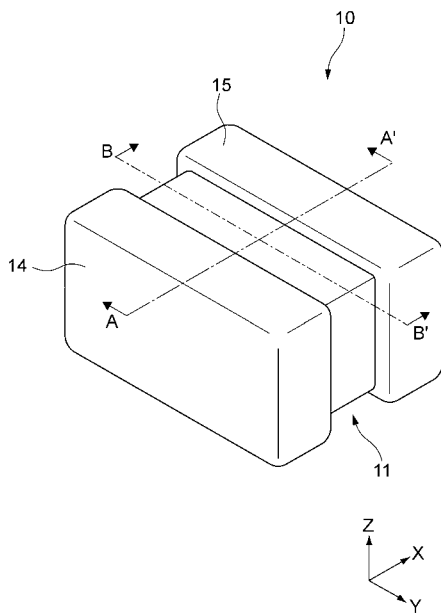
30

40

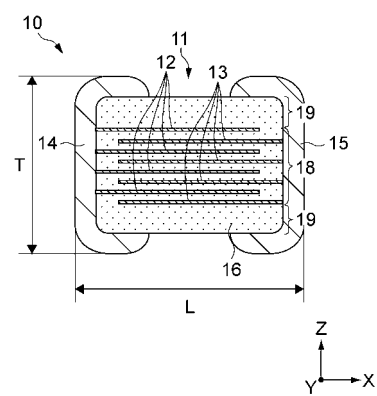
50

- 1 1 2 , 1 1 3 ... 内部電極
- 1 1 6 ... 積層体
- 1 1 7 ... サイドマージン部
- 1 1 7 s ... セラミックシート
- S ... 側面

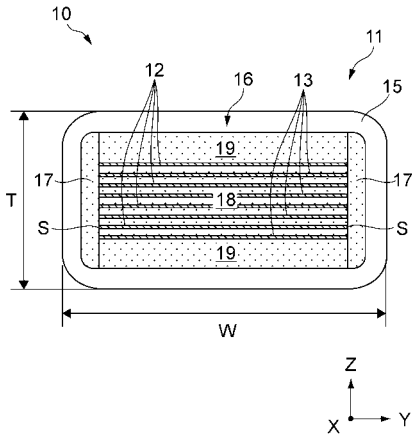
【 図 1 】



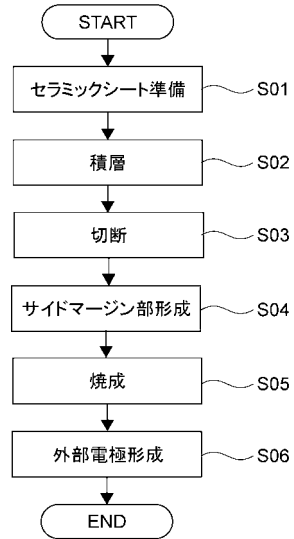
【 図 2 】



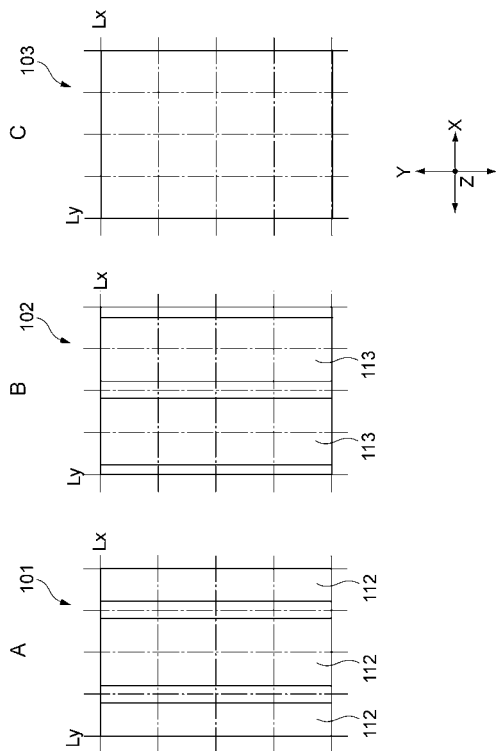
【 図 3 】



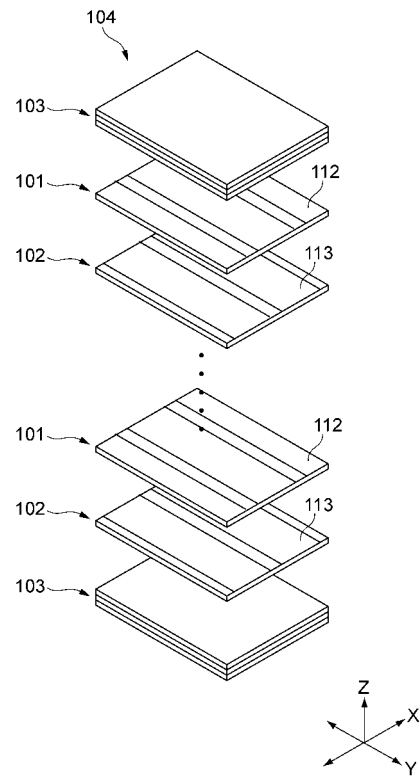
【 図 4 】



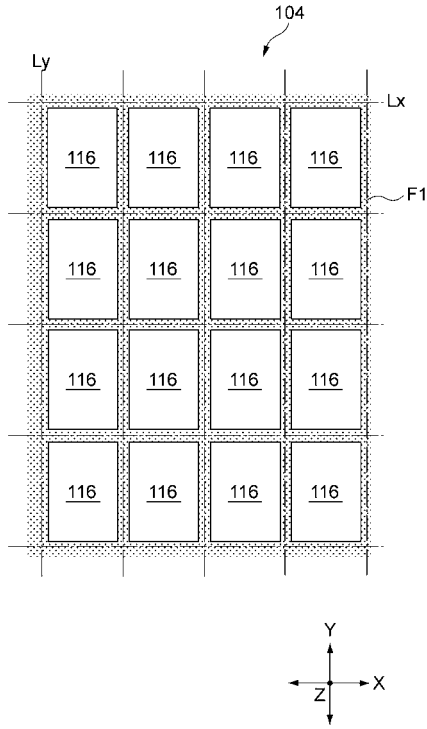
【 図 5 】



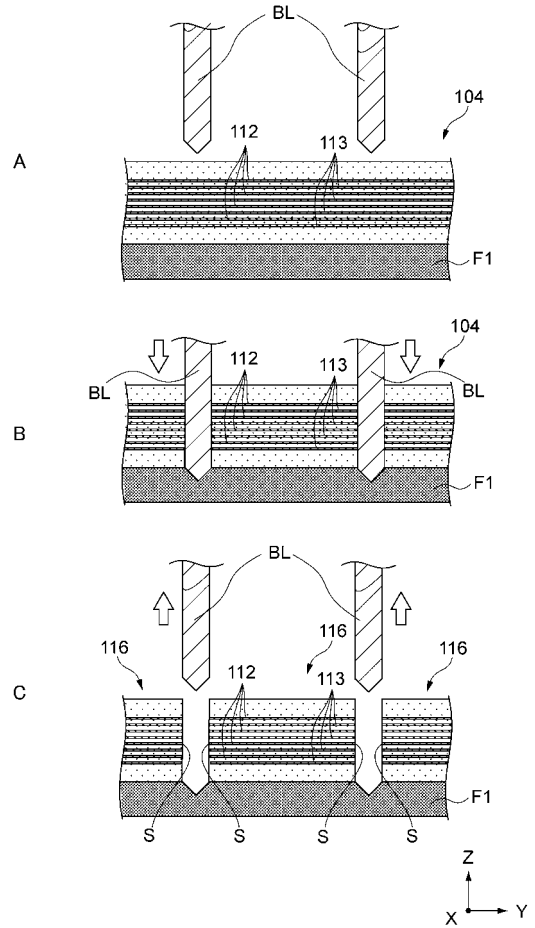
【 図 6 】



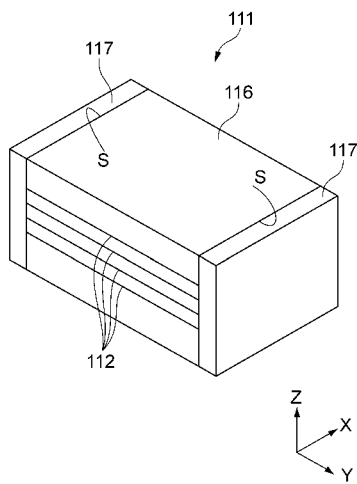
【 図 7 】



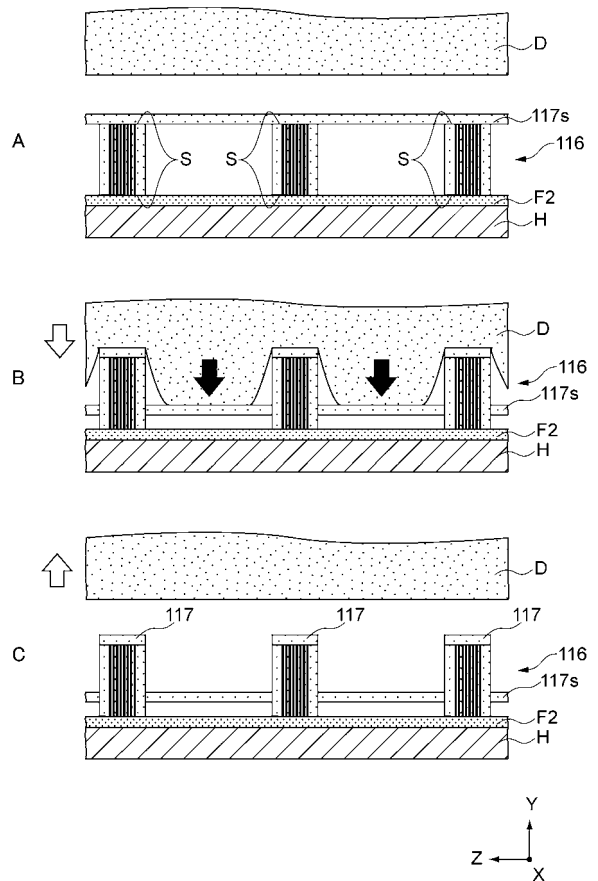
【 図 8 】



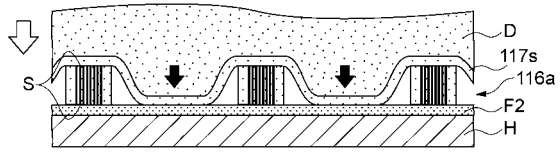
【 図 9 】



【 図 10 】



【図 11】



フロントページの続き

(72)発明者 木暮 利光

東京都中央区京橋二丁目7番19号 太陽誘電株式会社内

Fターム(参考) 5E001 AB03 AD03 AF06 AH06 AJ02

5E082 AA01 AB03 BC38 EE04 FF05 FG04 FG06 FG26 GG10 GG28

HH43 HH51 PP09