

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5106913号
(P5106913)

(45) 発行日 平成24年12月26日 (2012.12.26)

(24) 登録日 平成24年10月12日 (2012.10.12)

(51) Int. Cl. F I
G 0 6 F 3 / 0 6 (2006.01) G 0 6 F 3 / 0 6 3 0 1 Z

請求項の数 15 (全 35 頁)

<p>(21) 出願番号 特願2007-113449 (P2007-113449)</p> <p>(22) 出願日 平成19年4月23日 (2007.4.23)</p> <p>(65) 公開番号 特開2008-269424 (P2008-269424A)</p> <p>(43) 公開日 平成20年11月6日 (2008.11.6)</p> <p>審査請求日 平成21年6月22日 (2009.6.22)</p> <p>前置審査</p>	<p>(73) 特許権者 000005108 株式会社日立製作所 東京都千代田区丸の内一丁目6番6号</p> <p>(74) 代理人 110000279 特許業務法人ウィルフォート国際特許事務所</p> <p>(72) 発明者 芹沢 一 神奈川県川崎市麻生区王禅寺1099番地 株式会社日立製作所 システム開発研究所内</p> <p>(72) 発明者 山本 康友 神奈川県川崎市麻生区王禅寺1099番地 株式会社日立製作所 システム開発研究所内</p> <p style="text-align: right;">最終頁に続く</p>
--	---

(54) 【発明の名称】 ストレージシステム、ストレージシステム管理方法、及び計算機システム

(57) 【特許請求の範囲】

【請求項1】

複数の記憶装置の少なくとも一部の記憶領域が割り当てられる複数の論理記憶装置に対する入出力処理を行うストレージ装置であって、

ホスト計算機に接続される第1インタフェース部と、前記記憶装置と接続され、前記記憶装置との間でデータの入出力処理を行う第2インタフェース部と、前記第2インタフェース部を介して前記論理記憶装置の前記記憶領域に対する入出力処理を制御する少なくとも1以上のプロセッサを有する複数の制御部と、前記論理記憶装置の制御情報及び前記論理記憶装置の記憶領域に対する入出力処理の制御を担当する前記制御部の識別子を含む第1管理情報を有する共有メモリと、それらを通信可能に接続する通信網とを備え、

前記第1インタフェース部は、

前記論理記憶装置の記憶領域に対する入出力処理の制御を担当し、前記ホスト計算機から受信したデータの送信先である前記制御部の識別子を含む第2管理情報と、

前記ホスト計算機から前記論理記憶装置に対する入出力要求があった場合に、前記第2管理情報に基づいて、前記論理記憶装置の入出力処理を担当する前記制御部に前記入出力要求を受け渡す要求受渡部とを備え、

前記制御部は、

前記論理記憶装置に対する入出力処理を担当する前記制御部を変更する指示を受信する変更受信部と、

前記変更受信部が変更指示を受信した場合に、
前記第 2 管理情報から変更元の制御部である第 2 制御部の識別子を消去し、
前記第 2 制御部が担当する論理記憶装置への入出力処理が完了した後、前記第 1 管理情報から前記第 2 制御部の識別子を消去し、
前記第 1 管理情報から消去された前記第 2 制御部の識別子の代わりに変更先の制御部である第 1 制御部の識別子を入力し、
前記第 2 管理情報から消去された前記第 2 制御部の識別子の代わりに第 1 制御部の識別子を入力する
 設定部とを有するストレージ装置。

【請求項 2】

複数の前記制御部の少なくともいずれか 1 つは、複数の前記制御部の処理負荷を検出する負荷検出部を更に備え、
 前記変更判定部は、前記処理負荷に基づいて、前記論理記憶装置の入出力処理の担当を変更するか否かを判定する
 請求項 1 に記載のストレージ装置。

【請求項 3】

複数の前記制御部の少なくともいずれか 1 つは、他の前記制御部が動作しているか否かを検出する生死検出部を更に備え、
 前記変更判定部は、前記他の前記制御部が動作していないと検出したことに基づいて、前記他の前記制御部が担当する前記論理記憶装置の入出力処理の担当を変更すると判定する
 請求項 1 又は請求項 2 に記載のストレージ装置。

【請求項 4】

前記制御部は、ローカルメモリを有し、前記第 1 管理情報を前記共有メモリから取得して前記ローカルメモリに格納する制御情報取得部と、
 前記ローカルメモリに格納された前記第 1 管理情報に基づいて、前記論理記憶装置の記憶領域に記憶されたデータについての入出力処理を実行する入出力実行部とを有する
 請求項 1 乃至請求項 3 のいずれか 1 項に記載のストレージ装置。

【請求項 5】

前記制御部は、
 前記変更受信部が前記論理記憶装置の入出力処理の担当を変更する指示を受信した場合に、前記第 2 制御部に対して、前記論理記憶装置の入出力処理の担当について終了要求を送信する終了要求部を備え、
 前記第 1 制御部の前記設定部は、前記第 2 制御部から終了通知を受けた後に、前記論理記憶装置の担当として前記第 1 制御部を設定し、
 前記第 2 制御部は、
 前記担当終了部により前記論理記憶装置の入出力処理の担当から前記第 2 制御部を除いた場合に、終了要求の要求元の前記第 1 制御部に担当を終了したことを示す終了通知を送信する終了通知送信部とを有する
 請求項 1 乃至請求項 4 のいずれか 1 項に記載のストレージ装置。

【請求項 6】

前記第 1 制御部は、
 前記第 1 管理情報から前記論理記憶装置の担当の前記第 2 制御部の識別情報を取得する識別情報取得部を更に備え、
 前記終了要求部は、前記識別情報取得部により取得された前記識別情報が示す前記第 2 制御部に、前記終了要求を送信し、
 前記第 2 制御部は、
 前記識別情報を削除した旨の削除通知を要求元の前記第 1 制御部に送信する削除通知部を更に備える、
 請求項 5 に記載のストレージ装置。

10

20

30

40

50

【請求項 7】

前記削除通知部は、前記論理記憶装置に対する入出力処理が完了した後に、前記削除通知を送信する

請求項 6 に記載のストレージ装置。

【請求項 8】

前記制御部は、

新たな論理記憶装置の増設指示を受け付ける増設受付部と、

前記新たな論理記憶装置の入出力処理を担当する前記制御部を決定する担当決定部と、
決定された前記制御部を前記新たな論理記憶装置の担当として前記第 2 管理情報に登録する担当登録部と、

前記新たな論理記憶装置の制御情報を前記第 1 管理情報に登録する制御情報登録部とを有する請求項 1 乃至請求項 7 のいずれか 1 項に記載のストレージ装置。

10

【請求項 9】

前記担当決定部は、前記新たな論理記憶装置の入出力処理を担当する前記制御部をラウンドロビンによって決定する

請求項 8 に記載のストレージ装置。

【請求項 10】

前記制御部は、

前記論理記憶装置の減設指示を受け付ける減設受付部と、

前記論理記憶装置の入出力処理の担当の制御部を検出する担当検出部と、

自制御部が前記論理記憶装置の入出力処理の担当であると判定した場合には、前記第 2 管理情報における前記論理記憶装置の入出力処理の担当から自制御部を除く担当終了部と

20

、
自制御部が前記論理記憶装置の入出力処理の担当であると判定した場合には、前記共有メモリから前記論理記憶装置の制御情報を削除する制御情報削除部と、

自制御部が前記論理記憶装置の入出力処理の担当でないと判定した場合には、前記論理記憶装置の入出力処理の担当の制御部に、前記論理記憶装置の減設失敗通知を送信する減設失敗通知送信部と

を有する請求項 1 乃至請求項 9 のいずれか 1 項に記載のストレージ装置。

【請求項 11】

前記制御部は、

前記論理記憶装置の減設指示を受け付ける減設受付部と、

前記論理記憶装置の入出力処理の担当の制御部を検出する担当検出部と、

自制御部が前記論理記憶装置の入出力処理の担当であると判定した場合には、前記第 2 管理情報における前記論理記憶装置の入出力処理の担当から自制御部を除く担当終了部と

30

、
自制御部が前記論理記憶装置の入出力処理の担当であると判定した場合には、前記共有メモリから前記論理記憶装置の制御情報を削除する制御情報削除部と、

自制御部が前記論理記憶装置の入出力処理の担当でないと判定した場合には、前記論理記憶装置の入出力処理の担当の制御部を示す識別情報を、管理計算機に送信する担当制御部通知部と

を有する請求項 1 乃至請求項 10 のいずれか 1 項に記載のストレージ装置。

40

【請求項 12】

前記制御部は、

自制御部の閉塞指示を受け付ける閉塞指示受付部と、

前記閉塞指示を受け付けた場合に、前記第 2 管理情報における前記論理記憶装置の入出力処理の担当から自制御部を除く閉塞時担当終了部と、

自制御部が担当していた前記論理記憶装置の識別情報を退避格納させる担当情報退避格納部と、

自制御部の再開指示を受け付ける再開指示受付部と、

50

前記再開指示を受け付けた場合に、前記退避格納させた前記論理記憶装置の識別情報に基づいて、自制御部を前記識別情報が示す前記論理記憶装置の担当として前記管理テーブルに登録する再開時担当登録部と

を有する請求項 1 乃至請求項 11 のいずれか 1 項に記載のストレージ装置。

【請求項 13】

前記第 2 管理情報から前記論理記憶装置の入出力処理の担当から自制御部を除いた後、自制御部が担当する前記論理記憶装置に対する入出力処理が終了した場合に、自制御部の入替が可能である旨の通知を送信する入替可能通知送信部を更に有する

請求項 12 に記載のストレージ装置。

【請求項 14】

前記第 1 インタフェース部を複数備え、

前記制御部は、

第 1 インタフェース部の閉塞指示を受け付けるインタフェース閉塞指示受付部と、

前記閉塞指示を受け付けた場合に、前記第 1 インタフェース部の前記第 2 管理情報における前記論理記憶装置の入出力処理の担当から自制御部を外す担当削除部と、

前記第 1 インタフェース部の再開指示を受け付けるインタフェース再開指示受付部と、

前記再開指示を受け付けた場合に、前記第 1 インタフェース部の閉塞前に自制御部が担当していた前記論理記憶装置の担当として自制御部を前記第 1 インタフェース部の前記第 2 管理情報に登録するインタフェース再開時担当登録部と

を有する請求項 1 乃至請求項 13 のいずれか 1 項に記載のストレージ装置。

【請求項 15】

複数の記憶装置の少なくとも一部の記憶領域が割り当てられる複数の論理記憶装置に対する入出力処理を行うストレージ装置におけるストレージ装置管理方法であって、

前記ストレージ装置は、

前記ホスト計算機に接続される第 1 インタフェース部と、前記記憶装置と接続され、前記記憶装置との間でデータの入出力処理を行う第 2 インタフェース部と、前記第 2 インタフェース部を介して前記論理記憶装置の前記記憶領域に対する入出力処理を制御する少なくとも 1 以上のプロセッサを有する複数の制御部と、前記論理記憶装置の制御情報及び前記論理記憶装置の記憶領域に対する入出力処理の制御を担当する前記制御部の識別子を含む第 1 管理情報を有する共有メモリと、それらを通信可能に接続する通信網とを備え、

前記第 1 インタフェース部は、前記論理記憶装置の記憶領域に対する入出力処理の制御を担当し、前記ホスト計算機から受信したデータの送信先である前記制御部の識別子を含む第 2 管理情報と、前記ホスト計算機から前記論理記憶装置に対する入出力要求があった場合に、前記第 2 管理情報に基づいて、前記論理記憶装置の入出力処理を担当する前記制御部に前記入出力要求を受け渡す要求受渡部とを備えており、

前記論理記憶装置に対する入出力処理を担当する前記制御部を変更する指示を受信し、

担当する前記制御部を変更する指示を受信した場合に、

前記第 2 管理情報から変更元の制御部である第 2 制御部の識別子を消去し、

前記第 2 制御部が担当する論理記憶装置への入出力処理が完了した後、前記第 1 管理情報から前記第 2 制御部の識別子を消去し、

前記第 1 管理情報から消去された前記第 2 制御部の識別子の代わりに変更先の制御部である第 1 制御部の識別子を入力し、

前記第 2 管理情報から消去された前記第 2 制御部の識別子の代わりに第 1 制御部の識別子を入力する

ストレージ装置管理方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数の記憶装置の少なくとも一部の記憶領域が割り当てられる複数の論理記憶装置に対する入出力処理を行うストレージシステム、ストレージシステム管理方法及び

10

20

30

40

50

計算機システムに関する。

【背景技術】

【0002】

ストレージシステムにおいては、複数の記憶装置の一部の記憶領域をその記憶領域とする論理記憶装置を複数管理できるようになっている。そして、ストレージシステムでは、論理記憶装置をホスト計算機に対して認識可能に提供し、ホスト計算機による当該論理記憶装置へのデータの入出力処理を実行できるようになっている。

【0003】

ストレージシステムでは、ホスト計算機から入出力要求を受け取った場合には、ストレージシステム内に備えられたマイクロプロセッサが入出力要求に従って、記憶装置へのデータ書込み処理や、記憶装置からのデータの読み出し処理等の入出力処理を制御するようになっている。

【0004】

ストレージシステムには、記憶装置との入出力処理を実行するために複数のマイクロプロセッサが設けられているものが存在する。このようなストレージシステムにおいては、各論理記憶装置に対する入出力処理を行う担当のマイクロプロセッサが予め設定されており、ホスト計算機から入出力要求を受け取った場合には、当該入出力要求が示す論理記憶装置に対する入出力処理を担当するマイクロプロセッサが、当該入出力要求に基づいて入出力処理を行うようになっている（例えば、特許文献1参照。）。 10

【0005】

【特許文献1】特開2005-301802号公報 20

【発明の開示】

【発明が解決しようとする課題】

【0006】

特許文献1に記載された技術によると、入出力要求が示す論理記憶装置に応じて、入出力処理を行うマイクロプロセッサを設定しておくことができるために、マイクロプロセッサに対する負荷を分散することができる。

【0007】

しかしながら、論理記憶装置を担当するマイクロプロセッサを設定するためには、ストレージシステムの管理者自身が、論理記憶装置の作成時において、当該論理記憶装置と、当該論理記憶装置を担当するマイクロプロセッサとを定義しておく必要があり、定義が困難であるとともに、手間がかかるという問題がある。 30

【0008】

また、論理記憶装置の作成時において、マイクロプロセッサの負荷を考慮して論理記憶装置の担当となるマイクロプロセッサを決定していたとしても、論理記憶装置を実際に使用すると、当初考慮したとおりにマイクロプロセッサの負荷を適切に分散できない事態も生じる虞がある。しかしながら、従来のストレージシステムにおいては、使用後に論理記憶装置の担当を変更することは何ら考慮されていない。

【0009】

そこで、本発明は、上記課題に鑑みなされたものであり、その目的は、論理記憶装置を担当するプロセッサを容易に変更することのできる技術を提供することにある。また、その目的は、管理者が意識せずとも、論理記憶装置の担当するプロセッサを容易に設定することのできる技術を提供することにある。 40

【課題を解決するための手段】

【0010】

上記課題を解決するため、本発明の一観点に従うストレージシステムは、複数の記憶装置の少なくとも一部の記憶領域が割り当てられる複数の論理記憶装置に対する入出力処理を行うストレージシステムであって、ホスト計算機に接続される第1インタフェース部と、前記記憶装置と接続され、前記記憶装置との間でデータの入出力処理を行う第2インタフェース部と、前記第2インタフェース部を介して前記論理記憶装置の前記記憶領域に対 50

する入出力処理を制御する少なくとも1以上のプロセッサを有する複数の制御部と、それらを通信用に接続する通信網とを備え、前記第1インタフェース部は、前記論理記憶装置の記憶領域に対する入出力処理の制御を担当する前記制御部を管理する管理テーブルと、前記ホスト計算機から前記論理記憶装置に対する入出力要求があった場合に、前記管理テーブルに基づいて、前記論理記憶装置の入出力処理を担当する前記制御部に前記入出力要求を受け渡す要求受渡部とを備え、前記制御部は、前記論理記憶装置に対する入出力処理を担当する前記制御部を変更するか否かを判定する変更判定部と、前記変更判定部が担当する前記制御部を変更すると判定した場合に、前記担当する前記制御部とは異なる前記制御部が前記論理記憶装置に対する入出力処理を担当するように前記管理テーブルを設定する設定部とを有する。

10

【発明を実施するための最良の形態】

【0011】

本発明の実施形態について、図面を参照して説明する。なお、以下に説明する実施形態は特許請求の範囲にかかる発明を限定するものではなく、また実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【0012】

図1は、本発明の一実施形態に係る計算機システムの構成図である。

【0013】

計算機システムは、図示しないホスト計算機と、ストレージシステム10と、管理コンソール20とを有する。ストレージシステム10は、データのリード（読み出し）やライト（書き込み）を行う1以上のホスト計算機とケーブルやネットワークを介して接続される。ホスト計算機と接続するためのネットワークとしては、SAN（Storage Area Network）、LAN（Local

20

Area Network）、インターネット、専用回線、公衆回線等であってもよく、データ通信を行うことのできるネットワークであればよい。また、ネットワークやケーブルにおけるプロトコルとしては、ファイバチャネルプロトコルや、TCP/IPプロトコルであってもよく、ホスト計算機とストレージシステム10との間でデータのやりとりが可能なプロトコルであれば、任意のプロトコルであってもよい。ホスト計算機から送信されるリード要求には、例えば、リード対象のデータが管理されているLUN（Logical Unit Number）及びLBA（Logical Block Address）が含まれる。また、ホスト計算機から送信されるライト要求には、例えば、ライト対象のデータを書き込むLUN及びLBAと、ライト対象のデータとが含まれる。

30

【0014】

ストレージシステム10は、複数のホストI/F部（I/F PK：I/F package）100と、複数の制御部（MPPK：Micro processor package）120と、複数の共有メモリ部（メモリPK）130と、複数のディスクI/F部140と、複数の記憶装置の一例としてのHDD（ハードディスクドライブ）170と、内部ネットワーク150とを有する。内部ネットワーク150は、I/F PK 100と、MPPK 120と、共有メモリ部130と、ディスクI/F部140とのそれぞれを接続する。内部ネットワーク150によると、MPPK 120の各MP 121は、I/F PK 100、共有メモリ部130、ディスクI/F部140のいずれに対しても通信可能となっている。

40

【0015】

I/F PK 100は、複数のホストI/F 101を有する。ホストI/F 101は、ホスト計算機との間での入出力処理に関する情報のやりとりを仲介する。ホストI/F 101は、図示しない内部のローカルメモリに、管理テーブル102（図2A）を格納する。

【0016】

図2Aは、本発明の一実施形態に係る管理テーブルの構成の一例を示す図である。

【0017】

管理テーブル102は、パス名フィールド102aと、MPPK番号（MPPK#）フィールド102bとを含むエントリを有する。本実施形態では、ホストI/F 101に対

50

して指定可能なパス名の数分のエントリを有する。

【 0 0 1 8 】

パス名フィールド 1 0 2 a には、L D E V (論理記憶装置) をホスト計算機から参照するためのパス名 (識別情報) が格納される。ここで、L D E V とは、ホスト計算機から参照できる論理的な記憶装置であり、当該 L D E V の記憶領域は、例えば、複数の H D D 1 7 0 の記憶領域の少なくとも一部が割り当てられる。パス名フィールド 1 0 2 a には、例えば、ホスト計算機との間の通信で S C S I 規格を用いている場合には、L U N (Logical Unit Number) が格納される。ここで、同じ L D E V に対して複数のパス名を定義することもできる。なお、ホスト計算機は、例えば、L D E V を参照するためのポートの指定と、L D E V のパス名とを指定して入出力要求を送信するが、ホスト I / F 1 0 1 は、入出力要求に含まれる WWN やポート番号によって自己のポート宛であるか否かを識別することができる。

10

【 0 0 1 9 】

M P P K # フィールド 1 0 2 b には、同じエントリのパス名フィールド 1 0 2 a におけるパス名が示す L D E V の入出力処理を担当する M P P K 1 2 0 を識別情報 (例えば、M P P K 番号) を格納する。なお、M P P K # フィールド 1 0 2 b が空の状態 (例えば、- 1 が格納されている) の場合には、同じエントリのパス名が示す L D E V に対する入出力処理が不可能であることを意味している。同じ L D E V に対して複数のパス名を定義している場合には、各エントリの M P P K # は、同じ数となる。ここで、L D E V の入出力処理を担当することのできる M P P K の権利を L D E V のオーナー権と呼ぶこととする。

20

【 0 0 2 0 】

図 1 に戻り、ホスト I / F 部 1 0 1 は、管理テーブル 1 0 2 によって、或る L D E V に対する入出力処理を、オーナー権を持つ 1 つの M P P K 1 2 0 にのみ引き渡すことができる。すなわち、ホスト I / F 部 1 0 1 は、ホスト計算機から自分のポート宛の入出力要求を受信し、管理テーブル 1 0 2 から入出力要求に含まれているパス名に対応する M P P K # を取得し、当該 M P P K # の M P P K 1 2 0 に入出力要求を渡すことができる。本実施形態では、ホスト I / F 1 0 1 から M P P K 1 2 0 に渡される入出力要求には、ホスト I / F 1 0 1 の番号が付加される。また、本実施形態では、ホスト I / F 1 0 1 は、入出力要求を、M P P K 1 2 0 の L M 1 2 2 に格納されているキューに追加する。

【 0 0 2 1 】

ストレージシステム 1 0 においては、複数の H D D 1 7 0 の記憶領域を利用して、1 又は複数の L D E V を提供することができる。また、ストレージシステム 1 0 においては、複数の H D D 1 7 0 の内の 2 以上の H D D 1 7 0 で R A I D (Redundant Array of Independent Disks) グループを構成して、R A I D グループの記憶領域を L D E V の記憶領域として提供することもできる。

30

【 0 0 2 2 】

ディスク I / F 部 1 4 0 は、複数のディスク I / F 1 4 1 を有する。ディスク I / F 1 4 1 は、例えば、ケーブルを介して H D D 1 7 0 と接続されるとともに、内部ネットワーク 1 5 0 と接続されており、内部ネットワーク 1 5 0 側と H D D 1 7 0 との間におけるリード又はライト対象のデータの受け渡し処理を仲介する。

40

【 0 0 2 3 】

共有メモリ部 1 3 0 は、共有メモリ 1 3 1 を有する。共有メモリ 1 3 1 は、揮発メモリ、例えば、D R A M (Dynamic Random Access Memory) であってもよい。共有メモリ 1 3 1 は、H D D 1 7 0 にライトするデータを一時的に格納 (キャッシュ) し、或いは H D D 1 7 0 からリードしたデータを一時的に格納 (キャッシュ) する。また、共有メモリ 1 3 1 は、処理に必要な情報、例えば、L D E V の制御情報、L D E V 番号対応テーブル、H D D 構成情報等を格納する。なお、これら各情報については後述する。例えば、複数の L D E V の中の或る L D E V 1 6 0 は、当該 L D E V の記憶領域に格納されるデータが共有メモリ 1 3 1 又は複数の H D D 1 7 0 の少なくとも一方に格納され、L D E V 1 6 0 にキャッシュされているデータの共有メモリ 1 3 1 におけるアドレスや、H D D 1 7 0 にお

50

る格納位置については、共有メモリ131のLDEVの制御情報により特定することができる。本実施形態では、後述するように、LDEVの制御情報は、オーナー権を有するMPPK120のLM122にも格納される。

【0024】

MPPK120は、複数のMP(Micro processor)121と、ローカルメモリ(LM)122と、これらを接続するバス123とを有する。

【0025】

LM122は、ホストI/F121から送信される入出力要求のキュー(待ち行列)を格納する領域として利用される。

【0026】

図3は、一実施形態に係るMPPKのLMにおけるキューを説明する図である。

【0027】

MPPK120のLM122には、各ホストI/F101から受信した入出力要求がキュー125として格納される。本実施形態では、LM122には、バスが定義されているホストI/F101のそれぞれに対応するキュー125が格納される。

【0028】

図1に戻り、LM122は、MP121により実行される処理のプログラムやデータを記憶する領域として、或いは、MP121による処理に使用されているデータを格納する作業領域として利用される。本実施形態では、LM122は、自己がオーナー権を有するLDEVの制御情報、LDEV番号対応テーブルの一部、HDD構成情報等を格納する。これら各情報については後述する。なお、LM122は共有メモリ131と比較して、MP121から高速にアクセスすることができる。これは、MP121から共有メモリ131へのアクセスでは、読み書きするデータの転送、及び共有メモリ131を共有する複数のMP121間での排他制御に、内部ネットワーク151を経由するための通信オーバーヘッドがかかるためである。

【0029】

各MP121は、LM122に格納されたプログラムを実行することにより、LDEVに対する入出力処理を実行する。例えば、各MP121は、入出力処理の実行が可能になった場合に、LM122に格納されたいずれかのキュー125から1つの入出力要求を取得(デキュー)し、当該入出力要求に従ってLDEVへの入出力処理を実行する。なお、他の処理については後述する。ここで、本実施形態では、変更判定部、設定部、変更受信部、負荷検出部、制御情報取得部、終了要求部、担当終了部、終了通知送信部、識別情報取得部、識別情報削除部、削除通知部、識別情報格納部、増設受付部、担当決定部、担当登録部、減設受付部、担当検出部、担当終了部、制御情報削除部、減設要求送信部等は、主にMP121がLM122に格納されたプログラムを実行することにより構成される。なお、MP121がプログラムを実行することにより各部を構成するようにしていたが、例えば、少なくとも一部の機能部をハードウェアにより実現してもよい。

【0030】

図2Bは、LDEV番号対応テーブルの構造の一例を示す図である。

【0031】

LDEV番号対応テーブル132には、I/F番号(I/F#)フィールド132aと、パス名フィールド132bと、LDEV番号(LDEV#)フィールド132cを含むエントリが格納される。I/F#フィールド132aには、ホストI/F101の番号が格納される。パス名フィールド132bには、LDEVをホスト計算機から参照するためのパス名が格納される。LDEV#フィールド132cには、同じエントリのI/F番号のホストI/F101が受信した、同じエントリのパス名のLDEVに対応するLDEVの識別情報(LDEV番号)が格納される。

【0032】

このLDEV番号対応テーブル132によると、MP121は、ホストI/F101から受け取った入出力要求中のパス名と、入出力要求とともに受け取ったホストI/F10

10

20

30

40

50

1の番号とに基づいて、L D E V番号を特定することができる。

【0033】

本実施形態では、L D E V番号対応テーブル132は、共有メモリ131と、L M 1 2 2に格納される。共有メモリ131に格納されるL D E V番号対応テーブル132は、ストレージシステム10の全てのL D E Vに対応するエントリを有している。一方、L M 1 2 2に格納されるL D E V番号対応テーブル132は、L M 1 2 2の属するM P P K 1 2 0がオーナー権を有しているL D E Vに対応するエントリのみを有している。

【0034】

本実施形態では、M P 1 2 1は、自己の属するM P P K 1 2 0のL M 1 2 2のL D E V番号対応テーブル132を参照することにより、オーナー権を有しているL D E V番号を特定することができるので、共有メモリ131を参照する場合に比して迅速に入出力要求の対象となるL D E V番号を特定することができる。

10

【0035】

図4は、本発明の一実施形態に係るL M及び共有メモリで管理される情報の構成の一例を示す図である。

【0036】

共有メモリ131は、全てのL D E Vに関する制御情報(全体制御情報)133を格納している。全体制御情報133は、それぞれのL D E Vに関する情報(個別情報)134を複数有している。個別情報134は、1つのL D E Vに関する制御情報(個別制御情報)134bと、当該L D E Vのオーナー権を有しているM P P K 1 2 0を特定するロックワード134aとを有する。ロックワード134aには、例えば、いずれか1つのM P P K 1 2 0の識別子(例えば、M P P K番号)が格納される。本実施形態では、基本的には、ロックワード134aに自己の属するM P P K番号が格納されていないM P P K 1 2 0のM P 1 2 1は、対応するL D E Vの個別制御情報134bのコピー、編集、削除等の処理や、ホストI/F101の管理テーブルにおける対応するL D E Vのエントリに対する更新等の処理を行うことができないように管理されている。

20

【0037】

L M 1 2 2には、各L D E Vに対するロック有無124aと、ポインタ124bとが格納されている。各L D E Vのロック有無124aは、L D E V番号に基づいて、対応するL D E Vについてのロック有無124aにM P 1 2 1がアクセスできるように管理されている。ロック有無124aには、対応するL D E Vに対するオーナー権の有無が格納される。ここで、オーナー権を有していることをロック有ともいう。ポインタ124bには、対応するL D E Vのオーナー権を有している場合には、L M 1 2 2に格納されている対応するL D E Vの個別制御情報124cへのポインタが格納される。個別制御情報124cには、共有メモリ131に格納されている対応するL D E Vの個別制御情報134bと同じ内容の情報が格納される。また、個別制御情報124cには、L D E V負荷情報124dが対応付けられている。L D E V負荷情報124dには、当該L D E Vに対する単位時間当たりの入出力処理回数、単位時間当たりのデータ転送量等の負荷情報が格納される。また、L M 1 2 2には、M P P K負荷情報124eが格納される。M P P K負荷情報124eには、L M 1 2 2が属するM P P K 1 2 0におけるM P 1 2 1の稼働率等の負荷情報が格納される。

30

40

【0038】

次に、L D E Vの個別制御情報134bについて詳細に説明する。なお、個別制御情報124cも、個別制御情報134bと同様な構成となっている。

【0039】

個別制御情報134bは、アドレス対応情報135と、R A I D構成情報136とを含む。

【0040】

図5Aは、本発明の一実施形態に係るアドレス対応情報の構成の一例を示す図である。

【0041】

50

アドレス対応情報 135 は、LDEV アドレスフィールド 135 a と、キャッシュアドレスフィールド 135 b とを含むエントリを有する。LDEV アドレスフィールド 135 a には、LDEV の記憶領域における各位置（アドレス）が格納される。キャッシュアドレスフィールド 135 b には、同じエントリの LDEV のアドレスに対応するデータが共有メモリ 131 に格納されている場合、すなわち、キャッシュされている場合に、当該共有メモリ 131 における位置（アドレス）が格納される。

【0042】

アドレス対応情報 135 によると、MP 121 は、入出力要求に含まれている LDEV のアドレスに対応するデータが共有メモリ 131 に格納されていれば、当該データが格納されている共有メモリ 131 のアドレスを取得することができる。

10

【0043】

図 5 B は、本発明の一実施形態に係る RAID 構成情報の構成の一例を示す図である。

【0044】

RAID 構成情報 136 は、RAID 番号（RAID #）136 a と、サイズ 136 b と、オフセット 136 c とを有する。RAID 番号 136 a は、対応する LDEV が格納される RAID グループをストレージシステム 10 内で識別するための識別子（例えば、番号）である。サイズ 136 b は、対応する LDEV の記憶領域のサイズ、すなわち記憶容量である。オフセット 136 c は、RAID グループの先頭位置と、対応する LDEV が格納されている RAID グループの位置とのオフセット値である。

【0045】

20

RAID 構成情報 136 によると、MP 121 は、LDEV の所定のアドレスが格納されている RAID グループ及び RAID グループにおける格納位置（アドレス）を特定することができる。すなわち、RAID 番号により、RAID グループを特定でき、オフセットにより、RAID グループにおける LDEV の先頭の位置を特定できる。このため、入出力要求に含まれている LDEV のアドレスに基づいて、RAID グループにおける対応するアドレスを特定することができる。

【0046】

共有メモリ 131 には、更に、HDD 構成情報 137 が格納される。なお、HDD 構成情報 137 を MPPK 120 の LM 122 にも格納するようにしてもよい。

【0047】

30

図 5 C は、本発明の 1 実施形態に係る HDD 構成情報の構成の一例を示す図である。

【0048】

HDD 構成情報 137 は、RAID レベルフィールド 137 a と、複数の HDD 番号（HDD #）フィールド 137 b とを含むエントリを複数有する。HDD 構成情報 137 は、MP 121 が RAID 番号に基づいて対応する RAID グループについてのエントリにアクセスできるようになっている。

【0049】

RAID レベルフィールド 137 a には、対応する RAID グループにおける RAID レベルが格納される。例えば、RAID レベルフィールド 137 a には、RAID 1 又は RAID 5 が格納されている。HDD 番号フィールド 137 b には、対応する RAID グループを構成する HDD 170 の識別子（例えば、HDD 番号）が格納される。

40

【0050】

この HDD 構成情報 137 によると、MPPK 120 の MP 121 は、RAID グループ及び RAID グループにおけるアドレスから、実際に入出力を行う HDD 170 及び HDD 170 内の位置（アドレス）を把握できる。すなわち、入出力処理の対象の LDEV が管理されている RAID グループの番号から、RAID グループの RAID レベルが把握できる。そして、入出力対象となる LDEV の位置に対応する RAID グループにおける位置と、把握した RAID レベル及び RAID グループを構成する HDD 170 の番号から、実際に入出力を行う HDD 170 及び HDD 170 内のアドレスが把握できる。

【0051】

50

次に、管理コンソール 20 について説明する。

【0052】

図 6 は、本発明の一実施形態に係る管理コンソールの構成図である。

【0053】

管理コンソール 20 においては、通信 I/F 21 と、入力 I/F 22 と、表示 I/F 23 と、メモリ 24 と、HDD 25 と、CPU 26 (Central Processing Unit) とがバス 27 を介して接続されている。

【0054】

メモリ 24 は、例えば、ROM (Read Only Memory)、RAM (Random Access Memory) を有し、ブートプログラムや、各種処理を実行するプログラムを記憶する。また、メモリ 24 は、プログラムやデータを記憶する領域として、或いは、CPU 26 による処理に使用されるデータを格納する作業領域として利用される。HDD 25 は、電源が入っていない場合でも記憶しておく必要があるプログラムや、各種情報を記憶する。

10

【0055】

入力 I/F 22 には、例えば、マウスやキーボード等の管理コンソール 20 のユーザ (管理者) による操作を受け付ける入力部 28 が接続されている。入力 I/F 22 は、入力部 28 からの信号をデータとして、CPU 26 に出力する。表示 I/F 23 は、例えば、液晶ディスプレイ、CRT 等の表示部 29 が接続されている。表示 I/F 23 は、例えば、VRAM (Video Random Access Memory) を有し、CPU 26 の制御により、表示させる画像に応じた画像データを生成し、表示部 29 に各種画面を表示出力させる。通信 I/F 21 は、ストレージシステム 10 の内部ネットワーク 150 に接続されており、CPU 26 と、内部ネットワーク 150 に接続されたストレージシステム 10 の各部 (例えば、MPK 120 の MP 121) とのデータ交換の仲介を行う。

20

【0056】

CPU 26 は、各部 21 ~ 25 の動作を制御する。また、CPU 26 は、メモリ 24 又は / 及び HDD 25 に格納されているプログラムをメモリ 24 の RAM に読み出して実行する。ここで、本実施形態では、増設指示受付部、制御部決定部、増設指示送信部、収集部、変更指定受付部、変更指示送信部等は、主に CPU 26 がメモリ 24 又は / 及び HDD 25 に格納されたプログラムを実行することにより構成される。

【0057】

CPU 26 は、各種画像を表示 I/F 23 を介して表示部 29 に表示させる。例えば、CPU 26 は、共有メモリ 131 に格納された LDEV の識別情報と LDEV の属する RAID グループ番号との情報を取得し、当該情報に基づいて、表示 I/F 23 を介して表示部 29 の表示画面 29a に LDEV 管理画面を表示させる。

30

【0058】

図 7 は、本発明の一実施形態に係る LDEV 管理画面を示す図である。

【0059】

LDEV 管理画面 51 には、RAID グループ表示領域 52 と、LDEV 表示領域 53 とが表示される。また、LDEV 管理画面 51 には、ユーザによる入力部 28 に対する操作により画面内を移動可能なカーソル 54 が表示される。

40

【0060】

RAID グループ表示領域 52 には、ストレージシステム 10 が有する各 RAID グループを示す画像 (RAID グループ画像) 52a が表示される。LDEV 表示領域 53 には、指定された RAID グループに割り当てられている LDEV を示す画像 (LDEV 画像) 53a が表示される。

【0061】

RAID グループ表示領域 52 において、ユーザが入力部 28 によりカーソル 54 を RAID グループ画像 52a 上に移動させて、入力部 28 のマウスの左ボタンを連続して 2 度押下 (ダブルクリック) すると、CPU 26 によって、当該カーソル 54 が位置する RAID グループ画像 52a に対応する RAID グループに割り当てられている LDEV の

50

L D E V 画像 5 3 a が L D E V 表示領域 5 3 に表示される。

【 0 0 6 2 】

L D E V 表示領域 5 3 内に、カーソル 5 4 を位置させた状態で、ユーザが入力部 2 8 のマウスの右ボタンをクリック（右クリック）すると、C P U 2 6 により、L D E V 処理ウィンドウ 5 5 が表示させる。L D E V 処理ウィンドウ 5 5 には、例えば、当該 R A I D グループに新たな L D E V を増設する処理を開始するための L D E V 増設ボタン 5 5 a、L D E V 表示領域 5 3 において選択されている L D E V 画像 5 3 a に対応する L D E V を削除する処理を開始するための L D E V 減設ボタン 5 5 b、L D E V 表示領域 5 3 において選択されている L D E V 画像 5 3 a に対応する L D E V のパスを設定する処理を開始するためのパス設定ボタン 5 5 c 等が表示される。L D E V 増設ボタン 5 5 a に対してカーソル 5 4 による指示があった場合には、L D E V 増設に必要な情報を入力する画面が表示され、L D E V 増設処理を行うことができる。なお、L D E V 増設処理においては、ユーザは、例えば、増設する L D E V の番号、サイズを入力すればよい。このため、管理者は、L D E V の入出力処理を担当させる M P P K 1 2 0 を意識して、設定を行う必要がない。また、L D E V 減設ボタン 5 5 b に対してカーソル 5 4 による指示があった場合には、C P U 2 6 により選択されている L D E V を減設する処理が開始される。また、パス設定ボタン 5 5 c に対してカーソル 5 4 による指示があった場合には、パス設定に必要な情報を入力する画面が表示され、パス設定処理を行うことができる。なお、パス設定処理においては、ユーザは、例えば、パスを設定するホスト I / F 1 0 1 の番号と、パス名とを入力すればよい。このため、管理者が L D E V の入出力処理を担当している M P P K 1 2 0 を意識して、指定する必要はない。

10

20

【 0 0 6 3 】

また、C P U 2 6 は、各 M P P K 1 2 0 から M P 1 2 1 の負荷情報と、各 M P P K 1 2 0 がオーナー権を持つ L D E V の負荷情報を取得し、表示 I / F 2 3 を介して表示部 2 9 の表示画面 2 9 a にチューニング画面を表示させる。

【 0 0 6 4 】

図 8 は、本発明の一実施形態に係るチューニング画面を示す図である。

【 0 0 6 5 】

チューニング画面 6 0 には、各 M P P K 1 2 0 についての状態を示す個別状態表示領域 6 1 が複数表示される。また、チューニング画面 6 0 には、ユーザによる入力部 2 8 に対する操作により画面内を移動可能なカーソル 6 5 が表示される。なお、ストレージシステム 1 0 の全ての M P P K 1 2 0 に対応する個別状態表示領域 6 1 を一画面として用意して表示させるようにしてもよく、複数の画面として用意し、表示させる画面を切り替えるようにしてもよい。

30

【 0 0 6 6 】

各個別状態表示領域 6 1 には、対応する M P P K 1 2 0 における M P 1 2 1 の負荷情報を表示する M P 負荷表示領域 6 2 と、対応する M P P K 1 2 0 がオーナー権を有する L D E V の負荷情報を表示する L D E V 負荷表示領域 6 3 とが表示される。

【 0 0 6 7 】

本実施形態では、M P 負荷表示領域 6 2 には、縦軸が M P 1 2 1 の稼働率を示すグラフが表示される。また、本実施形態では、L D E V 負荷表示領域 6 3 には、横軸が L D E V の負荷を示すグラフ 6 3 a が、負荷の高い L D E V から順に上から配置されて表示される。

40

【 0 0 6 8 】

チューニング画面 6 0 によると、管理コンソール 2 0 のユーザ（管理者）が、各 M P P K 1 2 0 の M P 1 2 1 の負荷について視覚的に容易に把握することができるとともに、各 M P P K 1 2 0 がオーナー権を有している L D E V の負荷についても視覚的に容易に把握することができる。

【 0 0 6 9 】

チューニング画面 6 0 では、入出力処理を担当する M P P K 1 2 0 を変更したい L D E

50

Vがあれば容易に変更させる指示を行うことができる。すなわち、チューニング画面60において、ユーザがカーソル65を担当変更させたいLDEVを示すグラフ63aに位置させて、入力部28のマウスの右ボタンの押下を維持しつつ、入力部28のマウスを移動操作させてグラフ63aを新たに担当させるMPPK120の個別状態表示領域61に移動させた後に、マウスの右ボタンの押下を終了させる、すなわち、LDEVのグラフ63aをドラッグアンドドロップすると、CPU26は、当該グラフ63aに対応するLDEVを、当該個別状態表示領域61のMPPK120を新たな担当とする指示として受け付ける。例えば、第1MPPKが担当していたLDEVを、第2MPPKに担当させる場合には、図8の破線に示すように、第1MPPKに対応する個別状態表示領域61(図中左上)のLDEVを示すグラフ63aを第2MPPKに対応する個別状態表示領域61(図中右上)にドラッグアンドドロップすることにより指示を行えばよい。

10

【0070】

次に、一実施形態に係るストレージシステムにおける各処理について説明する。まず、ストレージシステム10において、新たなLDEVを増設する際のLDEV増設処理について説明する。このLDEV増設処理は、例えば、ストレージシステム10に全くLDEVを設定していない初期状態の場合や、既にLDEVを設定している際に、更にLDEVを追加する場合に実行される。また、複数台のストレージシステムを、ストレージシステム10に統合するコンソリ(consolidation)時においても、同様な処理が実行される。

【0071】

図9は、本発明の一実施形態に係るLDEV増設処理のフローチャートである。

20

【0072】

LDEV増設処理において、管理コンソール20のCPU26は、ユーザによる入力部28に対する操作により、LDEVの増設要求を受け付ける。本実施形態では、CPU26は、ユーザによる入力部28に対する操作により、増設するLDEVの番号、LDEVのサイズ、RAIDグループ番号を受け付ける。なお、コンソリ時には、ユーザは、統合前のストレージシステムにおける各LDEVの設定情報に従ってこれらを指定する必要がある。

【0073】

次いで、CPU26は、複数のMPPK120の中から当該LDEVの入出力処理の担当とするMPPK120を選択する(ステップS11)。ここで、CPU26は、例えば、ラウンドロビンによってMPPK120を選択してもよく、ランダムに選択するようにしてもよい。このように、LDEVの増設時においては、CPU26がLDEVの担当のMPPK120を選択するので、ユーザが設定する必要がない。

30

【0074】

次いで、CPU26は、受け付けたLDEV番号、LDEVのサイズ、及びRAIDグループ番号を含むLDEV増設指示を、通信I/F21、内部ネットワーク150を介して、選択したMPPK120に送信する(ステップS12)。なお、以下の説明においては、情報の仲介を行う通信I/F21や内部ネットワーク150については、省略する場合もある。

【0075】

40

送信先のMPPK120のMP121は、内部ネットワーク150を介して、LDEV増設指示を受信する。次いで、MP121は、LM122及び共有メモリ131における、LDEV増設指示中のLDEV番号に対応するLDEVのRAID構成情報136に、受信したRAIDグループ番号及びサイズを格納する。また、該当するRAIDグループにおいて割り当て可能な位置を特定し、当該位置のオフセットをRAID構成情報136に格納する。更に、MP121は、当該LDEVの個別制御情報にロックをかける。すなわち、MP121は、共有メモリ131において、対応するLDEVのロックワード134aに自身の属するMPPK120の識別子を格納する。また、MP121は、LM122における対応するLDEVのロック有無フィールド124aにロック有を設定し、ポインタ124bに個別制御情報124cへのポインタを設定する(ステップS13)。

50

【 0 0 7 6 】

その後、MP121は、管理コンソール120に、LDEV増設が完了したことを示すLDEV増設完了通知を送信する（ステップS14）。

【 0 0 7 7 】

管理コンソール20において、CPU26がLDEV増設完了通知を受信すると、CPU26は、LDEVの増設が完了したことを示す結果を表示部29により表示させる（ステップS15）。

【 0 0 7 8 】

なお、複数のLDEVを増設する場合には、上記同様な処理を繰り返して実行すればよい。また、コンソリ時には、ストレージシステム10に、統合前のストレージシステムのLDEVと同様なLDEVを上記処理により増設した後に、統合前のストレージシステムのLDEVに格納されていたデータをストレージシステム10に増設したLDEVに格納する処理を行うこととなる。

10

【 0 0 7 9 】

次に、増設したLDEVに対してホスト計算機からアクセスできるようにするためのパス設定処理について説明する。

【 0 0 8 0 】

図10は、本発明の一実施形態に係るパス設定処理のフローチャートである。

【 0 0 8 1 】

パス設定処理において、管理コンソール20のCPU26は、ユーザによる入力部28に対する操作により、パス設定要求を受け付ける。本実施形態では、CPU26は、ユーザによる入力部28に対する操作により、ホスト計算機からの入力を受け付けるホストI/F101の番号（I/F番号）と、LDEVを示すパス名と、パスを設定するLDEVの番号（LDEV番号）とを受け付ける。

20

【 0 0 8 2 】

次いで、CPU26は、複数のMPPK120の中からパス設定指示の送信先とするMPPK120を選択する（ステップS21）。ここで、CPU26は、例えば、ラウンドロビンによってMPPK120を選択してもよく、ランダムに選択するようにしてもよい。このように、パス設定時においては、CPU26が指示送信先のMPPK120を選択するので、ユーザが選択する必要がない。このため、表示部28により送信先のMPPK番号を表示させる必要がなく、また、表示させたとしても送信先のMPPK120をユーザに選択させる必要がない。

30

【 0 0 8 3 】

次いで、CPU26は、受け付けたI/F番号、パス名、及びLDEV番号を含むパス設定指示を、通信I/F21、内部ネットワーク150を介して、選択したMPPK120に送信する（ステップS22）。

【 0 0 8 4 】

送信先のMPPK120のMP121は、内部ネットワーク150を介して、パス設定指示を受信する。次いで、MP121は、パス設定指示に含まれているLDEV番号のLDEVのオーナー権を有するMPPK120のMPPK番号を共有メモリ131から取得する（ステップS23）。オーナー権を有するMPPK120のMPPK番号は、共有メモリ131中の対応するLDEVのロックワード134aから取得することができる。

40

【 0 0 8 5 】

次いで、MP121は、自己の属するMPPK120がパス設定の対象のLDEVのオーナー権を有しているか否かを、取得したMPPK番号が自己の属するMPPK120のMPPK番号であるか否かによって判定する（ステップS24）。

【 0 0 8 6 】

この結果、取得したMPPK番号が自己の属するMPPK120のMPPK番号と一致し、パス設定対象のLDEVのオーナー権を有している場合（ステップS24のYes）には、MP121は、LM122及び共有メモリ131におけるLDEV番号対応テーブル

50

132に、パス設定指示中のI/F番号、パス名、及びLDEV番号を含むエントリを登録する。また、MP121は、RAID構成情報136に、受信したRAIDグループ番号及びサイズを格納する。更に、MP121は、パス設定指示中のI/F番号が示すホストI/F101の管理テーブル102に、パス設定指示中のパス名と、自身が属するMPPK120MPPK番号とを含むエントリを設定し(ステップS25)、その後、MP121は、パス設定完了通知を管理コンソール20に通知する(ステップS26)。

【0087】

一方、取得したMPPK番号が自己の属するMPPK120のMPPK番号と一致せず、パス設定対象のLDEVのオーナー権を有していない場合(ステップS24のNo)には、当該LDEVに関する情報の更新等を行うことはできない。このため、MP121は、取得したオーナー権を有するMPPK120のMPPK番号をパス設定失敗通知に含めて管理コンソール20に送信する(ステップS27)。

10

【0088】

管理コンソール20のCPU26は、パス設定が完了したか否か、すなわち、パス設定完了通知を受信したか否かを判定し(ステップS28)、パス設定完了通知を受け取っている場合には、パス設定が完了したことを示す結果を表示部29に表示させる(ステップS33)。

【0089】

一方、パス設定が終了していない場合、すなわち、パス設定失敗通知を受け取った場合には、CPU26は、パス設定失敗通知に含まれているMPPK番号のMPPK120を送信先として選択し(ステップS29)、当該MPPK120に対して、I/F番号、パス名、及びLDEV番号を含むパス設定指示を送信する(ステップS30)。

20

【0090】

パス設定指示を受け取ったMPPK120のMP121では、ステップS23~ステップS25の処理を実行する(ステップS31)。ここで、当該MPPK120はオーナー権を有するので、ステップS31中において、ステップS25に対応する処理が実行される。

【0091】

次いで、MP121は、パス設定完了通知を管理コンソール20に通知する(ステップS32)。その後、パス設定完了通知を受け取った管理コンソール20のCPU26は、パス設定が完了したことを示す結果を表示部29に表示させる(ステップS33)。

30

【0092】

上記したパス設定処理によると、最初にパス設定指示を送信する先として選択したMPPK120が対応するLDEVのオーナー権をもっていない場合であっても、その後、対応するLDEVのオーナー権を有するMPPK120にパス設定指示を送信して、パス設定を行わせることができる。このため、管理コンソール20では、LDEVのオーナー権を有しているMPPKを逐次把握しておく必要がない。このため、ストレージシステム10が管理コンソール20の関与なしで、独自にLDEVのオーナー権を移している場合であっても、支障なくパス設定を行うことができる。

【0093】

次に、増設したLDEVを減設するためのLDEV減設処理について説明する。

40

【0094】

図11は、本発明の一実施形態に係るLDEV減設処理のフローチャートである。

【0095】

LDEV減設処理において、管理コンソール20のCPU26は、ユーザによる入力部28に対する操作により、LDEVの減設要求を受け付ける。本実施形態では、CPU26は、例えば、LDEV管理画面51を表示させている際におけるユーザによる入力部28に対する操作により、減設するLDEVの指定を受け付ける。次いで、CPU26は、複数のMPPK120の中から当該LDEVの減設を実行させるMPPK120を選択する(ステップS41)。ここで、CPU26は、例えば、ラウンドロビンによってMPP

50

K 1 2 0 を選択してもよく、ランダムに選択するようにしてもよい。このように、L D E V の減設時においては、C P U 2 6 が減設させる M P P K 1 2 0 を選択するので、ユーザが指定する必要がない。

【 0 0 9 6 】

次いで、C P U 2 6 は、受け付けた L D E V に対応する L D E V 番号を含む L D E V 減設指示を、通信 I / F 2 1、内部ネットワーク 1 5 0 を介して、選択した M P P K 1 2 0 に送信する（ステップ S 4 2）。

【 0 0 9 7 】

送信先の M P P K 1 2 0 の M P 1 2 1 は、内部ネットワーク 1 5 0 を介して、L D E V 減設指示を受信する。次いで、M P 1 2 1 は、後述するオーナー権確保処理（ステップ S 4 3）を実行することにより、減設対象の L D E V のオーナー権を確保する。

10

【 0 0 9 8 】

次いで、M P 1 2 1 は、L M 1 2 2 に格納された L D E V 番号対応テーブル 1 3 2 から減設対象の L D E V の L D E V 番号に対応する I / F 番号とパス名とを取得し、当該 I / F 番号に対応するホスト I / F 1 0 1 の管理テーブル 1 0 2 から、当該パス名を含むエントリを削除する。更に、M P 1 2 1 は、L M 1 2 2 から減設対象の L D E V についての個別制御情報 1 2 4 c 及び L D E V 負荷情報 1 2 4 d を削除するとともに、当該 L D E V に対応するロック有無 1 2 4 a をロック無しに設定し、ポインタ 1 2 4 b を空にする。また、M P 1 2 1 は、共有メモリ 1 3 1 から対応する L D E V の個別制御情報 1 3 4 b を削除し、共有メモリ 1 3 1 における L D E V の制御情報へのロックを外す、すなわち、対応する L D E V のロックワード 1 3 4 a に空の値（例えば、- 1）を格納する（ステップ S 4 4）。

20

【 0 0 9 9 】

その後、M P 1 2 1 は、L D E V 減設完了通知を管理コンソール 2 0 に通知する（ステップ S 4 5）。L D E V 減設完了通知を受け取った管理コンソール 2 0 の C P U 2 6 は、L D E V の減設が完了したことを示す結果を表示部 2 9 に表示させる（ステップ S 4 6）。

【 0 1 0 0 】

上記した L D E V 減設処理によると、最初に L D E V 減設指示を送信する先として選択した M P P K 1 2 0 が対応する L D E V のオーナー権をもっていない場合であっても、L D E V の減設を行わせることができる。このため、管理コンソール 2 0 では、L D E V のオーナー権を有している M P P K を逐次把握しておく必要がない。

30

【 0 1 0 1 】

次に、オーナー権確保処理を説明する。

【 0 1 0 2 】

図 1 2 は、本発明の一実施形態に係るオーナー権確保処理のフローチャートである。

【 0 1 0 3 】

このオーナー権確保処理を行うにあたっては、M P 1 2 1 は、オーナー権を確保する対象の L D E V の L D E V 番号を既に取得している。オーナー権確保処理において、オーナー権を確保する側の M P P K 1 2 0 の M P 1 2 1 は、共有メモリ 1 3 1 のオーナー権を確保する対象の L D E V のロックを参照する。すなわち、M P 1 2 1 は、オーナー権を確保する対象の L D E V のオーナー権を有する M P P K 1 2 0 の M P P K 番号を共有メモリ 1 3 1 から取得する（ステップ S 5 1）。

40

【 0 1 0 4 】

次いで、M P 1 2 1 は、自己の属する M P P K 1 2 0 がオーナー権確保対象の L D E V のオーナー権を有しているか否かを、取得した M P P K 番号が自己の属する M P P K 1 2 0 の M P P K 番号であるか否かによって判定する（ステップ S 5 2）。

【 0 1 0 5 】

この結果、取得した M P P K 番号が自己の属する M P P K 1 2 0 の M P P K 番号と一致する場合（ステップ S 5 2 の Y e s）には、当該 L D E V のオーナー権を有していることを

50

意味するので、オーナー権確保処理を終了する。

【0106】

一方、取得したMPPK番号が自己の属するMPPK120のMPPK番号と一致しない場合(ステップS52のNo)には、当該LDEVのオーナー権を有していないことを意味するので、MP121は、オーナー権確保対象のLDEVのLDEV番号を含むオーナー権解放要求を、通信I/F21、内部ネットワーク150を介して、取得したMPPK番号が示すMPPK120、すなわち、対象のLDEVのオーナー権を有するMPPK120に送信する(ステップS53)。

【0107】

送信先のMPPK120のMP121は、内部ネットワーク150を介して、オーナー権解放要求を受信する。オーナー権解放要求を受信すると、MP121は、LM122に格納されたLDEV番号対応テーブル132からオーナー権解放要求に含まれるLDEV番号に対応するI/F番号とパス名とを取得する。次いで、MP121は、当該I/F番号に対応するホストI/F101の管理テーブル102から、当該パス名を含むエントリにおけるMPPK番号を空(例えば、-1)にする。これによって、ホストI/F101から対象のLDEVに対する新たな入出力要求が、当該MPPK120に渡されることを防止することができる。

10

【0108】

更に、MP121は、当該LDEVに対する入出力処理が完了するまで待つ。ここで、LDEVに対する入出力処理が完了したことは、例えば、当該MPPK120のLM122に格納されたキューに、対象のLDEVの入出力要求がないことにより把握することができる。これによって、既に受け付けたLDEVへの入出力処理が実行されないといった事態を適切に防止できる。

20

【0109】

その後、MP121は、共有メモリ131から対応するLDEVの個別制御情報134bを削除し、共有メモリ131におけるLDEVの制御情報へのロックを外す、すなわち、対応するLDEVのロックワード134aに空の値(例えば、-1)を格納する。また、MP121は、LM122から対象のLDEVについての個別制御情報124c及びLDEV負荷情報124dを削除するとともに、当該LDEVに対応するロック有無124aをロック無しに設定し、ポインタ124bを空にする(ステップS54)。

30

【0110】

次いで、MP121は、オーナー権解放を行ったことを示す、オーナー権解放応答を要求元のMPPK121に送信する(ステップS55)。

【0111】

オーナー権を確保する側のMPPK120のMP121は、所定時間内にオーナー権解放応答を受信したか否かを判定する(ステップS56)。この結果、所定時間内にオーナー権解放応答を受信していない場合(ステップS56のNo)には、オーナー権解放要求を送信したMPPK120に障害が発生していると考えられるので、当該MPPK120を閉塞する処理を実行する。ここで、MPPK120を閉塞する処理としては、例えば、MPPK120をリセットする処理や、MPPK120への電力の供給を停止する処理等がある。次いで、MP121は、共有メモリ131に格納されたLDEV番号対応テーブル132から対象のLDEV番号に対応するI/F番号とパス名とを取得する。次いで、MP121は、当該I/F番号に対応するホストI/F101の管理テーブル102において、当該パス名を含むエントリのMPPK番号を空の値(例えば、-1)にする。また、MP121は、共有メモリ131におけるLDEVの制御情報へのロックを外す、すなわち、対応するLDEVのロックワード134aに空の値(例えば、-1)を格納する(ステップS57)。

40

【0112】

そして、ステップS57を行った場合、又は、所定時間内にオーナー権解放応答を受信した場合(ステップS56のYes)には、MP121は、共有メモリ131における対象

50

の L D E V の制御情報へロックをかける、すなわち、対応する L D E V のロックワード 1 3 4 a に自身の M P P K 番号を格納する。次いで、M P 1 2 1 は、共有メモリ 1 3 1 から対象の L D E V の個別制御情報 1 3 4 を取得し、L M 1 2 2 にコピーする。これにより、L M 1 2 2 には、対応する L D E V の個別制御情報 1 2 4 c が存在することとなる。また、M P 1 2 1 は、共有メモリ 1 3 1 の L D E V 番号対応テーブル 1 3 2 から、対象の L D E V の L D E V 番号を有するエントリを取得して、L M 1 2 2 に格納する。また、M P 1 2 1 は、L M 1 2 2 の対象の L D E V に対応するロック有無 1 2 4 a をロック有に設定し、ポインタ 1 2 4 b に L M 1 2 2 の個別制御情報 1 2 4 c の先頭へのポインタを設定する。更に、M P 1 2 1 は、L M 1 2 2 の L D E V 番号管理テーブル 1 3 2 から対象の L D E V の L D E V 番号に対応する I / F 番号とパス名とを取得する。次いで、M P 1 2 1 は、当該 I / F 番号に対応するホスト I / F 1 0 1 の管理テーブル 1 0 2 において、当該パス名を含むエントリの M P P K 番号に自身の M P P K 番号を格納する（ステップ S 5 8）。これによって、M P P K 1 2 0 は、対象の L D E V のオーナー権を確保することができ、対象の L D E V に対する入出力処理を実行できることとなる。

10

【 0 1 1 3 】

次に、チューニング画面を表示させるチューニング画面表示処理を説明する。

【 0 1 1 4 】

図 1 3 は、本発明の一実施形態に係るチューニング画面表示処理のフローチャートである。

【 0 1 1 5 】

チューニング画面表示処理において、管理コンソール 2 0 の C P U 2 6 は、ユーザによる入力部 2 8 に対する操作により、負荷状況表示指示を受け付ける（ステップ S 6 1）。負荷状況表示指示を受け付けると、ストレージシステム 1 0 のすべての M P P K 1 2 0 に対して以下の処理ステップ（ステップ S 6 2 ~ S 6 5）を実行する。

20

【 0 1 1 6 】

まず、C P U 2 6 は、ストレージシステム 1 0 の複数の M P P K 1 2 0 の中からラウンドロビンに従って 1 つの M P P K 1 2 0 を選択する（ステップ S 6 2）。

【 0 1 1 7 】

次いで、C P U 2 6 は、選択した M P P K 1 2 0 に対して負荷情報要求を送信する（ステップ S 6 3）。

30

【 0 1 1 8 】

負荷情報要求を受信した M P P K 1 2 0 の M P 1 2 1 は、L M 1 2 2 の M P P K 負荷情報 1 2 4 e から M P P K の負荷情報を取り出して、管理コンソール 2 0 に送信し（ステップ S 6 4）、L M 1 2 2 の各 L D E V の L D E V 負荷情報 1 2 4 d から各 L D E V の負荷情報を取り出して、当該各負荷情報を各 L D E V 番号とともに、管理コンソール 2 0 に送信する（ステップ S 6 5）。一方、管理コンソール 2 0 では、M P P K 1 2 0 から送信される M P P K の負荷情報と、L D E V の負荷情報及び L D E V 番号とを受信する。

【 0 1 1 9 】

そして、管理コンソール 2 0 の C P U 2 6 は、全ての M P P K 1 2 0 から M P P K の負荷情報と、L D E V の負荷情報を受信した場合には、受信した各情報に基づいて、図 8 に示すようなチューニング画面 6 0 を表示部 2 9 に表示させる（ステップ S 6 6）。

40

【 0 1 2 0 】

次に、L D E V を担当する M P P K 1 2 0 を他の M P P K 1 2 0 に移行させるチューニング処理について説明する。

【 0 1 2 1 】

図 1 4 は、本発明の一実施形態に係るチューニング処理のフローチャートである。

【 0 1 2 2 】

チューニング処理において、管理コンソール 2 0 の C P U 2 6 は、ユーザによる入力部 2 8 に対する操作により、担当を変更する L D E V の指定と、新たな担当となる M P P K の指定とを受け付ける（ステップ S 7 1）。本実施形態では、C P U 2 6 は、例えば、チ

50

ューニング画面60を表示させている際におけるユーザによる入力部28に対する操作により、担当を変更するLDEVの指定と、新たな担当となるMPPK120の指定とを受け付ける。

【0123】

次いで、CPU26は、ユーザによって指定されたMPPK120を送信先のMPPK120として選択する(ステップS72)。次いで、CPU26は、指定されたLDEVに対応するLDEV番号を含むオーナー権移行指示を、通信I/F21、内部ネットワーク150を介して、選択したMPPK120に送信する(ステップS73)。

【0124】

送信先のMPPK120のMP121は、内部ネットワーク150を介して、オーナー権移行指示を受信する。次いで、MP121は、オーナー権確保処理(ステップS43)を実行することにより、移行対象のLDEVのオーナー権を確保する。これによって、当該MPPK120のMP121が当該LDEVに対する入出力処理を実行することができるようになる。

10

【0125】

その後、MP121は、オーナー権移行完了通知を管理コンソール20に通知する(ステップS74)。オーナー権移行完了通知を受け取った管理コンソール20のCPU26は、該当するLDEVのオーナー権の移行が完了したことを示す結果を表示部29に表示させる(ステップS75)。

【0126】

以上のチューニング処理によると、既に使用されているLDEVのオーナー権を他のMPPK120に容易に移行させることができる。このため、ストレージシステム10におけるMPPK120の負荷を容易且つ適切に分散することができる。

20

【0127】

ストレージシステム10においては、ホストI/F部100、MPPK120、共有メモリ部130、ディスクI/F部140、HDD170のいずれかによって障害等が発生した場合には、障害が発生した部位を取り外し、新しい部位又は修理した部位を取り付けるというリプレース(交換)が行われる。このようなリプレースが発生する場合におけるストレージシステム10の処理について以下説明する。

【0128】

まず、MPPK120をリプレースする際におけるMPPKリプレース処理について説明する。

30

【0129】

図15は、本発明の一実施形態に係るMPPKリプレース処理のフローチャートである。

【0130】

MPPKリプレース処理において、管理コンソール20のCPU26は、ユーザによる入力部28に対する操作により、リプレースするMPPK番号の入力を受け付ける。次いで、CPU26は、MPPK番号に対応するMPPK120を送信先のMPPK120として選択する(ステップS81)。

40

【0131】

次いで、CPU26は、MPPK閉塞指示を、通信I/F21、内部ネットワーク150を介して、選択したMPPK120に送信する(ステップS82)。

【0132】

送信先のMPPK120のMP121は、内部ネットワーク150を介して、MPPK閉塞指示を受信する。次いで、MP121は、LM122に格納されたロック有無124aを参照することにより、自身の属するMPPK120がオーナー権を有するLDEVのLDEV番号を特定する。MP121は、各LDEV番号のLDEVのそれぞれを処理対象として以下の処理ステップ(ステップS83)を実行する。

【0133】

50

MP121は、LM122から処理対象のLDEV番号に対応するI/F番号とパス名とを取得する。次いで、MP121は、当該I/F番号に対応するホストI/F101の管理テーブル102から、当該パス名を含むエントリにおけるMPPK番号を空(例えば、-1)にする。これによって、ホストI/F101から対象のLDEVに対する新たな入出力要求が、当該MPPK120に渡されることを防止することができる。

【0134】

更に、MP121は、当該LDEVに対する入出力処理が完了するまで待つ。ここで、LDEVに対する入出力処理が完了したことは、例えば、当該MPPK120のLM122に格納されたキューに、対象のLDEVの入出力要求がないことにより把握することができる。これによって、既に受け付けられたLDEVへの入出力処理が実行されない事態を適切に防止できる。

10

【0135】

その後、MP121は、共有メモリ131における当該LDEVの制御情報へのロックを外す、すなわち、対応するLDEVのロックワード134aに空の値(例えば、-1)を格納する(ステップS83)。

【0136】

そして、オーナー権を有する全てのLDEVに対する処理を終了した場合には、MP121は、MPPKの閉塞が完了し、入れ替えが可能であることを示すMPPK閉塞完了通知に、ロックを外したLDEV(オーナー権を有していたLDEV)のLDEV番号のリスト(アンロックLDEVリスト)を含めて管理コンソール20に送信する(ステップS84)。

20

【0137】

MPPK閉塞完了通知を受け取った管理コンソール20のCPU26は、MPPK120の入れ替えを要求する内容を表示部29に表示させ、MPPK120の入れ替えが完了したか否かを確認する処理を行う(ステップS85)。MPPK120が入れ替えられたか否かは、CPU26がMPPK120に対する通信を行うことにより把握することができる。

【0138】

管理コンソール20のCPU26が、MPPK120の入れ替えを確認できた場合には、CPU26は、入れ替えられたMPPK120に対して、アンロックLDEVリストに含まれたLDEV番号を含むMPPK再開指示を送信する(ステップS86)。

30

【0139】

MPPK再開指示を受け取ったMPPK120のMP121は、MPPK再開指示に含まれるLDEV番号のLDEVのすべてを処理対象として以下の処理ステップ(ステップS87)を実行する。すなわち、MP121は共有メモリ131における、処理対象のLDEVに対する制御情報へロックをかける、すなわち、対象のLDEVのロックワード134aに自身のMPPK番号を格納する。次いで、MP121は、共有メモリ131から対象のLDEVの個別制御情報134を取得し、LM122にコピーする。また、MP121は、共有メモリ131のLDEV番号対応テーブル132から、対象のLDEVのLDEV番号を有するエントリを取得して、LM122に格納する。また、MP121は、LM122の対象のLDEVに対応するロック有無124aをロック有に設定し、ポインタ124bにLM122の個別制御情報124cの先頭へのポインタを設定する。更に、MP121は、LM122のLDEV番号管理テーブル132から対象のLDEVのLDEV番号に対応するI/F番号とパス名とを取得する。次いで、MP121は、当該I/F番号に対応するホストI/F101の管理テーブル102において、当該パス名を含むエントリのMPPK番号に自身のMPPK番号を格納する(ステップS87)。

40

【0140】

そして、処理対象の全てのLDEVに対する処理を終了した場合には、MP121は、MPPKが再開したことを示すMPPK再開完了通知を管理コンソール20に送信する(ステップS88)。

50

【 0 1 4 1 】

M P P K再開完了通知を受け取った管理コンソール 2 0 の C P U 2 6 は、M P P Kの再開が完了したことを示す結果を表示部 2 9 に表示させる（ステップ S 8 9）

このM P P Kリプレース処理によると、入れ替え後のM P P K 1 2 0に対して、入れ替え前のM P P K 1 2 0の有していたL D E Vのオーナー権を所有させることができ、入れ替え前のM P P K 1 2 0と同様に、オーナー権を有するL D E Vに対する入出力処理を実行させることができる。

【 0 1 4 2 】

次に、ホストI / F部をリプレースする際におけるI / F P Kリプレース処理について説明する。

【 0 1 4 3 】

図 1 6 は、本発明の一実施形態に係るI / F P Kリプレース処理のフローチャートである。

【 0 1 4 4 】

I / F P Kリプレース処理において、管理コンソール 2 0 の C P U 2 6 は、ユーザによる入力部 2 8 に対する操作により、リプレースするホストI / F部 1 0 0 のI / F P K番号の入力を受け付ける。次いで、C P U 2 6 は、複数のM P P K 1 2 0の中から任意のM P P K 1 2 0を選択する（ステップ S 9 1）。

【 0 1 4 5 】

次いで、C P U 2 6 は、受け付けたI / F P K番号を含むL D E Vリスト送付指示を、通信I / F 2 1、内部ネットワーク 1 5 0を介して、選択したM P P K 1 2 0に送信する（ステップ S 9 2）。

【 0 1 4 6 】

送信先のM P P K 1 2 0のM P 1 2 1は、内部ネットワーク 1 5 0を介して、L D E Vリスト送付指示を受信する。次いで、M P 1 2 1は、共有メモリ 1 3 1に格納されたL D E V番号対応テーブル 1 3 2から、L D E Vリスト送付指示に含まれているI / F P K番号に対応するホストI / F部 1 0 0に属するホストI / F 1 0 1のI / F番号が格納されているエントリを抽出し、抽出したエントリを含むL D E Vリストを作成する（ステップ S 9 3）。ここで、I / F P K番号に対応するホストI / F部 1 0 0に属するホストI / F 1 0 1のI / F番号は、例えば、I / F番号中にI / F P K番号を含めておくように管理している場合には、I / F P K番号が含まれていることにより特定することができる。また、I / F P K番号と、所属するホストI / FのI / F番号とを対応付けたテーブルを共有メモリ 1 3 0に予め用意しておき、当該テーブルを使ってI / F P K番号からI / F番号を特定するようにしてもよい。

【 0 1 4 7 】

次いで、M P 1 2 1は、作成したL D E Vリストを管理コンソール 2 0 に送信する（ステップ S 9 4）。

【 0 1 4 8 】

L D E Vリストを受け取った管理コンソール 2 0 の C P U 2 6 は、L D E Vリストの全てのL D E Vを対象として、後述するパス定義削除処理（ステップ S 9 5）の実行を開始する。これにより、リプレース対象のホストI / F部 1 0 0のホストI / F 1 0 1を介した全てのL D E Vへのパスが削除される。

【 0 1 4 9 】

パスの削除が終了した後、管理コンソール 2 0 の C P U 2 6 は、ホストI / F部 1 0 0の入れ替えを要求する内容を表示部 2 9 に表示させ、ホストI / F部 1 0 0の入れ替えが完了したか否かを確認する処理を行う（ステップ S 9 6）。ホストI / F部 1 0 0が入れ替えられたか否かは、C P U 2 6 がホストI / F部 1 0 0に対する通信を行うことにより把握することができる。

【 0 1 5 0 】

管理コンソール 2 0 の C P U 2 6 が、ホストI / F部 1 0 0の入れ替えを確認できた場

10

20

30

40

50

合には、CPU 26は、LDEVリストの全てのLDEVを対象として、図10に示すパス設定処理（ステップS97）の実行を開始する。これにより、交換前のホストI/F部100と同様なパスが設定され、入れ替えられたホストI/F部100を利用して交換前と同様な状態が再現できる。パスの設定が終了した後、管理コンソール20のCPU26は、ホストI/F部100の再開が完了したことを示す結果を表示部29に表示させる（ステップS98）。

【0151】

次に、パス定義削除処理（ステップS95）について説明する。

【0152】

図17は、本発明の一実施形態に係るパス定義削除処理のフローチャートである。

10

【0153】

パス定義削除処理において、管理コンソール20のCPU26は、パス定義削除要求を受け付ける。本実施形態では、CPU26は、MPPK120から送信されるLDEVリストのエントリ（I/F番号、パス名、及びLDEV番号）をパス定義削除要求として受け付けている。次いで、CPU26は、複数のMPPK120の中からパス定義削除指示の送信先とするMPPK120を選択する（ステップS101）。ここで、CPU26は、例えば、ラウンドロビンによってMPPK120を選択してもよく、ランダムに選択するようにしてもよい。

【0154】

次いで、CPU26は、I/F番号、パス名、及びLDEV番号を含むパス定義削除指示を、通信I/F21、内部ネットワーク150を介して、選択したMPPK120に送信する（ステップS102）。

20

【0155】

送信先のMPPK120のMP121は、内部ネットワーク150を介して、パス定義削除指示を受信する。次いで、MP121は、パス定義削除指示に含まれているLDEV番号のLDEVのオーナー権を有するMPPK120のMPPK番号を共有メモリ131から取得する（ステップS103）。オーナー権を有するMPPK120のMPPK番号は、共有メモリ131中の対応するLDEVのロックワード134aから取得することができる。

【0156】

次いで、MP121は、自己の属するMPPK120がパス定義削除の対象のLDEVのオーナー権を有しているか否かを、取得したMPPK番号が自己の属するMPPK120のMPPK番号であるか否かによって判定する（ステップS104）。

30

【0157】

この結果、取得したMPPK番号が自己の属するMPPK120のMPPK番号と一致し、パス定義削除対象のLDEVのオーナー権を有している場合（ステップS104のYes）には、MP121は、LM122に格納されたLDEV番号対応テーブル132からパス定義削除指示に含まれるLDEV番号に対応するI/F番号とパス名とを取得する。次いで、MP121は、当該I/F番号に対応するホストI/F101の管理テーブル102から、当該パス名を含むエントリを削除する。更に、MP121は、当該LDEVに対する入出力処理が完了するまで待つ。ここで、LDEVに対する入出力処理が完了したことは、例えば、当該MPPK120のLM122に格納されたキューに、対象のLDEVの入出力要求がないことにより把握することができる。これによって、既に受け付けられたLDEVへの入出力処理が実行されない事態を適切に防止できる。その後、MP121は、LM122及び共有メモリ131のLDEV番号対応テーブル132から当該LDEV番号に対応するエントリを削除する（ステップS105）。次いで、MP121は、パス定義削除完了通知を管理コンソール20に通知する（ステップS106）。

40

【0158】

一方、取得したMPPK番号が自己の属するMPPK120のMPPK番号と一致せず、パス定義削除対象のLDEVのオーナー権を有していない場合（ステップS104のNo

50

)には、当該L D E Vに関する情報の更新等を行うことはできないので、パス定義削除失敗通知に、取得したオーナー権を有するM P P K 1 2 0のM P P K番号を含めて管理コンソール20に送信する(ステップS 1 0 7)。

【0159】

管理コンソール20のC P U 2 6は、パス定義削除が完了したか否か、すなわち、パス定義削除完了通知を受信したか否かを判定し(ステップS 1 0 8)、パス定義削除完了通知を受け取っている場合には、パス定義削除が完了したことを示す結果を表示部29に表示させる(ステップS 1 1 3)。

【0160】

一方、パス定義削除が終了していない場合、すなわち、パス定義削除失敗通知を受け取った場合(ステップS 1 0 8のN o)には、C P U 2 6は、パス定義削除失敗通知に含まれているM P P K番号のM P P K 1 2 0を送信先として選択し(ステップS 1 0 9)、当該M P P K 1 2 0に対して、I / F番号、パス名、及びL D E V番号を含むパス定義削除指示を送信する(ステップS 1 1 0)。

10

【0161】

パス定義削除指示を受け取ったM P P K 1 2 0のM P 1 2 1では、ステップS 1 0 3～ステップS 1 0 5の処理を実行する(ステップS 1 1 1)。ここで、当該M P P K 1 2 0はオーナー権を有するので、ステップS 1 1 1中において、ステップS 1 0 5に対応する処理が実行される。次いで、M P 1 2 1は、パス定義削除完了通知を管理コンソール20に通知する(ステップS 1 1 2)。その後、パス定義削除完了通知を受け取った管理コンソール20のC P U 2 6は、パス定義削除が完了したことを示す結果を表示部29に表示させる(ステップS 1 1 3)。

20

【0162】

上記したパス定義削除処理によると、最初にパス定義削除指示を送信する先として選択したM P P K 1 2 0が対応するL D E Vのオーナー権をもっていない場合であっても、その後、対応するL D E Vのオーナー権を有するM P P K 1 2 0にパス定義削除指示を送信して、パス定義削除を行わせることができる。このため、管理コンソール20では、L D E Vのオーナー権を有しているM P P Kを逐次把握しておく必要がない。このため、ストレージシステム10が管理コンソール20の関与なしで、独自にL D E Vのオーナー権を移している場合であっても、支障なくパス定義削除を行うことができる。

30

【0163】

次に、いずれかのM P P K 1 2 0がリブレース中である、或いは、いずれかのM P P K 1 2 0に障害が発生した場合に、当該M P P K 1 2 0がオーナー権を持っているL D E Vに対する入出力処理を可能にするためのアクセス確保処理を説明する。

【0164】

図18は、本発明の一実施形態に係るアクセス確保処理のフローチャートである。

【0165】

本実施形態では、複数のM P P K 1 2 0において、対となるM P P K 1 2 0が予め決められており、一方のM P P K 1 2 0が対となる他方のM P P K 1 2 0の担当しているL D E Vに対する入出力処理をリブレース中において実行するようにしている。

40

【0166】

アクセス確保処理において、一のM P P K 1 2 0(交替M P P Kという)が対となる他のM P P K 1 2 0(対象M P P Kという)に対して、動作しているか否かを確認するための生死確認を行う(ステップS 1 1 2)。これに対して、対象M P P K 1 2 0は、動作している場合には、生存応答を送信する(ステップS 1 1 3 a)一方、対象M P P K 1 2 0がリブレース中や、障害が発生している場合には、生存応答を送信することができない(ステップS 1 1 3 b)。

【0167】

交替M P P K 1 2 0では、M P 1 2 1が生死確認に対する対象M P P K 1 2 0からの生存応答があったか否かを判定し(ステップS 1 1 4)、生存応答があった場合(ステップ

50

S 1 1 4 の Y e s) には、対象 M P P K 1 2 0 による処理を交替して行う必要がないので、所定時間経過後に、上記ステップ S 1 1 2 からの処理を実行する。

【 0 1 6 8 】

一方、生存応答がない場合（ステップ S 1 1 4 の N o ）には、対象 M P P K 1 2 0 が担当していた L D E V への入出力処理ができないことを意味しているため、交替 M P P K 1 2 0 の M P 1 2 1 は、共有メモリ 1 3 1 の対象 M P P K 1 2 0 がロックしている L D E V を参照する。すなわち、M P 1 2 1 は、対象 M P P K 1 2 0 がオーナー権を有するすべての L D E V を特定する（ステップ S 1 1 5 ）。

【 0 1 6 9 】

次いで、M P 1 2 1 は、特定した全ての L D E V を対象にして以下の処理を実行する。まず、M P 1 2 1 は、共有メモリ 1 3 1 における対象の L D E V の制御情報へロックをかける、すなわち、対応する L D E V のロックワード 1 3 4 a に自身の M P P K 番号を格納する。次いで、M P 1 2 1 は、共有メモリ 1 3 1 から対象の L D E V の個別制御情報 1 3 4 を取得し、L M 1 2 2 にコピーする。これにより、L M 1 2 2 には、対応する L D E V の個別制御情報 1 2 4 c が存在することとなる。また、M P 1 2 1 は、共有メモリ 1 3 1 の L D E V 番号対応テーブル 1 3 2 から、対象の L D E V の L D E V 番号を有するエントリを取得して、L M 1 2 2 に格納する。また、M P 1 2 1 は、L M 1 2 2 の対象の L D E V に対応するロック有無 1 2 4 a をロック有に設定し、ポインタ 1 2 4 b に L M 1 2 2 の個別制御情報 1 2 4 c の先頭へのポインタを設定する。更に、M P 1 2 1 は、L M 1 2 2 の L D E V 番号管理テーブル 1 3 2 から対象の L D E V の L D E V 番号に対応する I / F 番号とパス名とを取得する。次いで、M P 1 2 1 は、当該 I / F 番号に対応するホスト I / F 1 0 1 の管理テーブル 1 0 2 において、当該パス名を含むエントリの M P P K 番号に自身の M P P K 番号を格納する（ステップ S 1 1 6 ）。これによって、交替 M P P K 1 2 0 が対象の L D E V のオーナー権を確保することができ、対象の L D E V に対する入出力処理を対象 M P P K 1 2 0 に代わって実行できることとなる。

【 0 1 7 0 】

次に、本発明の一実施形態における第 1 の変形例を説明する。

【 0 1 7 1 】

上記実施形態において、図 1 1 に示した L D E V 減設処理に変えて、次に示す L D E V 減設処理を実行するようにしてもよい。

【 0 1 7 2 】

図 1 9 は、本発明の一実施形態における第 1 の変形例に係る L D E V 減設処理のフローチャートである。

【 0 1 7 3 】

変形例に係る L D E V 減設処理において、管理コンソール 2 0 の C P U 2 6 は、ユーザによる入力部 2 8 に対する操作により、L D E V 減設要求を受け付ける。本実施形態では、C P U 2 6 は、例えば、L D E V 管理画面 5 1 を表示させている際におけるユーザによる入力部 2 8 に対する操作により、減設する L D E V の指定を受け付け、対応する L D E V の L D E V 番号を把握する。次いで、C P U 2 6 は、複数の M P P K 1 2 0 の中から L D E V 減設指示の送信先とする M P P K 1 2 0 を選択する（ステップ S 1 2 1 ）。ここで、C P U 2 6 は、例えば、ラウンドロビンによって M P P K 1 2 0 を選択してもよく、ランダムに選択するようにしてもよい。

【 0 1 7 4 】

次いで、C P U 2 6 は、受け付けた L D E V 番号を含む L D E V 減設指示を、通信 I / F 2 1、内部ネットワーク 1 5 0 を介して、選択した M P P K 1 2 0 に送信する（ステップ S 1 2 2 ）。

【 0 1 7 5 】

送信先の M P P K 1 2 0 の M P 1 2 1 は、内部ネットワーク 1 5 0 を介して、L D E V 減設指示を受信する。次いで、M P 1 2 1 は、L D E V 減設指示に含まれている L D E V 番号の L D E V のオーナー権を有する M P P K 1 2 0 の M P P K 番号を共有メモリ 1 3 1 か

10

20

30

40

50

ら取得する（ステップS 1 2 3）。オーナー権を有するM P P K 1 2 0のM P P K番号は、共有メモリ1 3 1中の対応するL D E Vのロックワード1 3 4 aから取得することができる。

【 0 1 7 6 】

次いで、M P 1 2 1は、自己の属するM P P K 1 2 0が減設対象のL D E Vのオーナー権を有しているか否かを、取得したM P P K番号が自己の属するM P P K 1 2 0のM P P K番号であるか否かによって判定する（ステップS 1 2 4）。

【 0 1 7 7 】

この結果、取得したM P P K番号が自己の属するM P P K 1 2 0のM P P K番号と一致し、減設対象のL D E Vのオーナー権を有している場合（ステップS 1 2 4のY e s）には、M P 1 2 1は、L M 1 2 2に格納されたL D E V番号対応テーブル1 3 2から減設対象のL D E VのL D E V番号に対応するI / F番号とパス名とを取得し、当該I / F番号に対応するホストI / F 1 0 1の管理テーブル1 0 2から、当該パス名を含むエントリを削除する。更に、M P 1 2 1は、L M 1 2 2から減設対象のL D E Vについての個別制御情報1 2 4 c及びL D E V負荷情報1 2 4 dを削除するとともに、当該L D E Vに対応するロック有無1 2 4 aをロック無に設定し、ポインタ1 2 4 bを空にする。また、M P 1 2 1は、共有メモリ1 3 1から対応するL D E Vの個別制御情報1 3 4 bを削除し、共有メモリ1 3 1におけるL D E Vの制御情報へのロックを外す、すなわち、対応するL D E Vのロックワード1 3 4 aに空の値（例えば、- 1）を格納し（ステップS 1 2 5）、その後、M P 1 2 1は、L D E V減設完了通知を管理コンソール2 0に通知する（ステップS 1 2 6）。

【 0 1 7 8 】

一方、取得したM P P K番号が自己の属するM P P K 1 2 0のM P P K番号と一致せず、減設対象のL D E Vのオーナー権を有していない場合（ステップS 1 2 4のN o）には、当該L D E Vに関する情報の更新等を行うことはできない。このため、M P 1 2 1は、取得したオーナー権を有するM P P K 1 2 0のM P P K番号をL D E V減設失敗通知に含めて管理コンソール2 0に送信する（ステップS 1 2 7）。

【 0 1 7 9 】

管理コンソール2 0のC P U 2 6は、L D E Vの減設が完了したか否か、すなわち、L D E V減設完了通知を受信したか否かを判定し（ステップS 1 2 8）、L D E V減設完了通知を受け取っている場合には、L D E Vの減設が完了したことを示す結果を表示部2 9に表示させる（ステップS 1 3 3）。

【 0 1 8 0 】

一方、L D E Vの減設が終了していない場合、すなわち、L D E V減設失敗通知を受け取った場合には、C P U 2 6は、L D E V減設失敗通知に含まれているM P P K番号のM P P K 1 2 0を送信先として選択し（ステップS 1 2 9）、当該M P P K 1 2 0に対して、L D E V番号を含むL D E V減設指示を送信する（ステップS 1 3 0）。

【 0 1 8 1 】

L D E V減設指示を受け取ったM P P K 1 2 0のM P 1 2 1では、ステップS 1 2 3～ステップS 1 2 5の処理を実行する（ステップS 1 3 1）。ここで、当該M P P K 1 2 0はオーナー権を有するので、ステップS 1 3 1中において、ステップS 1 2 5に対応する処理が実行される。次いで、M P 1 2 1は、L D E V減設完了通知を管理コンソール2 0に通知する（ステップS 1 3 2）。その後、L D E V減設完了通知を受け取った管理コンソール2 0のC P U 2 6は、L D E Vの減設が完了したことを示す結果を表示部2 9に表示させる（ステップS 1 3 3）。

【 0 1 8 2 】

上記したL D E V減設処理によると、最初にL D E V減設指示を送信する先として選択したM P P K 1 2 0が対応するL D E Vのオーナー権をもっていない場合であっても、その後、対応するL D E Vのオーナー権を有するM P P K 1 2 0にL D E V減設指示を送信して、L D E Vの減設を行わせることができる。このため、管理コンソール2 0では、L D

10

20

30

40

50

EVのオーナー権を有しているMPPKを逐次把握しておく必要がない。このため、ストレージシステム10が管理コンソール20の関与なしで、独自にLDEVのオーナー権を移している場合であっても、支障なくLDEVの減設を行うことができる。また、LDEVの減設指示を受けたMP121が、図11に示すような他のMPPK120からオーナー権を確保するオーナー権確保処理を行わないで済むので、MP121に係る負荷を低減することができる。

【0183】

次に本発明の第2の変形例について説明する。

【0184】

図20は、本発明の一実施形態における第2の変形例に係るチューニング処理のフローチャートである。 10

【0185】

第2の変形例は、上記実施形態では、図14に示すようにチューニング処理において管理者が担当を変更するLDEV及び担当するMPPKを設定するようにしていたものを、管理コンソール20が各MPPK120の負荷及びLDEVの負荷に基づいて、担当を変更するLDEVと、当該LDEVを担当するMPPK120とを自動的に決定するようにしたものである。なお、図14と同様の処理ステップには、同様な番号を付し、重複する説明を省略する。

【0186】

第2の変形例に係るチューニング処理において、管理コンソール20のCPU26は、 20
既に収集してある各MPPK120の負荷及び各LDEVの負荷に基づいて、最も負荷が高いLDEVを、担当を変更するLDEVとして選択し(ステップS141)、更に、最も負荷が低いMPPK120を新たな担当として選択する(ステップS142)。次いで、管理コンソール20のCPU26は、選択したLDEVに対応するLDEV番号を含むオーナー権移行指示を、通信I/F21、内部ネットワーク150を介して、選択したMPPK120に送信する(ステップS73)。

【0187】

その後、管理コンソール20のCPU26は、オーナー権移行完了通知を受け取ると、HDD25のログ領域に、実行したLDEVのオーナー権の移行に関する内容を記録する(ステップS143)。 30

【0188】

上記チューニング処理によると、最も負荷が高いLDEVのオーナー権を最も負荷の低いMPPK120に移行することができ、管理者の手を介することなくMPPK120の負荷の分散を行うことができる。

【0189】

次に本発明の第3の変形例について説明する。

【0190】

図21は、本発明の一実施形態における第3の変形例に係るチューニング処理のフローチャートである。

【0191】

第3の変形例は、上記第2の変形例において、担当を変更するLDEVの選択方法を変えたものである。なお、図14及び図20と同様の処理ステップには、同様な番号を付し、重複する説明を省略する。 40

【0192】

第3の変形例に係るチューニング処理において、管理コンソール20のCPU26は、既に収集してあるLDEVの負荷に基づいて、一定の閾値以下であって、最も負荷が高いLDEVを、担当を変更するLDEVとして選択し(ステップS151)、以降の処理を行う。これによって、一定の閾値以下であっても、最も負荷が高いLDEVの担当のMPPK120を変更することができる。

【0193】

上記チューニング処理によると、担当を変更するLDEVとして、所定の閾値以下の負荷であるLDEVの中で、最も負荷の高いLDEVを選択するようにしているので、安定性を維持しつつ、MPPK120の負荷の分散を行うことができる。

【0194】

次に本発明の第4の変形例について説明する。

【0195】

図22は、本発明の一実施形態における第4の変形例に係る負荷分散自動調整処理のフローチャートである。

【0196】

第4の変形例は、上記実施形態では、図13に示すように管理コンソール20のCPU26がMPPK120に負荷情報を要求して付加情報をMPPK120から収集していたものを、MPPK120が自発的に管理コンソール20にMPPK負荷情報とLDEV負荷情報とを送信するようにし、更に、管理コンソール20がMPPK120から送信されたLDEV負荷情報及びMPPK負荷情報に基づいて、上記した図21と同様な処理を行うようにしたものである。なお、図13及び図21と同様な処理ステップには、同様な番号を付し、重複する説明を省略する。

【0197】

MPPK120のMP121は、任意の時点で、MPPK負荷情報を管理コンソール20に送信し(ステップS161)、更に、LDEV負荷情報を管理コンソール120に送信する(ステップS162)。なお、各MPPK120のMP121が管理コンソール120に自身のMPPK負荷情報及びLDEV負荷情報を送信するようにしてもよく、いずれか1つのMPPK120が他のMPPK120からMPPK負荷情報及びLDEV負荷情報を収集しておき、それらをまとめて管理コンソール120に送信するようにしてもよい。

【0198】

次いで、管理コンソール20のCPU26は、MPPK120から送信されたMPPK負荷情報及びLDEV負荷情報に基づいて、以降の処理を開始する。

【0199】

この処理によると、MPPK120の負荷の分散を管理者の手を介することなく行うことができる。

【0200】

以上、本発明を一実施形態に基づいて説明したが、本発明は上述した実施形態に限られず、他の様々な態様に適用可能である。

【0201】

例えば、上記各実施形態において、記憶装置の一例としてHDDを例に説明していたが、本発明はこれに限られず、例えば、HDDの少なくとも一部、又は全部を、DVDドライブ、磁気テープドライブ、フラッシュメモリデバイス等のデータを記憶可能な他の記憶装置に置き換えるようにしてもよい。

【0202】

また、上記実施形態では、LDEV増設の設定と、パス設定とを異なるタイミングで行うようにしていたが、本発明はこれに限られず、LDEV増設の設定と、パスの設定とを同時に行うようにしてもよい。例えば、LDEV増設要求受付時(ステップS11)に、パス設定に必要な情報(I/F#、パス名)を受け付けるようし、LDEV増設指示に、パス設定に必要な情報をあわせて、LDEVを担当するMPPK120のMP121に送信するようにし(ステップS12)、MP121が、RAIDグループ構成情報とLDEV番号対応テーブルの格納処理(ステップS13、ステップS25)を行うようにすればよい。このようにパス設定を同時に行うようにすれば、パス設定に必要な情報を、LDEVの担当のMPPK120に直接送ることができるので、担当以外のMPPK120に送信した場合を考慮した処理(例えば、S29~S31)を行う必要がない。このため、パス設定における処理負荷を低減することができるとともに、パス設定に係る時間を短

10

20

30

40

50

縮することができる。

【0203】

また、上記実施形態では、管理コンソール20のCPU26が、負荷分散の処理を行うようにしていたが、本発明はこれに限られず、例えば、管理コンソール20のCPU26が実行していた処理をいずれかのMPPK120のMP121が実行するようにしてもよい。また、上記実施形態では、すべてのMPPK120から最も負荷が低いMPPK120を選択するようにしていたが、本発明はこれに限られず、例えば、管理者が予め指定した複数のMPPK120の中から選択するようにしてもよい。

【0204】

また、上記実施形態では、MPPK120に複数のMP121が備えられていたが、本発明はこれに限られず、例えば、1つのMP121を備えるようにしてもよい。

10

【0205】

また、上記実施形態では、対となるMPPK120の一方が、他方が担当しているLDEVに対するアクセス権を、他方が動作できない場合に確保するようにしていたが、本発明はこれに限られず、複数のMPPK120のそれぞれが、他のいずれかのMPPK120が動作できない場合に、当該MPPK120の担当するLDEVに対するアクセス権を確保するようにしてもよく、任意のMPPK120によって、任意のMPPK120が動作できない場合に、当該MPPK120の担当するLDEVに対するアクセス権を確保するようにしてもよい。

【図面の簡単な説明】

20

【0206】

【図1】本発明の一実施形態に係る計算機システムの構成図である。

【図2】図2Aは、本発明の一実施形態に係る管理テーブルの構成の一例を示す図である。図2Bは、LDEV番号対応テーブルの構造の一例を示す図である。

【図3】本発明の一実施形態に係るMPPKのLMにおけるキューを説明する図である。

【図4】本発明の一実施形態に係るLM及び共有メモリで管理される情報の構成の一例を示す図である。

【図5】図5Aは、本発明の一実施形態に係るアドレス対応情報の構成の一例を示す図である。図5Bは、本発明の一実施形態に係るRAID構成情報の構成の一例を示す図である。図5Cは、本発明の1実施形態に係るHDD構成情報の構成の一例を示す図である。

30

【図6】本発明の一実施形態に係る管理コンソールの構成図である。

【図7】本発明の一実施形態に係るLDEV管理画面を示す図である。

【図8】本発明の一実施形態に係るチューニング画面を示す図である。

【図9】本発明の一実施形態に係るLDEV増設処理のフローチャートである。

【図10】本発明の一実施形態に係るパス設定処理のフローチャートである。

【図11】本発明の一実施形態に係るLDEV減設処理のフローチャートである。

【図12】本発明の一実施形態に係るオーナー権確保処理のフローチャートである。

【図13】本発明の一実施形態に係るチューニング画面表示処理のフローチャートである。

。

【図14】本発明の一実施形態に係るチューニング処理のフローチャートである。

40

【図15】本発明の一実施形態に係るMPPKリプレース処理のフローチャートである。

【図16】本発明の一実施形態に係るI/FPKリプレース処理のフローチャートである。

。

【図17】本発明の一実施形態に係るパス定義削除処理のフローチャートである。

【図18】本発明の一実施形態に係るアクセス確保処理のフローチャートである。

【図19】本発明の一実施形態における第1の変形例に係るLDEV減設処理のフローチャートである。

【図20】本発明の一実施形態における第2の変形例に係るチューニング処理のフローチャートである。

【図21】本発明の一実施形態における第3の変形例に係るチューニング処理のフローチ

50

ャートである。

【図22】本発明の一実施形態における第4の変形例に係る負荷分散自動調整処理のフローチャートである。

【符号の説明】

【0207】

10 ストレージシステム、20 管理コンソール、100 ホストI/F部、101 ホストI/F、120 MPPK、121 MP、122 LM、130 共有メモリ部、140 ディスクI/F部、141 ディスクI/F、150 内部ネットワーク、170 HDD。

【図1】

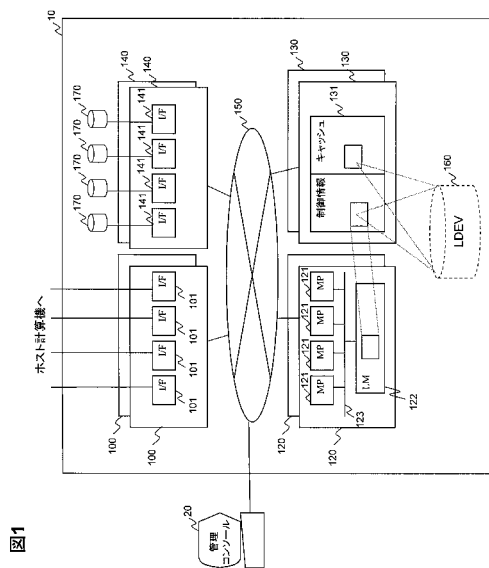


図1

【図2】

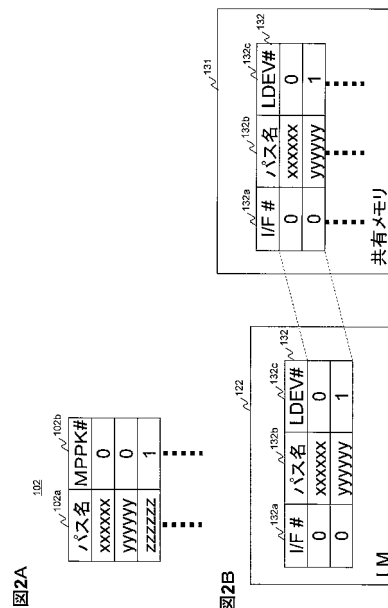


図2A

図2B

【 図 3 】

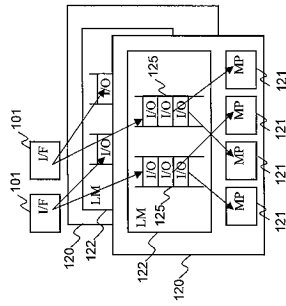


図3

【 図 5 】

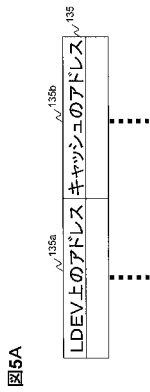


図5A

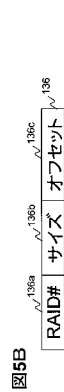


図5B

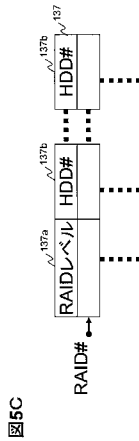


図5C

【 図 4 】

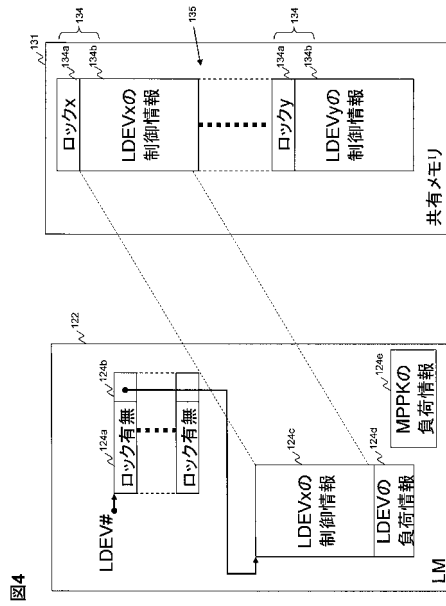


図4

【 図 6 】

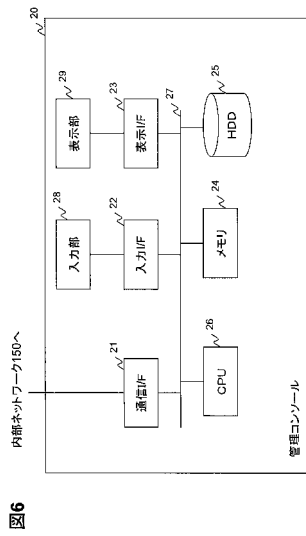


図6

【 図 7 】

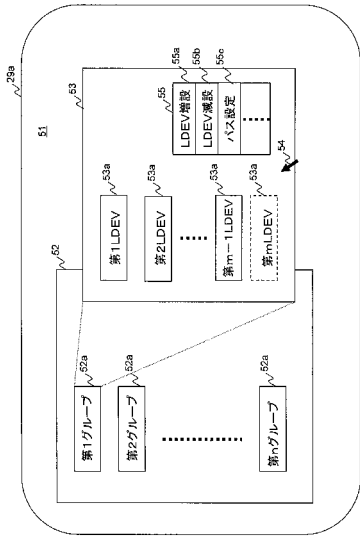


図7

【 図 8 】

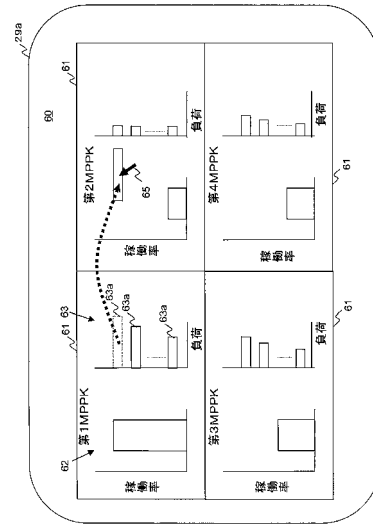


図8

【 図 9 】

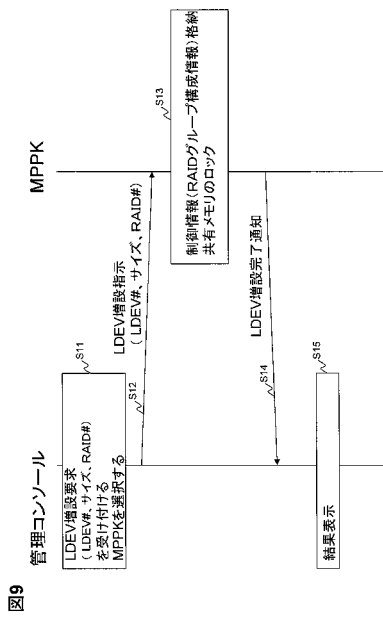


図9

【 図 10 】

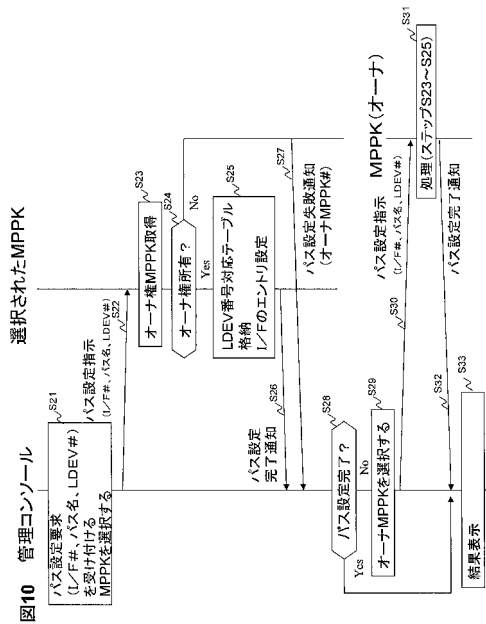


図10

【 図 1 1 】

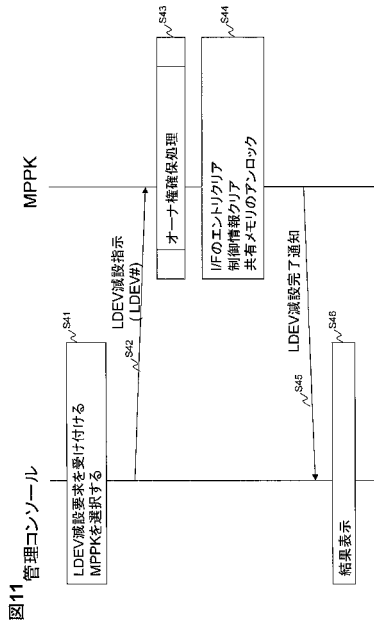


図11

【 図 1 2 】

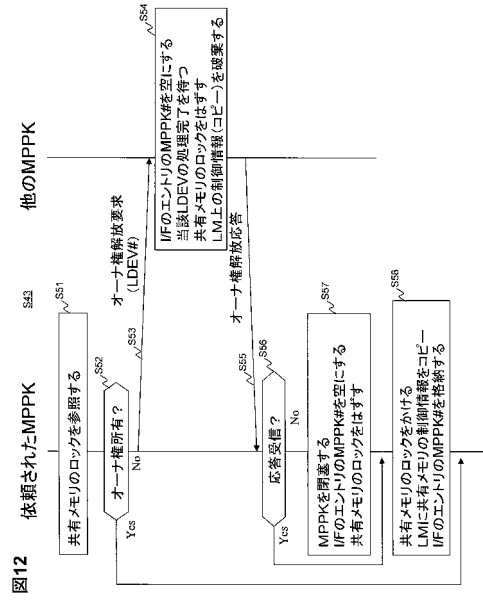


図12

【 図 1 3 】

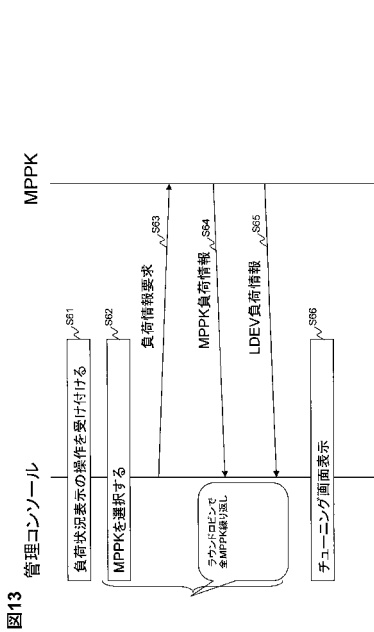


図13

【 図 1 4 】

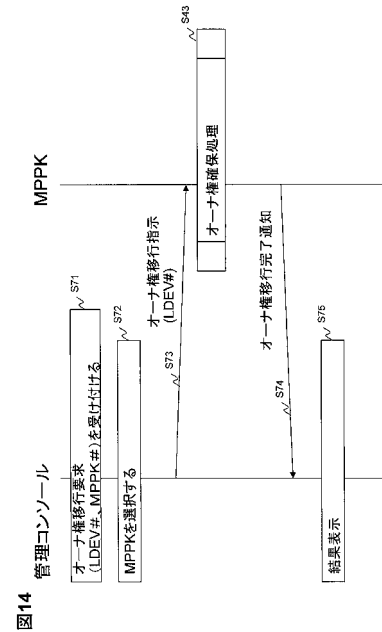
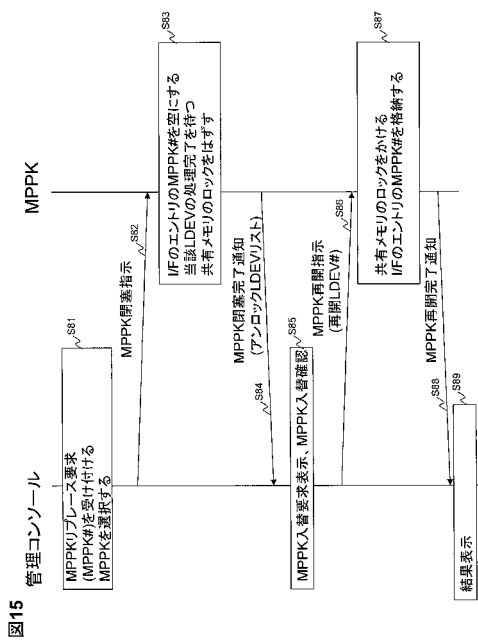
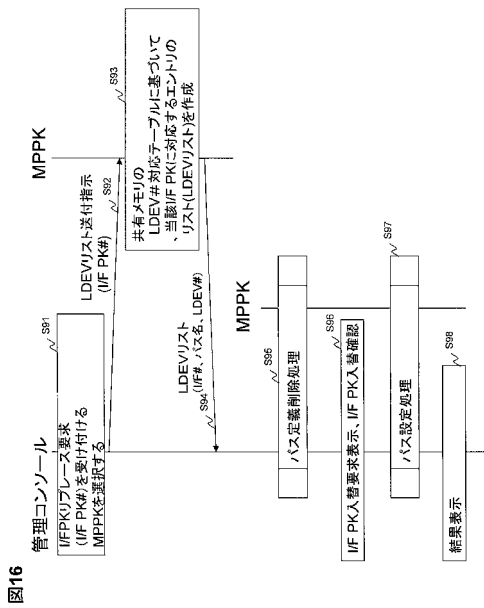


図14

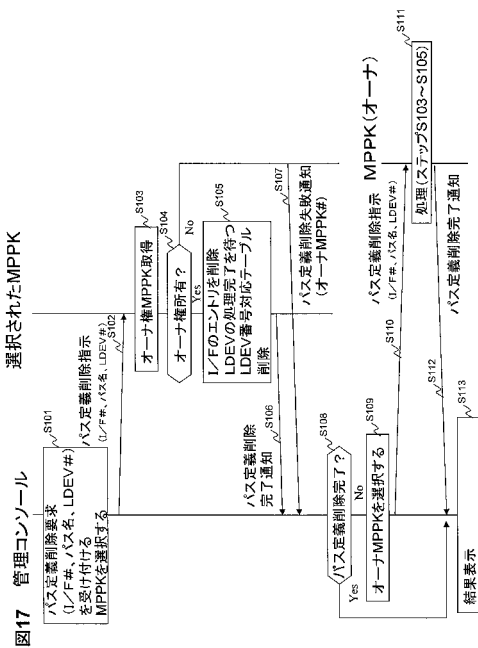
【 図 15 】



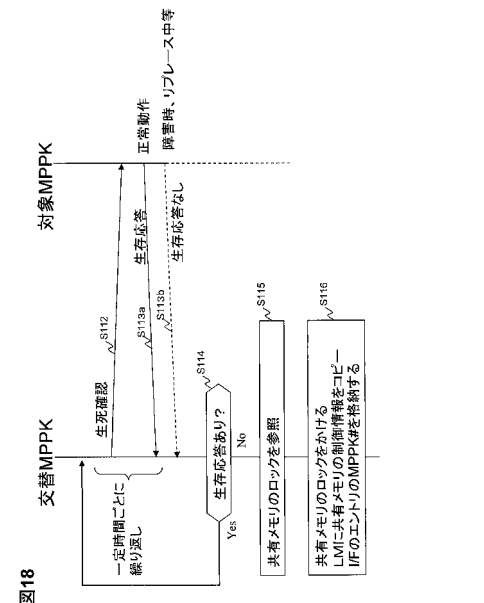
【 図 16 】



【 図 17 】



【 図 18 】



フロントページの続き

- (72)発明者 下園 紀夫
神奈川県川崎市麻生区王禅寺1099番地 株式会社日立製作所 システム開発研究所内
- (72)発明者 出口 彰
神奈川県川崎市麻生区王禅寺1099番地 株式会社日立製作所 システム開発研究所内
- (72)発明者 竹内 久治
神奈川県小田原市中里322番2号 株式会社日立製作所 R A I Dシステム事業部内
- (72)発明者 佐藤 孝夫
神奈川県小田原市中里322番2号 株式会社日立製作所 R A I Dシステム事業部内
- (72)発明者 本間 久雄
神奈川県小田原市中里322番2号 株式会社日立製作所 R A I Dシステム事業部内

審査官 菅原 浩二

- (56)参考文献 特開2005-267545(JP,A)
特開2003-162377(JP,A)
特開2005-122763(JP,A)

(58)調査した分野(Int.Cl., DB名)
G06F 3/06