

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4767554号  
(P4767554)

(45) 発行日 平成23年9月7日(2011.9.7)

(24) 登録日 平成23年6月24日(2011.6.24)

(51) Int. Cl. F I  
**G09F 9/40 (2006.01)** G O 9 F 9/40 3 0 3  
**G02F 1/1333 (2006.01)** G O 2 F 1/1333  
**G02F 1/1343 (2006.01)** G O 2 F 1/1343

請求項の数 5 (全 14 頁)

(21) 出願番号	特願2005-51310 (P2005-51310)	(73) 特許権者	000002325
(22) 出願日	平成17年2月25日 (2005. 2. 25)		セイコーインスツル株式会社
(65) 公開番号	特開2006-53521 (P2006-53521A)		千葉県千葉市美浜区中瀬1丁目8番地
(43) 公開日	平成18年2月23日 (2006. 2. 23)	(74) 代理人	100154863
審査請求日	平成20年2月12日 (2008. 2. 12)		弁理士 久原 健太郎
(31) 優先権主張番号	特願2004-205384 (P2004-205384)	(74) 代理人	100142837
(32) 優先日	平成16年7月13日 (2004. 7. 13)		弁理士 内野 則彰
(33) 優先権主張国	日本国(JP)	(74) 代理人	100123685
			弁理士 木村 信行
		(72) 発明者	松平 努
			千葉県千葉市美浜区中瀬1丁目8番地 セイコーインスツル株式会社内
		(72) 発明者	埴 弘樹
			千葉県千葉市美浜区中瀬1丁目8番地 セイコーインスツル株式会社内
			最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

第一表示パネルと、  
 前記第一表示パネルより表示画素数が少ない第二表示パネルと、  
前記第一表示パネル及び前記第二表示パネルの表示画素に画像を表示させるための共通駆動信号と、前記第一表示パネルの表示画素のみに画像を表示させるための駆動信号を出力するドライバICと、を備える表示装置であって、  
前記第一表示パネルの表示画面は、前記共通駆動信号が供給される第一ライン電極と前記駆動信号が供給される第二ライン電極で構成され、  
前記第二表示パネルの表示画面は、前記共通駆動信号が供給される第一ライン電極で構成され、  
前記第二表示パネルには、表示画面の外側に前記第一ライン電極と隣接して複数本のダミー電極が設けられ、  
前記複数本のダミー電極は、表示画面から離れるにつれて、前記第二表示パネルの第一ライン電極の面積より面積が段々と小さくなるように形成され、  
表示画面に近いダミー電極ほど、前記第一表示パネルの第一ライン電極に近い第二ライン電極の駆動信号が供給されることを特徴とする表示装置。

【請求項2】

第一表示パネルと、前記第一表示パネルより表示画素数が少ない第二表示パネルと、  
前記第一表示パネル及び前記第二表示パネルの表示画素に画像を表示させるための共通

10

20

駆動信号と前記第一表示パネルの表示画素のみに画像を表示させるための駆動信号を出力するドライバICと、を備える表示装置であって、

前記第一表示パネルの表示画面は、前記共通駆動信号が供給される第一ライン電極と前記駆動信号が供給される第二ライン電極で構成され、

前記第二表示パネルの表示画面は、前記共通駆動信号が供給される第一ライン電極で構成され、

前記第一表示パネルにおいて、前記ドライバICから前記第二ライン電極までの配線は前記ドライバICから前記第一ライン電極までの配線より、抵抗が大きいことを特徴とする表示装置。

【請求項3】

前記第二表示パネルには、表示画面の外側に前記第一ライン電極と隣接して複数本のダミー電極が設けられ、

前記複数本のダミー電極は、表示画面から離れるにつれて、前記第二表示パネルの前記第一ライン電極の面積より面積が段々と小さくなるとともに、

前記第一表示パネルにおいて、前記第一表示パネルの前記第一ライン電極に近いほど、前記ドライバICから前記第二ライン電極までの配線は、抵抗が小さくなるように形成されたことを特徴とする請求項2に記載の表示装置。

【請求項4】

第一表示パネルと、前記第一表示パネルより表示画素数が少ない第二表示パネルと、前記第一表示パネル及び前記第二表示パネルの表示画素に画像を表示させるための共通駆動信号と前記第一表示パネルの表示画素のみに画像を表示させるための駆動信号を出力するドライバICと、を備える表示装置であって、

前記第一表示パネルの表示画面は、前記共通駆動信号が供給される第一ライン電極と前記駆動信号が供給される第二ライン電極で構成され、

前記第二表示パネルの表示画面は、前記共通駆動信号が供給される第一ライン電極で構成され、

前記第二表示パネルには、前記第二表示パネルの前記第一ライン電極と表示画面の外側で隣接する一本のダミー電極が設けられ、

前記ダミー電極は、前記第二表示パネルの前記第一ライン電極の面積の約1/2であって、

前記第一表示パネルにおいて、前記ダミー電極に供給される前記駆動信号と同一の信号が供給された前記第二ライン電極から前記ドライバICまでの配線は、前記第一ライン電極から前記ドライバICまでの配線の抵抗値と、前記ダミー電極に供給される前記駆動信号と異なる信号が供給された前記第二ライン電極から前記ドライバICまでの配線の抵抗値との、中間の抵抗値を持つことを特徴とする表示装置。

【請求項5】

前記ドライバICは、同一のセグメント信号と同一のコモン信号を前記第一表示パネルと前記第二表示パネルに同時に出力するとともに、

前記駆動信号と前記共通駆動信号は、前記コモン信号と前記セグメント信号の少なくとも一方の信号であることを特徴とする請求項1～4のいずれか一項に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、パッシブマトリクス液晶パネルやアクティブマトリクス液晶パネルや有機ELなどの表示パネルが両面に配置された両面パネルを備えた表示装置、およびこのような表示装置を用いた携帯電話やPDA(Personal-Digital-Assistant)などの電子機器に関する。

【背景技術】

【0002】

従来の表示装置、例えば、STN型液晶表示装置では、図15に示すようにITOから

10

20

30

40

50

なるライン状のセグメント電極とコモン電極をマトリクス状に配置して、ドットマトリクスが形成されている。各電極の表面にはポリイミドなどの配向膜が形成され、その間に液晶層が設けられている。各電極に時分割で電圧を印加すること、すなわち、セグメント信号とコモン信号をそれぞれライン状の電極群に供給することにより表示が行われる。ドットマトリクスを構成するライン電極毎にドライバICの出力電極を接続して、信号を印加する。現在では、画素数が160×128ドット程度であれば、セグメント信号とコモン信号を出力するドライバICは1チップで構成されているが、それ以上の画素数ではセグメント専用のドライバICとコモン専用のドライバICを個別に使用している。また、ドライバICの駆動信号の出力数と画素数の関係に応じて、複数のドライバICを使用することもある。

10

#### 【0003】

近年携帯電話は、二つに開くシェルタイプが多く採用されており、メイン画面とその背面のサブ画面を表示画面として搭載した形態（以下、両面パネルと称す）が増えている。この二つの画面は、別々の表示パネルで構成されており（例えば、特許文献1を参照）、その表示パネルを駆動するICもそれぞれに実装して、画面を駆動していた。あるいは、二つの表示画面のサイズを足した画素数に対応したドライバIC1個で二つの画面を駆動する方法もあった。この方法は、例えばSTN型液晶の場合、メインの表示パネルに駆動信号を入力する側の一辺と対向する辺からサブの表示パネルに信号を供給していた。このとき、セグメント信号についてはメインパネルの表示電極であるセグメント電極を經由してサブパネルに一部のセグメント信号を供給することにより、信号を二つのパネルで共用した。また、メインパネルとドライバICとの電気的接続部で、セグメント信号の接続端子の両外側に設けられたメインパネル用コモン信号の接続端子のさらに両外側にサブパネル用コモン信号の接続端子を設け、この接続端子からメインパネルの外周部を經由して、サブパネルにコモン信号を供給して、二つの画面を駆動した。あるいは、ICから出力した信号をメインパネルに供給する端子部で分岐してサブパネルに供給する方法では、セグメント信号だけではなくコモン信号も共用することができる。

20

【特許文献1】特開2000-338483号公報（第2頁、第1図）

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0004】

しかしながら、両面パネルを1チップで駆動する場合に、駆動信号をメインパネルとサブパネルで共有した部分としていない部分でメインパネルのコントラストの差が発生するという、メインパネルの画質の劣化が発生した。図14に、ドライバICとSTN型液晶のメインパネル及びサブパネルを接続する回路図の一例を示す。階調表示において、駆動信号を共有した部分と共有していない部分の境界部でコントラストムラが発生していた。コントラストムラは、駆動信号を共有した部分としていない部分にかかる液晶の容量差が大きいために発生する。すなわち、図14の回路図で説明すると、メインパネルのCOM4とCOM5の間、ならびにCOM68とCOM69の間の2カ所でコントラストムラが発生した。そこで、本発明は、駆動信号をメインパネルとサブパネルで共有した部分としていない部分とのコントラスト差の生じない表示装置を実現することを目的とする。

30

40

#### 【課題を解決するための手段】

#### 【0005】

そこで、本発明の表示装置では、メインパネルのコントラストの差が発生する境界部に隣接した共有していなかった電極を、サブパネルに形成したダミー電極に接続する。ダミー電極は、サブパネルの画素を形成する1つの電極の総重なり面積より小さくする。ダミー電極が複数なら段階的に小さくする。そうすることで、液晶の容量が段階的に小さくなり、人間の目では識別できないレベルのコントラストの差とすることができた。つまり、メインパネルとサブパネルを同一のドライバICで駆動する表示装置で、駆動信号を共用する信号電極と共用しない信号電極の境界に発生するコントラストムラを目視では実質的に見えなくなるように、その境界にある、サブパネルと共用しないメインパネルの信号電

50

極群を、サブパネルに形成された容量負荷が段階的に小さくなるように設けられたダミー電極群に接続することとした。

【0006】

しかし、この方法だけではサブパネルの容量が大きい場合は、特にメインパネルがグレー1色の表示画面にしたときに、サブパネルを接続した画面としていない画面の領域において帯状のコントラストムラが顕著に生じる。

【0007】

そこで、メインパネルのドライバICから表示画面まで間の配線において、サブパネルを接続してある配線は、サブパネルを接続していない配線より、配線抵抗を大きくする構成とした。このコントラストムラの発生原因は、駆動波形の遅延による波形のなまり原因である。この遅延を模式的に簡略した回路理論式は、誘電正接  $\tan$  で表すことができる。メインパネルの容量  $C1$ 、サブパネルの容量  $C2$ 、メインパネルのメインパネルだけ駆動する配線抵抗を  $R1$ 、メインパネルのサブパネルと接続して駆動する配線抵抗を  $R2$  とした場合、角周波数を  $\omega$ 、メインパネルのみ駆動する誘電正接を  $\tan \theta_1$ 、サブパネルと接続してメインパネルを駆動する誘電正接を  $\tan \theta_2$  とすると下記の式のとおりになる。

$\tan \theta_1 = \tan \theta_2 \dots \dots \dots$  式(1)

$\omega C1 \times R1 = \omega (C1 + C2) \times R2 \dots \dots$  式(2)

$R1 = (C1 + C2) / C1 \times R2 \dots \dots \dots$  式(3)

ここで、メインパネルの配線抵抗は、サブパネルを接続したメインパネルの配線抵抗  $R2$  より、計算式のとおり  $R1$  の配線抵抗を大きくすることで理論的に設計することができる。メインパネルの配線抵抗値は、領域毎に全て同一の抵抗にならない場合がある。つまり、メインパネルのみ駆動している配線抵抗値もコントラストムラとして見えない範囲で段階的に徐々に変化していることもある。そのような場合には、メインパネルのみ駆動している領域とサブパネルと接続して駆動している領域の境界同士の抵抗値を考えればよい。このように設計することで、コントラストムラを理論的には解決することが可能である。

【0008】

しかし、現実的にはドライバICのON抵抗値のばらつき、メインパネルとサブパネルの液晶材料、その容量などにばらつきがある。更にプロセス起因では、ITOの膜厚、エッチング条件、焼成温度によって配線抵抗値自体がばらつくこと、そしてパネルの配線面積やパネルのギャップによって容量がばらつくこと、更に表示画面つまり液晶がON状態かOFF状態かで容量が変わること、その他にも様々な寄生容量が生じている。材料ロットや製造ロットの差等も含め、配線抵抗の補正だけでは、完全にコントラストムラの問題を解決することは非常に難しい。

【0009】

そこで、上記説明した配線抵抗を補正した上に、メインパネルのメインパネルのみ駆動する領域とメインパネルとサブパネルとを接続して駆動する領域の境界には、上記  $\tan \theta_1$  と  $\tan \theta_2$  の中間の値になるようにする構成とした。つまり、サブパネルにはサブパネルの画面を構成する容量の  $1/2$  の容量のダミーを配置し、そのダミー電極をメインパネルのみ駆動する境界の電極に接続する構成とした。更にその電極の配線抵抗は、メインパネルのみ駆動する配線の配線抵抗値とサブパネルを接続して駆動するメインパネルの配線抵抗値の中間の値にすることで、何らかのばらつきにより抵抗値の変動やサブパネルの容量の変動があっても、その境界の電極は、ほぼ  $\tan \theta_1$  と  $\tan \theta_2$  の中間の値の  $\tan \theta$  にすることができる。つまり、コントラストのムラを段階的にすることで、一層目視でわからないようにすることができる。更に均一にするためには、このダミー電極の本数を増やし、ダミーの面積を段階的にできれば均等に減らし、それと対応して、配線抵抗は、同様にできれば均等になるように段階的に増やす構成にすることで、一層均一な画像を得ることができる。

【発明の効果】

10

20

30

40

50

## 【0010】

ドライバICを1チップで駆動信号を共有した両面パネルにおいて、メインパネルの表示ムラを解消し、ドライバICの1チップ構成での低コスト化と高画質を両立した表示装置を提供できるようになった。

## 【発明を実施するための最良の形態】

## 【0011】

第一の表示パネルと第二の表示パネルとドライバICを備える表示装置であって、ドライバICから出力された液晶パネルを駆動するための駆動信号は、第一及び第二の表示パネルで共有してそれぞれに供給される構成となっているが、第二の表示パネルは第一の表示パネルより画素数が少なく、第一の表示パネルには、駆動信号を共有した部分と共有していない部分がある。共有した部分と共有していない境界でのドライバICに対する容量負荷の変化を段階的にするために、第二の表示パネルにダミー電極を配置して、境界部の容量負荷を段階的にする。第二の表示パネルに形成するダミー電極は第二の表示パネルの画素を形成する電極の持つ容量より小さくするために、電極の面積を小さくする。ダミーの本数は多いほどよく、第二の表示パネルの画面の信号と共用した電極と共用していない電極の間を、連続的にダミー電極の負荷容量を変化させる。更に、第一の表示パネルの画面を構成する領域以外、つまりドライバICと表示画面までの配線の配線抵抗値を、第一の表示パネルのみ駆動する配線と、第一の表示パネルと第二の表示パネルを駆動する配線とを分けて、第一の表示パネルのみ駆動する配線の配線抵抗値を大きくして構成した。更に上記ダミーと接続した表示画面までの配線抵抗値は、第一の表示パネルのみ駆動する配線抵抗値と第一の表示パネルと第二の表示パネルを駆動する配線抵抗値との差を段階的に変えた構成にした。

## 【0012】

すなわち、本発明の表示装置は、第一の表示パネルと、第一の表示パネルより画素数が少ない第二の表示パネルと、ドライバICを備えており、ドライバICは、第一及び第二の表示パネルを共に駆動するためにそれぞれに供給される共通駆動信号と第一の表示パネルのみを駆動するために供給される駆動信号を出力する。さらに、第二の表示パネルには表示画素を構成するライン電極とは別にダミー電極が設けられており、このダミー電極には第一の表示パネルのみを駆動するための駆動信号が供給される。

## 【0013】

さらに、このダミー電極を第二の表示パネルの表示画面より外側の領域に設けることとした。さらに、ダミー電極を隣接するように複数本設けることとした。さらに、この複数本のダミー電極は、表示画面から離れるにつれて、表示画面を構成するライン電極の面積よりも面積が小さくなるように形成することとした。更に、第一の表示パネルの画面を構成する領域以外の、つまりドライバICと表示画面までの配線の配線抵抗値を、第一の表示パネルのみ駆動する配線と、第一の表示パネルと第二の表示パネルを駆動する配線とを分けて、第一の表示パネルのみ駆動する配線の配線抵抗値を大きくして構成した。更に上記ダミーと接続した表示画面までの配線抵抗値は、第一の表示パネルのみ駆動する配線抵抗値と第一の表示パネルと第二の表示パネルを駆動する配線抵抗値との差をダミーの容量との増減は逆に段階的に変えた構成にした。

## 【実施例1】

## 【0014】

本実施例の液晶表示装置を図面に基づいて説明する。図1は、バックライトを組み込む前の表示装置の側面図である。ドライバIC3を実装した第一のFPC4からメインパネル1に駆動信号を供給し、さらに第2のFPC5によりサブパネル2に駆動信号を供給する。図2に、メインパネルとサブパネルの間にバックライト6を設けた状態を模式的に示す。両面発光型のバックライト6によりメインパネル1とサブパネル2に光を供給する。この状態をサブパネル2側から見た模式図を図3に示す。ただし、ここではバックライト6は図示していない。ここで、モジュール構成を部品の模式図を使って、詳細に説明する。図4は、メインパネル1の端子部の拡大図である。接続のための認識マーク7が左右に

10

20

30

40

50

各 2 個ずつ設けられており、その間に駆動信号をドライバ I C から表示電極に供給するための電極端子 8 が一定間隔で配置されている。図 5 はドライバ I C 3 を実装した第一の F P C 4 の外観図で、メインパネルの電極端子 8 と同一数同一間隔で接続端子 9 が形成されている。ポリイミドフィルムにシード層をスパッタリングし、さらに銅をスパッタリングと電気メッキにより形成した材料をフォトエッチングによりパターンニングし、さらに、ソルダーレジスト後にスズメッキをすることにより、F P C 4 は形成されている。実装の条件による伸びが発生する場合は、接続端子を縮小補正する事もある。

#### 【 0 0 1 5 】

図 6 は、第二の F P C 5 の外観図で、第一の F P C と同じ構成である。本実施例では、第二の F P C 5 には、第一の接続端子群 1 0 がメインパネル 1 の電極端子と同一数同一間隔で形成されている。更に、第二の接続端子群 1 1 がサブパネル 2 の端子と同一数同一間隔で形成されている。すなわち、第一の接続端子群 1 0 には第二の接続端子群と接続しない電極端子も同一形状で配置されている。これは、パネルの電極端子と F P C を異方性導電膜により接続するとき歩留まりと信頼性を安定化するためである。図 7 は、サブパネル 2 の端子部の外観図である。左右の認識マーク 1 2 の間に駆動電極端子 1 3 が一定間隔で形成されている。メインパネル 1 と第一の F P C 4 を接合した様子を示す模式図を図 8 に、第二の F P C とサブパネル 2 を接合した様子を示す模式図を図 9 に示す。この第二の F P C の接続端子をメインパネル 1 に形成された内側の認識マークの位置でメインパネル 1 に接続する。このようにしてドライバ I C と二つのパネルの配線接続が完成する。

#### 【 0 0 1 6 】

メインパネルには通常の電圧で駆動できる液晶を使用する。一方、サブパネルには低電圧で駆動する液晶を使用する。メインパネルはノーマリーブラックでサブパネルはノーマリーホワイトにする。メインパネルを使用するときには、サブパネルでは選択 / 非選択に関わらず液晶は ON 状態となり画面は黒表示となる。サブパネルを使用するときには、パースシャル駆動で使用する。このような構成では、サブパネルを使用するときには問題ないが、メインパネルを表示するときサブパネルの容量がメインパネルに影響し、特に階調表示する場合にサブパネルに接続した電極部でコントラストが暗くなり接続していない部分との間でコントラストの差が生じ、コントラストムラになる。

#### 【 0 0 1 7 】

そこで、画素数 1 2 8 × 1 6 0 ドットのメインパネルと、9 6 × 6 4 ドットのサブパネル（ともに S T N 方式）を例にとり、本実施例の配線接続を図 1 0 の模式的な回路図を用いて説明する。まずドライバ I C とメインパネル 1 は通常とおりに対一で接続する。一方、サブパネル 2 はメインパネル 1 とドット数が違うため、必要な本数だけドライバ I C とサブパネルを接続する。例えば、メインパネルの S E G 1 7 ~ 1 1 2 の電極端子にサブパネルの S E G 1 ~ 9 6 を接続し、メインパネルの C O M 5 ~ 6 8 の電極端子にサブパネルの C O M 1 ~ 6 4 を接続する。このとき、表示画面を駆動する上述の電極端子だけでなく、メインパネルの C O M 3、4、および、C O M 6 9、7 0 をサブパネルのダミー電極（D M Y 1 ~ 4）に接続する。サブパネルを構成する透明電極を図 1 1 に模式的に示す。コモン電極群（C O M 1 - 6 4）とセグメント電極群（S E G 1 - 9 6）がマトリクス状に重なり合った部分を表示画素として用いており、一点鎖線が画面として見える範囲である。ダミー電極（D M Y 1 - 4）はこの一点鎖線外に配置されている。

#### 【 0 0 1 8 】

このような構成によれば、メインパネルとサブパネルと接続した部分で駆動信号の波形が歪むことにより生じる非接続部とのコントラストの差が、ダミー電極で波形の歪を段階的に変化させることで、コントラスト差の境界をぼかし、ムラを解消できる。また、コントラストを段階的に変化させるために、表示画面側のダミー電極（D M Y 2）と外側のダミー電極（D M Y 2）の幅を変えることとした。これによりライン電極が保有する液晶容量を段階的に変化させている。本実施例では、ダミー電極の本数は C O M 側に各 2 本ずつ接続したが、本数は多い程良い。また、C O M 側のみに配置した実施例であったが、S E G 側にもムラが生じる場合は C O M と同様にダミー電極を配置すればよい。

10

20

30

40

50

## 【実施例 2】

## 【0019】

図13に、実施例1のダミー電極形状を変えた実施例を示す。図示するように、電極の長さを変えることで液晶容量を段階的に変えた。COM1からDMY2、DMY1と、段階的に容量が減っている。幅や長さを変えることでダミー電極の面積は小さくなるので、それに対応して容量が変化する。ダミー電極の形状はクシバやL字などでもよい。また、もう一方の境界では、DMY3～6は同一幅でダミー電極を形成している。ここではダミー電極を4本配置し、図12の回路図のメインパネルのCOM1～4までをCOM5と同じ容量で接続している。この場合には、画面の端まで同一負荷容量のダミー電極に接続しているため、境界が無くなる。あるいは、1本おきにダミー電極を接続してもよい。その場合はムラ消しの効果は減るが、ダミー電極を減らすことができる。

10

## 【実施例 3】

## 【0020】

本実施例では、サブパネルとメインパネルを接続しているドライバICから表示領域までのITO配線の配線抵抗値によりコントラストムラを改善した。図16に実施例3のメインパネルを構成する透明電極を模式的に示す。図14に示した回路構成である。サブパネルは図15に示した透明電極の構成である。図16に示すメインパネルのセグメント信号はSEG1～SEG128と図面下側からドライバIC（図示せず）より信号が印加される。透明電極の配線抵抗値はほぼ一定である。コモン信号は左側よりドライバIC（図示せず）より信号が印加される。ここでサブパネルは、図14に示した回路図のとおり

20

## 【0021】

メインパネルは高速応答タイプの液晶を使っており、COM電極の液晶の容量は、 $3.8 \times 10^{-10} \text{ F} / \mu\text{m}^2$ である。サブパネルには、低電圧タイプの液晶を使っており、COM電極の液晶の容量は、 $1.97 \times 10^{-10} \text{ F} / \mu\text{m}^2$ である。メインパネルを表示しているときには、サブパネルは駆動信号のON信号OFF信号に関わらず、液晶分子は全ON状態になっている。誘電正接よりサブパネルを接続していないメインパネルのCOM電極のCOM69では $\tan \delta_1 = \omega \cdot C_1 \cdot R_1 = 3.8 \times 10^{-10} \cdot R_1$ であり、サブパネルを接続しているCOM電極COM68では $\tan \delta_2 = \omega \cdot C_2 \cdot R_2 = (1.97 \times 10^{-10} + 3.8 \times 10^{-10}) \cdot R_2 = 5.77 \times 10^{-10} \cdot R_2$ となり、 $\tan \delta_1 = \tan \delta_2$ により、 $R_1 = 1.52 R_2$ となり、COM69はCOM68の1.52倍の配線抵抗となる。配線抵抗を調節するのは、画素までの配線幅を細くすることで調節する。

30

## 【0022】

サブパネルは、ポジ型の光学設計で、メインパネルを表示しているときには、メインパネルの液晶の駆動電圧にあわせ $1/160 \text{ duty}$ で駆動する。サブパネルの液晶は全ON状態なので全黒表示となる。メインパネルは、配線抵抗を補正することでほぼ均一な表示画像を得ることができた。サブパネルを表示するには駆動電圧を下げて $1/64 \text{ duty}$ で駆動する。サブパネルは、メインパネルの容量が同一条件で全配線に接続してあるので、均一な画質を得ることができる。サブパネルは、画素数により表示駆動条件である $\text{duty}$ を最適にすればよい。配線抵抗の他にドライバのON抵抗や接続抵抗を考慮するとより一層精度の良い補正ができる。上記実施例では、COM側の補正を行っているが、SEG側でムラが発生する場合は、SEG側の配線にも同様に実施して良い。

40

## 【実施例 4】

## 【0023】

本実施例は、メインパネルのサブパネルと接続している領域（COM5～COM68）以外は、実施例3に示したように配線抵抗を補正する他に、メインパネルのサブパネルを接続した境界の配線抵抗とサブパネルに形成したダミー電極をあわせた補正を行った実施

50

例である。図 17 は、メインパネルの透明電極を模式的に示した正面図である。図 18 はサブパネルの透明電極を模式的に示した正面図である。図 19 はメインパネルとサブパネルを接続した状態を示した回路図である。

【0024】

メインパネルのCOM4の配線抵抗値は、COM5とCOM3の中間の値で、COM5の配線抵抗の1.26倍の設計である。このCOM4と接続したサブパネルのDMY1は、サブパネルのCOM1の容量の半分の値である。メインパネルとサブパネルの液晶のギャップによりメインパネルとサブパネルの容量が変動しても、また、配線抵抗の膜厚により抵抗値がばらついていても、COM5とCOM3の $\tan$ に対してCOM4は、この中間の値になるようになる。また、メインパネルのCOM69とCOM70は、2段階に補正しており、COM69はCOM71に対し33%、COM70は66%の比率で抵抗補正する。また、COM69に接続するサブパネルのダミーDMY2の容量は逆に画面のCOM電極の容量に対して66%とし、COM70に接続するはダミーDMY3の容量は画面のCOM電極の容量に対して33%とした。引き回し配線抵抗値の膜厚やエッチングのばらつきやサブパネルの液晶のギャップなどによる容量のばらつきの両方があっても、サブパネルの接続した領域とサブパネルを接続していない領域の境界の段階的に補正することができる。

10

【0025】

このように配線抵抗値と容量の2つをあわせた補正の方法は、画面のムラの均一性が高く、特にカメラ画像の表示で安定した画質が得られる。上記実施例では、COM側の補正を行っているが、SEG側でムラが発生する場合は、SEG側の配線にも同様に実施して良い。

20

【図面の簡単な説明】

【0026】

【図1】本発明の表示装置の概要を示す模式図。

【図2】本発明の表示装置の外観を示す模式図。

【図3】本発明の表示装置をサブパネル側からみた模式図。

【図4】メインパネルの端子部の外観図。

【図5】ドライバICを実装した第一のFPCを示す外観図。

【図6】第二のFPCの外観図。

30

【図7】サブパネルの端子部の外観図。

【図8】メインパネルと第一のFPCを実装した状態を示す模式図。

【図9】サブパネルと第二のFPCを実装した状態を示す模式図。

【図10】本発明によるドライバICとメインパネル及びサブパネルの接続を模式的に示す回路図。

【図11】本発明によるサブパネルの電極構成を示す模式図。

【図12】本発明によるドライバICとメインパネル及びサブパネルの接続を模式的に示す回路図。

【図13】本発明によるサブパネルの電極構成を示す模式図。

【図14】ドライバICとメインパネル及びサブパネルの接続の一例を示す回路図。

40

【図15】従来表示パネルの透明電極を説明する模式図。

【図16】本発明によるメインパネルの電極構造を示す模式図

【図17】本発明によるメインパネルの電極構造を示す模式図

【図18】本発明によるサブパネルの電極構造を示す模式図

【図19】本発明によるドライバICとメインパネル及びサブパネルの接続を模式的に示す回路図。

【符号の説明】

【0027】

1 メインパネル

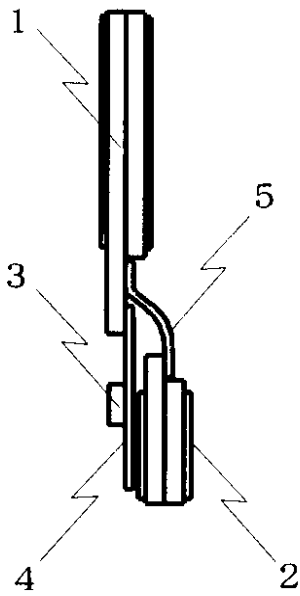
2 サブパネル

50

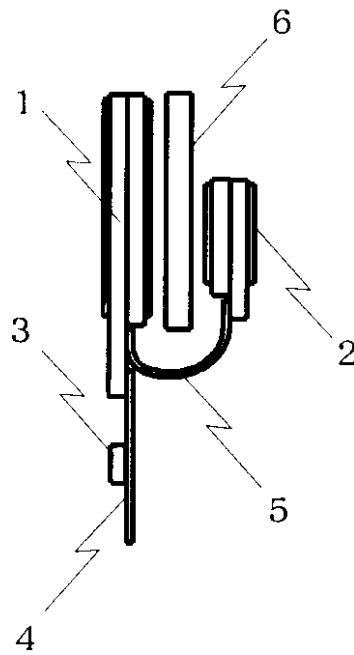


- 3 ドライバ I C
- 4 第一の F P C
- 5 第二の F P C
- 6 バックライト
- 1 0 メインパネルと接続するための第一の接続端子群
- 1 1 サブパネルと接続するための第二の接続端子群

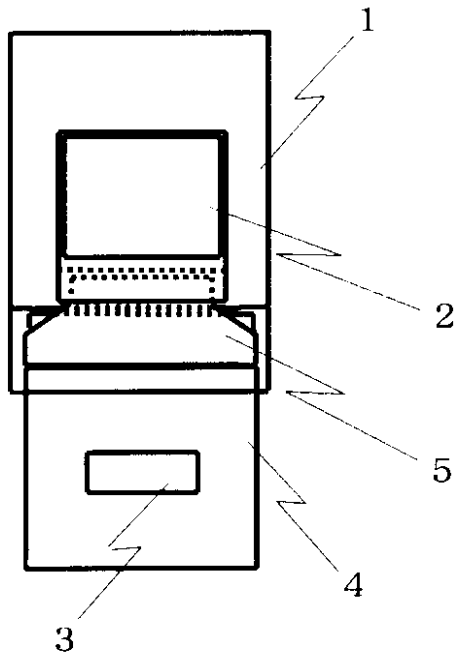
【図 1】



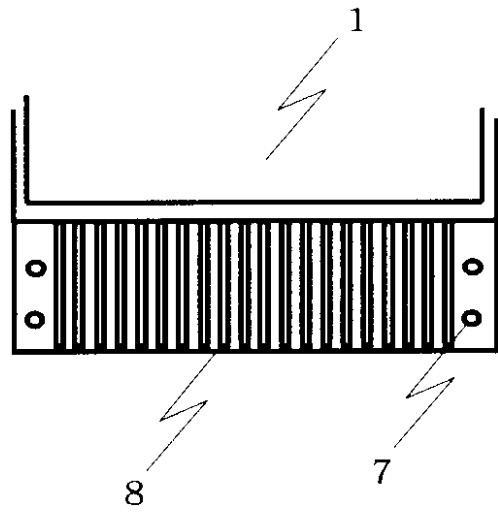
【図 2】



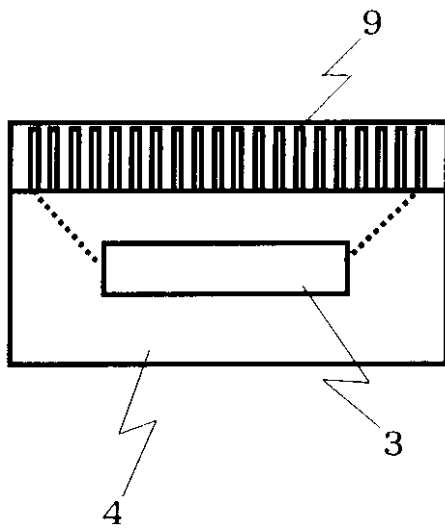
【図3】



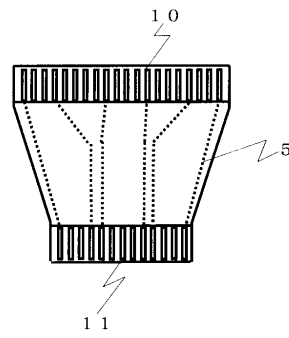
【図4】



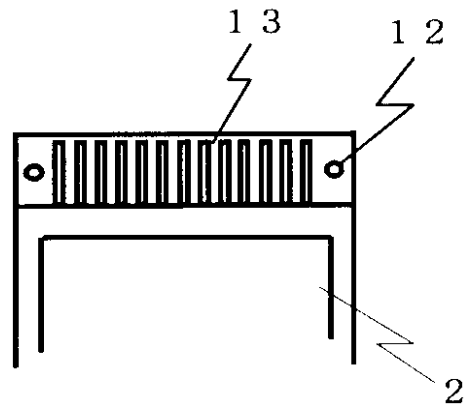
【図5】



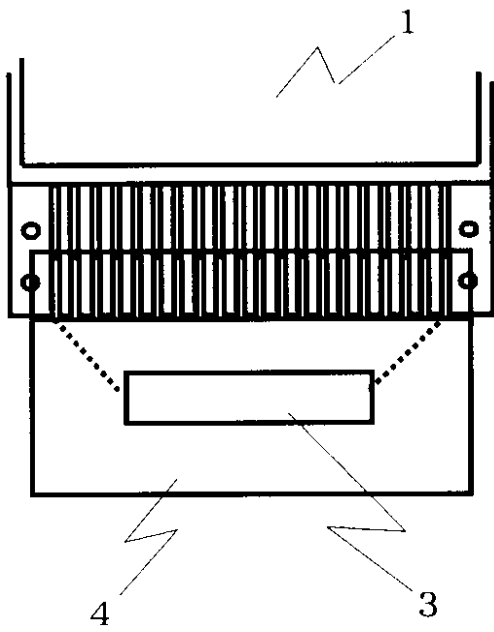
【図6】



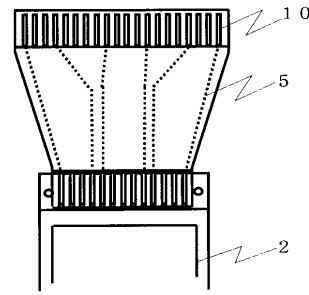
【図7】



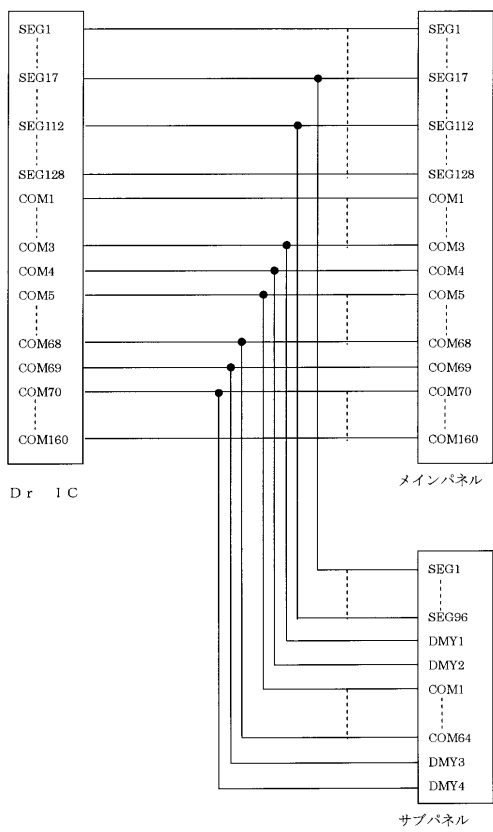
【図8】



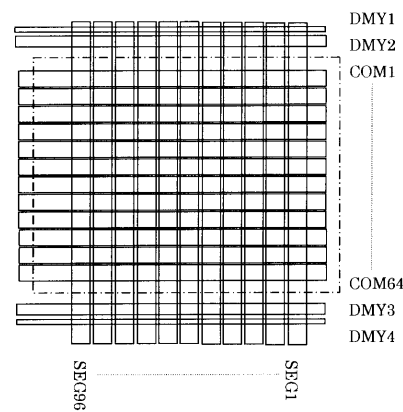
【図9】



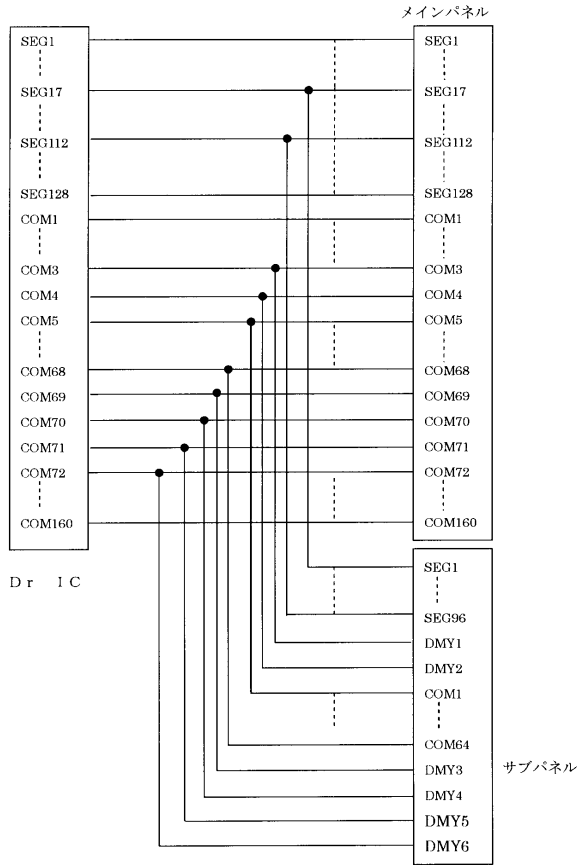
【図10】



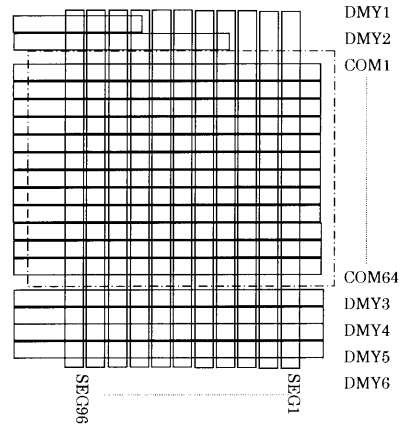
【図11】



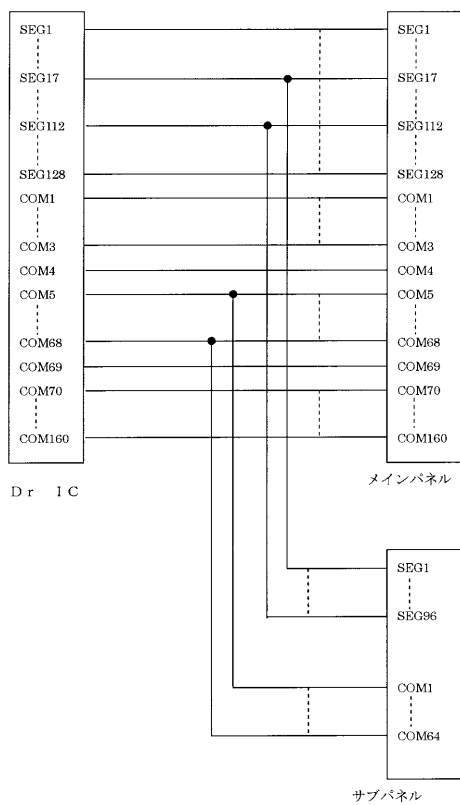
【図 12】



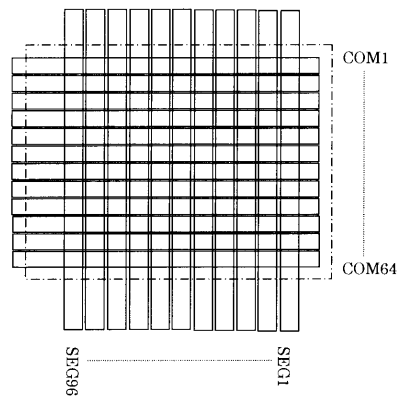
【図 13】



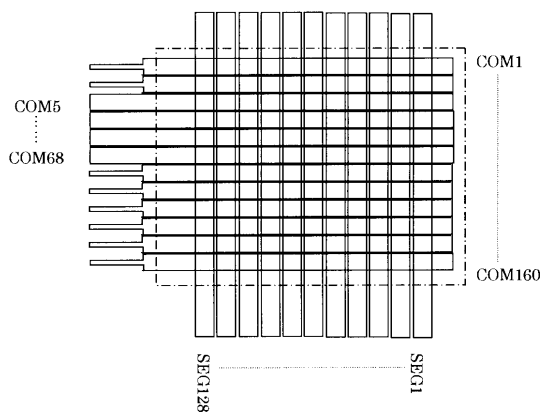
【図 14】



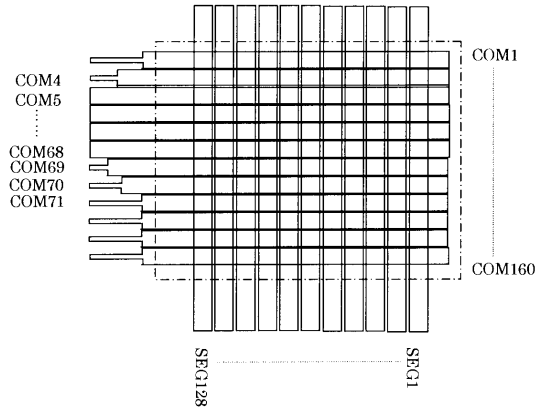
【図 15】



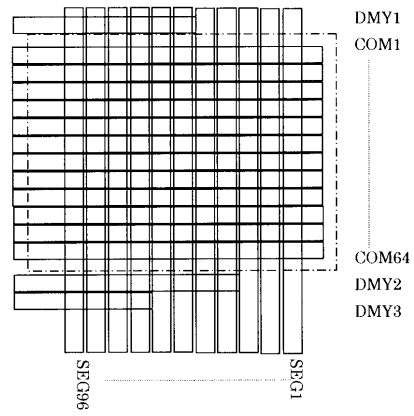
【図 16】



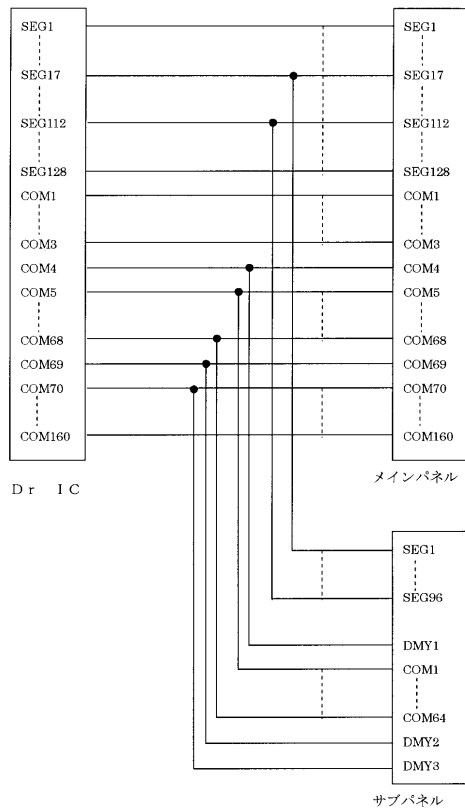
【図 17】



【図 18】



【図 19】



---

フロントページの続き

- (72)発明者 谷川 耕一  
千葉県千葉市美浜区中瀬 1 丁目 8 番地 セイコーインスツル株式会社内
- (72)発明者 今野 直雄  
千葉県千葉市美浜区中瀬 1 丁目 8 番地 セイコーインスツル株式会社内

審査官 佐竹 政彦

- (56)参考文献 特開 2004 - 177528 (JP, A)  
特開 2004 - 061892 (JP, A)  
特開 2003 - 177685 (JP, A)  
特開 2003 - 098540 (JP, A)  
特開 2005 - 024605 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G09F 9/30 - 9/46  
G02F 1/1343 - 1/1345、1/135 - 1/1368