



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt

(10) **DE 602 24 896 T2** 2008.05.21

(12)

## Übersetzung der europäischen Patentschrift

(97) **EP 1 248 352 B1**

(21) Deutsches Aktenzeichen: **602 24 896.5**

(96) Europäisches Aktenzeichen: **02 007 264.1**

(96) Europäischer Anmeldetag: **28.03.2002**

(97) Erstveröffentlichung durch das EPA: **09.10.2002**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **06.02.2008**

(47) Veröffentlichungstag im Patentblatt: **21.05.2008**

(51) Int Cl.<sup>8</sup>: **H02M 3/156** (2006.01)

(30) Unionspriorität:

**827872            06.04.2001    US**

(73) Patentinhaber:

**Linear Technology Corp., Milpitas, Calif., US**

(74) Vertreter:

**Vossius & Partner, 81675 München**

(84) Benannte Vertragsstaaten:

**AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT,  
LI, LU, MC, NL, PT, SE, TR**

(72) Erfinder:

**Umminger, Christopher B., Mountain View, CA  
94041, US; Flatness, Randy G., Los Gatos, CA  
95032, US**

(54) Bezeichnung: **Schaltungen und Verfahren zum Synchronisieren von Schaltreglern mit nicht-konstanter Frequenz durch eine Phasenregelschleife**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

## Beschreibung

**[0001]** Die vorliegende Erfindung betrifft allgemein Schaltspannungsregler. Die vorliegende Erfindung betrifft insbesondere Schaltungen und Verfahren zum Synchronisieren von Schaltreglern mit nicht-konstanter Frequenz durch eine Phasenregelschleife.

**[0002]** Spannungsregler sind eine wesentliche Komponente der meisten elektronischen Vorrichtungen, die bei einer spezifischen Gleichspannung (DC) betrieben werden. Typischerweise wird den elektronischen Vorrichtungen eine Quellenspannung zugeführt, die schwankt (z.B. eine Spannung, die durch eine mit einer Wandsteckdose verbundene Spannungsversorgung bereitgestellt wird), oder eine ungeeignete Amplitude hat (z.B. eine durch eine Batterie bereitgestellte Spannung). Ein Spannungsregler hat die Aufgabe, die Quellenspannung in eine für den Betrieb der elektronischen Vorrichtungen geeignete Gleichspannung umzuwandeln.

**[0003]** Ein Typ eines herkömmlich verwendeten Spannungsreglers ist ein Schaltspannungsregler. Schaltspannungsregler verwenden ein oder mehrere Schaltelemente und eine Spule, einen Transformator oder einen Kondensator als Energiespeicherelement zwischen der Quelle und einer Last. Die Schaltelemente können beispielsweise Leistungs-Metalloxid-Halbleiter-Feldeffekttransistor-(MOSFET) Schalter sein. Der Schaltregler regelt die Spannung über die Last durch Ändern der EIN-AUS-Zeiten der Schaltelemente derart, dass Leistung in der Form diskreter Stromimpulse durch die Schaltelemente und in das Energiespeicherelement übertragen wird. Die Stromimpulse können durch One-Shot-Timer oder eine andere Schaltung erzeugt werden. Das Energiespeicherelement wandelt dann diese Stromimpulse in einen konstanten Laststrom um, wodurch die Lastspannung geregelt wird.

**[0004]** Schaltregler weisen eine Steuerschaltung zum Steuern der EIN-AUS-Zeiten der Schaltelemente auf. Der Prozentanteil der Zeit, in dem ein Schaltelement eingeschaltet ist, wird als Tastgrad bezeichnet. Der Tastgrad kann auf drei Weisen geändert werden durch: (1) Konstanthalten der Frequenz der Impulse und Ändern der EIN- oder der AUS-Zeit jedes Impulses; (2) Konstanthalten der EIN- oder AUS-Zeit jedes Impulses und Ändern der Frequenz der Impulse; oder (3) Ändern sowohl der EIN- und AUS-Zeiten jedes Impulses als auch der Frequenz der Impulse (z.B. durch eine Hysteresemodussteuerung). Beispiele herkömmlicher Schaltregler mit konstanter Frequenz sind Schaltregler der Typen LT1307, LTC1625 und LT1074, entwickelt von Linear Technology Corporation, Milpitas, CA. Beispiele herkömmlicher Schaltregler mit nicht-konstanter Frequenz sind Schaltregler der Typen MAX1710 (konstante

EIN-Zeit), entwickelt von Maxim Integrated Products, Inc., Sunnyvale, CA, CS5120 (konstante AUS-Zeit), entwickelt von ON Semiconductor, Phoenix, AZ, und LT1500, LTC1148 und LTC1778 von Linear Technology Corporation.

**[0005]** Schaltregler mit konstanter Frequenz sind im Allgemeinen im Vergleich zu Schaltreglern mit nicht-konstanter Frequenz bevorzugt, weil die Frequenz derart ausgewählt werden kann, dass rauschempfindliche Bereiche vermieden werden. Beispielsweise ist es, wenn Schaltregler in Kommunikationsgeräten, z.B. in drahtlosen Geräten, verwendet werden, vorteilhaft, die Schaltfrequenz von den Kommunikationsfrequenzen der Kommunikationsgeräte abzustand zu halten. Durch einen Betrieb bei konstanter Frequenz wird außerdem ermöglicht, dass mehrere Spannungsumformer synchronisiert werden können, wenn es erforderlich wird, höhere Spannungspegel am Ausgang bereitzustellen.

**[0006]** Schaltregler mit konstanter Frequenz haben jedoch im Allgemeinen eine komplexere Konstruktion, ein langsames Übergangsverhalten, und können nicht über einen so breiten Bereich von Tastgraden betrieben werden wie Schaltregler mit nicht-konstanter Frequenz. Schaltregler müssen bei niedrigen Tastgraden und über einen breiten Bereich von Ein- und Ausgangsspannungen effizient betreibbar sein, um die für moderne elektronische Geräte erforderlichen Spannungen bereitzustellen, die im Vergleich zu den Quellenspannungen sehr niedrig sein können. Mit heutigen Mikroprozessoren, für die ein schnelleres Übergangsverhalten und niedrigere Betriebsspannungen erforderlich sind als bei vorangehenden Generationen, muss jede Anstrengung unternommen werden, um das Übergangsverhalten von Schaltreglern zu verbessern und ihren Tastgradbereich zu vergrößern, während gleichzeitig Kostenziele erreicht werden.

**[0007]** Gegenwärtig stehen keine Schaltregler zur Verfügung, die gleichzeitig die Vorteile sowohl eines Betriebs bei einer konstanten Frequenz als auch eines Betriebs bei nicht-konstanter Frequenz bieten. Während Regler mit konstanter Frequenz häufig im Vergleich zu Reglern mit nicht-konstanter Frequenz im Betrieb ein schlechteres Übergangsverhalten und einen schlechteren Tastgradbereich aufweisen, sind Regler mit nicht-konstanter Frequenz möglicherweise nicht in der Lage, die empfindlichen Frequenzen der elektronischen Geräte zu vermeiden und hohe Spannungspegel am Ausgang bereitzustellen.

**[0008]** Gegenwärtige Regler mit nicht-konstanter Frequenz, wie beispielsweise Regler der Typen MAX1710 und LTC1778, sind dazu geeignet, unter Verwendung eines flexiblen One-Shot-Timers zum Steuern der EIN-Zeit eines der Schaltelemente einen Betrieb bei im Wesentlichen konstanter Frequenz zu

erzielen. Der One-Shot-Timer ermöglicht einen Betrieb der Schaltregler bei sehr niedrigen Tastgraden und wandelt hohe Eingangsspannungen in niedrige Ausgangsspannungen um. Die Schaltfrequenz kann aufgrund von Effekten zweiter Ordnung im Schaltregler aber noch immer wesentlich schwanken.

**[0009]** Hinsichtlich des vorstehend beschriebenen Sachverhalts wäre es wünschenswert, Schaltungen und Verfahren bereitzustellen, durch die unter Verwendung von Spannungsreglern mit nicht-konstanter Frequenz ein Betrieb mit konstanter Frequenz erreicht wird.

**[0010]** Es wäre ferner wünschenswert, Schaltungen und Verfahren zum Einstellen der Schaltfrequenz eines Schaltreglers mit nicht-konstanter Frequenz durch die  $I_{ON-}$  und  $V_{ON-}$ -Eingangssignale eines zum Steuern des Tastgrades des Schaltreglers verwendeten One-Shot-Timers bereitzustellen.

**[0011]** Es wäre ferner wünschenswert, Schaltungen und Verfahren zum Synchronisieren mehrerer Schaltregler zum Bereitstellen hoher Spannungspegel am Ausgang bereitzustellen.

**[0012]** In der EP-A-0090237 ist eine Frequenzregelungsschaltung mit einer Regelschleife zum Einstellen des Stromsensor(Current-Sense)eingangs einer Strommodus-Hysteresereglerarchitektur beschrieben. Diese bekannte Schaltung verwendet weder eine Phasenregelschleife zum Einstellen eines Zeitsteuerungsparameters eines One-Shot-Timers noch eine Phasenregelschleife zum Einstellen eines einem One-Shot-Timer oder einem anderen Controller zugeführten Signals, das der Eingangsspannung  $V_{in}$  oder der Ausgangsspannung  $V_{out}$  des Reglers entspricht.

**[0013]** In der US-A-5929620 ist ein Regler mit konstanter Frequenz beschrieben, der einen Oszillator aufweist, der den Regler veranlasst, bei einer festen Frequenz zu arbeiten. Der spannungsgesteuerte Oszillator steuert die Frequenz.

**[0014]** In der US-A-4929882 ist ein Hysteres-Strommoduswandler mit Phasenregelschleife beschrieben.

**[0015]** Keines der vorstehend erwähnten US-Patente beschreibt die Verwendung einer Phasenregelschleife zum Einstellen eines Zeitsteuerungsparameters eines One-Shot-Timers oder eine Phasenregelschleife zum Einstellen eines einem One-Shot-Timer oder einem anderen Controller zugeführten Signals, das der Eingangsspannung  $V_{in}$  oder der Ausgangsspannung  $V_{out}$  des Reglers entspricht.

**[0016]** Hinsichtlich des vorstehend beschriebenen Sachverhalts ist es eine Aufgabe der vorliegenden

Erfindung, Schaltungen und Verfahren bereitzustellen, durch die durch Schaltspannungsregler mit nicht-konstanter Frequenz ein Betrieb mit konstanter Frequenz erreicht wird.

**[0017]** Es ist eine weitere Aufgabe der vorliegenden Erfindung, Schaltungen und Verfahren zum Einstellen der Schaltfrequenz eines Schaltreglers mit nicht-konstanter Frequenz durch  $I_{ON-}$  und  $V_{ON-}$ -Eingänge eines zum Steuern des Tastgrades des Schaltreglers verwendeten One-Shot-Timers bereitzustellen.

**[0018]** Es ist eine weitere Aufgabe der vorliegenden Erfindung, Schaltungen und Verfahren zum Synchronisieren mehrerer Schaltregler zum Bereitstellen hoher Spannungspegel am Ausgang bereitzustellen.

**[0019]** Diese Aufgaben werden durch die Merkmale der Patentansprüche gelöst.

**[0020]** Diese und andere Aufgaben der vorliegenden Erfindung werden durch Bereitstellen von Schaltungen und Verfahren zum Synchronisieren von Schaltreglern mit nicht-konstanter Frequenz gelöst. In einer bevorzugten Ausführungsform werden Schaltregler mit nicht-konstanter Frequenz durch eine Phasenregelschleife synchronisiert. Die Phasenregelschleife steuert den Tastgrad der Schalttransistoren im Schaltregler durch Einstellen der  $I_{ON-}$  und  $V_{ON-}$ -Eingänge des im Schaltregler verwendeten One-Shot-Timers. Die erfindungsgemäßen Schaltungen und Verfahren sind sowohl auf synchrone als auch auf nicht-synchrone Schaltregler anwendbar, die eine Strommodusregelung, eine Spannungsmodusregelung oder eine Kombination bzw. Hybridstruktur aus einer Strommodusregelung und einer Spannungsmodusregelung verwenden. Außerdem können die erfindungsgemäßen Schaltungen und Verfahren zum Synchronisieren verschiedenartiger Schaltregler, z.B. Boost (Step-up-), Buck-(Step-Down-) oder Buck-Boost-Schaltregler, durch eine Regelung mit konstanter EIN-Zeit, konstanter AUS-Zeit oder einem Hysteresemodus verwendet werden.

**[0021]** Durch die vorliegende Erfindung wird vorteilhaft ermöglicht, dass ein Spannungsregler mit nicht-konstanter Frequenz durch eine Phasenregelschleife synchronisiert werden kann, um in einem stationären Zustand einen Betrieb bei konstanter Frequenz zu ermöglichen, während ein breiterer Tastgradbereich und ein schnelleres Übergangsverhalten erhalten werden als bei einem Schaltregler mit konstanter Frequenz.

**[0022]** Außerdem wird durch die vorliegende Erfindung ermöglicht, dass mehrere Regler synchronisiert und parallel betrieben werden können, um höhere Spannungspegel am Ausgang bereitzustellen.

[0023] Die vorstehende und andere Aufgaben der vorliegenden Erfindung werden anhand der folgenden ausführlichen Beschreibung in Verbindung mit den beigefügten Zeichnungen verdeutlicht, in denen ähnliche Bezugszeichen ähnliche Teile und Komponenten bezeichnen; es zeigen:

[0024] [Fig. 1](#) ein schematisches Diagramm eines herkömmlichen synchronen Step-Down-Schaltspannungsreglers mit nicht-konstanter Frequenz, in dem eine Strommodussteuerung verwendet wird;

[0025] [Fig. 2](#) ein schematisches Diagramm eines in dem in [Fig. 1](#) dargestellten synchronen Schaltspannungsregler zu verwendenden herkömmlichen One-Shot-Timers;

[0026] [Fig. 3A](#) ein schematisches Diagramm einer exemplarischen Ausführungsform des in [Fig. 1](#) dargestellten synchronen Schaltspannungsreglers mit nicht-konstanter Frequenz, der gemäß den erfindungsgemäßen Prinzipien durch eine Phasenregelschleife synchronisiert wird;

[0027] [Fig. 3B](#) ein schematisches Diagramm einer alternativen Ausführungsform des in [Fig. 1](#) dargestellten synchronen Schaltspannungsreglers mit nicht-konstanter Frequenz, der gemäß den erfindungsgemäßen Prinzipien durch eine Phasenregelschleife synchronisiert wird; und

[0028] [Fig. 4](#) ein schematisches Diagramm zweier in [Fig. 1](#) dargestellter synchroner Schaltspannungsregler mit nicht-konstanter Frequenz, die gemäß den erfindungsgemäßen Prinzipien durch eine Phasenregelschleife synchronisiert werden.

[0029] Durch die vorliegende Erfindung werden Verfahren zum Synchronisieren von Schaltreglern mit nicht-konstanter Frequenz mit einer Phasenregelschleife bereitgestellt. Nachstehend wird zum Erläutern des Hintergrunds der vorliegenden Erfindung die Funktionsweise eines exemplarischen herkömmlichen synchronen Schaltreglers mit nicht-konstanter Frequenz beschrieben. Anschließend werden Verfahren zum Synchronisieren derartiger herkömmlicher Regler durch eine Phasenregelschleife beschrieben.

[0030] Nachstehend wird unter Bezug auf [Fig. 1](#) ein schematisches Diagramm eines exemplarischen synchronen Step-Down-Schaltspannungsreglers mit nicht-konstanter Frequenz beschrieben, in dem eine Strommodussteuerung verwendet wird. Der Schaltregler **10** wird typischerweise für eine DC-DC-Umformung einer unregelmäßigen Zufuhrspannung  $V_{IN}$ , z.B. einer Batterie, in eine geregelte Ausgangsspannung  $V_{OUT}$  zum Betreiben einer Last  $R_L$  verwendet. Obwohl  $R_L$  einfach als Widerstand dargestellt ist, kann er beispielsweise ein tragbares Kommunikationsgerät oder

ein Computer sein. Beispiele von synchronen Step-Down-Schaltreglern mit nicht-konstanter Frequenz, in denen ein One-Shot-Timer zum Steuern des Tastgrades der Schalttransistoren verwendet wird, sind Schaltregler der Typen LTC1778, LTC3711 und LTC3714, die von Linear Technology Corporation, Milpitas, Kalifornien verkauft werden, und MAX1710, die von Maxim Integrated Products, Inc., Sunnyvale, Kalifornien, verkauft werden. Die Schaltregler der Typen LTC 1778, LTC3711 und LTC3714 verwenden eine Strommodussteuerung, wohingegen der Schaltregler des Typs MAX1770 eine Kombination oder Hybridstruktur aus einer Strommodus- und einer Spannungsmodussteuerung verwendet.

[0031] Der Schaltregler **10** arbeitet folgendermaßen: zum Beginn eines Zyklus erzeugt ein One-Shot-Timer **11** einen Impuls, der einen Treiber **12** veranlasst, einen Hauptschalttransistor **13** einzuschalten, und einen Treiber **14** veranlasst, einen synchronen Schalttransistor **15** auszuschalten. Dies führt zu einer Spannung von etwa  $V_{IN}-V_{OUT}$  über eine Spule **16**, wodurch veranlasst wird, dass der Strom in dieser Spule zunimmt. Wenn der One-Shot-Timer-Impuls endet, nimmt das Ausgangssignal des One-Shot-Timers **11** einen niedrigen Zustand an, wodurch veranlasst wird, dass der Treiber **12** den Hauptschalttransistor **12** ausschaltet, und veranlasst wird, dass der Treiber **14** den synchronen Schalttransistor **15** einschaltet. Infolgedessen wird eine Spannung  $-V_{OUT}$  über die Spule **16** angelegt, wodurch veranlasst wird, dass der Strom in dieser Spule abnimmt.

[0032] Während der Spulenstrom durch den synchronen Schalter **15** fließt, erzeugt er eine Spannung, die dem Produkt aus dem Spulenstrom und dem EIN-Widerstand des Schalters **15** gleicht. Diese Spannung wird durch einen Stromsensor (Current-Sense)verstärker **17** erfasst und einem Stromvergleicher **18** zugeführt. Wenn die erfasste Spannung unter die Steuerspannung  $V_C$  absinkt, nimmt das Ausgangssignal des Stromvergleichers **18** einen hohen Zustand an und veranlasst, dass der One-Shot-Timer **11** einen weiteren Impuls erzeugt, wodurch der Zyklus wiederholt wird. Während der Zeitdauer, in der der synchrone Schalter **15** ausgeschaltet ist, deaktiviert eine Austasterschaltung **19** das Ausgangssignal des Stromvergleichers **18**. Die Frequenz, bei der der One-Shot-Timer **11** arbeitet, wird als Schaltfrequenz bezeichnet. Die Spule **16** und ein Kondensator **24** bilden ein Tiefpassfilter zum Entfernen unerwünschter Harmonischer der Schaltfrequenz von der Ausgangsspannung  $V_{OUT}$ .

[0033] Die Steuerspannung  $V_C$  bestimmt die Spulenspannung durch die Strommodusschleife, die den Stromsensorverstärker **17**, den Stromvergleicher **18**, den One-Shot-Timer **11** und die Treiber **12** und **14** mit den Schaltern **13** und **15** aufweist. Die Steuerspan-

nung wird durch die Spannungsfehlerschleife bestimmt, die aus einem Widerstandsteiler **20**, einem Fehlerverstärker **21**, Kompositions-komponenten **22** und dem Stromvergleicher **18** besteht. Bei einer derartigen Strommodussteuerung entspricht die Steuerspannung  $V_C$  dem Spulenstromtal. Wenn  $V_{OUT}$  abnimmt, wird durch den erhaltenen Spannungabfall am Eingang des Fehlerverstärkers **21** eine Zunahme der Steuerspannung  $V_C$  verursacht, die über die Kompensationskomponenten **22** auftritt. Dies führt zu einer Zunahme des mittleren Spulenstroms, wodurch veranlasst wird, dass  $V_{OUT}$  zunimmt, bis das negative Eingangssignal des Fehlerverstärkers **21** mit einem Referenzsignal übereinstimmt. Wenn dagegen  $V_{OUT}$  zunimmt, nimmt die Steuerspannung  $V_C$  vorübergehend ab, wodurch  $V_{OUT}$  abnimmt, bis das negative Eingangssignal des Fehlerverstärkers **21** wieder mit dem Referenzsignal übereinstimmt. Auf diese Weise wird die Steuerspannung  $V_C$  kontinuierlich eingestellt, so dass die Ausgangsspannung konstant gehalten wird.

**[0034]** Durch die Verwendung des One-Shot-Timers **11** wird ermöglicht, dass der Schaltregler **10** den Hauptschalter **13** für eine sehr kurze Zeitdauer einschalten kann. Durch kurze und konstante Einschalt-dauern kann der Schaltregler **10** bei sehr kleinen Tastgraden betrieben werden und hohe Eingangsspannungen in niedrige Ausgangsspannungen umwandeln. Für eine konstante EIN-Zeit ist es jedoch erforderlich, dass die AUS-Zeit sich mit Änderungen der Ein- und Ausgangsspannungen sowie des Laststroms ändert. Infolgedessen wird sich auch die Schaltfrequenz ändern.

**[0035]** Um diese Änderung zu minimieren, akzeptiert der One-Shot-Timer **11**  $V_{IN}$  und  $V_{OUT}$  als Eingangssignal, um einen EIN-Zeit-Impuls zu erzeugen, der proportional zu  $V_{OUT}$  und umgekehrt proportional zu  $V_{IN}$  ist. Dadurch wird die Schaltfrequenz im Wesentlichen konstant gehalten, weil die EIN-Zeit sich geeignet ändert, wenn  $V_{IN}$  und  $V_{OUT}$  sich ändern. Durch verschiedenartige Effekte zweiter Ordnung, wie beispielsweise durch parasitäre Widerstände und Schaltverluste, kann jedoch veranlasst werden, dass die erforderliche EIN-Zeit bei einer bestimmten Frequenz von der durch den One-Shot-Timer **11** vorgegebenen EIN-Zeit abweicht. Dadurch kann die Schaltfrequenz weiterhin wesentlich schwanken.

**[0036]** Nachstehend wird unter Bezug auf [Fig. 2](#) ein schematisches Diagramm eines exemplarischen herkömmlichen One-Shot-Timers beschrieben, der dazu vorgesehen ist, in dem in [Fig. 1](#) dargestellten synchronen Schaltspannungsregler verwendet zu werden. Die Eingangsspannung  $V_{IN}$  des synchronen Schaltspannungsreglers **10** von [Fig. 1](#) ist mit dem  $I_{ON}$ -Eingang des One-Shot-Timers **11** verbunden, während die Ausgangsspannung  $V_{OUT}$  des Reglers **10** von [Fig. 1](#) mit dem  $V_{ON}$ -Eingang verbunden ist.

Außer den Eingängen  $I_{ON}$  und  $V_{ON}$  weist der One-Shot-Timer **11** einen Eingang IN und einen Ausgang OUT auf.

**[0037]** Der One-Shot-Timer **11** arbeitet folgendermaßen. Zunächst erscheint die Eingangsspannung  $V_{IN}$  minus 0,7 V vom Transistor **26** über einen Zeitgeberwiderstand **25** ( $R_{ON}$ ). Dann wird der durch den Widerstand  $R_{ON}$  fließende Strom  $I_{ON}$  über Stromspiegel **26-27** und **28** zum Zeitgeberkondensator **29** übertragen. Während das Eingangssignal IN des One-Shot-Timers **11** einen niedrigen Zustand aufweist, fließt der Strom  $I_{ON}$  durch einen Rücksetzschalter **32**, wodurch veranlasst wird, dass der Vergleichler **31** ein Ausgangssignal mit einem niedrigen Zustand erzeugt.

**[0038]** Wenn das Eingangssignal IN des One-Shot-Timers **11** auf einen hohen Zustand schaltet, wird ein Signalspeicher **33** gesetzt, und sein Ausgangssignal schaltet auf einen hohen Zustand. Dadurch wird der Schalter **32** ausgeschaltet, wodurch das Ausgangssignal OUT auf einen hohen Zustand schaltet. Weil der Schalter **32** ausgeschaltet ist, wird der Zeitgeberkondensator **29** durch den gespiegelten Strom vom Eingangssignal  $I_{ON}$  aufgeladen. Wenn die Spannung  $V_{RAMP}$  über den Zeitgeberkondensator **29** die Ausgangsspannung  $V_{OUT}$  erreicht, schaltet das Ausgangssignal des Vergleichlers **31** auf einen hohen Zustand, wodurch der Signalspeicher **33** zurückgesetzt wird. Infolgedessen erzeugt der One-Shot-Timer **11** einen Ausgangsimpuls, der  $V_{OUT}$  proportional und  $V_{IN}$  im Wesentlichen umgekehrt proportional ist.

**[0039]** Nachstehend wird unter Bezug auf [Fig. 3A](#) ein schematisches Diagramm einer exemplarischen Ausführungsform des in [Fig. 1](#) dargestellten synchronen Schaltspannungsreglers mit nicht-konstanter Frequenz beschrieben, der gemäß den erfindungsgemäßen Prinzipien durch eine Phasenregelschleife synchronisiert ist. In dieser Schaltung wird der Schaltspannungsregler **10** von [Fig. 1](#) durch eine Phasenregelschleife **34** synchronisiert, um die Ein-Zeit des One-Shot-Timers **11** derart zu steuern, dass die Schaltfrequenz mit einem Referenztakt synchronisiert ist. Dadurch wird in einem Dauerzustand eine konstante Schaltfrequenz erhalten.

**[0040]** Die Phasenregelschleife **34** weist ein UND-Gatter **37** und Daten-Flipflops **35** und **36** auf. Wenn beide Flipflopausgangssignale den Wert null haben, wird das Flipflop **36** durch eine Anstiegsflanke eines Taktsignals CLOCK gesetzt, und das Flipflop **35** wird durch eine nachfolgende Anstiegsflanke eines Ausgangssignals OUT des One-Shot-Timers **11** gesetzt. Wenn beide Flipflops gesetzt sind, veranlasst das UND-Gatter **37**, dass beide Flipflops **35** und **36** zurückgesetzt werden. Das Ausgangssignal des Flipflops **36** ist eine Rechteckwelle mit einer der Anstiegsflanke des Taktsignals CLOCK entsprechen-

den Anstiegsflanke und einer der Anstiegsflanke des Ausgangssignals OUT des One-Shot-Timers **11** entsprechenden Abfallflanke. Durch ein Schleifenfilter mit Widerständen **38** und **39** und einem Kondensator **40** wird am Ausgang des Flipflops **36** ein mittlerer Gleichspannungswert bereitgestellt.

**[0041]** Die EIN-Zeit des One-Shot-Timers **11** wird folgendermaßen gesteuert. Wenn der Tastgrad des Flipflops **36** kleiner ist als 50%, ist der durch das Flipflop **36** bereitgestellte mittlere Gleichspannungswert kleiner als  $V_{cc}/2$ , wodurch veranlasst wird, dass ein Verstärker **41** das Eingangssignal  $V_{ON}$  des One-Shot-Timers **11** erhöht. Die EIN-Zeit des Schaltreglers **10** wird wie vorstehend in Verbindung mit [Fig. 2](#) beschrieben erhöht. Durch eine längere EIN-Zeit wird die Phasenverzögerung zwischen dem Taktsignal CLOCK und dem Ausgangssignal OUT des One-Shot-Timers **11** sowie der Tastgrad des Flipflops **36** erhöht. Analog wird, wenn der Tastgrad des Flipflops **36** größer ist als 50%, das Ausgangssignal des Verstärkers **41** vermindert. Dadurch nimmt die EIN-Zeit des Schaltreglers **10** ab. Die Phasenverzögerung zwischen dem Referenztakt und dem Ausgangssignal OUT des One-Shot-Timers **11** nimmt ebenfalls ab. Die Phasenregelschleife **34** stellt daher die EIN-Zeit des One-Shot-Timers **11** kontinuierlich ein, um den Tastgrad des Flipflops **36** bei 50% zu halten. Dadurch wird der Schaltregler **10** mit einer Phasenverzögerung von  $180^\circ$  bei der Frequenz des Taktsignals CLOCK gehalten.

**[0042]** Nachstehend wird unter Bezug auf [Fig. 3B](#) ein schematisches Diagramm einer alternativen Ausführungsform des in [Fig. 1](#) dargestellten synchronen Schaltspannungsreglers mit nicht-konstanter Frequenz beschrieben, der gemäß den erfindungsgemäßen Prinzipien durch eine Phasenregelschleife synchronisiert ist. In der Schaltung von [Fig. 3B](#) steuert die Phasenregelschleife **34** anstatt des Eingangssignals  $V_{ON}$  in der Schaltung von [Fig. 3A](#) das Eingangssignal  $I_{ON}$  des One-Shot-Timers **11**. Die Polarität der Eingangssignale des Verstärkers **41** sind ebenfalls umgekehrt. Dadurch nimmt, wenn der Tastgrad des Flipflops **36** kleiner ist als 50%, das Ausgangssignal des Verstärkers **41** ab, wodurch eine entsprechende Abnahme der Spannung des Eingangssignals  $I_{ON}$  des One-Shot-Timers **11** verursacht wird. Dadurch nimmt die EIN-Zeit des Schaltreglers **10** zu. Infolgedessen wird der Schaltregler **10** mit einer Phasenverzögerung von  $180^\circ$  bei der Frequenz des Taktsignals CLOCK gehalten.

**[0043]** Obwohl die Phasenregelschleife **34** zum Synchronisieren des Schaltreglers **10** von [Fig. 1](#) verwendet wird, ist für Fachleute ersichtlich, dass die Phasenregelschleife **34** auch zum Synchronisieren andersartiger Schaltreglerschaltungen mit nicht-konstanter Frequenz verwendet werden kann, wie beispielsweise synchroner und nicht-synchroner Regler,

z.B. Boost-(Steg-Up-), Buck-(Steg-Down-) oder Buck-Boost-Schaltregler mit konstanter EIN-Zeit oder konstanter AUS-Zeit und unter Verwendung beliebiger anderer Steuerungstechniken. Diese Steuerungstechniken sind beispielsweise eine Strommodussteuerung mit anderen Stromsensorelementen, z.B. einem Sensorwiderstand oder einem Stromsensortransformator an verschiedenen Stellen, eine Spannungsmodussteuerung sowie Hybridsteuerungstechniken unter Verwendung beispielsweise einer Erfassung auf der Basis einer Ausgangskondensatorspannungsänderung. Beispiele von Schaltreglern, in denen Hybridsteuerungstechniken verwendet werden, sind Schaltregler des Typs MAX1710, der von Maxim Integrated Products, Inc., Sunnyvale, Kalifornien, verkauft werden, und des Typs CS5120, der von ON Semiconductor, Phoenix, AZ, verkauft wird.

**[0044]** Nachstehend wird unter Bezug auf [Fig. 4](#) ein schematisches Diagramm zweier in [Fig. 1](#) dargestellter Schaltspannungsregler mit nicht-konstanter Frequenz beschrieben, die gemäß den erfindungsgemäßen Prinzipien durch eine Phasenregelschleife synchronisiert sind. Die Schaltspannungsregler **10A** und **10B** arbeiten unabhängig und sind parallel geschaltet und teilen einen gemeinsamen Eingangskondensator **23**, einen gemeinsamen Ausgangskondensator **42** und eine durch ein Rückkopplungsnetzwerk **43**, einen Fehlerverstärker **44** und ein Kompensationsnetzwerk **45** gesetzte gemeinsame Stromsteuerungsspannung  $V_c$ . Das Ausgangssignal OUT eines One-Shot-Timers **11B** des Schaltreglers **10B** bildet das der Phasenregelschleife **46** zugeführte Taktsignal CLOCK. Die Phasenregelschleife **46** steuert die EIN-Zeit des Schaltreglers **10A** auf die gleiche Weise wie vorstehend unter Bezug auf [Fig. 3A](#) beschrieben wurde. Weil das Takteingangssignal des Flipflops **36** nun vom Schaltregler **10B** zugeführt wird, arbeiten der Schaltregler **10A** und der Schaltregler **10B** mit einer Phasenverzögerung von  $180^\circ$  bei der gleichen konstanten Schaltfrequenz. Im Dauerzustand bildet das System einen Zweiphasen-Schaltspannungsregler mit verminderten Ein- und Ausgangswelligkeitsströmen sowie mit einer im Vergleich zu einem einzelnen Schaltspannungsregler kleineren Spulengröße und einer geringeren Kapazität.

**[0045]** Außerdem ist für Fachleute ersichtlich, dass die Phasenregelschleife **46** auch zum Synchronisieren andersartiger Schaltreglerschaltungen mit nicht-konstanter Frequenz verwendet werden kann, wie beispielsweise synchrone und nicht-synchrone Regler, z.B. Boost-(Steg-Up-), Buck-(Steg-Down-) oder Buck-Boost-Schaltregler mit konstanter EIN-Zeit oder konstanter AUS-Zeit, oder mit einer Hysteresesteuerung und unter Verwendung einer beliebigen von vielen anderen Steuerungstechniken. Diese Steuerungstechniken sind beispielsweise eine Strommodussteuerung mit anderen Stromsensorelementen, z.B. mit einem Sensorwiderstand oder ei-

nem Stromsensortransformator an verschiedenen Stellen, eine Spannungsmodussteuerung sowie Hybridsteuerungstechniken mit einer Erfassung beispielsweise auf der Basis einer Ausgangskondensatorspannungsänderung.

**[0046]** Außerdem ist für Fachleute ersichtlich, dass die Phasenregelschleife **46** zum Synchronisieren mehrerer Schaltreglerschaltungen verwendet werden kann, um mehrere Spannungsumformer mit zwei oder mehr Phasen, mehreren Eingängen und einem einzelnen Ausgang bzw. mehreren Ausgängen und einem einzelnen Eingang zu bilden.

**[0047]** Obwohl vorstehend spezifische Ausführungsformen der vorliegenden Erfindung ausführlich beschrieben worden sind, dient diese Beschreibung lediglich zur Erläuterung. Spezifische Merkmale der Erfindungen sind zur Vereinfachung in einigen Zeichnungen dargestellt, während sie in anderen nicht dargestellt sind, und jedes Merkmal ist erfindungsgemäß mit anderen Merkmalen kombinierbar. Schritte der vorstehend beschriebenen Verfahren können umgeordnet oder kombiniert werden, und es können andere Schritte hinzugefügt werden. Für Fachleute ist ersichtlich, dass innerhalb des durch die beigefügten Patentansprüche definierten Schutzzumfangs der vorliegenden Erfindung weitere Änderungen und Modifikationen vorgenommen werden können.

### Patentansprüche

1. Verfahren zum Synchronisieren eines Schaltreglers (**10**) mit nicht-konstanter Frequenz, der eine geregelte Spannung an einem Ausgangsanschluss bereitstellt, wobei eine Phasenregelschleife (**34**) die Schaltfrequenz des Reglers basierend auf einem Referenztakt einstellt, wobei das Verfahren ferner gekennzeichnet ist durch die Schritte:

Steuern des Tastgrades des Reglers durch Impulse von einem Controller (**11**), der dazu geeignet ist, ein erstes Eingangssignal zum Erzeugen eines Impulses und ein oder mehrere zweite Eingangssignale zum Einstellen der Impulszeit zu empfangen, wobei der Controller einen Impuls erzeugt, der dem einen oder mindestens einem der mehreren zweiten Eingangssignale proportional, umgekehrt proportional oder im Wesentlichen umgekehrt proportional ist; und Einstellen der Impulszeit durch Einstellen des einen zweiten Eingangssignals oder des einen der mehreren zweiten Eingangssignale des Controllers durch die Phasenregelschleife (**34**), die eine Flanke des Impulses mit dem Referenztakt vergleicht, um zu veranlassen, dass die Schaltfrequenz des Reglers mit dem Referenztakt synchronisiert wird.

2. Verfahren nach Anspruch 1, wobei der Controller dazu geeignet ist, zwei zweite Eingangssignale zum Einstellen der Impulszeit zu empfangen, die Phasenregelschleife eines der beiden zweiten Ein-

gangssignale einstellt und das andere der beiden zweiten Eingangssignale ein einer Quellenspannung an einem Eingangsanschluss des Reglers entsprechendes Signal ist.

3. Verfahren nach Anspruch 1, wobei der Controller dazu geeignet ist, zwei zweite Eingangssignale zum Einstellen der Impulszeit zu empfangen, die Phasenregelschleife eines der beiden zweiten Eingangssignale einstellt und das andere der beiden zweiten Eingangssignale ein der Ausgangsspannung des Reglers entsprechendes Signal ist.

4. Schaltung zum Einstellen der Schaltfrequenz eines Schaltreglers (**10**) mit nicht-konstanter Frequenz, wobei der Regler eine Phasenregelschleife (**34**) aufweist, die die Schaltfrequenz des Reglers basierend auf einem Referenztakt einstellt, wobei die Schaltung ferner gekennzeichnet ist durch:

einen Controller (**11**), der dazu geeignet ist, ein erstes Eingangssignal zu empfangen, wobei der Controller in Antwort auf das erste Eingangssignal einen Impuls zum Steuern des Tastgrades des Reglers erzeugt, und wobei der Controller außerdem dazu geeignet ist, ein oder mehrere zweite Eingangssignale zu empfangen, um einen Impuls zu erzeugen, der dem einen oder mindestens einem der mehreren zweiten Eingangssignale proportional, umgekehrt proportional oder im Wesentlichen umgekehrt proportional ist; und

wobei die Phasenregelschleife (**34**) mit dem einen oder einem der mehreren zweiten Eingangssignale des Controllers und mit dem Ausgangssignal des Controllers verbunden ist, um die Frequenz des Controllers durch Einstellen der Impulszeit durch Einstellen des einen Eingangssignals oder des einen der mehreren zweiten Eingangssignale des Controllers mit einer Frequenz des Referenztakts zu synchronisieren.

5. Schaltung nach Anspruch 4, wobei die Phasenregelschleife aufweist:

ein durch eine Anstiegsflanke getriggertes erstes Datenflipflop (**35**);

ein durch eine Anstiegsflanke getriggertes zweites Datenflipflop (**36**);

ein zwischen dem ersten und dem zweiten Flipflop geschaltetes UND-Gatter (**37**);

einen zwischen dem zweiten Flipflop und dem Controller geschalteten Verstärker (**41**); und

ein Schleifenfilter (**38, 39, 40**) zum Extrahieren des Gleichspannungs-Mittelwertes vom zweiten Flipflop.

6. Schaltung nach Anspruch 5, wobei das zweite Flipflop (**36**) einen mit dem Referenztakt verbundenen Takteingang aufweist.

7. Schaltung nach einem der Ansprüche 5 bis 6, wobei das erste Flipflop (**35**) einen mit dem Ausgang des Controllers verbundenen Takteingang aufweist.

8. Verfahren oder Schaltung nach einem der Ansprüche 1 bis 7, wobei der Schaltregler einen synchronen Schaltregler aufweist.

9. Verfahren oder Schaltung nach einem der Ansprüche 1 bis 7, wobei der Schaltregler einen nicht-synchronen Schaltregler aufweist.

10. Verfahren oder Schaltung nach einem der Ansprüche 1 bis 9, wobei der Schaltregler einen Schaltregler mit konstanter EIN-Zeit aufweist, und wobei die EIN-Zeit durch die Phasenregelschleife eingestellt wird.

11. Verfahren oder Schaltung nach einem der Ansprüche 1 bis 9, wobei der Schaltregler ein Schaltregler mit konstanter AUS-Zeit ist, und wobei die AUS-Zeit durch die Phasenregelschleife eingestellt wird.

12. Verfahren oder Schaltung nach einem der Ansprüche 1 bis 11, wobei der Schaltregler einen Step-Down-Schaltregler aufweist.

13. Verfahren oder Schaltung nach einem der Ansprüche 1 bis 11, wobei der Schaltregler einen Step-Up-Schaltregler aufweist.

14. Verfahren oder Schaltung nach einem der Ansprüche 1 bis 11, wobei der Schaltregler einen Buck-Boost-Schaltregler aufweist.

15. Verfahren oder Schaltung nach einem der Ansprüche 1 bis 14, wobei der Tastgrad des Schaltreglers unter Verwendung einer Strommodussteuerung gesteuert wird.

16. Verfahren oder Schaltung nach einem der Ansprüche 1 bis 14, wobei der Tastgrad des Schaltreglers unter Verwendung einer Spannungsmodussteuerung gesteuert wird.

17. Verfahren oder Schaltung nach Anspruch 16, wobei der Schaltregler einen Hysterese-Schaltregler aufweist und die Hysterese durch die Phasenregelschleife eingestellt wird.

18. Verfahren oder Schaltung nach einem der Ansprüche 1 bis 16, wobei der Tastgrad des Schaltreglers unter Verwendung einer Kombination aus einer Strommodussteuerung und einer Spannungsmodussteuerung gesteuert wird.

19. Verfahren zum Synchronisieren mehrerer Schaltregler (**10A**, **10B**) mit nicht-konstanter Frequenz, wobei eine Phasenregelschleife (**46**) die Schaltfrequenz mindestens eines der Regler basierend auf einem Referenztakt einstellt, gekennzeichnet durch die Schritte:  
Steuern des Tastgrades eines ersten der mehreren

Regler (**10A**) durch einen Controller (**11A**), der dazu geeignet ist, ein erstes Eingangssignal zum Aktivieren eines Impulses und ein oder mehrere zweite Eingangssignale zum Einstellen der Impulszeit zu empfangen, wobei der Controller einen Impuls erzeugt, der dem einen oder mindestens einem der mehreren zweiten Eingangssignale proportional oder umgekehrt proportional oder im Wesentlichen umgekehrt proportional ist; und

Einstellen der Impulszeit durch Einstellen des einen Eingangssignals oder eines der mehreren zweiten Eingangssignale des Controllers durch die Phasenregelschleife (**46**), die eine Flanke des Impulses mit dem durch einen zweiten der mehreren Regler (**10B**) bereitgestellten Referenztakt vergleicht, um zu veranlassen, dass die Schaltfrequenzen des ersten und des zweiten Reglers gleich sind.

20. Verfahren nach Anspruch 19, ferner dadurch gekennzeichnet, dass der Tastgrad jedes der mehreren Regler durch einen Controller (**11A**, **11B**) gesteuert wird, der dazu geeignet ist, zwei zweite Eingangssignale zu empfangen, wobei jeder Controller einen Impuls erzeugt, der einem der beiden zweiten Eingangssignale proportional und dem anderen der beiden zweiten Eingangssignale umgekehrt proportional ist, und dadurch, dass die Controller eines der beiden zweiten Eingangssignale gemeinsam verwenden.

21. Verfahren nach Anspruch 20, ferner dadurch gekennzeichnet, dass das eine gemeinsam verwendete der zweiten Eingangssignale ein Signal ist, das einer einem gemeinsamen Eingangsanschluss des ersten und des zweiten Reglers zugeführten Quellenspannung entspricht.

22. Verfahren nach einem der Ansprüche 20 bis 21, ferner dadurch gekennzeichnet, dass ein einer gemeinsam verwendeten Ausgangsspannung des ersten und des zweiten Reglers entsprechendes Signal dem Controller des zweiten Reglers als Eingangssignal zugeführt wird.

23. Verfahren nach einem der Ansprüche 19 bis 22, wobei der erste und der zweite Regler mit einer Phasenverzögerung von  $180^\circ$  bei der gleichen konstanten Schaltfrequenz arbeiten.

24. Schaltung zum Synchronisieren mehrerer Schaltregler (**10A**, **10B**) mit nicht-konstanter Frequenz, wobei eine Phasenregelschleife (**46**) die Schaltfrequenz mindestens eines der Regler basierend auf einem Referenztakt einstellt, gekennzeichnet durch:

einen ersten Controller (**11A**), der dazu geeignet ist, ein erstes Eingangssignal zu empfangen, wobei der erste Controller in Antwort auf das erste Eingangssignal einen Impuls zum Steuern des Tastgrades eines entsprechenden ersten Reglers (**10A**) erzeugt, wobei der erste Controller außerdem dazu geeignet ist, ein

oder mehrere zweite Eingangssignale des ersten Controllers zu empfangen, um einen Impuls zu erzeugen, der dem einen zweiten Eingangssignal oder mindestens einem der zweiten Eingangssignale des ersten Controllers proportional oder umgekehrt proportional oder im Wesentlichen umgekehrt proportional ist;

einen zweiten Controller (**11B**), der dazu geeignet ist, ein erstes Eingangssignal zu empfangen, wobei der zweite Controller in Antwort auf das erste Eingangssignal einen Impuls zum Steuern des Tastgrades eines entsprechenden zweiten Reglers (**10B**) erzeugt, wobei der zweite Controller außerdem dazu geeignet ist, ein oder mehrere zweite Eingangssignale des zweiten Controllers zu empfangen, um einen Impuls zu erzeugen, der dem einen zweiten Eingangssignal oder mindestens einem der zweiten Eingangssignale des zweiten Controllers proportional oder umgekehrt proportional oder im Wesentlichen umgekehrt proportional ist; und

eine Phasenregelschleife (**46**), die mit dem einen zweiten Eingangssignal oder einem der mehreren zweiten Eingangssignale des ersten Controllers und mit den Ausgangssignalen des ersten und des zweiten Controllers verbunden ist, um die Frequenz des ersten Controllers durch Einstellen der Impulszeit durch Einstellen des einen zweiten Eingangssignals oder des einen der mehreren zweiten Eingangssignale des ersten Controllers mit einer Frequenz des durch den zweiten Controller bereitgestellten Referenztakts zu synchronisieren.

25. Schaltung nach Anspruch 24, wobei die Phasenregelschleife aufweist:

ein durch eine Anstiegsflanke getriggertes erstes Datenflipflop (**35**);

ein durch eine Anstiegsflanke getriggertes zweites Datenflipflop (**36**);

ein zwischen dem ersten und dem zweiten Flipflop geschaltetes UND-Gatter (**37**);

einen zwischen dem zweiten Flipflop und dem Controller des ersten Schaltreglers geschalteten Verstärker (**41**); und

ein Schleifenfilter (**38, 39, 40**) zum Extrahieren des Gleichspannungs-Mittelwertes vom zweiten Flipflop.

26. Verfahren oder Schaltung nach einem der Ansprüche 19 bis 25, wobei die mehreren Schaltregler synchrone und nicht-synchrone Schaltregler aufweisen.

27. Verfahren oder Schaltung nach einem der Ansprüche 19 bis 26, wobei die mehreren Schaltregler einen oder mehrere Schaltregler mit konstanter EIN-Zeit aufweisen, und wobei die EIN-Zeit durch die Phasenregelschleife eingestellt wird.

28. Verfahren oder Schaltung nach einem der Ansprüche 19 bis 27, wobei die mehreren Schaltregler einen oder mehrere Schaltregler mit konstanter

AUS-Zeit aufweisen, und wobei die AUS-Zeit durch die Phasenregelschleife eingestellt wird.

29. Verfahren oder Schaltung nach einem der Ansprüche 19 bis 28, wobei die mehreren Schaltregler einen oder mehrere Step-Down-Schaltregler aufweisen.

30. Verfahren oder Schaltung nach einem der Ansprüche 19 bis 29, wobei die mehreren Schaltregler einen oder mehrere Step-Up-Schaltregler aufweisen.

31. Verfahren oder Schaltung nach einem der Ansprüche 19 bis 30, wobei die mehreren Schaltregler einen oder mehrere Buck-Boost-Schaltregler aufweisen.

32. Verfahren oder Schaltung nach einem der Ansprüche 19 bis 31, wobei der Tastgrad jedes Schaltreglers der mehreren Schaltregler unter Verwendung einer Strommodussteuerung gesteuert wird.

33. Verfahren oder Schaltung nach einem der Ansprüche 21 bis 31, wobei der Tastgrad jedes Schaltreglers der mehreren Schaltregler unter Verwendung einer Spannungsmodussteuerung gesteuert wird.

34. Verfahren oder Schaltung nach Anspruch 33, wobei die mehreren Schaltregler einen oder mehrere Hysterese-Schaltregler aufweisen und die Hysterese durch die Phasenregelschleife eingestellt wird.

35. Verfahren oder Schaltung nach einem der Ansprüche 21 bis 31, wobei der Tastgrad jedes Schaltreglers der mehreren Schaltregler unter Verwendung einer Kombination aus einer Strommodussteuerung und einer Spannungsmodussteuerung gesteuert wird.

36. Verfahren oder Schaltung nach einem der Ansprüche 25 bis 35, wobei das erste Flipflop einen mit dem Ausgang des Controllers des ersten Schaltreglers verbundenen Takteingang aufweist.

37. Verfahren oder Schaltung nach einem der Ansprüche 25 bis 36, wobei das zweite Flipflop einen mit dem Ausgang des Controllers des zweiten Schaltreglers verbundenen Takteingang aufweist.

38. Verfahren oder Schaltung nach einem der Ansprüche 24 bis 37, ferner dadurch gekennzeichnet, dass der erste und der zweite Controller ein Eingangssignal gemeinsam verwenden, und dadurch, dass das gemeinsam verwendete Eingangssignal ein Signal ist, das einer einem gemeinsamen Eingangsanschluss des ersten und des zweiten Reglers zugeführten Quellenspannung entspricht.

39. Verfahren oder Schaltung nach einem der Ansprüche 24 bis 38, ferner dadurch gekennzeichnet, dass ein einer gemeinsam verwendeten Ausgangsspannung des ersten und des zweiten Reglers entsprechendes Signal dem Controller des zweiten Reglers als Eingangssignal zugeführt wird.

40. Verfahren oder Schaltung nach einem der Ansprüche 24 bis 39, wobei der erste und der zweite Regler mit einer Phasenverzögerung von  $180^\circ$  bei der gleichen konstanten Schaltfrequenz arbeiten.

41. Verfahren oder Schaltung nach einem der Ansprüche 19 bis 40, wobei der erste und der zweite Regler parallel geschaltet sind und den gleichen Eingangs- und Ausgangskondensator gemeinsam verwenden.

42. Verfahren nach Anspruch 1, wobei der Controller dazu geeignet ist, zwei zweite Eingangssignale zum Einstellen der Impulszeit zu empfangen, und wobei der Controller einen Impuls erzeugt, der einem der beiden zweiten Eingangssignale proportional und dem anderen der beiden Eingangssignale umgekehrt proportional ist.

43. Verfahren nach Anspruch 4, wobei der Controller dazu geeignet ist, zwei zweite Eingangssignale zu empfangen, um einen Impuls zu erzeugen, der einem der beiden zweiten Eingangssignale proportional und dem anderen der beiden zweiten Eingangssignale umgekehrt proportional ist.

44. Schaltung nach Anspruch 24, wobei der erste Controller dazu geeignet ist, zwei zweite Eingangssignale zu empfangen, um einen Impuls zu erzeugen, der einem der beiden zweiten Eingangssignale des ersten Controllers proportional und dem anderen der beiden zweiten Eingangssignale des ersten Controllers umgekehrt proportional ist.

45. Schaltung nach Anspruch 24, wobei der zweite Controller dazu geeignet ist, zwei zweite Eingangssignale zu empfangen, um einen Impuls zu erzeugen, der einem der beiden zweiten Eingangssignale des zweiten Controllers proportional und dem anderen der beiden zweiten Eingangssignale des zweiten Controllers umgekehrt proportional ist.

Es folgen 5 Blatt Zeichnungen



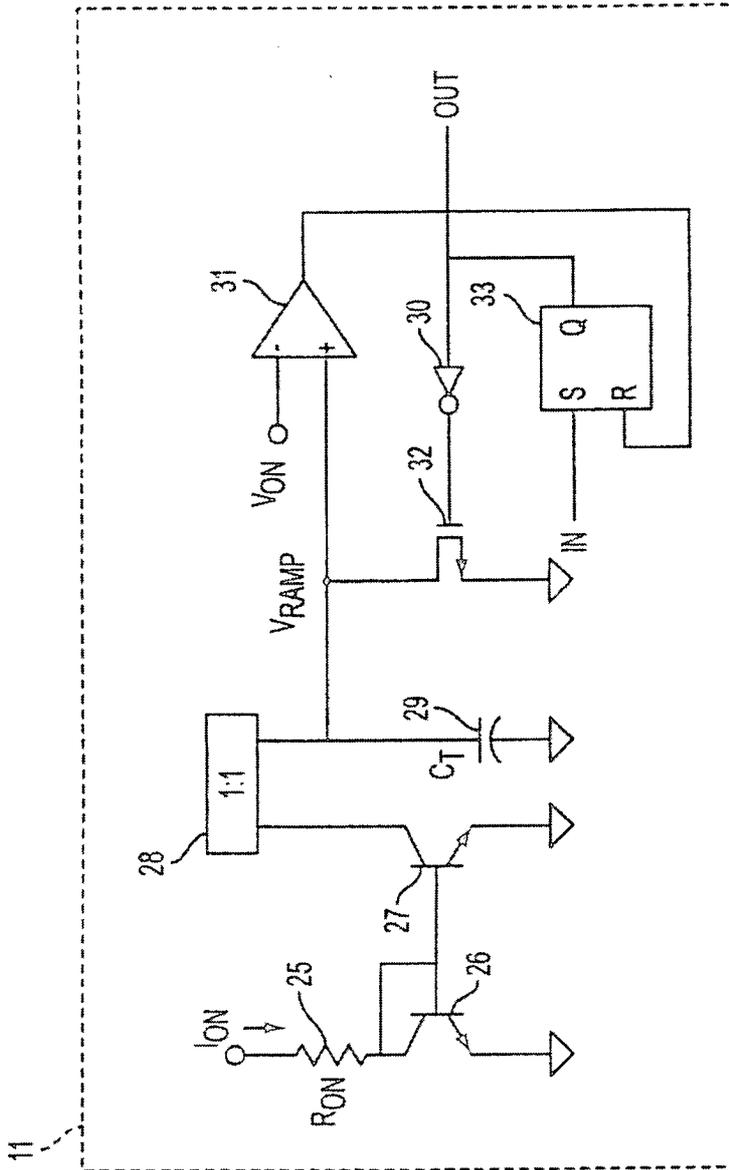


FIG. 2  
(Stand der Technik)

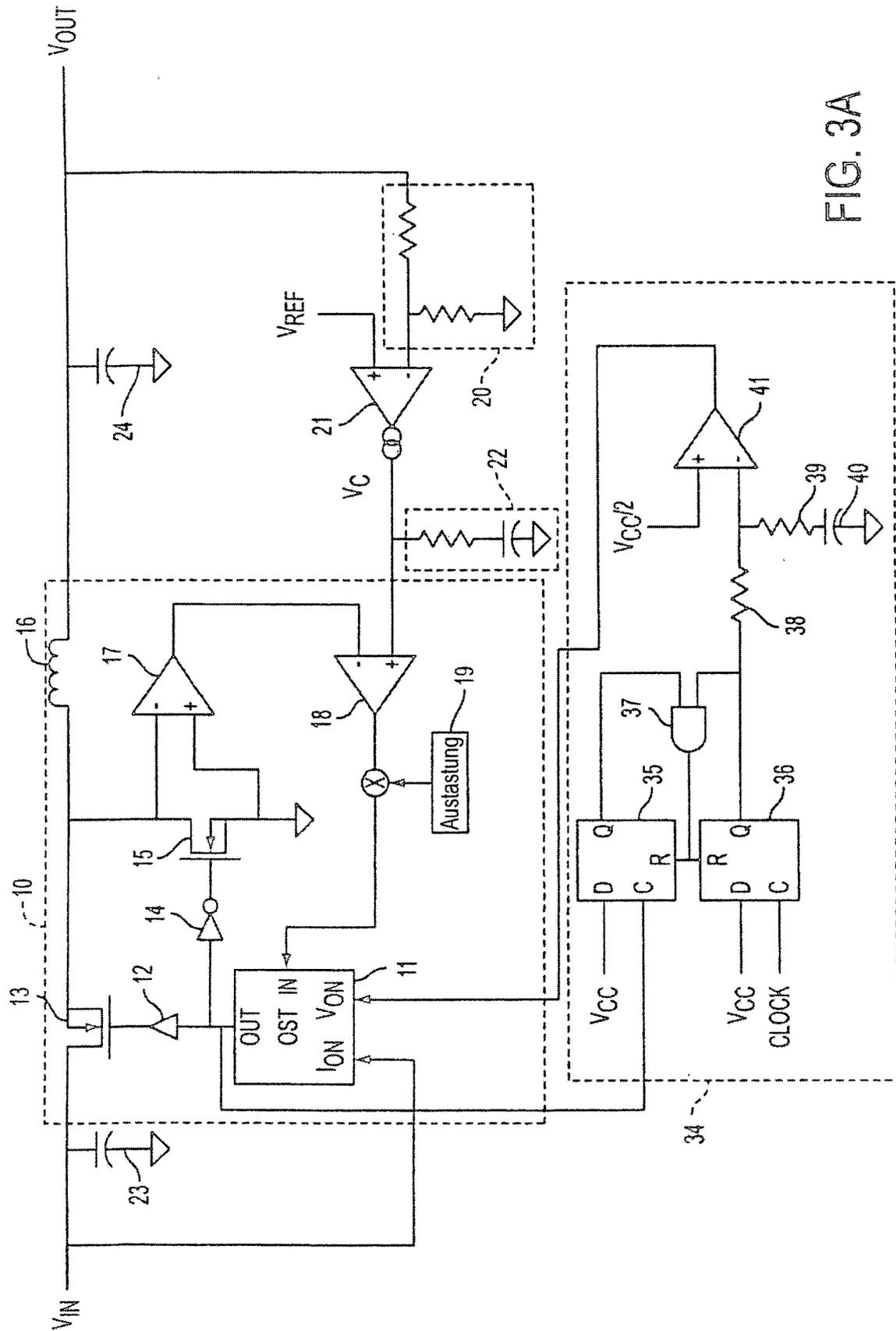


FIG. 3A

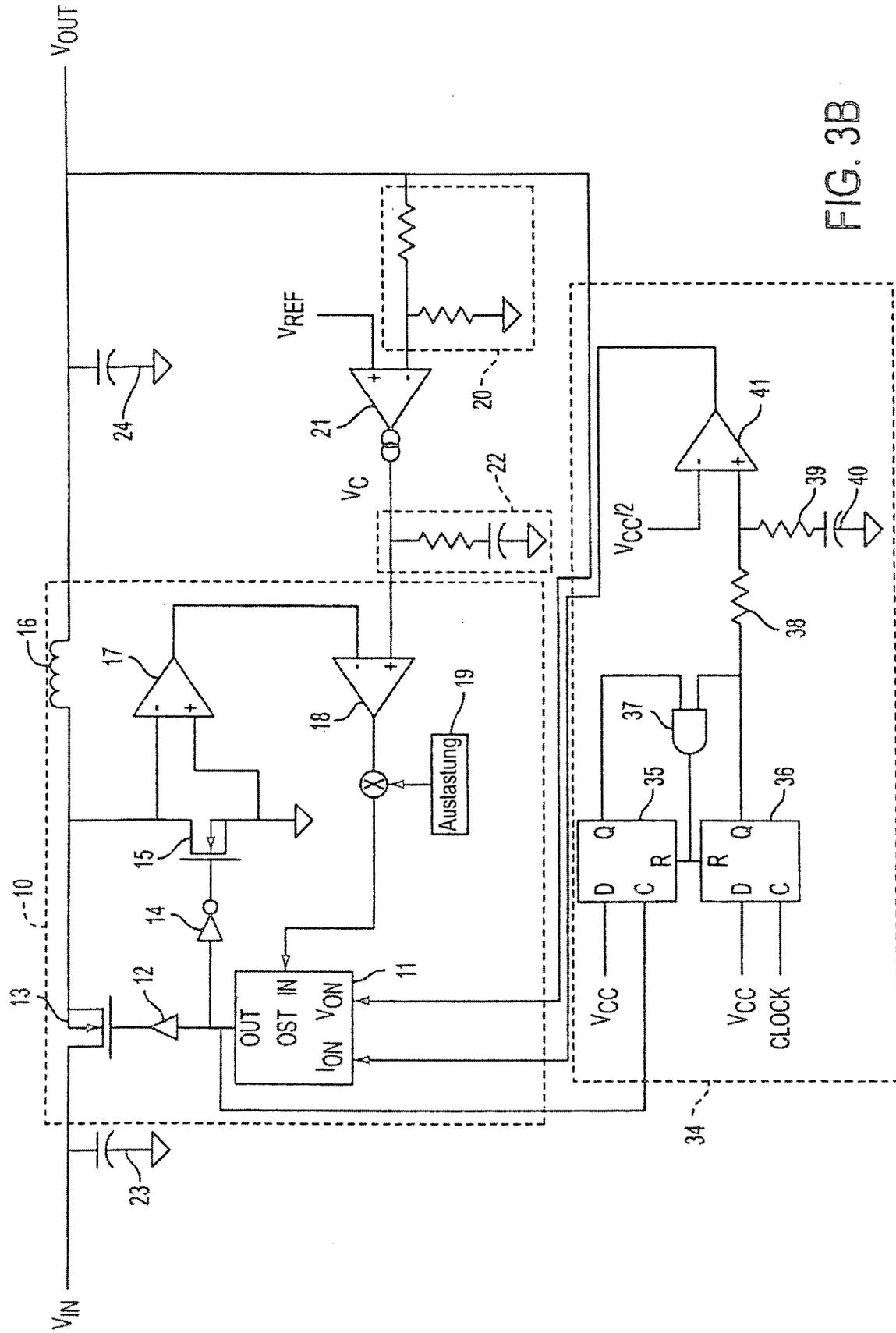


FIG. 3B

