

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3731358号
(P3731358)

(45) 発行日 平成18年1月5日(2006.1.5)

(24) 登録日 平成17年10月21日(2005.10.21)

(51) Int. Cl.

F I

H03F 1/22 (2006.01)
H03F 3/193 (2006.01)

H03F 1/22
H03F 3/193

請求項の数 1 (全 6 頁)

(21) 出願番号 特願平10-271714
(22) 出願日 平成10年9月25日(1998.9.25)
(65) 公開番号 特開2000-101356(P2000-101356A)
(43) 公開日 平成12年4月7日(2000.4.7)
審査請求日 平成15年2月14日(2003.2.14)

(73) 特許権者 000006231
株式会社村田製作所
京都府長岡京市東神足1丁目10番1号
(72) 発明者 正藤 義人
京都府長岡京市天神二丁目26番10号
株式会社村田製作所内
(72) 発明者 朝井 壮太郎
京都府長岡京市天神二丁目26番10号
株式会社村田製作所内
(72) 発明者 新開 正基
京都府長岡京市天神二丁目26番10号
株式会社村田製作所内

審査官 甲斐 哲雄

最終頁に続く

(54) 【発明の名称】 高周波電力増幅回路

(57) 【特許請求の範囲】

【請求項1】

エンハンスメント型電界効果トランジスタとデプレッション型電界効果トランジスタとを有し、該デプレッション型電界効果トランジスタのドレイン電極と前記エンハンスメント型電界効果トランジスタのソ - ス電極とをカスコ - ド接続し、前記デプレッション型電界効果トランジスタのゲ - ト電極に高周波信号を入力し、前記エンハンスメント型電界効果トランジスタのゲ - ト電極に正の制御信号を入力するとともにドレイン電極から増幅された高周波信号を出力信号として取り出すことを特徴とする高周波電力増幅回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、高周波電力増幅回路に関するものである。

【0002】

【従来の技術】

携帯電話、コ - ドレス電話等の通信機器に内蔵される通信回路の信号増幅部には、二個のデプレッション型電界効果トランジスタ(以下「D型FET」という)をカスコ - ド接続した高周波電力増幅回路が広く用いられている。

【0003】

まず、図2(a)を用いて、D型FETについて概略説明する。D型FETでは、ゲ - ト電極Gとソ - ス電極S間の電圧V_{GS}が零(V)の近傍で、ドレイン電極Dとソ - ス電極S

間に最大のドレイン電流 I_D が流れる。さらに、電圧 V_{GS} を負の方向に大きくしていくとドレイン電流 I_D が徐々に減少し、ピンチオフ電圧 V_P 以下ではドレイン電流 I_D が流れなくなるといった特性を有する。

【0004】

次に、図3を用いて、この高周波電力増幅回路1の回路構成および回路動作について説明する。

【0005】

高周波電力増幅回路1は、第一のD型FET2と第二のD型FET3とから構成される。第一のD型FET2のソース電極Sは、第二のD型FET3のドレイン電極Dに接続される。第一のD型FET2のドレイン電極Dは、正の電源 V_{dd} に接続される。この結果、第一のD型FET2には、直流電流が供給される。第二のD型FET3のソース電極Sは、接地される。なお、電源 V_{dd} は、例えば3.6Vの直流電源である。

10

【0006】

第二のD型FET3のゲート電極Gには、通信機器に割り当てられた周波数帯域の信号、例えば800MHz、900MHz等の高周波信号S1が端子T1を介して入力される。なお、横軸tは、時間軸である。

【0007】

第一のD型FET2のゲート電極Gには、制御信号S2が端子T2を介して入力される。通常、制御信号S2は方形波で、高周波信号S1の増幅を制御する。

20

【0008】

また、第一のD型FET2のドレイン電極Dからは、高周波信号S1を増幅した出力信号 V_{out} が端子T3を介して取り出される。

【0009】

高周波電力増幅回路1において高周波信号S1を増幅する場合、制御信号S2によって第一のD型FET2をオン制御させ、第二のD型FET3に所定のドレイン電流 I_D を供給する。

【0010】

例えば、時刻 t_1 から t_2 の期間において第一のD型FET2をオン制御する場合には、第一のD型FET2のゲート電極Gには、正の電圧値である制御信号S2が供給される。なお、制御信号S2の電圧値により、第二のD型FET3に供給されるドレイン電流 I_D が変化する。このため、高周波信号S1の増幅度は、制御信号S2の電圧値により可変制御される。

30

【0011】

一方、高周波電力増幅回路1において、出力信号 V_{out} を零とする場合には、制御信号S2によって第一のD型FET2をオフ制御し、第二のD型FET3に供給されるドレイン電流 I_D を零にする。

【0012】

例えば、時刻 t_2 から t_3 の期間において第一のD型FET2をオフ制御する場合には、第一のD型FET2のゲート電極Gには、電圧 V_{GS} がピンチオフ電圧 V_P よりも深くなる負の電圧値である制御信号S2が供給される。

40

【0013】

以下、同様の回路動作を繰り返す。

【0014】

【発明が解決しようとする課題】

しかしながら、高周波電力増幅回路1では、第一のD型FET2のゲート電極Gに入力される制御信号S2として、正負の電圧値が必要となる。このため、高周波電力増幅回路1を利用する場合には、正負の電圧を発生させる回路が別途必要となり、高周波電力増幅回路1を用いた通信回路の回路構成が複雑となっていた。従って、部品点数が増えて生産コストが高くなるという問題や、通信回路が大きくなるために通信機器を小型化することが

50

できないという問題や、生産時の検査項目が増える等、種々の問題があった。

【0015】

そこで、本発明は上記問題を解決するための高周波電力増幅回路を提供することを目的とする。

【0016】

【課題を解決するための手段】

本発明の高周波電力増幅回路は、上記目的を達成するために次のように構成される。すなわち、エンハンスメント型電界効果トランジスタとデプレッション型電界効果トランジスタとを有し、該デプレッション型電界効果トランジスタのドレイン電極と前記エンハンスメント型電界効果トランジスタのソ - ス電極とをカスコ - ド接続し、前記デプレッション型電界効果トランジスタのゲ - ト電極に高周波信号を入力し、前記エンハンスメント型電界効果トランジスタのゲ - ト電極に正の制御信号を入力するとともにドレイン電極から増幅された高周波信号を出力信号として取り出すものである。

10

【0017】

カスコ - ド接続されたエンハンスメント型電界効果トランジスタは、ゲ - ト電極に入力される制御信号によってオン・オフ制御され、デプレッション型電界効果トランジスタの増幅作用を制御する。エンハンスメント型電界効果トランジスタのピンチオフ電圧は、正の電圧値である。従って、制御信号は正の電位でよく、ゲ - ト電極に正電圧を印加することにより増幅回路の増幅動作を制御することができる。また、エンハンスメント型電界効果トランジスタをオフ制御する場合には、ゲ - ト電極に入力される制御信号はピンチオフ電圧よりも低い電圧、すなわち正のカットオフ電圧または零電圧でよい。さらに、制御信号の電圧値を変えることにより、増幅回路の増幅度が可変制御される。このように、高周波電力増幅回路の制御信号として負電圧は必要とせず、正電圧のみでよい。

20

【0018】

【発明の実施の形態】

本発明に係る高周波電力増幅回路4は、カスコ - ド接続されたエンハンスメント型電界効果トランジスタ(以下「E型FET」という)5とD型FET6とから構成される。

【0019】

まず、図2(b)を用いて、E型FETについて概略説明する。E型FETのピンチオフ電圧 V_{PI} は、正の電圧値である。E型FETの電圧 V_{GS} がピンチオフ電圧 V_P を越えるとドレイン電流 I_D が徐々に流れ始め、電圧 V_{GS} をさらに大きくしていくとドレイン電流 I_D は飽和する。従って、E型FETは、正電位の範囲の電圧 V_{GS} でドレイン電流 I_D の電流値を変えることができる。

30

【0020】

次に、図1を用いて、高周波電力増幅回路4の回路構成および回路動作について説明する。なお、図3における高周波電力増幅回路1との相違点は、第一のD型FET2をE型FET5に置き換えた点である。従って、この点についてのみ説明する。

【0021】

制御信号 S_3 は、ゲ - ト端子 T_4 を介してE型FET5のゲ - ト電極 G に入力される。制御信号 S_3 は、方形波やパルス波で、増幅回路の増幅作用を制御する。なお、方形波やパルス波により、通信機器に割り当てられた一つの周波数チャンネルは送信用フレ - ムと受信用フレ - ムとに交互に分割されて使用される。

40

【0022】

また、高周波信号 S_1 を増幅した出力信号 V_{out} は、E型FET5のドレイン電極 D に接続した出力端子 T_5 から取り出される。

【0023】

高周波電力増幅回路4の動作において、制御信号 S_3 の電圧値によってE型FET5の導通状態を決める。従って、D型FET6には、E型FET5の特性曲線で定められた所定のドレイン電流 I_D が供給される。

【0024】

50

例えば、時刻 t_1 から t_2 の期間において、E型FET5をオン制御する場合には、E型FET5のゲート電極Gには、正の信号電圧が印加される。なお、制御信号S3の電圧値により、D型FET6に供給されるドレイン電流IDが変化する。このため、高周波信号S1の増幅度は、制御信号S3の電圧値により可変制御される。例えば、通信機器の受信感度あるいは送信感度に応じて、制御信号S3の電圧値（波高値）が設定される。

【0025】

増幅動作中の高周波電力増幅回路4を停止するには、制御信号S3の電圧値を下げ、E型FET5をカットオフにする。即ち、D型FET6に供給されるドレイン電流IDを零にする。

【0026】

例えば、時刻 t_2 から t_3 の期間においてE型FET5のゲート電極Gには、電圧VGSがピンチオフ電圧Vpよりも小さくなるような正の電圧値または零ボルト電圧の制御信号S3が供給される。ここに、E型FET5はカットオフとなり、増幅回路4の増幅作用が停止する。

【0027】

以下、同様の回路動作を繰り返す。

【0028】

【発明の効果】

本発明の高周波電力増幅回路では、カスコード接続のE型FETとD型FETとから構成される。このため、E型FETをオフ制御する場合、E型FETのゲート電極Gに入力される制御信号として負の電圧値は必要無く、正の電圧値または零ボルト電圧のみで良い。従って、本発明の高周波電力増幅回路を用いた通信回路においては、正負の信号電圧を発生させる回路が不要となるため回路構成が極めて簡略化される。この結果、生産コストの低減や、通信機器を小型化することができる等の効果を有する。

【図面の簡単な説明】

【図1】本発明に係る高周波電力増幅回路と、高周波電力増幅回路に入力される入力信号と、高周波電力増幅回路から取り出される出力信号を示す図である。

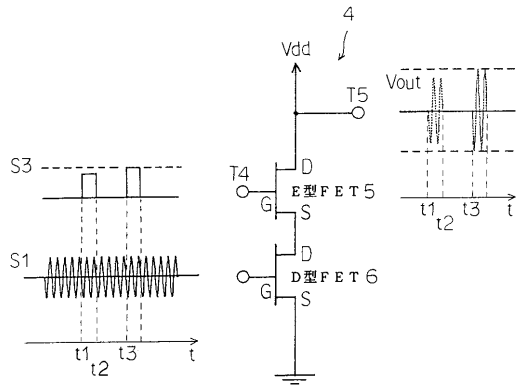
【図2】図2(a)はデプレッション型電界効果トランジスタにおけるID-VGSの関係を示す特性図であり、図2(b)はエンハンスメント型電界効果トランジスタにおけるID-VGSの関係を示す特性図である。

【図3】従来に係る高周波電力増幅回路と、高周波電力増幅回路に入力される入力信号と、高周波電力増幅回路から取り出される出力信号を示す図である。

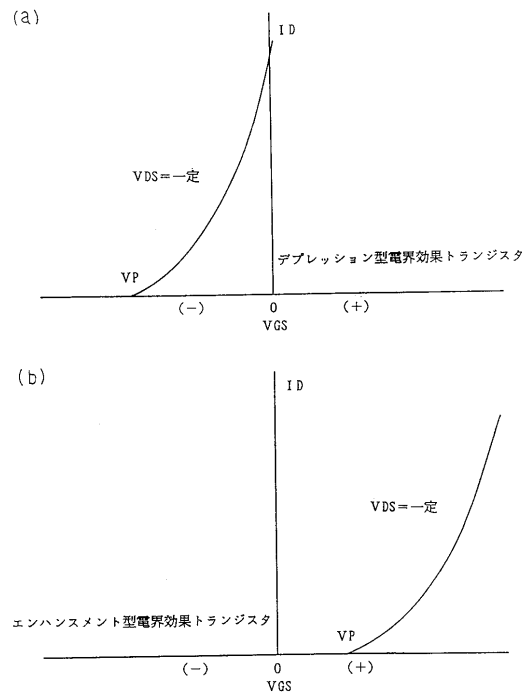
【符号の説明】

- 4 高周波電力増幅回路
- 5 エンハンスメント型電界効果トランジスタ (E型FET)
- 6 デプレッション型電界効果トランジスタ (D型FET)
- S1 高周波信号
- S3 制御信号
- Vout 出力信号

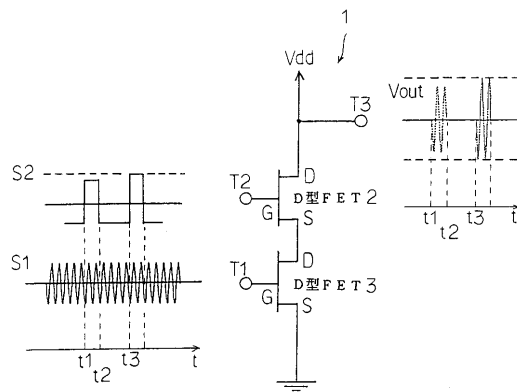
【 図 1 】



【 図 2 】



【 図 3 】



フロントページの続き

- (56)参考文献 特開平01-232810(JP,A)
特開平06-013820(JP,A)
特開昭50-111970(JP,A)
特開平09-294026(JP,A)
特開昭56-058328(JP,A)
特開平02-250508(JP,A)

- (58)調査した分野(Int.Cl., DB名)

H03F 1/22,3/193