

[12] 发明专利申请公开说明书

[21] 申请号 99805095.4

[43] 公开日 2001 年 5 月 30 日

[11] 公开号 CN 1297643A

[22] 申请日 1999.4.14 [21] 申请号 99805095.4

[30] 优先权

[32] 1998.4.17 [33] JP [31] 107584/98

[86] 国际申请 PCT/JP99/01978 1999.4.14

[87] 国际公布 WO99/55078 英 1999.10.28

[85] 进入国家阶段日期 2000.10.16

[71] 申请人 松下电器产业株式会社

地址 日本国大阪府门真市

[72] 发明人 川端稔 影山敦久 竹岛正弘

[74] 专利代理机构 上海专利商标事务所

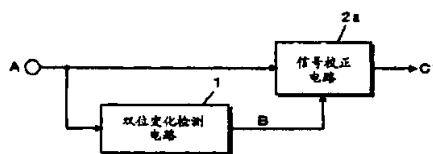
代理人 李 玲

权利要求书 4 页 说明书 16 页 附图页数 6 页

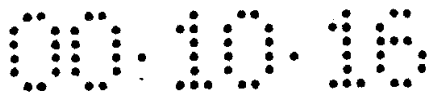
[54] 发明名称 假轮廓校正装置和方法

[57] 摘要

本发明的目的是提供一种能够去除基于数字图象信号的图象中假轮廓同时避免由假轮廓校正引起的负效应(发生使显示屏上显示变粗的噪声)的假轮廓校正装置。因此,在根据本发明的假轮廓校正装置中,双比特变化检测电路(1)检测数字图象信号(a)中为最小量化单位两倍的信号值变化,作为双比特变化,并输出代表双比特变化位置的双比特变化检测信号(b)。信号校正电路(2a)基于双比特变化检测信号(b)校正数字图象信号(a)中的双比特变化。因而,可去除对应于存在双比特变化部分的假轮廓。



ISSN 1008-4274



权 利 要 求 书

1. 一种减少基于数字图象信号的图象中假轮廓的假轮廓校正装置，其特征在于所述装置包括：

双比特变化检测电路，用于检测所述数字图象信号中为所述数字图象信号最小量化单位两倍的信号值变化，作为双比特变化，并输出代表所述检测结果的信号，作为双比特变化检测信号；以及

信号校正电路，用于基于所述双比特变化检测信号，校正所述数字图象信号中的双比特变化部分，这是存在所述双比特变化的部分，以减少所述假轮廓。

2. 如权利要求 1 所述的假轮廓校正装置，其特征在于：所述信号校正电路基于所述双比特变化检测信号，将所述数字图象信号中双比特变化部分校正到存在两个一比特变化的部分，每个一比特变化是对应于所述最小量化单位的信号值变化。

3. 如权利要求 1 所述的假轮廓校正装置，其特征在于进一步包括：

前面和后面平坦性检测电路，用于判定在所述数字图象信号中所述双比特变化前和后的预定部分中是否存在不小于所述最小量化单位两倍的信号值变化，并输出代表所述判定结果的信号，作为平坦性检测信号，

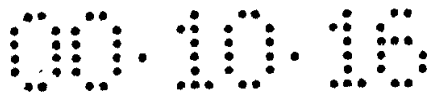
所述信号校正电路，只有当在所述数字图象信号中所述双比特变化前和后的所述预定部分中不存在不小于所述最小量化单位两倍的信号值变化时，才基于所述平坦性检测信号校正所述双比特变化部分，以减少所述假轮廓。

4. 如权利要求 3 所述的假轮廓校正装置，其特征在于：所述预定部分是分别对应于所述数字图象信号中五个相邻象素的部分。

5. 如权利要求 2 所述的假轮廓校正装置，其特征在于进一步包括：

前面和后面平坦性检测电路，用于判定在所述数字图象信号中所述双比特变化前和后的预定部分中是否存在不小于所述最小量化单位两倍的信号值变化，并输出代表所述判定结果的信号，作为平坦性检测信号，

所述信号校正电路，只有当在所述预定部分中不存在不小于所述最小量化单位两倍的信号值变化时才基于所述平坦性检测信号校正所述双比特变化部分，以减少所述假轮廓，以及确定所述双比特变化的位置，在所述校正中使得



一比特变化之间的间隔短于所述预定部分。

6. 如权利要求 2 所述的假轮廓校正装置，其特征在于进一步包括：

随机数发生器，用于产生代表伪随机数的随机数信号，

所述信号校正电路基于所述随机数信号确定要通过校正所述双比特变化部分产生的所述两个一比特变化的位置。

7. 如权利要求 6 所述的假轮廓校正装置，其特征在于：

所述随机数发生器电路接收对应于所述数字图象信号的水平同步信号，并输出其值根据由所述水平同步信号所表示的水平线而变化的信号，作为所述随机数信号。

8. 一种减少基于数字图象信号的图象中假轮廓的假轮廓校正装置，其特征在于所述装置包括：

变化检测电路，用于检测所述数字图象信号中不小于所述数字图象信号最小量化单位两倍的信号值变化，并输出代表所述检测结果的信号，作为变化检测信号；

前面和后面平坦性检测电路，用于判定在所述数字图象信号中由所述变化检测电路所检测的所述信号值变化前和后的预定部分中是否存在不小于所述最小量化单位两倍的信号值变化，并输出代表所述判定结果的信号，作为平坦性检测信号；以及

信号校正电路，用于只有当在所述预定部分中不存在不小于所述最小量化单位两倍的信号值变化时才基于所述变化检测信号和所述平坦性检测信号校正所述数字图象信号中存在由所述变化检测电路所检测的所述信号值变化的部分，以减少所述假轮廓。

9. 一种减少基于数字图象信号的图象中假轮廓的假轮廓校正方法，其特征在于所述方法包括：

双比特变化检测步骤，用于检测由所述数字图象信号表示的图象中相邻像素的值不同于为所述数字图象信号最小量化单位两倍的值的部分；以及

校正步骤，用于校正所述双比特变化部分中像素的值，以减少所述假轮廓。

10. 如权利要求 9 所述的假轮廓校正方法，其特征在于：

在所述信号校正步骤中，所述双比特变化部分中的像素的值是基于所述检

测步骤中的检测结果而校正的，以致于存在两个一比特变化部分，每个所述一比特变化部分被定义为存在一比特变化以及相邻像素的值不同于所述最小量化单位的部分。

11. 如权利要求 9 所述的假轮廓校正方法，其特征在于进一步包括：

前面和后面平坦性检测步骤，用于检测在所述双比特变化部分中所述相邻像素前和后的预定部分中是否存在其值的差别不小于所述最小量化单位两倍的相邻像素，

在所述校正步骤中，只有当在所述预定部分中不存在其值的差别不小于所述最小量化单位两倍的相邻像素时才基于所述前面和后面平坦性检测步骤中检测结果校正所述双比特变化部分中的像素的值。

12. 如权利要求 10 所述的假轮廓校正方法，其特征在于进一步包括：

前面和后面平坦性检测步骤，用于检测在所述双比特变化部分中所述相邻像素前和后的预定部分中是否存在其值的差别不小于所述最小量化单位两倍的相邻像素，

在所述校正步骤中，只有当在所述预定部分中不存在其值的差别不小于所述最小量化单位两倍的相邻像素时才基于所述前面和后面平坦性检测步骤中检测结果校正所述双比特变化部分中的像素的值，以及确定所述两个一比特变化部分的位置，以致于在校正中一比特变化部分之间的间隔短于所述预定部分。

13. 如权利要求 10 所述的假轮廓校正方法，其特征在于进一步包括：

随机数产生部分，产生伪随机数，

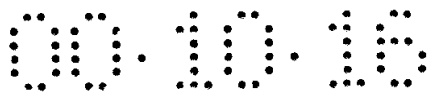
在所述校正步骤中，基于所述伪随机数确定要通过校正所述双比特变化部分而产生的所述两个一比特变化部分的位置。

14. 一种减少基于数字图象信号的图象中假轮廓的假轮廓校正方法，其特征在于所述方法包括：

变化检测步骤，用于检测由所述数字图象信号表示的图象中相邻像素的值的差别不小于所述数字图象信号最小量化单位两倍的变化部分；

前面和后面平坦性检测步骤，用于检测在所述检测步骤中所检测的所述变化部分中所述相邻像素前和后的预定部分中是否存在其值的差别不小于所述最小量化单位两倍的相邻像素；以及

校正步骤，用于只有当在所述预定部分中不存在其值的差别不小于所述最小量化单位两倍的相邻像素时才基于所述变化检测步骤中检测结果以及所述前面和后面平坦性检测步骤中检测结果校正所述变化步骤中所检测的所述变化部分中的像素的值，以减少所述假轮廓。



说明书

假轮廓校正装置和方法

5 技术领域

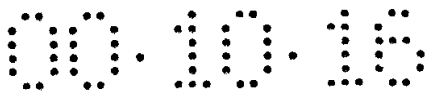
本发明涉及当图象信号经受数字信号处理时所采用的假轮廓校正装置和方法。

背景技术

10 近年来,由于电视接收机或类似装置在图象质量上已经得到提高并具有多功能,图象信号经常要经受数字信号处理。例如,为了增大图象的对比度通过数字信号处理已经进行了例如灰度等级校正。当量化的数字信号经受这种数字信号处理时,在有些情况中,在显示屏上所显示的图象中会产生称为假轮廓的非自然轮廓。对此,在 JP-A-6-62280 中揭示了去除由数字信号处理产生的假
15 轮廓的技术。

现在参考附图,描述 JP-A-6-62280 中所揭示的传统假轮廓校正电路。图 9 是表明传统假轮廓校正电路的结构方框图。假轮廓校正电路包括随机数发生器 5、判定电路 6、和加法电路 7,接收 n 位数字图象信号 A 。将由组成输入数字图象信号 A 的 n 位当中的预定个低位组成的信号 F 馈送到判定电路 6。随机
20 数发生器 5 输出位宽度与信号 F 的位宽度相同的数字随机数 H 。判定电路 6 将由数字图象信号 A 的预定个低位组成的信号 F 与从随机数发生器 5 输出的数字随机数 H 进行比较,根据比较的结果,将代表“1”或“0”的信号输出为校正信号 I 。加法电路 7 是一个位宽度与数字图象信号 A 的高位 G 的位宽度相同的加法器,将数字图象信号 A 的高位 G 与从判定电路 6 输出的校正信号 I 相加,
25 产生经校正的输出信号 J 。

根据上述的假轮廓校正电路,将不具有规则性的校正信号 I 加到数字图象信号 A 的高位 G 。因此,由组成数字图象信号 A 的 n 位当中输入到判定电路 6 的低位组成的信号 F 与从判定电路 6 输出的校正信号 I 在随机数发生器的精度内是彼此不相关的。通过如此进行与图象不相关的校正使亮度和色度很少变化的
30 的图象量化,在这种情况下,使显示屏上量化电平变化的位置向前、向后、向



左和向右分散，以致于减少非自然的假轮廓。因此，这种数字图象信号在校正后可以获得一种图象，防止了其象质被低电平量化而降低。

5 在传统的假轮廓校正电路中，数字图象信号经受对应于最高有效位变化的偏差，而与图象不相关，以便使显示屏上量化电平变化的位置与图象信号不相关。即使当输入代表其亮度为常量的图象的信号时，因此，通过对应于最高有效位变化的图象信号的偏差，可获得在显示屏上大体显示的包含噪声的图象。

因此，本发明的目的是提供一种基于数字图象信号的能够减少图象中假轮廓同时避免假轮廓校正引起的出现上述噪声的这种负效应或类似效应而降低象质的假轮廓校正装置。

10

发明内容

本发明的第一个方面是指减少基于数字图象信号的图象中假轮廓的假轮廓校正装置，它包括：

15 双比特变化(double bit change)检测电路，用于检测所述数字图象信号中为所述数字图象信号最小量化单位两倍的信号值变化，作为双比特变化，并输出代表所述检测结果的信号，作为双比特变化检测信号；以及

信号校正电路，用于基于双比特变化检测信号，校正数字图象信号中的双比特变化部分（这是存在双比特变化的部分），以减少所述假轮廓。

20 根据本发明的第一方面，对数字图象信号中双比特变化进行检测，使数字图象信号中双比特变化部分经受校正，以减少假轮廓。因此，可以减少假轮廓同时避免由传统假轮廓校正中存在噪声的负效应或类似效应而降低象质。

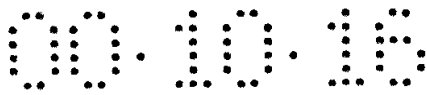
根据本发明第二方面，在本发明第一方面中，

25 信号校正电路基于所述双比特变化检测信号，将所述数字图象信号中双比特变化部分校正到存在两个一比特变化(one-bit change)的部分，每个一比特变化是对应于所述最小量化单位的信号值变化。

根据本发明的第二方面，将数字图象信号中双比特变化转换为两个一比特变化，从而去除或减少对应于双比特变化的假轮廓。

根据本发明的第三方面，在本发明第一方面中的假轮廓校正装置进一步包括

30 前面和后面平坦性检测电路，用于判定在所述数字图象信号中所述双比特



变化前和后的预定部分中是否存在不小于所述最小量化单位两倍的信号值变化，并输出代表所述判定结果的信号，作为平坦性检测信号，

5 所述信号校正电路，只有当在所述数字图象信号中所述双比特变化前和后的所述预定部分中不存在不小于所述最小量化单位两倍的信号值变化时，才基于所述平坦性检测信号校正所述双比特变化部分，以减少所述假轮廓。

根据本发明的第三方面，只有当在数字图象信号中双比特变化前和后的预定部分中不存在小于双比特变化的变化，即只有当数字图象信号的值在预定部分中接近常量时，才校正双比特变化。因此，可以可靠地仅校正假轮廓，并防止图象受假轮廓校正的负面影响。

10 根据本发明第四方面，在本发明第三方面中，

预定部分是分别对应于所述数字图象信号中五个相邻象素的部分。

根据本发明第五方面，在本发明第二方面中的假轮廓校正装置进一步包括：

15 前面和后面平坦性检测电路，用于判定在所述数字图象信号中所述双比特变化前和后的预定部分中是否存在不小于所述最小量化单位两倍的信号值变化，并输出代表所述判定结果的信号，作为平坦性检测信号，

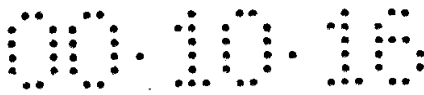
20 信号校正电路，只有当在所述预定部分中不存在不小于所述最小量化单位两倍的信号值变化时才基于所述平坦性检测信号使双比特变化部分经受校正，以减少所述假轮廓，以及确定所述两个一比特变化的位置，在校正中使得一比特变化之间的间隔短于所述预定部分。

25 根据本发明第五方面，只有当在数字图象信号中双比特变化前和后的预定部分中不存在双比特变化时才作校正。通过校正产生的两个一比特变化之间的间隔短于预定部分。因此，对于存在于数字图象信号中的两个双比特变化中一个的校正不会对另一个双比特变化的校正产生负面影响。因此，也可以进行假轮廓校正处理，而相对于经常存在双比特变化的数字图象信号，没有差错操作。

根据本发明第六方面，在本发明第二方面中的假轮廓校正装置进一步包括：

随机数发生器，用于产生代表伪随机数的随机数信号，

30 信号校正电路基于随机数信号确定要通过校正双比特变化部分而产生的



两个一比特变化的位置。

根据本发明第六方面，通过校正数字图象信号中双比特变化部分而产生的两个一比特变化的位置是基于随机数信号随机地确定的。因此可以防止这样一种现象，即分别存在一比特变化的部分（以下称为一比特变化部分）看似一条
5 垂直线，在基于数字图象信号的图象中纵向成直线。

根据本发明的第七方面，在本发明第六方面中，

随机数发生器电路接收对应于所述数字图象信号的水平同步信号，并输出其值根据由水平同步信号所表示的水平线而变化的信号，作为所述随机数信号。

10 根据本发明第七方面，基于随机数信号对每条水平线使通过校正数字图象信号中双比特变化部分而产生的两个一比特变化的位置不规则地向左和向右漂移。因此，可以防止这样一种现象，即两个一比特变化部分看似垂直线，在基于数字图象信号的图象中纵向成直线。

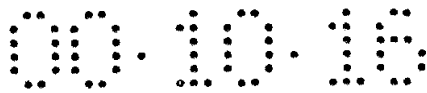
15 本发明的第八方面是指一种减少基于数字图象信号的图象中假轮廓的假轮廓校正装置，包括：

变化检测电路，用于检测所述数字图象信号中不小于所述数字图象信号最小量化单位两倍的信号值变化，并输出代表所述检测结果的信号，作为变化检测信号；

20 前面和后面平坦性检测电路，用于判定在所述数字图象信号中由所述变化检测电路所检测的所述信号值变化前和后的预定部分中是否存在不小于所述最小量化单位两倍的信号值变化，并输出代表所述判定结果的信号，作为平坦性检测信号；以及

25 信号校正电路，用于只有当在所述预定部分中不存在不小于所述最小量化单位两倍的信号值变化时才基于所述变化检测信号和所述平坦性检测信号校正所述数字图象信号中存在由所述变化检测电路所检测的所述信号值变化的部分，以减少所述假轮廓。

30 根据本发明的第八方面，只对数字图象信号中不小于双比特变化的变化进行检测，以及数字图象信号的值在双比特变化前和后的预定部分中大约为常量时，才使数字图象信号中存在不小于双比特变化的变化的部分经受校正，以减少假轮廓。因此，即使当数字图象信号中存在不小于最小量化单位三倍的变



化，以及由该变化产生假轮廓时，也能够减少假轮廓。

本发明的第九方面是指一种减少基于数字图象信号的图象中假轮廓的假轮廓校正方法，包括：

5 双比特变化检测步骤，用于检测由所述数字图象信号表示的图象中相邻象素的值不同于为所述数字图象信号最小量化单位两倍的值的部分（作为双比特变化部分）；以及

校正步骤，用于校正所述双比特变化部分中象素的值，以减少所述假轮廓。

根据本发明的第十方面，在本发明第九方面中，

10 在信号校正步骤中，所述双比特变化部分中的象素的值是基于所述检测步骤中的检测结果而校正的，以致于存在两个一比特变化部分，每个所述一比特变化部分被定义为存在一比特变化以及相邻象素的值不同于所述最小量化单位的部分。

15 根据本发明的第十一方面，在本发明第九方面中假轮廓校正方法进一步包括：

前面和后面平坦性检测步骤，用于检测在所述双比特变化部分中所述相邻象素前和后的预定部分中是否存在其值的差别不小于所述最小量化单位两倍的相邻象素，

20 在校正步骤中，只有当在所述预定部分中不存在其值的差别不小于所述最小量化单位两倍的相邻象素时才基于所述前面和后面平坦性检测步骤中检测结果校正所述双比特变化部分中的象素的值。

根据本发明的第十二方面，在本发明第十方面中假轮廓校正方法进一步包括：

25 前面和后面平坦性检测步骤，用于检测在所述双比特变化部分中所述相邻象素前和后的预定部分中是否存在其值的差别不小于所述最小量化单位两倍的相邻象素，

30 在校正步骤中，只有当在所述预定部分中不存在其值的差别不小于所述最小量化单位两倍的相邻象素时才基于所述前面和后面平坦性检测步骤中检测结果校正所述双比特变化部分中的象素的值，以及确定所述两个一比特变化部分的位置，以致于在校正中一比特变化部分之间的间隔短于所述预定部分。

根据本发明的第十三方面，在本发明第十方面中假轮廓校正方法进一步包括：

随机数产生部分，产生伪随机数，

在校正步骤中，基于所述伪随机数确定要通过校正所述双比特变化部分而产生的所述两个一比特变化部分的位置。

本发明的第十四方面是指一种减少基于数字图象信号的图象中假轮廓的假轮廓校正方法，包括：

变化检测步骤，用于检测由所述数字图象信号表示的图象中相邻像素的值的差别不小于所述数字图象信号最小量化单位两倍的变化部分；

10 前面和后面平坦性检测步骤，用于检测在所述检测步骤中所检测的所述变化部分中所述相邻像素前和后的预定部分中是否存在其值的差别不小于所述最小量化单位两倍的相邻像素；以及

校正步骤，用于只有当在所述预定部分中不存在其值的差别不小于所述最小量化单位两倍的相邻像素时才基于所述变化检测步骤中检测结果以及所述
15 前面和后面平坦性检测步骤中检测结果校正所述变化步骤中所检测的所述变化部分中的像素的值，以减少所述假轮廓。

附图简述

图 1 是表明根据本发明第一实施例的假轮廓校正装置的结构方框图。

20 图 2 是表明根据本发明第二实施例的假轮廓校正装置的结构方框图。

图 3 是表明根据本发明第三实施例的假轮廓校正装置的结构方框图。

图 4A-4C 是有效信号波形图，说明根据本发明第一实施例的假轮廓校正装置的操作。

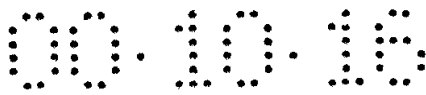
25 图 5 是虚拟信号波形图，说明根据本发明第二实施例的假轮廓校正装置的操作。

图 6 说明根据本发明第三实施例的假轮廓校正装置的操作的图。

图 7 是表明根据本发明第三实施例的假轮廓校正装置的详细结构的方框图。

图 8A-8B 是虚拟信号波形图，说明图 7 中所示假轮廓校正装置的操作。

30 图 9 是表明传统假轮廓校正装置的详细结构的方框图。



实现本发明的最佳方式

为了更详细地描述本发明，将参考附图进行描述。

5 图 4 是虚拟信号波形图，表明由数字图象信号代表的信号值的变化。在许多情况中，量化的数字图象信号通常可以处于存在一比特变化的状态中，如图 4A 所示，或者处于没有变化的状态中。一比特变化是对应于最小量化单位的信号值变化。当分配灰度等级所采用的位数不小于 8 位时，对应于显示屏上所显示的图象中一比特变化的步骤是这样一个步骤，即用肉眼很难能够确认它。

10 然而，在作为数字信号处理结果而获得的数字图象信号中，根据图象信号经受的数字信号处理的内容，这时出现为最小量化单位两倍的变化（以下称为“双比特变化”），正如图 4B 中所示。即，当通过数字信号处理进行灰度等级校正以便增大图象的对比度时，例如，在有些情况中会发生双比特变化。在这种情况下，双比特变化表现为基于数字图象信号的图象中的非自然假轮廓。

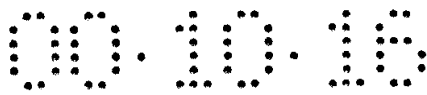
15 因此，在本发明的每个实施例中，进行检测数字图象信号中双比特变化和基于检测结果降低假轮廓的处理。以下将描述每个实施例的详细情况。

（第一实施例）

图 1 是方框图，表明根据本发明第一实施例的假轮廓校正装置的结构。假轮廓校正装置包括双比特变化检测电路 1 和信号校正电路 2a。将输入到假轮廓校正装置的数字图象信号 A 馈送到双比特变化检测电路 1 和信号校正电路 2a。

20 双比特变化检测电路 1 进行检测，当由数字图象信号 A 表示的图象中相邻像素之间存在为两倍最小量化单位（量化阶跃尺寸）的差时，即相邻像素的值之间存在为一比特变化两倍的差时，像素值之间的差为“双比特变化”，输出代表检测结果的信号，作为双比特变化检测信号 B。通过用与图 7 中所示假轮廓校正装置中双比特变化检测电路 10（后面将描述）相同的结构可以实现双比特变化检测电路 1。把双比特变化考虑为是在由数字图象信号 A 表示的图象中
25 与水平方向中相邻的像素相关的双比特变化和与垂直方向中相邻的像素相关的双比特变化。现在作出描述，考虑双比特变化检测电路 1 对与水平方向中相邻的像素相关的双比特变化进行检测。然而，后面将参考与垂直方向中相邻的像素相关的双比特变化。

30 信号校正电路 2a 利用双比特变化检测信号 B 将数字图象信号 A 中双比特



变化校正到两个最小量化单位的变化（以下称为“一比特变化”），并输出已经经受这种校正的数字图象信号，作为经校正的图象信号 C1。信号校正电路 2a 可以通过与图 7 中所示假轮廓校正装置中信号校正电路 20（下面将描述）相同的结构来实现。

5 将参考图 4 描述按照如上所述配置的本发明的假轮廓校正装置的操作。

在根据本实施例的假轮廓校正装置中，当输入存在双比特变化的数字图象信号 A，如图 4B 所示时，由双比特变化检测电路 1 检测双比特变化。在信号校正电路 2a 中，利用代表检测结果的双比特变化检测信号 B，将数字图象信号 A 中存在双比特变化的部分（以下称为双比特变化部分）转换为两个部分，这里
10 分别存在一比特变化变化（以下称为一比特变化部分）。即，将数字图象信号 A 校正为这样的信号，其中以这样的方式在两个阶跃中发生一比特变化，即在发生双比特变化的时间点之前首先立即发生一比特变化，在从发生第一次一比特变化的时间点起经过四个时钟周期后进一步发生一比特变化，正如图 4C 所示。注意，n 个时钟的周期（n 是自然数）意味着对应于由脉冲（分别对应于
15 像素）组成的 n 个时钟信号周期的周期，即对应于 n 像素的周期。

在上述实施例中的双比特变化检测电路 1 并不检测超过双比特变化（即最小量化单位的两倍）的信号值变化。其原因在于，它判定在数字图象信号 A 中存在超过双比特变化的信号值变化的部分并不对应于假轮廓而是对应于由数字图象信号 A 表示的图象中的真轮廓。

20 正如以上所述，根据本实施例，假轮廓是通过检测数字图象信号 A 中双比特变化部分而检测的，并通过将双比特变化部分分解成两个一比特变化部分而去除。因此校正仅仅针对对应于假轮廓的信号部分进行，以致于能够减少假轮廓而避免在传统假轮廓校正中产生噪声的负效应。在本实施例中，不对数字图象信号 A 中超过双比特变化的信号值变化（超过最小量化单位两倍的信号值变
25 化）进行检测，由此避免真轮廓接受假轮廓校正。因此，可以可靠地仅减少假轮廓同时防止真轮廓被假轮廓校正变模糊。

（第二实施例）

图 2 是表明根据本发明第二实施例的假轮廓校正装置的结构方框图。假轮廓校正装置包括双比特变化检测电路 1 和信号校正电路 2b，与第一实施例一
30 样。第二实施例与第一实施例的不同之处在于，假轮廓校正装置进一步包括前

面和后面平坦性检测电路 3。在本实施例中，输入到假轮廓校正装置的数字图象信号 A 被馈送到双比特变化检测电路 1、信号校正电路 2b 和前面和后面平坦性检测电路 3。

5 本实施例中双比特变化检测电路 1 的功能和结构与第一实施例中的双比特变化检测电路 1 的功能和结构相同，因此不重复对其的描述。

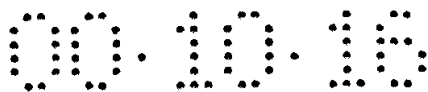
10 前面和后面平坦性检测电路 3 对数字图象信号 A 在由双比特变化检测电路 1 所检测的双比特变化前和后的预定周期内是否平坦进行检测，并输出检测结果，作为平坦性检测信号 D。当数字图象信号 A 不包括在预定周期内不小于双比特变化（即处于不存在信号值变化的状态中或者处于存在一比特变化的变化状态中）的信号值变化时，数字图象信号 A 在该周期内将是平坦的。前面和后面平坦性检测电路 3 可以利用与图 7 中所示的假轮廓校正装置中的前面和后面平坦性检测电路 30（后面将描述）相同的结构实现。

15 信号校正电路 2b 基于双比特变化检测电路 2 的双比特变化检测信号 B 和前面和后面平坦性检测电路 3 的平坦性检测信号 D 将数字图象信号 A 中双比特变化校正为两个一比特变化，并在校正后输出数字图象信号，作为经校正的图象信号 C2。信号校正电路 2b 也可以利用与图 7 中所示的假轮廓校正装置中的信号校正电路 20（后面将描述）相同的结构实现。

20 将参考图 5 描述按照如上所述配置的根据本发明的假轮廓校正装置的操作。图 5 是有效信号波形图，表明由数字图象信号 A 所表示的信号值变化的例子。

还是在本实施例中，信号校正电路 2b 利用双比特变化检测电路 1 的双比特变化检测信号 B，将数字图象信号 A 中双比特变化部分校正为两个一比特变化部分，与在第一实施例中一样。在校正中所产生的两个一比特变化部分隔开四个时钟周期。然而，如果在数字图象信号 A 中存在多个双比特变化部分，以及两个双比特变化部分之间的间隔在四个时钟周期内，那么，对两个双比特变化部分中一个的校正将负面地影响对另一个双比特变化部分的校正。即，在这种情况下，在信号校正电路 2b 中不能适当地校正假轮廓。此外，当在数字图象信号 A 中在短时间间隔内连续出现双比特变化部分时，双比特变化部分并不对应于假轮廓的可能性很高。在本实施例中，采用五个时钟周期作为通过试错法确定的值，假设水平方向上的有效象素的数目为 720。当两个双比特变化部

30



分之间的间隔短于五个时钟的周期时，使两个双比特变化部分不接受减少假轮廓的校正。

5 从上述角度看，在本实施例中，前面和后面平坦性检测电路 3 检测数字图象信号 A 在双比特变化前和后的五个时钟周期内是否平坦，即是否不存在如图 5 所示的不小于双比特变化的变化，以及输出检测结果，作为平坦性检测信号 D。当数字图象信号 A 中存在双比特变化以及数字图象信号 A 在双比特变化前和后的五个时钟周期内是平坦的时，信号校正电路 2b 利用双比特变化检测信号 B 以及平坦性检测信号 D 将双比特变化部分校正为两个一比特变化部分。

10 正如以上所述，根据本实施例，去除假轮廓的校正仅仅当数字图象信号 D 中检测到双比特变化时以及数字图象信号 A 在双比特变化前和后的五个时钟周期内是平坦时进行，而当存在多个双比特变化以及两个双比特变化之间的间隔不大于四个时钟周期时不进行。因此，可以使经常发生双比特变化的数字图象信号接受没有差错操作的假轮廓校正处理。此外，可以仅仅使假轮廓在通过假轮廓校正处理不会产生负面效应的范围内接受假轮廓校正处理。

15 (第三实施例)

图 3 是表明根据本发明第三实施例的假轮廓校正装置的结构方框图。假轮廓校正装置包括双比特变化检测电路 1、信号校正电路 2c 和前面和后面平坦性检测电路 3，与第二实施例一样。第三实施例与第二实施例的不同之处在于，本假轮廓校正装置进一步包括随机数产生电路 4。在本实施例中，输入到假轮廓校正装置中的数字图象信号 A 馈送到双比特变化检测电路 1、信号校正电路 20 2c 和前面和后面平坦性检测电路 3，与第二实施例一样。

本实施例中双比特变化检测电路 1 和前面和后面平坦性检测电路 3 的功能和结构分别与第二实施例中双比特变化检测电路 1 和前面和后面平坦性检测电路 3 的功能和结构相同，因此不重复对其的描述。

25 随机数产生电路 4 产生与输入的数字图象信号 A 和经校正图象信号 C3(这是输出信号)不相关的随机数，并输出代表该随机数的随机数信号 E。

信号校正电路 2c 基于双比特变化检测电路 2 的双比特变化检测信号 B、前面和后面平坦性检测电路 3 的平坦性检测信号 D 和随机数产生电路 4 的随机数信号 E 将数字图象信号 A 中双比特变化校正为两个一比特变化，并输出接受了这种校正的数字图象信号，作为经校正的图象信号 C3。信号校正电路 2c 也 30

可以通过与图 7 中所示的假轮廓校正装置中信号校正电路 20 (后面将描述) 相同的结构实现。

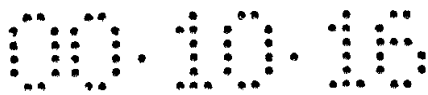
将参考图 6 描述按照如上所述配置的本发明的假轮廓校正装置的操作。

还是在本实施例中, 信号校正电路 2c 利用双比特变化检测信号 B 将数字
5 图象信号 A 中双比特变化部分校正为两个一比特变化部分, 正如图 4C 所示, 与在第二实施例中情况一样。在第二实施例中, 当假轮廓在由数字图象信号 A 表示的图象中在垂直方向延伸时, 在校正中所产生的两个一比特变化的位置总是相同的, 正如图 6 中 (a) 所示。因此, 在有些情况中, 校正以后的一比特变化部分看起来象垂直线, 根据输入的数字图象信号 A 的状态, 在显示屏上所显示
10 的图象中纵向成直线。

在本实施例中, 利用随机数产生电路 4 的随机数信号 E, 使通过校正数字
图象信号 A 中双比特变化部分所产生的一比特变化的位置对于每一条线产生漂
移正如图 6 中 (b) 所示。因此, 可以防止出现这样的现象, 即在假轮廓校正中
所产生的一比特变化部分看起来象一条垂直线, 在显示屏上所显示的图象中纵
15 向成直线。

图 7 是一详细的方框图, 表明根据本发明的假轮廓校正装置的结构的一个
例子。图 3 中所示的双比特变化检测电路 1、信号校正电路 2c、前面和后面平
坦性检测电路 3 和随机数产生电路 4 分别对应于图 7 中所示的双比特变化检测
电路 10、信号校正电路 20、前面和后面平坦性检测电路 30 和随机数产生电路
20 40。

在该配置的例子中, 双比特变化检测电路 10 由一个时钟差分电路 12、全
波整流电路 14、电平比较器 16 和延迟电路 18 构成。一个时钟差分电路 12 产
生其值对应于一个时钟周期隔开的信号值之差 (即数字图象信号 A 中相邻像素
的值之间的差) 的信号, 作为差分信号, 并输出标志信号 Flg, 表示该差值是
25 正还是负。全波整流电路 14 接收来自一个时钟差分电路 12 的差分信号的负信
号部分的极性, 将差分信号转变为仅具有正值的信号, 并输出该信号, 作为全
波整流信号。电平比较器 16 将全波整流信号的值与对应于双比特变化的参考
值 (这是以前设定值) 进行比较, 并输出数字信号, 它只有当全波整流信号的
值等于参考值时才进入 H 电平, 而在其它情况中进入 L 电平。延迟电路 18 输
30 出通过使数字信号延迟预定个数时钟而获得的信号, 作为双比特变化检测信号

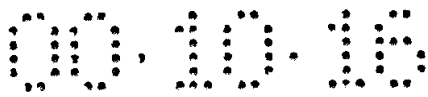


B.

前面和后面平坦性检测电路 30 是由最低有效位截断电路 32、全波整流电路 34、延迟电路（这是 10 个一个时钟延迟元件 T 的级联连接）和“或”电路 36 组成。最低有效位截断电路 32 接收来自双比特变化检测电路 10 中差分电路 12 的差分信号，输出通过截断差分信号的最低有效位所获得的信号。当输入的差分信号是模拟信号时，最低有效位截断电路 32 将差分信号转变为数字信号，并截断数字信号的最低有效位。不是利用从一个时钟差分电路 12 输入的差分信号，在前面和后面平坦性检测电路 30 中可以分别设置一个时钟差分电路，可以将数字图象信号 A 输入到一个时钟差分电路，可以将由一个时钟差分电路所获得的差分信号输入到最低有效位截断电路 32。来自最低有效位截断电路 32 的信号通过全波整流电路 34（具有与双比特变化检测电路 10 中全波整流电路 14 相同的功能）被输入到延迟电路，它包括 10 个一个时钟延迟元件 T。当数字图象信号 A 中不存在变化时或者当存在变化而这是数字图象信号 A 中的一比特变化时，输入到延迟电路的信号进入 L 电平，而当数字图象信号 A 中存在不小于双比特变化的变化时，进入 H 电平。“或”电路 36 接收延迟电路的输入信号、构成延迟电路的 10 个延迟元件 T 当中第一级至第四级中每个延迟元件 T 的输出、以及第六级至第十级中每个延迟元件 T 的输出信号，输出代表信号的逻辑“或”的信号，作为平坦性检测信号 D。当来自全波整流电路 34 的信号在排除该时间点以外的一个时间点前和后的五个时钟周期内处于 L 电平时，平坦性检测信号 D 在时钟单元中的每个时间点上进入 L 电平，而在其它情况中进入 H 电平。因此，当在数字图象信号 A 中双比特变化前和后的五个时钟周期内不存在信号值变化时或者当存在变化，但这是一比特变化时，平坦性检测信号 D 进入 L 电平，而当存在不小于双比特变化的变化时进入 H 电平。

随机数产生电路 40 可以作为利用线性反馈移位寄存器或类似器件产生伪随机数的电路来实现。在该配置的例子中，随机数产生电路 40 是通过接收水平同步信号 Sh 并输出其值根据水平同步信号所表示的水平线而变化的信号作为随机数信号 E 的查看表来实现的。查看表是这样设定的，在校正数字图象信号 A 中，由随机数信号 E 确定的一比特变化的位置对于每条线是随机地虚假移位的，正如图 6 中 (b) 所示。

信号校正电路 20 是由延迟电路 22、加法器-减法器 24 和加法-减法控制



电路 26 构成的。延迟电路 22 使数字图象信号 A 延迟预定个数时钟，并输出延迟后的数字图象信号。加法—减法控制电路 26 基于双比特变化检测电路 10 的双比特变化检测信号 B 和标志信号 Flg、前面和后面平坦性检测电路 30 的平坦性检测信号 D、和随机数产生电路 40 的随机数信号 E 产生控制信号 Cop，它由
5 加法指令信号 Cadd 和减法指令信号 Csub 组成，作为控制由加法器—减法器 24 执行的操作的信号。加法器—减法器 24 根据控制信号 Cop 使从延迟电路 22 延迟预定周期后输出的数字图象信号加上或减去预定值，输出经过上述操作后的数字图象信号，作为经校正的图象信号 C3。引入信号校正电路 20 中的延迟电路 22 和双比特变化检测电路 10 中的延迟电路 18 是为了调节数字图象信号 A、
10 双比特变化检测信号 B、平坦性检测信号 D 等当中的定时，以便实现如图 8 中所示的操作，后面将描述。

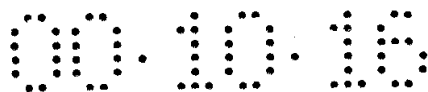
图 8A 是信号波形图，表明信号校正电路 20 的一种操作的例子。图 8A 未示出相对于数字图象信号 A 和经校正的图象信号 C3 的实际信号波形，而是示出表明由数字图象信号 A 和 C3 所表示的信号值变化的虚拟信号波形。当在数字
15 图象信号 A 中信号值增大的方向上存在双比特变化时，正如图 8A 所示，代表双比特变化位置的双比特变化检测信号 B 以及表示来自一个时钟差分电路 12 的差分信号的值是正的标志信号 Flg 被输入到加法—减法控制电路 26。事实上，表示差分信号的值是正的标志信号 Flg 意味着双比特变化是在数字图象信号 A 值增大的方向上的变化。在这种情况下，从加法—减法控制电路 26 输出
20 的控制信号 Cop 中的加法指令信号 Cadd 仅仅对于如果平坦性检测信号 D 有效（这是 L 电平）而发生双比特变化的时间点以前的 n_1 个时钟的周期变为有效（进入 H 电平）。另一方面，控制信号 Cop 中的减法指令信号 Csub 仅仅对于如果平坦性检测信号 D 有效（这是 L 电平）而发生双比特变化的时间点以后的 n_2 个时钟的周期变为有效（进入 H 电平）。时钟 n_1 和 n_2 数目的各个值是由
25 随机数信号 E 确定的。加法器—减法器 24 当加法指令信号 Cadd 有效时将对应于最小量化单位的值（即对应于一比特变化的值）加到数字图象信号 A 的值上，而当减法指令信号 Csub 有效时从数字图象信号 A 的值中减去对应于最小量化单位的值。因此，获得其中将双比特变化部分校正为两个一比特变化部分的数字图象信号，正如图 8A 所示。然后从信号校正电路 20 输出信号，作为
30 校正的图象信号 C3。如果平坦性检测信号 D 是无效的，加法指令信号 Cadd 和

减法指令信号 C_{sub} 是无效的。因此，当在双比特变化前和后的五个时钟周期内存在另一个双比特变化或者存在不小于双比特变化的变化时，双比特变化不经受上述校正。

图 8B 是信号波形图，表明信号校正电路 20 的另一种操作的例子。图 8B 未示出相对于数字图象信号 A 和经校正的图象信号 C3 的实际信号波形，而是示出表明由数字图象信号 A 和 C3 所表示的信号值变化的虚拟信号波形。当在数字图象信号 A 中在信号值减小的方向上存在双比特变化时，正如图 8B 所示，代表双比特变化位置的双比特变化检测信号 B 以及表示来自一个时钟差分电路 12 的差分信号的值是负的标志信号 Flg 被输入到加法—减法控制电路 26。事实上，表示差分信号的值是负的标志信号 Flg 意味着双比特变化是在数字图象信号 A 值减小的方向上的变化。在这种情况下，从加法—减法控制电路 26 输出的控制信号 Cop 中的减法指令信号 C_{sub} 仅仅对于如果平坦性检测信号 D 有效而发生双比特变化的时间点以前的 n_1 个时钟的周期变为有效。另一方面，控制信号 Cop 中的加法指令信号 C_{add} 仅仅对于如果平坦性检测信号 D 有效而发生双比特变化的时间点以后的 n_2 个时钟的周期变为有效。加法器—减法器 24 基于减法信号 C_{sub} 和加法信号 C_{add} 进行从延迟电路 22 的数字图象信号的加法和减法。因此，获得其中将双比特变化部分校正为两个一比特变化部分的数字图象信号，正如图 8B 所示。然后从信号校正电路 20 输出信号，作为经校正的图象信号 C3。时钟 n_1 和 n_2 数目的各个值是由随机数信号 E 确定的，如上所述。当在双比特变化前和后的五个时钟周期内存在另一个双比特变化或者存在不小于双比特变化的变化时，平坦性检测信号 D 变为无效，以致于双比特变化不经受上述校正。

通过信号校正电路 20 的上述操作，数字图象信号 A 中的双比特变化被校正为两个一比特变化，正如图 8A 和 8B 所示。即，双比特变化被分解为发生双比特变化的时间点之前的一比特变化 n_1 和发生双比特变化的时间点之后的一比特变化 n_2 。当在双比特变化前和后的五个时钟的周期内存在另一个双比特变化或者存在不小于双比特变化的变化时，不对该双比特变化进行校正。由于 n_1 和 n_2 是由随机数信号 E 确定的，通过校正双比特变化（即假轮廓校正）而产生的两个一比特变化的位置对于每条线产生移位，正如图 6 中 (b) 所示。

如上所述，根据本实施例，可以获得与第一和第二实施例相同的效果，以



及可以防止出现这类现象，即在假轮廓校正中所产生的一比特变化部分看起来象垂直线，在显示屏上所显示的图象中纵向成直线。

(改进例)

5 如上所述，尽管在上述的每个实施例中，通过对数字图象信号 A 中双比特变化的校正而产生的两个一比特变化之间的间隔将是四个时钟周期，正如图 4C 所示，但是间隔并不局限于四个时钟的周期。例如，间隔可以是不小于 2 个时钟的周期。

10 尽管在第二和第三实施例中所采用的前面和后面平坦性检测电路 3 检测数字图象信号 A 在双比特变化前和后的五个时钟周期内是否平坦，但是在双比特变化前和后检测数字图象信号是否平坦的周期(以后称为“平坦”周期)并不局限于五个时钟周期。平坦周期的合适长度取决于数字图象信号中存在的两个双比特变化之间的间隔应当多长，以判定双比特变化对应于假轮廓。例如，对由数字图象信号表示的图象作统计研究，由此可以根据图象中水平方向的象
15 素数目确定一个合适长度作为平坦周期。正如已经描述的，平坦周期必须长于通过对双比特变化校正所产生的两个一比特变化之间的间隔(在上述每个实施例中的四个时钟的周期)，以便作出没有差错操作的假轮廓校正。

此外，可以把根据上述每个实施例的假轮廓校正装置用作使实时传送的数字图象信号，例如电视接收机中的图象信号经受假轮廓校正处理的装置，在进行假轮廓校正处理中也可以用作对存储图象数据的处理。即，通过把依次读出
20 存储在存储器装置(如半导体存储器或硬盘装置)中的图象数据而获得的图象信号当作实施例中数字图象信号 A，也可以采用根据每个实施例的假轮廓校正装置。

此外，虽然在每个实施例中，对在水平方向上相邻的像素相关的双比特变化进行检测，但是也可以对在垂直方向上相邻的像素相关的双比特变化进行检测，
25 以便去除在水平方向上延伸的假轮廓。当对在垂直方向上相邻的像素相关的双比特变化进行检测，以校正假轮廓时，例如可以以这样的方式把在每个部件中的每个时钟的处理变为在图 7 所示的假轮廓校正装置中每条线的处理，用一条线差分电路代替一个时钟差分电路 12，用于产生其值对应于数字图象信号 A 中一条线的隔开周期的信号值之间差的信号，作为差分信号，以及用一条线
30 延迟元件代替前面和后面平坦性检测电路 30 中的一个时钟延迟元件 T 的每一

个。

在上述的实施例和改进例中，假设数字图象信号 A 中存在超过双比特变化的信号值变化的部分并不对应于假轮廓，双比特变化检测电路 1 仅检测数字图象信号 A 中的双比特变化（或者仅与最小量化单位两倍的值不同的相邻象素）。

- 5 然而，当通过数字图象信号 A 经受数字信号处理，发生不小于最小量化单位三倍的信号值变化，即不小于三比特变化的信号值变化，以及这种信号值变化在显示屏的显示中呈现为假轮廓时，不仅可以检测双比特变化而且可以检测不小于三比特变化的信号值变化，从而基于检测结果进行校正，降低假轮廓。为了实现这一点，例如可以对图 7 中所示的假轮廓校正装置中的电平比较器 16 作
- 10 改进，从而当全波整流信号的值不小于参考值时输出处于 H 电平的数字信号，否则输出处于 L 电平的数字信号。在这种情况下，通过前面和后面平坦性检测电路 30 可避免对不小于双比特变化的信号值变化（这并对应于假轮廓）的校正。

工业应用性

- 15 本发明可以应用于减少基于数字化图象信号的图象中假轮廓的假轮廓校正装置。例如，本发明适合于使电视接收机中数字图象信号经受去除假轮廓的信号处理的假轮廓校正装置。此外，它还可以应用于对存在在存储装置中图象数据的图象处理时用于校正假轮廓的装置。

说明书附图

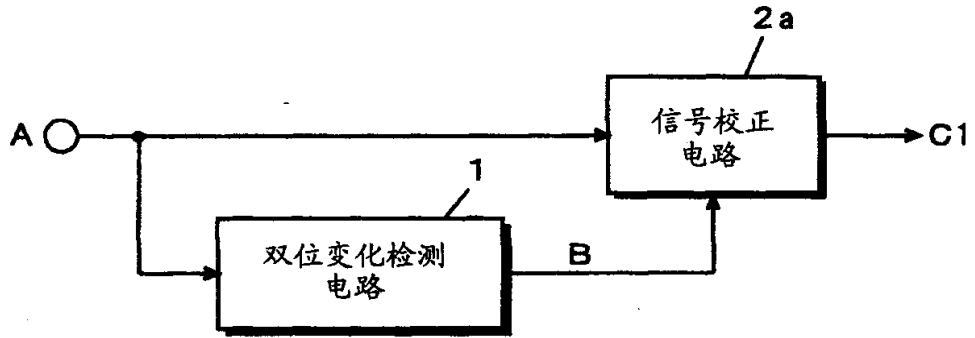


图 1

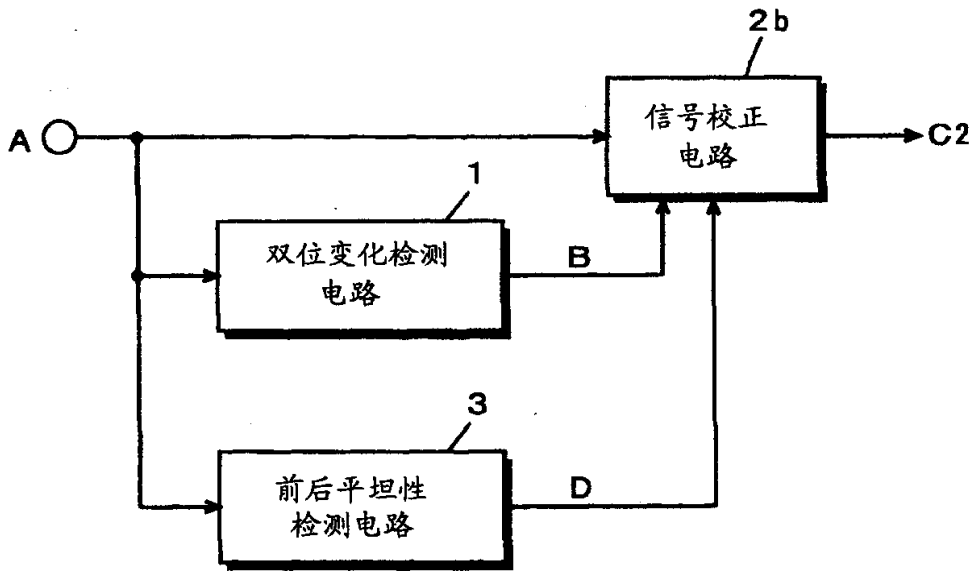


图 2

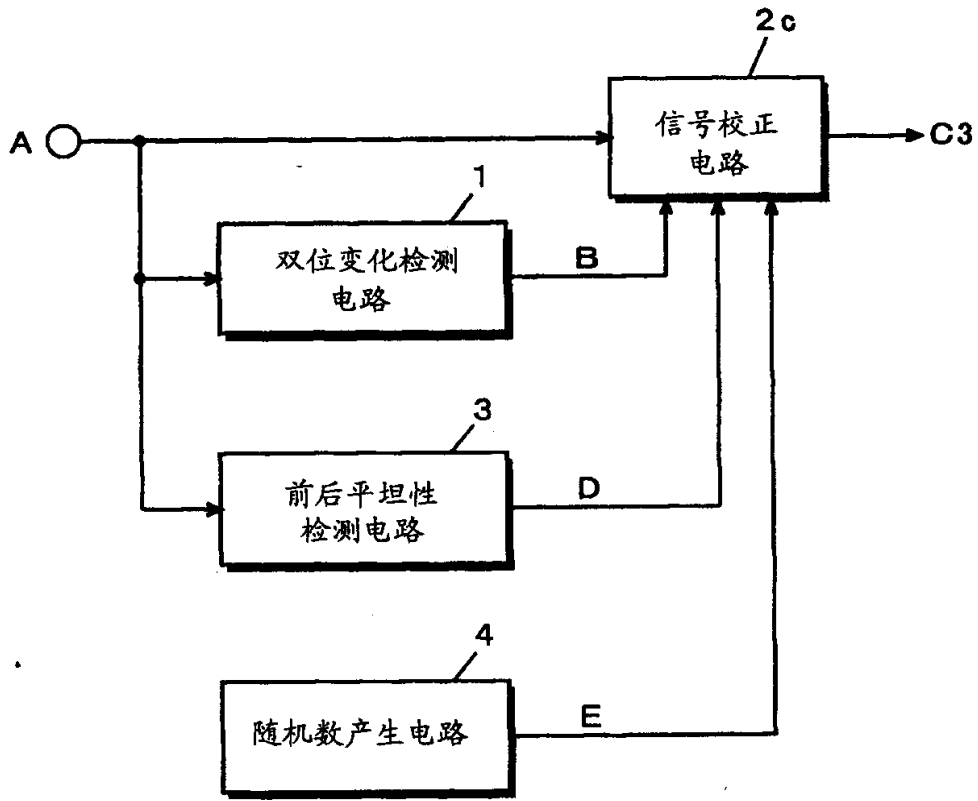


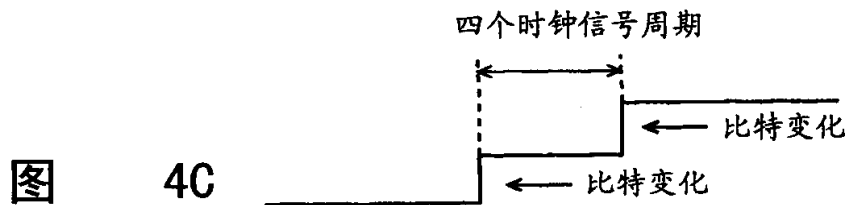
图 3



图



图



图

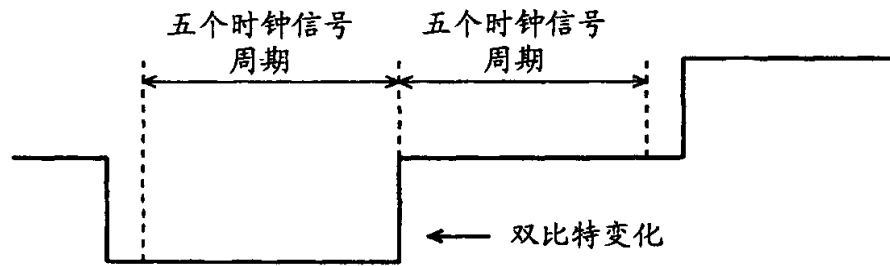
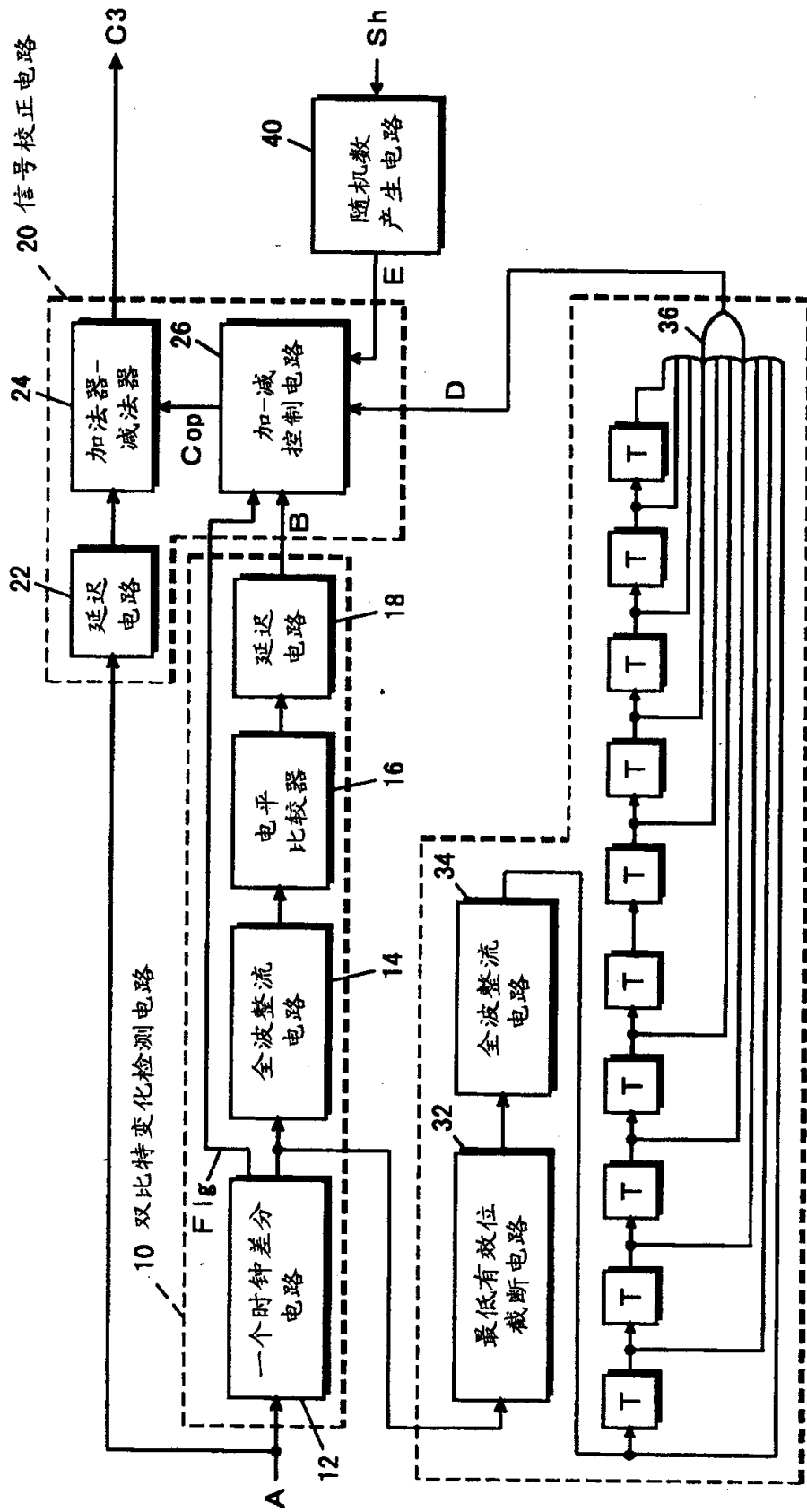


图 5

扫描线	假轮廓校正后	
1		
2		
3		
4		
5		
6		
	(a)	(b)

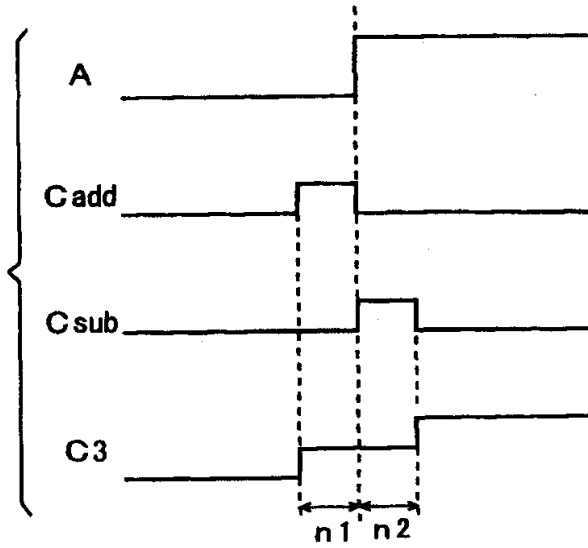
图 6



30 前后平坦性检测电路

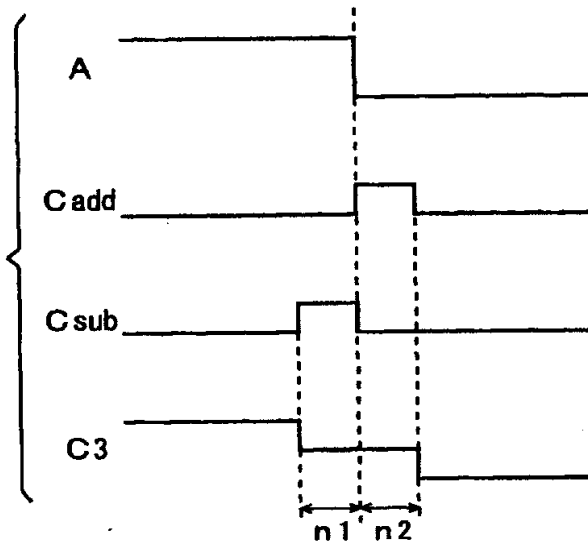
图

8A



图

8B



00.10.15

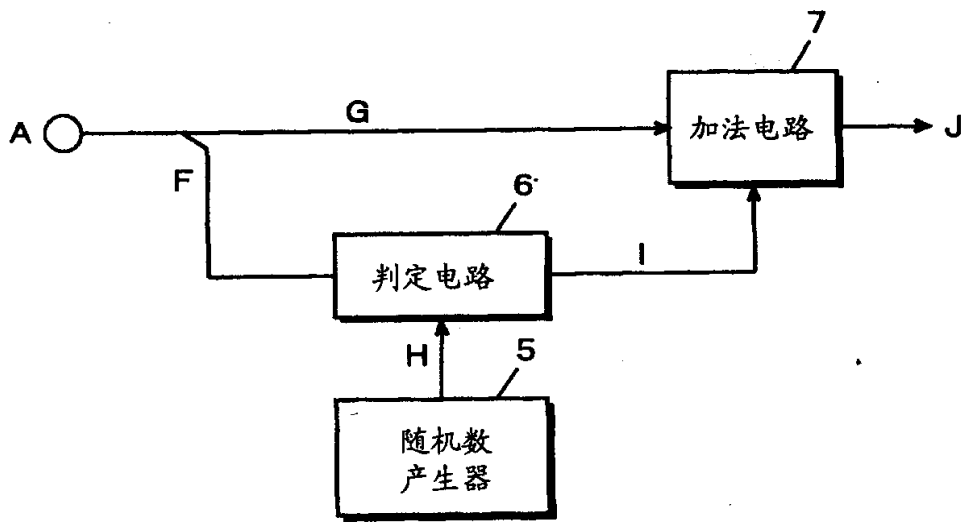


图 9