

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3560240号
(P3560240)

(45) 発行日 平成16年9月2日(2004.9.2)

(24) 登録日 平成16年6月4日(2004.6.4)

(51) Int.Cl.⁷

H01L 27/148

F I

H01L 27/14

B

請求項の数 7 (全 10 頁)

(21) 出願番号	特願2002-9574 (P2002-9574)	(73) 特許権者	00002185 ソニー株式会社 東京都品川区北品川6丁目7番35号
(22) 出願日	平成14年1月18日(2002.1.18)	(74) 代理人	100089875 弁理士 野田 茂
(65) 公開番号	特開2003-218340 (P2003-218340A)	(72) 発明者	西 直樹 東京都品川区北品川6丁目7番35号 ソニー株式会社内
(43) 公開日	平成15年7月31日(2003.7.31)	審査官	柴山 将隆
審査請求日	平成15年3月12日(2003.3.12)	(56) 参考文献	特開平03-053682 (JP, A) 特開平05-304287 (JP, A) 特開平04-180265 (JP, A)

最終頁に続く

(54) 【発明の名称】 CCD撮像素子

(57) 【特許請求の範囲】

【請求項1】

撮像領域内に2次元的に配列された複数の受光画素と、前記受光画素の各列毎に垂直方向に沿って配置され、各受光画素からの信号電荷を垂直方向に転送する複数の垂直CCDレジスタと、前記複数の垂直CCDレジスタの少なくとも一方の端部に接続されて水平方向に沿って配置され、各垂直CCDレジスタによって転送される信号電荷を水平方向に転送する水平CCDレジスタとを具備したCCD撮像素子において、
前記垂直CCDレジスタの上層に垂直方向に沿って配置され、前記複数の垂直CCDレジスタを駆動する各転送電極にクロックパルスを供給する複数の信号線よりなるシャント配線と、
前記シャント配線の垂直方向の両側周辺部に配置され、前記シャント配線へのクロックパルスの供給を垂直方向の両側から行うバス配線とを有し、
前記水平CCDレジスタ側に配置されるバス配線が、前記水平CCDレジスタを囲む閉ループ状に形成される複数の信号線よりなる、
ことを特徴とするCCD撮像素子。

【請求項2】

撮像領域内に2次元的に配列された複数の受光画素と、前記受光画素の各列毎に垂直方向に沿って配置され、各受光画素からの信号電荷を垂直方向に転送する複数の垂直CCDレジスタと、前記複数の垂直CCDレジスタの少なくとも一方の端部に接続されて水平方向に沿って配置され、各垂直CCDレジスタによって転送される信号電荷を水平方向に転送

する水平ＣＣＤレジスタとを具備したＣＣＤ撮像素子において、
前記垂直ＣＣＤレジスタの上層に垂直方向に沿って配置され、前記複数の垂直ＣＣＤレジスタを駆動する各転送電極にクロックパルスを供給する複数の信号線よりなるシャント配線と、
前記シャント配線の垂直方向の両側周辺部に配置され、前記シャント配線へのクロックパルスの供給を垂直方向の両側から行うバス配線とを有し、
前記水平ＣＣＤレジスタ側に配置されるバス配線が、水平方向に沿って前記撮像領域と前記水平ＣＣＤレジスタとの境界領域に配置される複数の信号線よりなる、
ことを特徴とするＣＣＤ撮像素子。

【請求項 3】

前記バス配線の複数の信号線は、その各々が、前記シャント配線の複数の信号線に選択的に接続されていることを特徴とする請求項 1 又は 2 記載のＣＣＤ撮像素子。

【請求項 4】

前記バス配線の複数の信号線は、それぞれ両端部が撮像素子チップの外部配線と接続される電極パッドに独立して接続されていることを特徴とする請求項 2 記載のＣＣＤ撮像素子。

【請求項 5】

前記バス配線が配置される境界領域は、撮像を行わず前記垂直ＣＣＤレジスタによる信号電荷の転送だけが行われるダミー画素が配置され、前記垂直ＣＣＤレジスタが配置される領域であることを特徴とする請求項 2 記載のＣＣＤ撮像素子。

【請求項 6】

前記撮像領域の垂直方向の両側に 1 つずつ前記水平ＣＣＤレジスタが配置されていることを特徴とする請求項 2 記載のＣＣＤ撮像素子。

【請求項 7】

前記撮像領域の垂直方向の片側にだけ前記水平ＣＣＤレジスタが配置されており、前記水平ＣＣＤレジスタのない側に配置される前記バス配線は、前記撮像領域の外側に配置されることを特徴とする請求項 1 又は 2 記載のＣＣＤ撮像素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、撮像領域内に 2 次元的に配列された複数の受光画素と各受光画素の信号電荷を転送する垂直ＣＣＤレジスタ及び水平ＣＣＤレジスタと、垂直ＣＣＤレジスタの転送電極にクロックパルスを供給するシャント配線とを有するＣＣＤ撮像素子に関し、特に撮像領域の大きいＣＣＤ撮像素子に適用して有効なものに関する。

【0002】

【従来の技術】

従来より、各種のイメージセンサやデジタルカメラ等として、インタライン転送方式のＣＣＤ撮像素子が提供されている。

このＣＣＤ撮像素子は、2 次元的に配列された複数の受光画素と、この受光画素の各列毎に設けられた複数の垂直ＣＣＤレジスタとによって撮像領域を構成し、この撮像領域の外側に水平ＣＣＤレジスタ及び出力部を設けたものである。

このようなＣＣＤ撮像素子において、特に大型画面を有する映像機器に用いられるＣＣＤ撮像素子、特に、ＨＤＴＶに用いられる撮像素子のように、高い出力レートを要求されるものは、垂直ＣＣＤレジスタを高速に駆動する必要があるため、垂直ＣＣＤレジスタのクロックを供給する手段としてシャント配線を行うことが一般的に行われている。

【0003】

図 5 は、従来のシャント配線を設けたＣＣＤ撮像素子の概略構成を示す平面図であり、図 6 は、図 5 に示すＣＣＤ撮像素子の撮像領域内の配線構造を示す部分的な拡大平面図である。

図 5 に示すように、このＣＣＤ撮像素子は、撮像領域 10 内に図示しない受光画素及び垂

10

20

30

40

50

直 CCDレジスタが設けられ、撮像領域 10 の外側に水平 CCDレジスタ 21 及び出力部 22 が設けられている。

そして、撮像領域 10 の上層には、各垂直 CCDレジスタに沿って垂直方向にシャント配線 30 が設けられている。

シャント配線 30 の各信号線 31、32、33、34 は、撮像領域 10 の水平 CCDレジスタ 21 と反対側の外側領域に配置されたバス配線 40 に接続されている。

バス配線 40 の各信号線（バスライン）41、42、43、44 は互いに同心状の閉ループ状に形成され、各閉ループの一部が外側に引き出されて、撮像素子チップの外部配線と接続される電極パッド 51、52、53、54 に独立して接続されている。

【0004】

また、図 6 に示すように、シャント配線 30 の各信号線 31、32、33、34 は、それぞれコンタクト部 35 を介して垂直 CCDレジスタの各転送電極（poly-Si 電極）61、62、63、64 に接続される。

なお、本例は、4 相クロック駆動の例を示しており、シャント配線 30 の信号線 31、32、33、34、バス配線 40 の信号線 41、42、43、44、電極パッド 51、52、53、54、及び転送電極 61、62、63、64 は、4 つ 1 組みで構成されている。

【0005】

【発明が解決しようとする課題】

しかしながら、上述のような従来の配線構造において、CCD 撮像素子のチップサイズが大きかったり、クロックが速すぎる場合には、シャント配線 30 の内部で伝播遅延が生じるため、バス配線 40 と反対側の端部で、クロックが十分な波形とならず、その実効振幅が下がってしまい、垂直 CCDレジスタの取り扱い電荷量が低下するという問題が生じる。

また、さらに大型の CCD 撮像素子を考えた場合、この問題はさらに顕著になるため、大きな CCD 撮像素子では、高速に駆動できないことになり、多画素化が困難となり、または、単位時間あたりのフレーム数を増やせないといった問題が生じ、また、大型化自体が困難となるという問題が生じる。

【0006】

そこで本発明の目的は、シャント配線に伝播遅延を生じることなく有効にクロックを供給でき、CCD 撮像素子の大型化、多画素化、高速化等に貢献できる CCD 撮像素子の配線構造を提供することにある。

【0007】

【課題を解決するための手段】

上記目的を達成するため、本発明は、撮像領域内に 2 次的に配列された複数の受光画素と、前記受光画素の各列毎に垂直方向に沿って配置され、各受光画素からの信号電荷を垂直方向に転送する複数の垂直 CCDレジスタと、前記複数の垂直 CCDレジスタの少なくとも一方の端部に接続されて水平方向に沿って配置され、各垂直 CCDレジスタによって転送される信号電荷を水平方向に転送する水平 CCDレジスタとを具備した CCD 撮像素子において、前記垂直 CCDレジスタの上層に垂直方向に沿って配置され、前記複数の垂直 CCDレジスタを駆動する各転送電極にクロックパルスを供給する複数の信号線よりなるシャント配線と、前記シャント配線の垂直方向の両側周辺部に配置され、前記シャント配線へのクロックパルスの供給を垂直方向の両側から行うバス配線とを有し、前記水平 CCDレジスタ側に配置されるバス配線が、前記水平 CCDレジスタを囲む閉ループ状に形成される複数の信号線よりなることを特徴とする。

また本発明は、撮像領域内に 2 次的に配列された複数の受光画素と、前記受光画素の各列毎に垂直方向に沿って配置され、各受光画素からの信号電荷を垂直方向に転送する複数の垂直 CCDレジスタと、前記複数の垂直 CCDレジスタの少なくとも一方の端部に接続されて水平方向に沿って配置され、各垂直 CCDレジスタによって転送される信号電荷を水平方向に転送する水平 CCDレジスタとを具備した CCD 撮像素子において、前記垂直 CCDレジスタの上層に垂直方向に沿って配置され、前記複数の垂直 CCDレジスタを駆

10

20

30

40

50

動する各転送電極にクロックパルスを供給する複数の信号線よりなるシャント配線と、前記シャント配線の垂直方向の両側周辺部に配置され、前記シャント配線へのクロックパルスの供給を垂直方向の両側から行うバス配線とを有し、前記水平ＣＣＤレジスタ側に配置されるバス配線が、水平方向に沿って前記撮像領域と前記水平ＣＣＤレジスタとの境界領域に配置される複数の信号線よりなることを特徴とする。

【 0 0 0 8 】

本発明のＣＣＤ撮像素子では、垂直方向に沿って配置されるシャント配線に対し、垂直方向の両側に配置したバス配線からクロックパルスを供給し、シャント配線の両端からクロックパルスが入力されるようにしたことから、シャント配線の端部で伝播遅延によるパルス波形の劣化が生じることがなくなり、十分な実行振幅を確保できる。

10

したがって、ＣＣＤ撮像素子が大型化、多画素化したリクロックパルスが高速化した場合にも、シャント配線を介して適正なクロックパルスを垂直ＣＣＤレジスタ全体に供給でき、適正なＣＣＤ撮像素子の動作を得ることが可能となる。

【 0 0 0 9 】

【 発明の実施の形態 】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

なお、以下に説明する実施の形態は、本発明の好適な具体例であり、技術的に好ましい種々の限定が付されているが、本発明の範囲は、以下の説明において、特に本発明を限定する旨の記載がない限り、これらの態様に限定されないものとする。

本実施の形態によるＣＣＤ撮像素子は、シャント配線にクロックパルスを供給するバス配線をシャント配線の垂直方向の両側周辺部に設けることにより、シャント配線の両端からクロックパルスを供給するようにして、伝播遅延によるシャント配線端部の実行振幅劣化をなくすようにしたものである。

20

なお、撮像領域の水平ＣＣＤレジスタを設けた側は、この水平ＣＣＤレジスタが邪魔になって従来はバス配線を配置することが困難であったが、以下のような実施例の構成により、撮像領域と水平ＣＣＤレジスタの境界領域にバス配線を配置することを可能とし、シャント配線の両側からのクロックパルスの供給を可能としたものである。

【 0 0 1 0 】

図１は、本発明の第１実施例によるＣＣＤ撮像素子の概略構成を示す平面図である。なお、シャント配線と垂直ＣＣＤレジスタとの接続構造は、例えば図６に示した従来例と同様

30

であるので説明は省略する。
図１に示すように、このＣＣＤ撮像素子は、撮像領域１１０の垂直方向両側にバス配線１４０、１５０が設けられ、撮像領域１１０上のシャント配線１３０の各信号線１３１、１３２、１３３、１３４の両端から垂直転送クロックパルスを提供するようにしたものである。なお、シャント配線１３０及びバス配線１４０、１５０は、金属等の低抵抗の電極材料より形成されている。

また、撮像領域１１０内には、図示しない受光画素や垂直ＣＣＤレジスタが設けられており、シャント配線１３０の各信号線は、各垂直ＣＣＤレジスタに沿って垂直方向に配置されている。

また、撮像領域１１０の垂直方向の一側部には、水平ＣＣＤレジスタ１２１及び出力１２２が配置され、各垂直ＣＣＤレジスタによって転送されてきた信号電荷を水平ライン単位で水平方向に転送し、出力部１２２から撮像信号に変換して出力する。

40

【 0 0 1 1 】

そして、バス配線１４０、１５０のうち、水平ＣＣＤレジスタ１２１と反対側のバス配線１４０は、撮像領域１１０の外側に配置されており、４本の信号線（バスライン）１４１、１４２、１４３、１４４が、互いに同心状の方形閉ループ状に形成され、シャント配線１３０の信号線１３１、１３２、１３３、１３４に選択的に接続されている。

また、各信号線１４１、１４２、１４３、１４４の閉ループの一部は外側に引き出されて、撮像素子チップの外部配線と接続される電極パッド１６１、１６２、１６３、１６４に独立して接続されている。

50

このようにバス配線 140 は、各信号線 141、142、143、144 を閉ループに形成し、各閉ループを電極パッド 161、162、163、164 に接続する構成により、電極パッドの数を抑制しつつ、できるだけバスライン全体に効率よくクロックパルスを供給する構成となっている。

【0012】

また、バス配線 140、150 のうち、水平 CCD レジスタ 121 側のバス配線 150 は、撮像領域 110 と水平 CCD レジスタ 121 との境界領域に配置されており、4 本の信号線（バスライン）151、152、153、154 が平行線状に水平方向に配置され、シャント配線 130 の信号線 131、132、133、134 に選択的に接続されている。

10

そして、各信号線 151、152、153、154 の両端は撮像素子チップの外部配線と接続される電極パッド 171A、172A、173A、174A、171B、172B、173B、174B に独立して接続されている。

このようにバス配線 150 は、各信号線 151、152、153、154 の両端に電極パッド 171A、172A、173A、174A、171B、172B、173B、174B を接続することにより、電極パッド数は多くなるものの、各バスラインの両端からクロックパルスを供給でき、より高精度のクロックパルスを供給できる構成となっている。

【0013】

また、このようなバス配線 150 が設けられる撮像領域 110 と水平 CCD レジスタ 121 との境界領域は、撮像領域 110 の延長領域であり、撮像領域 110 内で実際に撮像を行う受光画素と同一構造のダミー画素が配置され、また、垂直 CCD レジスタが配置されている。

20

つまり、この領域（本例では水平 4 ライン分の領域）では、上面にバス配線 150 が通っているため、受光画素による撮像は行わないが、他の撮像領域 110 と同様の特性で垂直 CCD レジスタによる信号電荷の転送だけを行い、水平 CCD レジスタ 121 への電荷受け渡しを行っている。なお、ダミー画素としては、通常の受光画素と同様の工程で製造し、ただ上面の遮光膜に受光用の開口部を設けないようにすることで容易に実現できる。

【0014】

このような構成により、本例では、撮像領域の両側にバス配線 140、150 を配置でき、シャント配線 130 の両端からクロックパルスを印加することが可能となり、撮像領域全体で垂直 CCD レジスタの転送電極に適正な波形の十分な実行振幅を有するクロックパルスを印加することが可能となる。

30

なお、以上の説明のように、本例では 4 相クロック駆動の例を示しており、シャント配線 130 の信号線 131、132、133、134、バス配線 140、150 の信号線 141、142、143、144、151、152、153、154、及び電極パッド 161、162、163、164、171、172、173、174 は、4 つ 1 組みで構成されている。

【0015】

図 2 は、本発明の第 2 実施例による CCD 撮像素子の概略構成を示す平面図である。なお、図 1 と共通の構成については同一符号を用いて説明する。

40

この CCD 撮像素子は、水平 CCD レジスタ 121 と反対側のバス配線に、図 1 に示す閉ループ状のバス配線 140 の代わりに、バス配線 150 と同様の平行線状の信号線（バスライン）181、182、183、184 を有するバス配線 180 としたものである。

すなわち、このバス配線 180 は、撮像領域 110 の外側に水平方向に直線状の各信号線 181、182、183、184 を設けたものであり、各信号線 181、182、183、184 はシャント配線 130 の信号線 131、132、133、134 に選択的に接続され、各信号線 181、182、183、184 の両端部には電極パッド 191A、192A、193A、194A、191B、192B、193B、194B が接続されている。

なお、その他は、図 1 に示す実施例と同様であるので説明は省略する。

50

【0016】

図3は、本発明の第3実施例によるCCD撮像素子の概略構成を示す平面図である。なお、図1と共通の構成については同一符号を用いて説明する。

このCCD撮像素子は、撮像領域110の両側に水平CCDレジスタ121A、121Bを設けたものであり、例えば受光画素の奇数列は水平CCDレジスタ121Aに転送し、受光画素の偶数列は水平CCDレジスタ121Bに転送するような構成となっている。

そして本実施例では、このような撮像領域110の両側に水平CCDレジスタ121A、121Bを設けた構成において、撮像領域110の両側に配置するバス配線200、210に上述した図1のバス配線150と同様の構成を用いたものである。

【0017】

すなわち、一方のバス配線200は、撮像領域110と水平CCDレジスタ121Aとの境界領域に配置されており、4本の信号線(バスライン)201、202、203、204が平行線状に水平方向に配置され、シャント配線130の信号線131、132、133、134に選択的に接続されている。

また、各信号線201、202、203、204の両端は、撮像素子チップの外部配線と接続される電極パッド221A、222A、223A、224A、221B、222B、223B、224Bに独立して接続されている。

【0018】

また、他方のバス配線210は、撮像領域110と水平CCDレジスタ121Bとの境界領域に配置されており、4本の信号線(バスライン)211、212、213、214が平行線状に水平方向に配置され、シャント配線130の信号線131、132、133、134に選択的に接続されている。

また、各信号線211、212、213、214の両端は、撮像素子チップの外部配線と接続される電極パッド231A、232A、233A、234A、231B、232B、233B、234Bに独立して接続されている。

そして、これらのバス配線200、210が設けられる撮像領域110と水平CCDレジスタ121A、121Bとの境界領域は、図1の実施例で説明したものと同様にダミー画素が形成され、垂直CCDレジスタが配置されている。

【0019】

図4は、本発明の第4実施例によるCCD撮像素子の概略構成を示す平面図である。なお、図1と共通の構成については同一符号を用いて説明する。

このCCD撮像素子は、水平CCDレジスタ121側のバス配線に、閉ループ状のバス配線240を用いたものである。

すなわち、このバス配線240の信号線(バスライン)241、242、243、244は、水平CCDレジスタ121の外周を囲む大きさの方形同心状の閉ループ状に形成されており、内側の部分が撮像領域110と水平CCDレジスタ121との境界領域に配置され、外側の部分が水平CCDレジスタ121の外側領域に配置されている。そして、各ループの一部が外側に引き出され、撮像素子チップの外部配線と接続される電極パッド251、252、253、254に独立して接続されている。

【0020】

また、撮像領域110と水平CCDレジスタ121との境界領域は、図1の実施例で説明したものと同様にダミー画素が形成され、垂直CCDレジスタが配置されている。

このような構成では、水平CCDレジスタ121側に配置されるバス配線240に接続される電極パッド数を減らすことができる利点がある。

なお、水平CCDレジスタ121の反対側に配置されるバス配線140は、図1に示す実施例と同様であるので説明は省略する。

【0021】

以上のような本実施の形態によるCCD撮像素子では、シャント配線の両側からクロックパルスを送ることができるため、高速クロックを適正に転送電極に印加でき、高フレームレートのCCD撮像素子を実現することができる。

10

20

30

40

50

また、例えば、35mmフィルムサイズのような大きなCCD撮像素子でもフレームレートを落とすことなく実現できる。

このような高フレームレート化は、例えばBSデジタル放送の普及により、HDTVの1080/60Pの規格などで強く要望されていたものであり、高速度撮影などで非常にニーズの大きいものである。

また、大面積のCCD撮像素子は、フィルムカメラの光学系がそのまま使えるものとして非常にニーズが大きいものである。

本実施の形態によるCCD撮像素子は、このような要請に有効に対応することができ、極めて大きな効果を奏することが予想される。

なお、本発明にかかるCCD撮像素子は、上記図1～図4に示す構成のものに限定されず、本発明の要旨を逸脱しない範囲で種々の変形が可能である。 10

【0022】

【発明の効果】

以上のように、本発明のCCD撮像素子によれば、垂直方向に沿って配置されるシャント配線に対し、垂直方向の両側に配置したバス配線からクロックパルスを供給し、シャント配線の両端からクロックパルスが入力されるようにしたことから、シャント配線の端部で伝播遅延によるパルス波形の劣化が生じることがなくなり、十分な実行振幅を確保できる。

したがって、CCD撮像素子が大型化、多画素化したりクロックパルスが高速化した場合にも、シャント配線を介して適正なクロックパルスを垂直CCDレジスタ全体に供給でき、適正なCCD撮像素子の動作を得ることが可能となる効果がある。 20

【図面の簡単な説明】

【図1】本発明の第1実施例によるCCD撮像素子の概略構成を示す平面図である。

【図2】本発明の第2実施例によるCCD撮像素子の概略構成を示す平面図である。

【図3】本発明の第3実施例によるCCD撮像素子の概略構成を示す平面図である。

【図4】本発明の第4実施例によるCCD撮像素子の概略構成を示す平面図である。

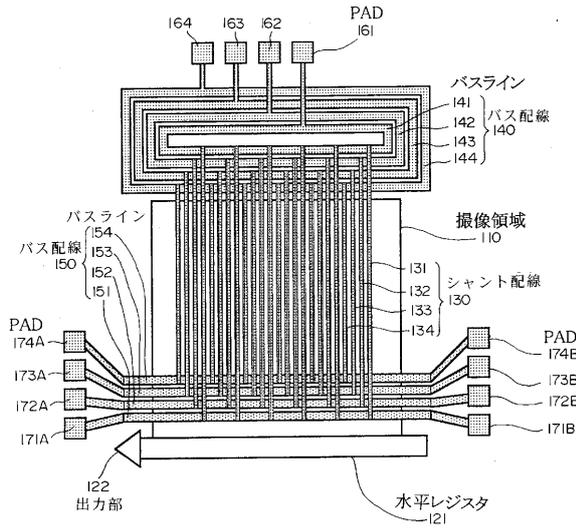
【図5】従来例によるCCD撮像素子の概略構成を示す平面図である。

【図6】図5に示すCCD撮像素子の撮像領域内の配線構造を示す部分的な拡大平面図である。

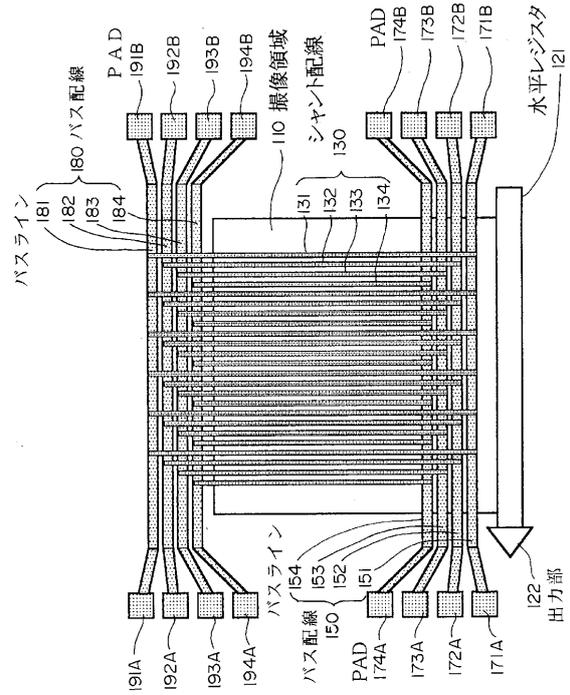
【符号の説明】

110 …… 撮像領域、121 …… 水平CCDレジスタ、122 …… 出力部、130 …… シャント配線、140、150 …… バス配線、161、162、163、164、171、172、173、174 …… 電極パッド。 30

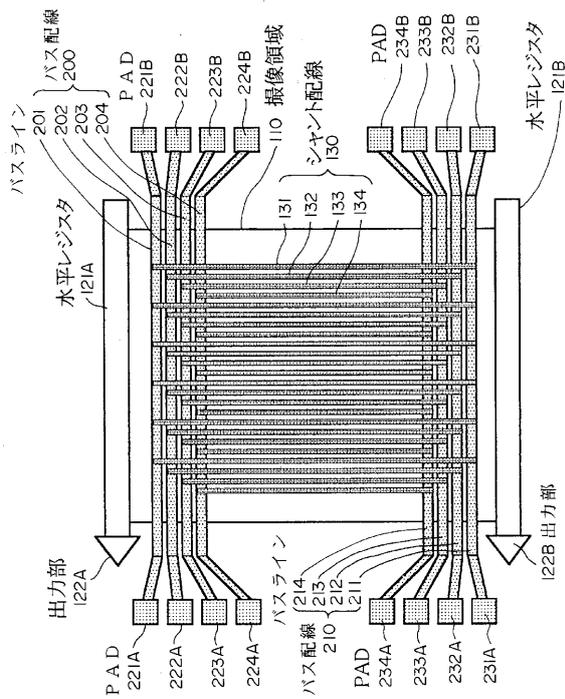
【 図 1 】



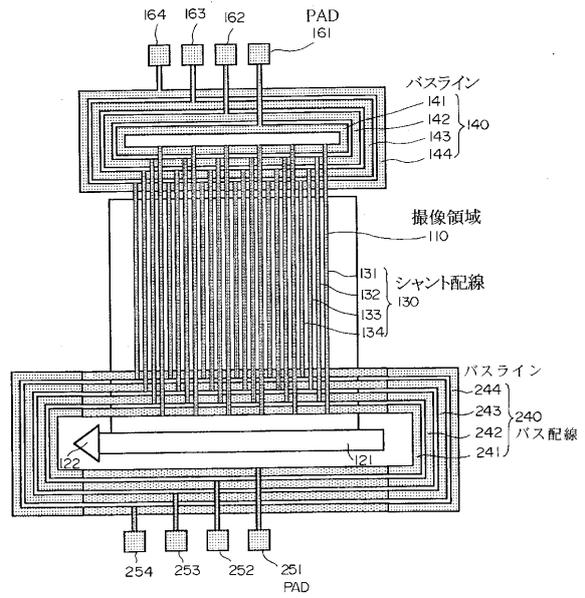
【 図 2 】



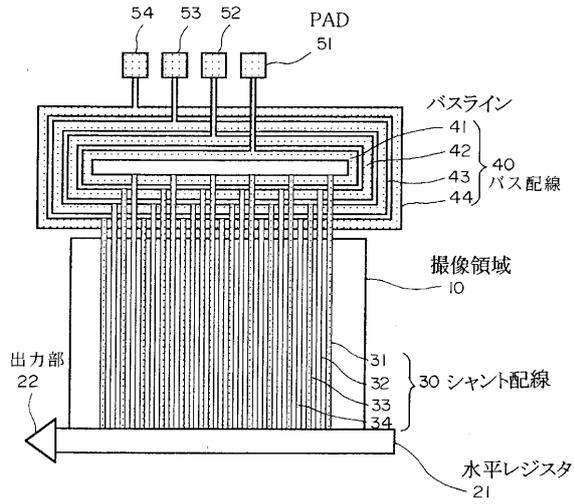
【 図 3 】



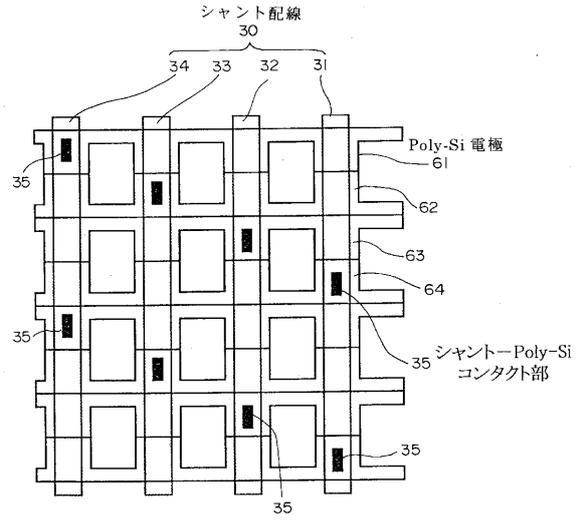
【 図 4 】



【 図 5 】



【 図 6 】



フロントページの続き

(58)調査した分野(Int.Cl.⁷, DB名)

H01L 27/148