

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2013-500662
(P2013-500662A)

(43) 公表日 平成25年1月7日(2013.1.7)

(51) Int.Cl.
H03M 3/02 (2006.01)

F I
H03M 3/02

テーマコード (参考)
5 J 0 6 4

審査請求 未請求 予備審査請求 未請求 (全 34 頁)

(21) 出願番号 特願2012-522227 (P2012-522227)
 (86) (22) 出願日 平成22年7月28日 (2010.7.28)
 (85) 翻訳文提出日 平成24年3月23日 (2012.3.23)
 (86) 国際出願番号 PCT/FR2010/051603
 (87) 国際公開番号 W02011/012812
 (87) 国際公開日 平成23年2月3日 (2011.2.3)
 (31) 優先権主張番号 0955351
 (32) 優先日 平成21年7月30日 (2009.7.30)
 (33) 優先権主張国 フランス (FR)

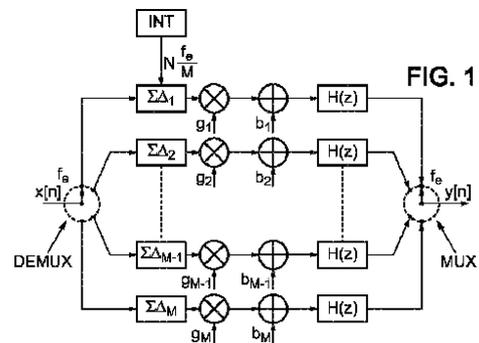
(71) 出願人 512024440
 グループ・デ・エコール・デ・テレコミュ
 ニカシオン・エコール・ナショナル・シュ
 ペリユール・デ・テレコミュニカシオン
 フランス・F-75634・パリ・セデッ
 クス・13・リュ・パロー・46
 (74) 代理人 100108453
 弁理士 村山 靖彦
 (74) 代理人 100064908
 弁理士 志賀 正武
 (74) 代理人 100089037
 弁理士 渡邊 隆
 (74) 代理人 100110364
 弁理士 実広 信哉

最終頁に続く

(54) 【発明の名称】 特にマルチスタンダードなソフトウェア無線、および/またはコグニティブ無線の使用のための並列アナログ-デジタル変換器中のアナログ欠陥の訂正方法

(57) 【要約】

本発明は、時間インターリーブ・マルチチャネルアーキテクチャを有するアナログ-デジタル変換器の信号処理に関する。本発明によれば、デジタル・フィルタリング(H(z))は、少なくとも、変換器のオフセット誤差を推定するために各チャンネルに適用されるとともに、オフセットに対する補償は、推定オフセット誤差に基づいて適用される。有利には、オフセットを推定するために、シグマ-デルタ変調器を有する変換器中のくし形フィルタのような、量子化ノイズをフィルタするために通常使われるデジタル・フィルタ(H(z))の存在から利益を得ることができる。同様のフィルタリングは、異なるチャンネル間のゲイン差異を推定するためにも適用される。



【特許請求の範囲】

【請求項 1】

マルチチャンネル時間インタリーブ・アーキテクチャを有するアナログ・デジタル変換器中で、信号を処理するための方法であって、

- 少なくとも前記変換器のオフセット誤差を推定するために、各チャンネル中でデジタル・フィルタリング($H(z)$)するステップと、
- 推定オフセット誤差の関数として、前記オフセットに対して補償するステップとを有することを特徴とする方法。

【請求項 2】

前記変換器は、各チャンネル中に少なくとも 1 のシグマ-デルタ変調器を有し、前記デジタル・フィルタリング($H(z)$)は、

- アナログ・デジタル変換から発生する有用な信号を復元すること、および
- 前記オフセット誤差を推定すること

の両方のために、各チャンネルに適用されることを特徴とする請求項 1 に記載の方法。

【請求項 3】

オフセットの補償ステップは、

- 出力として、単独で前記オフセットを取得するために、前記変換器への入力としてヌル信号を印加するステップ(S1)と、
 - 各チャンネルに対するオフセット値を推定するために、前記デジタル・フィルタリングを使用するステップ(S2)と、
 - 各チャンネル上の前記オフセットの推定値に対して補償するステップ(S3)と、
- を有することを特徴とする請求項 1 または 2 のいずれか 1 項に記載の方法。

【請求項 4】

前記オフセット誤差の推定は、選択的なデジタル・ローパス・フィルタリングによって実行されることを特徴とする請求項 1 から 3 のいずれか 1 項に記載の方法。

【請求項 5】

前記フィルタリングは、各チャンネル中のくし形フィルタ($H(z)$)によって適用されることを特徴とする請求項 4 に記載の方法。

【請求項 6】

前記オフセット誤差は、 $10^{-(0.3n+1.9)}$ 未満の精度で推定され、ここで、 n は前記変換器の分解能(ビット数)である、ことを特徴とする請求項 4 または 5 のいずれか 1 項に記載の方法。

【請求項 7】

前記精度で推定されたオフセット誤差の補償は、信号対ノイズ比の損失を3dB未満に制限することを特徴とする請求項 6 に記載の方法。

【請求項 8】

前記デジタル・フィルタリングは、オフセットに対する補償(COF)の後、マルチチャンネル・アーキテクチャの異なるチャンネルにわたってゲインを等化する(EG)するために、追加的に適用されることを特徴とする請求項 1 から 7 のいずれか 1 項に記載の方法。

【請求項 9】

- 同一の一定信号が、各チャンネルに印加され(S4)、
 - 前記同一の信号と各チャンネルに固有のゲインとの積に対応する出力信号が収集され(S5)、
 - 各チャンネルからの積は、基準チャンネルからの積と比較され(S6)、各チャンネルに対して、前記基準チャンネルに関連するゲイン等化重みを推定する(S7)
- ことを特徴とする請求項 8 に記載の方法。

【請求項 10】

チャンネルに対する重み推定は、最小平均二乗法を使用する反復処理を適用することによって実行される(S8)、ことを特徴とする請求項 9 に記載の方法。

【請求項 11】

10

20

30

40

50

前記処理は、

【数 1】

$$\hat{w}_i[n+1] = \hat{w}_i[n] + \mu f_i[n]$$

の形式の関係に従い、ここで、

【数 2】

$$\hat{w}_i[n+1] \text{ および } \hat{w}_i[n]$$

10

は、反復 $n+1$ および n に対して、それぞれ、チャンネル i に対する重みの推定であり、

- μ は、定数であり、

- $f_i[n]$ は、

・ 基準チャンネルおよびチャンネル i からの出力信号間の差と、前記チャンネル i からの出力信号の符号との積か、

・ または、チャンネル i からの出力信号と、基準チャンネルおよびチャンネル i からの出力信号間の差の符号との積か、

・ または、チャンネル i からの出力信号と、基準チャンネルおよびチャンネル i からの出力信号間の差との積か、

・ または、チャンネル i からの出力信号の符号と、基準チャンネルおよびチャンネル i からの出力信号間の差の符号との積

20

であることを特徴とする請求項 10 に記載の方法。

【請求項 12】

前記処理は、

【数 3】

$$\hat{w}_i[n+1] = \hat{w}_i[n] + \mu (y_{ref}[n] - y_i[n]) \times \text{sgn}(y_i[n])$$

30

の式関係に従い、ここで、

- $y_{ref}[n]$ および $y_i[n]$ は、基準チャンネルおよびチャンネル i からのそれぞれの出力信号であり、

- 表記 $\text{sgn}(x)$ は、実数 x の符号を表す、

ことを特徴とする請求項 11 に記載の方法。

【請求項 13】

前記等化重みは、 $10^{-(0.34n-0.65)}$ 未満の精度で推定され、ここで、 n は前記変換器の分解能(ビット数)である、ことを特徴とする請求項 8 から 12 のいずれか 1 項に記載の方法

40

【請求項 14】

前記定数 μ は、反復処理の収束速度を最適化するとともに、前記精度を達成するために選択される、ことを特徴とする請求項 13 と組み合わせで取られる、請求項 11 または 12 のいずれか 1 項に記載の方法。

【請求項 15】

前記処理中の反復回数の合計は、前記定数 μ の関数として選択されることを特徴とする請求項 11 から 14 のいずれか 1 項に記載の方法。

【請求項 16】

前記精度への重みの推定に基づくゲイン等化は、3dB 未満まで信号対ノイズ比の損失を制限することを特徴とする請求項 15 に記載の方法。

50

【請求項 17】

推定されるための前記重み値は、 $n+1$ と $n+4$ との間のビット数で符号化され、ここで、 n は前記変換器の分解能(ビット数)である、ことを特徴とする請求項9から15のいずれか1項に記載の方法。

【請求項 18】

マルチチャンネル時間インタリーブ・アーキテクチャを有するアナログ-デジタル変換器であって、

-少なくとも前記変換器のオフセット誤差に対する各チャンネル($H(z)$)中のデジタル・フィルタと、

-前記推定オフセット誤差の関数として、前記オフセットに対する補償手段(MC)と、
を有することを特徴とする変換器。

10

【請求項 19】

前記変換器は、異なるチャンネルのゲインを等化する(EG)手段を追加的に有するとともに、前記デジタル・フィルタはまた、前記オフセットに対する補償の後に、前記マルチチャンネル・アーキテクチャの異なるチャンネルにわたってゲイン等化を推定するために利用されることを特徴とする請求項18に記載の変換器。

【請求項 20】

このプログラムがプロセッサによって実行されるとき、請求項1から17のいずれか1項に記載の方法を実行するための命令を有するコンピュータプログラム。

【発明の詳細な説明】

20

【技術分野】**【0001】**

本発明は、アナログ-デジタル変換から発生する信号の処理に関する。

【背景技術】**【0002】**

電気通信システムでの現在のトレンドは、様々な受信規格を利用するサービスおよびアプリケーションの高集積化(マルチメディア、インターネット、テレビ、GPS、WiFiアプリケーションなど)である。

規格の増加に加えて、伝送帯域幅の拡張は、広い帯域にわたって動作する一方で、異なる規格に適合する受信機を設計する必要性につながっている。マルチスタンダード(multi-standard)な機能性について、ソフトウェアを使用してオンラインに受信機を再構成することの可能性は、特に有益で、そのような装置のために「ソフトウェア無線」という用語を生じさせている。さらに、そのような受信機は、インテリジェントなスペクトル管理のために、周波数帯の状態のリアルタイム解析を可能にする。これは「コグニティブ無線」と呼ばれる。

30

【0003】

そのような目的を達成するために、受信信号は、ソフトウェア処理およびインテリジェントなスペクトル管理を可能にするために、アンテナのできるだけ近くでデジタル化されなければならない。本明細書では、ある有望な解決策は、時間インタリーブ技術を使用して、マルチチャンネル・アーキテクチャの並列アナログ-デジタル変換器を具備することである。例えば、適切な補間を行った革新的なシグマ-デルタ変調器(sigma-delta modulator)を使用する4チャンネルを有するシステムは、102dBの理想的な信号対ノイズ比(SNR)を提供できる。そのようなシグマ-デルタ変調器は、文書FR-08 58632およびFR-08 53213中に特に記述されている。

40

【0004】

しかしながら、製造工程に起因するアナログ誤差の不可避な存在(チャンネル・アーキテクチャの様々なチャンネル中のオフセット差異、ゲイン差異の存在)は、この種の変換器に期待される性能(performance)をかなり制限する。例えば、非常に小さいオフセット(標準偏差が 2×10^{-6})に従って、SNR比(SNR ratio)は30dBずつ劣化する。ゲイン差によるSNR比の30dBの降下(drop)はまた、0.1%だけの標準偏差とともに観測される。

50

【 0 0 0 5 】

いくつかの解決策が、これらの誤差を訂正するために提案されている。これらの解決策は、3つの以下のアプローチのうちの1つに分類されうる。

【 0 0 0 6 】

最初のアプローチは、各チャンネル上の絶対誤差の除去から成る。この技術は、出力信号にゲインを訂正(correct)するために推定されたゲインの逆数を乗算し、かつオフセットを訂正するために推定されたオフセットを減算することによって、ゲインおよびオフセットを訂正するために、各変調器に対するオフセットおよびゲインを推定することに基づく。いくつかの方法が、これを達成するために提案されている。

【 0 0 0 7 】

第一の方法は、文献「Calibration of parallel ADCs」R. Batten, A. Eshraghi, T. Fiez著、IEEE transactions on circuits and systems-II analog and digital signal processing、第49巻、第6号、2002年6月、390-399頁、中に記述されている。

【 0 0 0 8 】

この方法は、誤差を推定するとともに誤差を補償するために、アナログ変調器の上流で、デジタル・シグマ-デルタ変調器を使用するステップから成る。この方法は、リアルタイムでの訂正を行なわない。オフセットとゲインの推定は、グラウンドあるいは一定の基準電圧にアナログ変調器の入力を接続して、デジタル変調器によって行われる。訂正は、デジタル変調器のリターンパス中で値を調整することによって行う。デジタル変調器のオーダは、ノイズレベルの増加を避けるために、アナログ変調器のオーダよりも高くなければならない。デジタル処理に加えて、アナログ変調器と同数のデジタル変調器を追加する必要があるため、この解決策は、使用リソースおよび消費電力の点で最適ではない。

【 0 0 0 9 】

第二の方法では、文献「Digital offset compensation of time-interleaved ADC using random chopper sampling」JE Eklund, F Gustafsson著、IEEE ISCAS 2000、ジュネーブ、スイス、2000年5月、に記載されているように、リアルタイムのオフセット訂正が提案される。

【 0 0 1 0 】

この方法は、入力信号を白く(whiten)するために、疑似ランダムシーケンス $\{+1, -1\}$ に各変調器の入力信号を乗算するステップから成る。その後、変調器の出口で、N点に対して平均値を計算するステップは、オフセット値の推定を提供する。最後に、推定された値は、有用な信号を得るために、同一の疑似ランダムシーケンスに信号を乗算する前に、信号から差し引かれる。この第二の方法は、以下の問題を有する。

【 0 0 1 1 】

- 疑似ランダムシーケンスとの乗算は、アナログ領域中に発生し、あまり正確ではない。加えて、このアナログ乗算は、シグマ-デルタ変調器の第一ステージに制約を加える。
- 変調器への入力において信号を白くすることは、より低いオーダのものであるとき、ノイズのレベルを上げるとともに、変調器によって量子化ノイズの形を複雑にし、かつループ中のアナログ-デジタル変換器(又はADC)は、ビット数が少ない。
- 変調器の信号伝達関数(STF)のゲインが1と等しくない場合、出力での同一シーケンスの乗算は、有用な信号を回復することができない。
- 変調器への入力における疑似ランダムシーケンスの乗算の前に、導入された受信チェーン中で誤差を訂正できない。

【 0 0 1 2 】

高域のシグマ-デルタ変調器中の絶対ゲイン誤差の訂正に専念する第三の方法は、非リアルタイムで、文献：「Advantages of high-pass modulators in interleaved analog to digital converter」V.T. Nguyen, P. Loumeau, J.F. Naviner著、Circuits and Systems, MWSCAS-2002 (第45回 中西部シンポジウム(45th Midwest Symposium)) 第1巻、第4~7巻、1-136~1-139頁、2002年8月、中に提案されている。

【 0 0 1 3 】

10

20

30

40

50

この方法は、各チャンネル上のゲインの逆数を推定するために、実装の簡潔性の利点を提供する確率的な最小二乗法アルゴリズムを使用する。しかしながら、この方法の欠点は、それがオフセットの存在なしに適用されなければならないということであり、そうでなければ、ゲインの逆数の推定における誤差は高すぎる。概して、したがってゲイン誤差訂正を始める前にオフセット訂正を適用することが、ローパス変調器の場合には望ましい。加えて、この方法には、入力基準信号への時間インタリーブ・アーキテクチャ(time-interleaved architecture)の理想的な応答を知ることが必要とされ、シグマ-デルタ変調器のカオス的振る舞いのために、実装の困難さを引き起こす。

【 0 0 1 4 】

第二のアプローチは、異なるチャンネル上の誤差の等化(equalization)に基づく。

10

【 0 0 1 5 】

出力中のスペクトル線ノイズの出現が、シグマ-デルタ変調器のゲイン誤差およびオフセット誤差間のミスマッチ(mismatch)によるものであるとすれば、この第二のアプローチはまた、これらのゲイン誤差およびオフセット誤差を等化することを目標とする。

【 0 0 1 6 】

すべてのチャンネル上の誤差を等化するために、ドキュメントEP1401105は、基準変換器として補足的アナログ-デジタル変換器を使用するステップから成る方法を提案する。その後、この補足的変換器は、基準変換器のオフセットおよびゲインと、変換器のオフセットおよびゲインを等化するために、訂正段階(correction phase)の変換器と並列して接続される。この方法は、リアルタイムに訂正を行なうという利点があるが、オフセット訂正は、克服できないゲイン誤差の存在のために、完全になりえない。加えて、ゲイン誤差を等化するデジタル処理は、かなり複雑である。

20

【 0 0 1 7 】

リアルタイムにゲイン訂正を実行するために補足的変換器の追加を回避するために、補足的アナログ-デジタル変換器をシングルビットのデジタル-アナログ変換器、疑似ランダム信号{+1,-1}生成器、およびゲインの等化のために最小平均二乗(LMS)アルゴリズムが組み込まれているデジタルユニットに置き換えることが、文献：「A digital background calibration technique for time-interleaved analog-to-digital converters」 D. Fu, K.C. Dyer, S.H. Lewis, P.J. Hurst著、IEEE Journal of Solid-State Circuits、1998年12月、中に提案されている。

30

【 0 0 1 8 】

この方法の欠点は、処理が、変調器への入力、つまりアナログ領域で発生し、オフセットを推定できないことである。

【 0 0 1 9 】

第三のアプローチは、全周波数範囲にわたって、これらの誤差から発生するスペクトル線のエネルギーを拡散することによって、ゲイン誤差およびオフセット誤差を白くするステップから成る。これを行うために、次の文献：「A comparative analysis of parallel delta-sigma ADC architectures」 A. Eshraghi および T. Fiez著、Circuits and Systems I: Regular Papers, IEEE Transactions on、第51巻、第3号、450-458頁、2004年、では、時間インタリーブ変換器の適切な動作を確保する一方で、ランダムチャンネル選択の技術とともに時間インタリーブ・アーキテクチャに補足的変換器を追加することが提案される。

40

【 0 0 2 0 】

しかしながら、この技術は補足的変調器を要求することによって、変換器中に追加の計算リソース(または、必要な「表面積」と呼ぶ)を必要とする。さらに、ゲイン誤差およびオフセット誤差のホワイトニング(whitening)後のノイズレベルの増加のために、所望のSNR比の減少に帰着する。

【 0 0 2 1 】

上記の技術のどれも、あまりに多くの資源を要求せずに、かつSNR比を著しく下げることとをせずに、オフセットおよびゲインの両方のミスマッチを効果的に訂正することに十分

50

ではないと思われる。

【発明の概要】

【課題を解決するための手段】

【0022】

本発明は、状況の改善を目的とする。

マルチチャンネル時間インタリーブ・アーキテクチャを備えたアナログ-デジタル変換器中で信号を処理するための方法を提案する。

-変換器のオフセット誤差を少なくとも推定するために各チャンネル中のデジタル・フィルタリング

-推定されたオフセット誤差の関数として、オフセットに対する補償が適用される。

10

【0023】

したがって、本発明は、それらを効果的に訂正する目的で、オフセット差異および場合によってはゲイン差異などの欠陥の正確な推定を提案する。オフセットの正確な推定の主な利点は、以下の詳細な説明に表示される。本発明は、アナログの欠陥に起因するすべての望ましくない影響をかなり低減することができる。たとえば、非常に小さなオフセット (2×10^{-6} の標準偏差) で、SNR比は通常30dBごとに劣化し、および/またはSNR比の30dBの降下は通常、ゲイン値中のわずか0.1%の標準偏差で、ゲイン差異に起因して観測される。本発明によって提案されるデジタル訂正は、100dB(SNR比の減衰なしの理想的な処理に比べ約2dBの減少である)を超えるシステムの一般的なSNR比を維持することができる。

20

【0024】

有利な実施形態において、本発明は、各チャンネルのシグマ-デルタ変調器を有するマルチチャンネル・アーキテクチャを利用するとともに、特に、デジタル・フィルタリングは、次の両方のために、各チャンネルに適用される。

-アナログ-デジタル変換器から発生する有用な信号を復元(reconstruct)する

-オフセット誤差を推定する

【0025】

オフセット誤差の推定は、好ましくは、以下に示されるように、選択的なデジタル・ローパス・フィルタリングによって達成される。例えば、測定値は、ローパスフィルタの帯域幅 (-3dB帯域幅) が、 $0.0025 \cdot f_c$ (ここで、 f_c は、変換器のサンプリング周波数である) に等しい。

30

【0026】

有利には、フィルタリングは、くし形フィルタによって各チャンネルに適用される。このことは、オフセットを補償するためのオフセットの正確な推定を得るために、時間インタリーブ・アーキテクチャを有する変換器中のそのようなフィルタの通常の存在を活用する。

【0027】

オフセット補償自体は、好ましくは、

-出力として単独でオフセットを取得するために、変換器への入力としてNULL信号を印加するステップ、

40

-各チャンネルに対するオフセット値を推定するためにデジタル・フィルタリングを使用するステップ、

-各チャンネル上のオフセットの推定値を補償するステップを有する。

【0028】

以下に詳細に説明する好ましい実施形態では、オフセット誤差は、 $10^{-(0.3n+1.9)}$ 未満の精度で推定される。ここで、 n は前記変換器の分解能(ビット数)である。例示的な実施形態では、この精度で推定されたオフセット誤差の補償が、3dB未満に信号対ノイズ比の損失を制限することが以下に示される。

【0029】

50

有利な実施形態において、本発明はさらに、変換器の異なるチャネル間のゲインを等化するステップを提供する。有利には、上記のデジタル・フィルタリングは、オフセットに対する訂正後、マルチチャネル・アーキテクチャの異なるチャネル間でのゲインを等化するように適用される。

【 0 0 3 0 】

－実施形態では、以下のステップが実行される。

-同一の一定信号が、各チャネルに印加され、

-出力信号は、この同じ信号と、各チャネルに固有のゲインとの積に対応して、収集される、

-各チャネルからの積は、基準チャネルに関するゲイン等化の重みを各チャネルについて推定するために、基準チャネルからの積と比較される

10

【 0 0 3 1 】

チャネルに対する重みの推定は、好ましくは、

【 0 0 3 2 】

【数 1】

$$\hat{w}_i[n+1] = \hat{w}_i[n] + \mu f_i[n]$$

【 0 0 3 3 】

の式関係で、最小平均二乗を使用して反復処理(iterative processing)を適用することによって行われる。

20

-ここで、

【 0 0 3 4 】

【数 2】

$$\hat{w}_i[n+1] \text{ および } \hat{w}_i[n]$$

【 0 0 3 5 】

は、反復n+1およびnのそれぞれについての、チャネルiに対する重みの推定である

30

- μ は、定数である

- $f_i[n]$ は、

・基準チャネルおよびチャネルiからの出力信号の間の差分と、チャネルiからの出力信号の符号(sign)との積、

・または、チャネルiからの出力信号と、基準チャネルおよびチャネルiからの出力信号の間の差分の符号との積、

・チャネルiからの出力信号と、基準チャネルおよびチャネルiからの出力信号の間の差分との積、

・または、チャネルiからの出力信号の符号と、基準チャネルおよびチャネルiからの出力信号の間の差分の符号との積

40

である。

【 0 0 3 6 】

上述の処理の、有効な処理は、関係式

【 0 0 3 7 】

【数 3】

$$\hat{w}_i[n+1] = \hat{w}_i[n] + \mu (y_{ref}[n] - y_i[n]) \times \text{sgn}(y_i[n])$$

50

【0038】

に従う。ここで、

- $y_{ref}[n]$ および $y_i[n]$ は、基準チャネルおよびチャネル i からのそれぞれの出力信号であり、

- 表記 $\text{sgn}(x)$ は、実数 x の符号を示す。

【0039】

有効な実施形態では、等化重み(equalization weight)は、 $10^{-(0.34n-0.65)}$ 未満の精度で推定される。ここで、 n は、変換器の分解能(ビット数)である。上記定数 μ は、好ましくは反復処理の収束速度を最適化するように選択され、この精度を達成する。後述の典型的な実施形態では、定数 μ に対して 1 の値が、満足するように見出される。

10

【0040】

処理の反復の全回数は、定数 μ の関数として選択される。上述の典型的な例では、有効な数は、 $\mu=1$ に対して 15 と 20 の間である。

【0041】

典型的な例では、 $10^{-(0.34n-0.65)}$ 未満の、上述の精度への重みの推定に基づくゲイン等化は、3dB 未満まで信号対ノイズ比の損失を制限する。

【0042】

推定された重み値は、好ましくは、 $n+1$ と $n+4$ の間のビット数で符号化される。ここで、 n は変換器の分解能(ビット数)であり、図30から図33を参照して、以降に記載される典型例で見られる。

20

【0043】

このような発明は、以降の利点を提供する。

- 異なる変調器中でオフセットのミスマッチの効果を訂正する狙いだけの他の解決策とは違い、デジタル領域内の各変調器に対するオフセット値を補償し、

- 追加の変調器を必要とせず、アーキテクチャ内で変調器に関連するシグマ-デルタ変換器のゲイン誤差を等化し、

- 基準信号が不要であり、

- 欠陥の推定および訂正に非常に短い収束時間で良好な精度を得る。

【0044】

一実施形態では、以降に見られるように、本発明は、有効な信号のデジタル復元のために使用される外部の物理リソースに加えて、各チャネルに加えられる累算器(加算のため)のみを必要とする。

30

【0045】

実際、有効な実施形態では、オフセット値の推定は、ほとんどの既存の構造体内で提供されるもの以上に、物理的なリソースを必要としない。以降に見られるように、本発明は、通常、有用な信号のデジタル復元のために既に存在しているデジタル・フィルタを使用する。

【0046】

また、ゲイン等化は、基準信号または補足的な変調器のいずれかを必要としない。実際、アーキテクチャの変調器は、有利には、他の変調器の基準変調器として機能する。

40

【0047】

本発明の意味での変換器は、有利には、マルチスタンダードおよび複数のアプリケーション(GSM(登録商標)、UMTS、WiMAXまたは他のネットワーク内、またはGPS測位システム内)で動作できる再構成可能な無線アプリケーション中と、異なる動作帯域幅を有するコグニティブ無線アプリケーション(一般にOFDMA広帯域変調)中とで使用できる。本発明は、変換器の動作帯域幅の増加を必要とする他のデータ取得システムでも使用できる。

【0048】

本発明の別の目的では、アナログ-デジタル変換器は、マルチチャネル時間インターリーブ・アーキテクチャを有し、前記変換器は、特に、

- 少なくとも変換器のオフセット誤差を推定するための各チャネル中のデジタル・フィ

50

ルタ、および

-推定されたオフセット誤差の関数としてオフセットを補償するための手段を有する。

【0049】

有利には、変換器は、異なるチャンネルのゲインの等化手段を追加的に有するとともに、デジタル・フィルタがまた、前記オフセットに対する補償の後に、前記マルチチャンネル・アーキテクチャの異なるチャンネルにわたって、ゲイン等化を推定するために、利用される。

【0050】

本発明はまた、このプログラムが、プロセッサ、本発明の意味で特に変換器によって、実行されているとき、本発明の方法を実施するための命令を有するコンピュータプログラムに関連する。

10

【0051】

本発明の他の特徴および利点は、以降の詳細な説明と添付の図面とから明らかになる。

【図面の簡単な説明】

【0052】

【図1】変調器中でゲイン誤差およびオフセット誤差を有する時間インタリーブ・アーキテクチャを説明する図である。

【図2】サンプリング周波数 F_e に関連する相対度数($f=F/F_e$)であるx軸上のスケールで、理想的なケースの時間インタリーブ・アーキテクチャからの出力信号のスペクトル密度の例を表す図である。

20

【図3】全ての変調器中で理想的なオフセットを有する時間インタリーブ・アーキテクチャからの出力信号のスペクトル密度を表す図である。

【図4】出力された(例示される例では4つのチャンネルに対する)有用な信号のスペクトルについてのミスマッチなオフセットの影響を説明する図である。

【図5】全ての変調器中で異なるオフセットを有する出力信号のスペクトル密度を説明する図である。

【図6】時間インタリーブ・アーキテクチャのチャンネルに適用されたオフセット値の標準偏差の関数として、信号対ノイズ比(SNR)の変化を説明する図である。

【図7】 $\sigma_o=2 \times 10^{-6}$ であるランダムオフセットの標準偏差を有する、500反復で得られる信号対ノイズ比(SNR)のヒストグラムを示す図である。

30

【図8】各チャンネルに対する推定されたオフセットの精度の関数として、SNR比の変化を示す図である。

【図9】各チャンネルについてガウスランダムなオフセット誤差およびゲイン誤差を有する変換器からの出力信号のスペクトル密度を表す図である。

【図10】DS変調器およびくし形フィルタの周波数応答RFからの出力信号のスペクトル密度を表す図である。

【図11】(a)は、オフセット推定誤差を示す図であり、一方(b)は、少ないクロックサイクル(1ダース(dozen)未満)後の誤差の安定を示す図であり、(c)は、安定後の誤差(それでも約 10^{-7})の変化を表す図である。

40

【図12】異なる反復に対して、2つの標準偏差値 $\sigma_o=0.002$ および $\sigma_o=0.2$ である推定誤差 E_r および $E_{r,m}$ を示す図である。

【図13】補償なしのオフセット誤差を有する出力信号のスペクトル密度を示す図である。

【図14】図13と同じ例について、オフセット誤差の訂正後の出力信号のスペクトル密度を示す図である。

【図15】出力された有用な信号のスペクトル上のミスマッチなゲインの影響を示す図である。

【図16】チャンネル中のゲイン差異を有する出力信号のスペクトル密度を示す図である。

【図17a】ゲイン誤差の標準偏差値の関数として、SNR比の変化(概要)を示す図である

50

。

【図17b】ゲイン誤差の標準偏差値の関数として、SNR比の変化(詳細)を示す図である

。

【図18】 $g=10^{-4}$ であるランダムゲインの標準偏差を有する、500反復で得られるSNR比のヒストグラムを示す図である。

【図19】各チャンネルに対する推定されたゲイン値の精度の関数として、SNR比の変化を示す図である。

【図20】時間インタリーブ・アーキテクチャ内の異なるチャンネルに対するゲイン等化のブロック図である。

【図21a】収束ステップサイズ μ に対して異なる値を有する重み推定 w_2 を示す図である

10

。

【図21b】x軸のスケールを0 n 100に制限した、収束ステップサイズ μ に対して異なる値を有する重み推定 w_2 を示す図である。

【図22】収束ステップサイズ μ に対して異なる値を有する重み推定 w_2 の誤差の変化を示す図である。

【図23】ステップサイズ μ の関数として、重み推定 w_2 で最大誤差を示す図である。

【図24】 $\mu=1$ のようなステップサイズに対して時間の関数として重み推定 w の収束を示す図である。

【図25】重み値 w に対して推定時間の関数としてSNR比の収束を示す図である。

【図26】ゲイン誤差の等化の後、出力信号のスペクトル密度を示す図である。

20

【図27】ゲイン誤差およびオフセット誤差の両方を考慮した出力信号のスペクトル密度を示す図である。

【図28】収束ステップサイズ $\mu=1$ に対して時間にわたって重み w の収束を示す図である

。

【図29】ゲイン誤差およびオフセット誤差の訂正後、出力信号のスペクトル密度を示す図である。

【図30】重み値 w を量子化するビット数の関数として、SNR比の変化(evolve)を示す図である。

【図31】数Nbwの異なる値に対して $\mu=1$ として時間にわたって、重み w の収束を示す図である。

30

【図32】数Nbwの異なる値に対して、重み値 w に対する推定誤差を示す図である。

【図33】数Nbwの異なる値に対して、重み w によってゲインが等化されるとき、出力されるスペクトル密度を示す図である。

【図34】発明の一実施形態による方法のメインステップを示す図である。

【図35】理論計算および2つの連続する推定の差の計算の各々を用いて、重み推定のためにSD-LMS反復処理を使用する収束に対して、反復NthおよびNdiffの数を示す図である。

【図36】伝送関数が、Lf=3の場合のタイプ $(1-z^{-L_f})$ であるフィルタで得られる収束速度を示す図である。

【発明を実施するための形態】

【0053】

40

まず、アナログ-デジタル変換器の時間インタリーブ・アーキテクチャを表す図1を参照する。

【0054】

-アナログ・デマルチプレクサDEMUXは、入力信号を、M個の同一の並列シグマ-デルタ変調器($\Sigma\Delta_1, \dots, \Sigma\Delta_M$ と表記)に分配し、

-オーダNの補間器INTは、前記信号の2つの連続するサンプル間にN-1個の0を挿入し、

-各チャンネルi中のシグマ-デルタ変調器 $\Sigma\Delta_i$ は、量子化ノイズを形成し、

-デジタル・フィルタH(z)は、有効な帯域の外で量子化ノイズを推定し、

-デジタル・マルチプレクサMUXは、デジタル化した出力信号を復元する。

【0055】

50

そのようなアーキテクチャは、4つの重要なパラメータを有する。

-使用されるシグマ-デルタ変調器のアーキテクチャおよびそのオーダ(P)

-並列チャンネルの数(M)

-補間率(N)

-変調器の動作周波数($(N/M) \cdot f_e$ に等しいと定義される f_{op} 、ここで f_e は、変換器のサンプリング周波数である)

【0056】

個々のアナログ誤差(構成要素の規定値の誤差、増幅器の有限ゲイン、または他の誤差)、そのような構造の製造工程の間に導入される、時間インタリーブ・アーキテクチャ中の各チャンネルから出力される信号中の電圧のオフセット誤差およびゲイン誤差として、シグマ-デルタ変調器に反映される。

10

【0057】

このような誤差は、並列時間インタリーブ・アーキテクチャの性能をかなり制限する。実際には、オフセット値間のミスマッチは、正規化された周波数 k/M でのスペクトル線として出力される有用な信号のスペクトル中では、はっきりとしている。ここで、 k は整数である。さらに、単一の変調器中または並列アーキテクチャ中のいずれかのオフセット電圧は、ヌル周波数に存在する有用な情報を不明瞭にし得る。すべての変調器に対して同一である場合でも、このオフセット電圧は、変換器の信号対ノイズ比(SNR)中で、かなりの降下を引き起こす。

【0058】

さらに、ゲインミスマッチは、出力信号のスペクトル中で有用な信号の全ての k/M 周波数の複製を作成する。有用な信号の望ましくない複製は、変換器からの出力においてSNR比中の降下を引き起こす。

20

【0059】

したがって、並列時間インタリーブ・アーキテクチャの所望の性能を維持するために、これらの誤差を精密に推定するとともに訂正することが提案される。この目的のために、ステップは、

-各変調器からの出力におけるオフセット値に対して補償する、および

-異なるチャンネルのゲインを等化する

ために処理される。

30

【0060】

限定する目的でなく純粹に説明的な例として、変調器への入力時に補間率 $80(M=80)$ で4つのチャンネル($M=4$)を有する並列アーキテクチャの場合が以下に示される。使用されるシグマ-デルタ変調器のオーダは、 $4(P=4)$ に等しい。使用されるデジタル・フィルタ $H(z)$ は、6次のくし形フィルタである。入力信号は、 0.6 の正規化された振幅と、正規化された周波数 $f_e=0.02$ (したがって、絶対値周波数は $0.02f_e$)を有する正弦波信号である。誤差のない状態での出力における有用な信号SUのスペクトル密度は、図2に示されている。この理想的なケースで推定される信号対ノイズ比(SNR)は、 102dB に等しい。

【0061】

オフセット誤差の影響は、以降に記載されている。

40

シグマ-デルタ変調器が、各チャンネル中で誘発するオフセットは、SNR比中の強力な降下を引き起こすとともに、時間インタリーブ・アナログ-デジタル変換器の性能を制限する。この効果を説明するために、以下の2つのケースに分けられる。

-全ての変調器に対して同一のオフセットの場合

-様々な変調器に対して異なるオフセットの場合

【0062】

第一の場合、基準電圧に関連する導入オフセットの正規化された値は、あるシミュレーション例では、 4.11×10^{-4} に等しい。図3は、誤差のこの種類を用いて得られる出力信号のスペクトル密度を示す。寄生的なスペクトル線RPは、 80dB のSNR比中で降下を誘発するとき、有用な信号として同じ振幅のヌル周波数で出現する。

50

【0063】

チャンネルの全てで同一のオフセットを有することは、有用な信号中で全く歪みを誘発しない。しかしながら、変換器に追従するデジタル処理中での誤差(しきい値、変調等について)の主要源を誘発するため、ヌル周波数での有用な情報は誤っている。

【0064】

この第一のケースは、あまり現実的ではないが、そのシミュレーションは、オフセットが全ての変調器に対して同一である場合でさえ、オフセット補償が既に有用であることを示すために、ここに提示される。

【0065】

オフセットが様々な変調器に対して異なる第二のケースは、より現実的である。異なる変調器のオフセット間のミスマッチは、出力される有用な信号のスペクトルのスペクトル線として反映されている。この現象は、時間領域(左側)と周波数領域(右側)において図4で明らかになる。時間インタリーブ・アーキテクチャからの出力での周期的多重化は、有用な信号に、異なるオフセット O_i によって形成された周期信号を追加する。この信号は、周波数

10

【0066】

【数4】

$$\frac{kf_e}{M} \Big|_{k=0..M-1}$$

20

【0067】

では周波数領域にスペクトル線を導入する期間 M (ここで $M=4$)で周期的である(したがって、例示されているとおり、 $f_e/4$ ごとに離れた4本の線がある)。

【0068】

図5は、ゼロ平均のガウス分布のランダム信号と標準偏差 $\sigma_o = 2 \times 10^{-6}$ ($N(0, \sigma_o)$)とによって生成された、基準電圧を基準に正規化されている異なるオフセットを考慮した出力信号のスペクトル密度を示す。最初の3つの寄生的な線のみがここに表される。 RP_0 (ヌル周波数)、 RP_1 (周波数 $f_e/4$)、および RP_2 (周波数 $f_e/2$)、4番目の線は、周波数 $3f_e/4$ で見出される。特に、標準偏差 σ_o の関数である線の変動振幅が観測される。

30

【0069】

2×10^{-6} のこの値の標準偏差とともに、SNR比の著しい降下(約30dB)を図5に既に見ることができ。所望のSNR比を維持可能なオフセット間のミスマッチの大きさのオーダを決定するために、SNR比は、各チャンネルに加えられるオフセットの標準偏差 σ_o の関数として計算されている。得られた結果が、図6に示されている。得られた曲線は、アーキテクチャが、オフセット誤差に対して非常に敏感であることを示している。約 10^{-5} の誤差は、50dBのSNR比の降下を引き起こしうる。

【0070】

標準偏差 $\sigma_o = 2 \times 10^{-6}$ でのガウス分布 $N(0, \sigma_o)$ のランダムオフセットを考慮する一方、SNR比の変化の範囲を決定するために、500反復の間実行するモンテカルロ・シミュレーションが行われた。純粋に例示目的のために、図7にSNR比に対して得られた値のヒストグラムを示す。4dBの標準偏差で30dBのSNR比の平均降下に留意してください。

40

【0071】

これらの結果に基づいて、オフセットの間のわずかなマッチング誤差が、所望のSNR比からの30dBの損失につながりうることをみることができ。したがって、所望のSNR比に対して可能な限り正確に、各チャンネル上のオフセットを補償することが望ましい。この目的のために、オフセットの値を正確に決定し、各変調器から出力される信号から、減算する必要がある。

【0072】

50

推定段階に進む前に、まず推定値に対する所望の精度を決定することが好ましい。これを行うには、SNR比は、

【 0 0 7 3 】

【数 5】

$$estimated_value = theoretical_value (1 + \varepsilon)$$

【 0 0 7 4 】

によって定義されたオフセットの推定値に相対誤差を導入することによって計算される。ここで、 ε は、オフセットの推定値と理論値との間の相対誤差である。

【 0 0 7 5 】

図 8 は、どのようにSNR比が相対誤差 ε の関数として変化するかを示す。約 10^{-7} の精度で始まる平坦域が表れる。そのような精度は、オフセット補償を確保するためと、時間インターリーブ・アーキテクチャから予想される理論上のSNR比を維持するためとに好適である。

【 0 0 7 6 】

実際には、オフセットのミスマッチによって生成された寄生線の振幅が量子化ノイズのレベルまで低下して飽和に達する前に、精度の関数として実質的に線形である、図8にSNR比の変化に留意してください。

【 0 0 7 7 】

このことから、線形部分では、SNR比と精度との間の関係は、式 $SNR=20 \times k-36$ で決定されうる。その結果、オフセット推定の精度は、

【 0 0 7 8 】

【数 6】

$$precision = 10^{-k} = 10^{-\left(\frac{SNR+36}{20}\right)}$$

【 0 0 7 9 】

と記述される。SNR比は、変換器(変換器の分解能)の同等のビットの数 n の関数として、 $SNR=6.02n+1.76$ によって与えられることを考えると、オフセットに対する推定値の精度は、 $precision=10^{-k}=10^{-(0.3n+1.9)}$ によって表される。以下に説明する例示的な実施形態では、変換器の分解能 n は、例えば、16($n=16$)に等しい。

【 0 0 8 0 】

本発明によって提案された訂正は、次のように記述できる。

ゲイン誤差とオフセット誤差とを考慮して、シグマ-デルタ変調器から出力される信号は、

【 0 0 8 1 】

【数 7】

$$y[n] = \left(x(n-M) + \left(z^{-1} NTF(z) \right) * e[n] \right) \times g + O$$

【 0 0 8 2 】

として表される。ここで、

- $e[n]$ は、アナログ-デジタル変換器によって必然的に生成される量子化ノイズであり、

- $NTF(z)$ は、ノイズ伝達関数であり、

- O は、オフセットを示し、

- g は、ゲインを示す。

【 0 0 8 3 】

10

20

30

40

50

変調器の入力が、グランドに接続されている場合、出力信号は、

【 0 0 8 4 】

【 数 8 】

$$y[n] = \left((z^{-1} NTF(z)) * e[n] \right) \times g + O$$

【 0 0 8 5 】

として表されます。ゆえに、有用な信号が存在しない場合に、問題は、もはや異なる変調器間のゲインミスマッチに起因する出力スペクトルのスペクトル線が発生しない。図9は、ガウス分布 $N(0, 1\%)$ のランダムなゲイン誤差とオフセット誤差とを考慮した、出力でのスペクトル密度を示す。オフセットミスマッチに起因するRP線は、有用な信号とは独立に表れる。

10

【 0 0 8 6 】

変調器から出力される信号は、ホワイトノイズと仮定されるとともに、変調器によって形成されるオフセット + 量子化ノイズから構成される。したがって、変調器から出力される信号に基づくオフセット値の推定は、

【 0 0 8 7 】

【 数 9 】

20

$$\hat{O} = \frac{1}{Nech} \sum_{i=0}^{Nech-1} y(i)$$

【 0 0 8 8 】

と表される既知の推定法、最小二乗法によって行うことができる。したがって、表記

【 0 0 8 9 】

【 数 1 0 】

30

$$\hat{O}$$

【 0 0 9 0 】

は、出力信号 $y(i)$ に対する値の個数 $Nech$ に基づいて、オフセットの推定を示す。この推定法の実装では、この数が2のべき乗である場合、数 $Nech$ で割るために、 $Nech$ データとシフト操作とを加算する加算器のみを必要とする。推定値の分散は、

【 0 0 9 1 】

【 数 1 1 】

40

$$\sigma_{\hat{O}}^2 = \frac{\sigma_y^2}{Nech}$$

【 0 0 9 2 】

で与えられる。

【 0 0 9 3 】

信号に存在するノイズ電力はかなり大きいので、数 $Nech$ は推定値で 10^{-7} の精度を達成するために高くなければならない。達成される最大精度が 5×10^{-6} であることが、 2^{18} のサン

50

ブルのシミュレーションによって検証されている。

【0094】

オフセットの推定値の精度を向上させるために、特に有利な実施形態では、信号中に存在するノイズ電力を減少させるために、各チャンネルに存在するくし形フィルタ(通常は有用な信号のデジタル復元専用)を使用する。図10は、変調器から出力される信号のスペクトル密度DSと、くし形フィルタの周波数応答RFとを示す。くし形フィルタは、ヌル周波数で見つめられるオフセットの値を取得し、かつ信号中に存在するとともに最高周波数中に見つめられるノイズの強い減衰(特に量子化ノイズ)を確保することができることに留意してください。

【0095】

推定オフセット値の精度を決定するために、オフセットのくし形フィルタからの出力と理論値との誤差が計算されている。得られた結果は、図11の(a)から(c)に示されている。 10^{-7} の精度は、プロセッサの10クロックサイクルだけに対応する(図11の(b)は、0 n 30の最初のクロックサイクルを示す)高々10のシンプルな動作(示される例では特に6つの動作)の後に、有利に達成される(図11の(c))。ここで達成した精度は、良好なオフセット訂正を確保するために十分である。さらに精度を向上させるためには、くし形フィルタからの出力でノイズに埋もれた定数値の従来最小二乗推定を使用することもできる。

【0096】

他のオフセット値を用いて得られた精度を確認するために、間隔[0...20%]中で標準偏差 σ の値を変化させながら、他のシミュレーションが行われている。標準偏差 σ の各値に対して、モンテカルロ・シミュレーションは、500反復を使用して行われた。各反復に対し、以下が計算された。

-理論オフセットと、時間インタリーブ・アーキテクチャの全てのチャンネル上のくし形フィルタからの出力との間の最大誤差 E_r 、つまり、

【0097】

【数12】

$$E_r = \max \left(\left(\text{offset}_i - \text{Filter_Output}_i \right) \Big|_{i=1..M} \right)$$

30

【0098】

-理論オフセットと、時間インタリーブ・アーキテクチャの全てのチャンネル上のくし形フィルタからの出力に適用された最小二乗推定を使用して推定されたオフセットとの間の最大誤差 $E_{r,m}$ 、つまり、

【0099】

【数13】

$$E_{r,m} = \max \left[\left(\text{Offset}_i - \frac{1}{N_{ech}} \sum_{k=1}^{N_{ech}} \text{Filter_Output}_i(k) \right) \Big|_{i=1..M} \right]$$

40

【0100】

図12は、実装された反復数の関数として、標準偏差 $\sigma = 0.002$ (図中左側)と $\sigma = 0.02$ (図中右側)で得られた誤差 E_r および $E_{r,m}$ の値の例を示す。

【0101】

この図は、

-最小二乗推定は、わずかに精度を改善する。Nech=100で、以前はオーダ 10^{-7} の精度が、オーダ 10^{-8} の精度になる。精度の改善は、最終的にわずかに寄生スペクトル線の振幅を

50

減少させるだけであり、特に、 10^{-8} の精度を超えて、SNR比の大幅な改善は、現実には期待できない(図8を参照して上記に示すように)。

-推定誤差は、実際にはオフセットの値に依存しないが、くし形フィルタの周波数応答RFには依存する。

【0102】

これらの結果は、くし形フィルタを用いてオフセットを推定することは、良好なオフセット訂正を確保するために十分であることを示している。この推定の有効性を説明するために、次のオフセット値 $[-0.202; 0.717; 0.765; 0.1832] \times 10^{-4}$ が、シミュレーションにおける時間インタリーブ・アーキテクチャの異なるチャンネルに追加された。

【0103】

図13と図14は、各チャンネルのオフセット訂正の前後それぞれの出力信号のスペクトル密度を示す。図14に示されるように、オフセット訂正は、ほぼ量子化ノイズのレベルまで、寄生スペクトル線RPの振幅の急激な減少を達成できた。SNR比は、このように、本発明の意味での訂正を使用して60dBごとに改善される。理想的なSNR比に比べ、訂正後に得られたSNR比の2dBのわずかな減衰がある。

【0104】

従って、本発明の意味でのオフセット補償技術は、従来の方法に比べて次の利点を提供する。

-シグマ-デルタ変調器では避けられないゲイン誤差の存在にもかかわらず、良好な精度を確保し、

-すでにデジタル復元に専用化されたリソース(特に、くし形フィルタ)とは別に、どんな追加の物理的なリソースも必要とせず、

-高速であり、プロセッサのクロックの10サイクル未満で良好な推定値への収束を提供する。

【0105】

これから、異なるチャンネル間のゲイン差の訂正について説明する。まず、そのような差異の影響を示し、言い換えると、時間インタリーブ構造上のゲイン誤差の影響を示す。

【0106】

図15(左側に時間領域、および右側に周波数領域)に示すように、時間インタリーブ・アーキテクチャの各チャンネル*i*上の各変調器からの出力のゲイン g_i との乗算は、異なるゲイン g_i によって形成される周期Mの周期信号によって有用な信号の乗算に等しい。時間領域における周期信号とのこの乗算は、有用な信号のスペクトルと、異なるチャンネルで導入されたすべてのゲイン g_i に依存する振幅を有する周波数 k/f_0 (k は整数)でのディラックピークからなる周期信号のスペクトルとの間でコンボリューションすることにより、周波数領域で表現される。このコンボリューションは、周期信号のスペクトル線のゲインによって重み付けされた周波数

【0107】

【数14】

$$\left. \frac{kf_e}{M} \right|_{k=0 \dots M}$$

【0108】

における有用な信号のスペクトルの複製の、出力信号のスペクトル中での、出現を意味する。

【0109】

図16は、ゲインの差異によって、有用な信号の寄生複製(parasitic replica)RP0、RP1、RP2に適用され、各チャンネル中に導入されたゲイン g_i (($1+g$)と等しい、ここで g は、

10

20

30

40

50

ゼロ平均と標準偏差 $\sigma_g=1\%$ を有するガウス確率変数である)として、出力において有用な信号SUのスペクトル密度を示す。各チャンネルに対する理想的なゲインの1%の誤差では、60 dBのSNR比の降下が見られる。したがって、時間インタリーブ・アーキテクチャの期待される性能を維持するために、これらの誤差を訂正することが提案される。

【0110】

SNR比の過剰な降下を回避するようにチャンネル間の最大相対誤差を決定するために、SNR比は、各チャンネルに追加されたゲイン誤差の標準偏差の関数として計算した。得られた結果を図17a(標準偏差の急速な変化)および17b(標準偏差の緩慢な変化)に示す。図17bでは、SNR比が、標準偏差 σ_g の値が 10^{-5} 未満であるランダム誤差に対して維持されており、そのことはゲインミスマッチ誤差への時間インタリーブ・アーキテクチャの高感度を説明していることに留意してください。より大きな標準偏差の誤差は、例えば $\sigma_g=10^{-4}$ 、既にSNR比30dBの降下を引き起こす。SNR比の変化の範囲を決定するために、500反復のモンテカルロ・シミュレーションを行った。図18は、SNRの比に対して得られた値のヒストグラムを示す。4dBの標準偏差において、30dB(82dBまで)のSNR比の平均降下に留意ください。

【0111】

これらのゲイン誤差の訂正は、好ましくはゲイン $w_i=1/g_i$ の逆数に等しい重み w_i に、各チャンネルからの出力信号を乗算することによって発生する。これらのエラーの訂正に進む前に、重み w_i に必要な精度を決定することが好ましい。この目的のために、SNRの比は

【0112】

【数15】

$$\text{estimated_value} = \text{theoretical_value} \times (1 + \varepsilon),$$

【0113】

で定義される推定値への相対誤差を導入することによって算出される。ここで、 ε は、重み w_i の推定値と理論値との間の相対誤差である。

【0114】

図19は、相対誤差 ε の関数として、SNR比の変化を示している。

図19では、約 10^{-6} の精度が、ゲイン誤差の良好な訂正を確保し、時間インタリーブ・アーキテクチャで予想されるほぼ理想的なSNR比を維持できるようにすることが望ましいことを示している。ここで再び、重みの値の精度は、変換器の一般的な分解能 n の関数として、次のように得られる。

【0115】

【数16】

$$SNR = 17.38 \times k + 13.23$$

【0116】

したがって、ゲイン推定の精度は、

【0117】

【数17】

$$\text{precision} = 10^{-k} = 10^{-\left(\frac{SNR-13.23}{17.38}\right)}$$

【0118】

に等しくなければならない。SNR比が、変換器の同等のビット数(分解能) n に依存するように、SNR比は、 $SNR=6.02n+1.76$ によって与えられ、推定ゲイン値の精度は、

【0119】

10

20

30

40

【数 1 8】

$$precision = 10^{-k} = 10^{-(0.35n-0.66)}$$

【0 1 2 0】

で表される。

【0 1 2 1】

異なる変調器のゲイン間の差異の影響を訂正するために、新しい技術が、異なるチャネル間でのゲイン等化の原理に基づいて提案される。しかしながら、あらかじめオフセット誤差の訂正を適用することが望ましい。この手法は、他の従来技術に比べて次の利点を提示する。

10

- どんな基準信号も必要とせず、
- どんな補足的な変調器も必要とせず、
- 有用な信号を復元するために既に存在しているデジタル処理に加えて、加算器と乗算器のみを使用する。

【0 1 2 2】

図20を参照して、好ましくは次の手順が実施される。

- 連続的な入力信号 V_{in} が同時に全ての変調器に印加される：この一定信号の振幅は、 $V_{ref}/2$ の値で説明した例では固定されている、ここで、 V_{ref} は、回路の基準電圧(他の値は、選択された振幅が変調器を不安定にしないことを条件に、選ばれうる)を示し、

20

- 変調器からの出力信号は、変調器のゲイン g_i + 形としてあらわれた量子化ノイズ(既に訂正されていることを前提としているため、変調器のオフセットがそれに入ることはない)乗算された入力である一定信号から形成されており、

- くし形フィルタ $H(z)$ は、各チャネルからの出力時に、信号 $V_{in} \times g_i$ を回復でき、

- 最小平均二乗アルゴリズム(又は確率勾配)を使用する処理、LMSと記載する、は、基準チャネルに関連する全てのチャネルに対して、ゲインを等化するように使用されるために重み w_i の異なる値を計算するように適合される。

【0 1 2 3】

図20の例では、最初のチャネルは、

30

【0 1 2 4】

【数 1 9】

$$g_i \times w_i = g_1 \Big|_{i=2 \dots M}$$

【0 1 2 5】

のような、基準チャネルとして選択される。LMSアルゴリズムと、

- 符号データLMSを表すSD-LMS
- 符号誤差LMSを表すSE-LMS
- 符号データ符号誤差LMSを表すSS-LMS

40

などそれらの省略形のような変化形とは、推定アルゴリズムの他の種類に比べて、実装時に多大な簡潔性を提供する。

【0 1 2 6】

これらのアルゴリズムによる重みの値 w_i の推定は、次の漸化式によって決定される

【0 1 2 7】

【数 2 0】

$$\begin{aligned} \text{LMS} & : \hat{w}_i[n+1] = \hat{w}_i[n] + \mu(y_1[n] - y_i[n]) \times y_i[n] \\ \text{SD-LMS} & : \hat{w}_i[n+1] = \hat{w}_i[n] + \mu(y_1[n] - y_i[n]) \times \text{sgn}[y_i[n]] \\ \text{SE-LMS} & : \hat{w}_i[n+1] = \hat{w}_i[n] + \mu \text{sgn}[(y_1[n] - y_i[n])] \times y_i[n] \\ \text{SS-LMS} & : \hat{w}_i[n+1] = \hat{w}_i[n] + \mu \text{sgn}[(y_1[n] - y_i[n])] \times \text{sgn}[y_i[n]] \end{aligned}$$

10

【0 1 2 8】

アルゴリズムのこれらの4つの種類は、収束時間と推定値の精度に関し、テストおよび比較されている。以下では、SD-LMSアルゴリズムを用いて得られた結果だけが、動作原理を説明するとともに、本発明の実装の性能を推定するために提示されている。他の手法を用いて得られる性能は、以下の概略表(表1)に示されている。

【0 1 2 9】

この実装の動作原理を説明するために、ゲイン [1,0113 ; 1,0146 ; 1.0029 ; 0,9884] が、それぞれのチャンネルに導入されている。

【0 1 3 0】

収束速度とアルゴリズムの精度を決定するパラメータの一つは、アルゴリズムのステップサイズ μ である。ステップサイズ μ の最適な値を決定するために、第二チャンネルの重み w_2 が、ステップサイズ μ と異なる値を用いて推定される。得られた結果は、図21aおよび21bに示されている。

20

【0 1 3 1】

ステップサイズ μ の値を増加させればさせるほど、推定の収束速度が上がるのがわかる。しかしながら、ステップサイズ μ の関数として推定値の精度の挙動を考慮することも賢明である。ステップサイズ μ の各値に対して、推定値および理論値の誤差 ($w_2 g_2 - g_1$) は、収束が達成された後に算出されている。得られた結果は、ステップサイズ μ の異なる値で、図22に示される。

【0 1 3 2】

図23は、ステップサイズ μ の関数として誤差に対して得られる最大値を示している。ステップサイズ μ の値が増加すればするほど、重み w_2 の推定値に対する誤差は増加する。収束ステップサイズ μ の最適な選択は、ここに例示されているように、 $\mu=1$ である。この選択はまた、図23に示すように、推定のための約 5×10^{-7} の良好な精度を確保する一方、乗算動作を排除することによって(そうでなければ、それ以外の因数によって)、アルゴリズムを簡素化する。

30

【0 1 3 3】

図24は、ステップサイズ $\mu=1$ でSD-LMSアルゴリズムを使用して、計算動作数の関数として(したがって、プロセッサの演算時間の関数として)、異なるチャンネル (w_2, w_3, w_4 、基準チャンネルであるインデクス $i=1$ のチャンネル) に対して、重みの値の推定の変化を示している。収束は急速である ($n=20$ プロセッサクロックサイクルの終了時点)。対応するゲイン値による各チャンネルに対する重みの値を乗算した結果は、実際に基準チャンネル1.0113として使用される第一チャンネルに対するゲイン値に等しい。

40

【0 1 3 4】

変数として、時間の関数としての重みベクトル [w_2, w_3, w_4] の各推定を用いて出力されるSNR比を計算することによって、収束速度を推定することが可能である。得られた結果が図25に示されている。所望のSNR比を見つけることができる重みベクトルの良好な推定は、 $n=20$ クロックサイクル ($n=16$ ですでに十分である) 後に達成される。

【0 1 3 5】

図26は、20クロックサイクル後に推定された重みを持つゲイン誤差を訂正した後の出力

50

信号のスペクトル密度を示している。量子化ノイズのレベルまで寄生線RPが明確に減少していることは明白であり、そのことは102dBのSNR比を意味する。

【0136】

本発明の意味で、ゲインマッチング誤差およびオフセットマッチング誤差両方の同時処理を使用する実用的なケースが、以下に提示される。本明細書では、ゲインとオフセットの値は、次のように、各チャンネルに追加される。

【0137】

【数21】

$$O = [-0.202; 0.717; 0.765; 0.1832] \times 10^{-4}$$

10

$$g = [1.0113; 1.0146; 1.0029; 0.9884]$$

【0138】

ゲイン誤差(RPG線)とオフセット誤差(RPO線)とを考慮した出力信号(有用な信号SUを含む)のスペクトル密度が、図27に表される。これらの誤差の値は、SNR比の75dBの合計降下を引き起こす。

【0139】

20

訂正の最初の段階は、各チャンネル中のオフセットに対して補償することである。これは、好ましくは、これらの変調器の各々に対するオフセットを推定することができるようにするために、グラウンドに異なる変調器の入力を接続することによって発生する。オフセット補償した後、第二段階は、基準チャンネルに関連する全てのチャンネルに対してゲインを等化できるように、各チャンネルに対する重み値を推定するために変調器の入力に一定の電圧を印加することから成る。この段階では、LMSアルゴリズムを使用する重みベクトルの推定は、図28で表されるように、各チャンネルの訂正後の残差オフセットを考慮している。推定値の最大誤差は、 2×10^{-7} である。

【0140】

図29は、オフセット訂正後およびゲイン誤差の等化後のスペクトル密度を示す。寄生線のかなりの減少が観測され、期待されるSNR比を取得できる。

30

【0141】

この訂正法の実用的な実装では、LMSアルゴリズムのアーキテクチャの異なる計算ステップに対するバッファのサイズと同様に、重みの値 w が格納されるバッファのサイズを決定することが有用である。計算資源とゲイン訂正処理の速度とを最適化するバッファの最適なサイズを決定するために、性能に影響を与えることなく、重みの値を量子化するために必要なビット数が最初に決定される。これを行うには、出力されるSNR比は、次の関係に従って、重み値 w に対する量子化ビット数 Nbw の関数として計算される。

【0142】

【数22】

40

$$w_q = \frac{|w \times 2^{Nbw}|}{2^{Nbw}}$$

【0143】

ここで、 w_q は、量子化された値であり、

【0144】

【数 2 3】

$$\left[\quad \right]$$

【0 1 4 5】

は、丸め演算子である。

【0 1 4 6】

10

図30は、重み値に対する量子化ビット数の関数として出力されるSNR比を示す。16ビットで重み値 w を量子化することで、所望のSNR比を維持するのに十分と思われる。重み値計算アルゴリズムのレジスタの有限の大きさを考慮するために、LMSアルゴリズムの量子化されたバージョンが、次式で与えられる。

【0 1 4 7】

【数 2 4】

$$\hat{w}_{qi}[n+1] = \left\langle \hat{w}_{qi}[n] + \mu \left(\langle y_1[n] \rangle_{Nbr} - \langle y_i[n] \rangle_{Nbr} \right) \times \langle y_i[n] \rangle_{Nbr} \right\rangle_{Nbw}$$

20

【0 1 4 8】

演算子

【0 1 4 9】

【数 2 5】

$$\langle \quad \rangle_{Nb}$$

30

【0 1 5 0】

は、 Nb ビットでの括弧間の値の量子化を表す。それは、

【0 1 5 1】

【数 2 6】

$$A_q = \frac{|A \times 2^{Nb}|}{2^{Nb}}$$

40

【0 1 5 2】

によって与えられる。 Nbr は、説明の例では、25bitであるデジタル・フィルタ $H(z)$ からの出力でのバイナリワードの長さを示す。量子化の影響を考慮しながら、最適ビット数 Nbw を決定するために、重み値 w は、SD-LMSアルゴリズムによって推定される。図31は、数 Nbw の異なる値(16、17、19と20)に対する経時的推定の変化を示す。重み値の量子化は、収束速度に影響を与えないことに留意してください。推定値の精度についての数 Nbw の影響が、図32に示されており、計算時間 n の関数および数 Nbw (16、17、18および20)に対する関数として推定するために、重みの推定値と理論値との間の差異を示す。数 Nbw が増加すればするほど、推定誤差は減少する。20ビットで重み値を量子化することは、約 6×10^{-7} の精度を確保し、かつ所望の性能を維持するために十分であることがわかる。実際には、最適

50

な数Nbwは、変換器の分解能(nと表記し、ここでは16に等しい)に関連していることがわかる。nとn+4の間であることが、好ましくはn+1とn+4の間であることが、ビット数Nbwに対して一般的に有利であると判明している。

【0153】

数Nbwの効果を説明するために、図33に異なる数Nbwで推定された重み値wを使用して等化されたゲインを有する出力信号のスペクトル密度を示す。数Nbwが増加すればするほど、寄生線RPGの振幅が減少し、SNR比を改善する。数Nbwに対して20という値が、所望のSNR比を維持するのに十分である。

【0154】

最小平均二乗(LMS)ファミリの中でアルゴリズムの他のタイプを使用して、重み値推定の結果が以下の表1に要約されている。

【0155】

【表1】

アルゴリズム	μ	乗算器	加算器	収束時間	Nbw
LMS	1	1	2	$T_c = 35 \frac{N}{f_{op}}$	18
SD-LMS	1	0	2	$T_c = 20 \frac{N}{f_{op}}$	17
SE-LMS	$\frac{1}{2^{16}}$	1 (shift)	2	$T_c = 780 \frac{N}{f_{op}}$	17
SS-LMS	$\frac{1}{2^{16}}$	0	2	$T_c = 1550 \frac{N}{f_{op}}$	17

表1：最小平均二乗(LMS)アルゴリズムの異なるタイプに対して必要な物理リソースの概要

【0156】

SE-LMSとSS-LMSアルゴリズムは、LMSとSD-LMSアルゴリズムよりも実装が容易であるが、それらはより多くの収束時間を有する。物理的な複雑性と収束時間の間に妥協点を提供するアルゴリズムは、SD-LMSアルゴリズムであると思われる。アルゴリズムのこのタイプは、ステップサイズ $\mu=1$ で、乗算器を必要とせず、マルチチャンネル時間インタリーブ変換器アーキテクチャの従来構造に比べて、加算を実行するための1つの加算器のみが各チャンネルに追加される。

【0157】

次に本発明の意味での一般的な処理を要約しながら、図34を参照する。処理は、好ましくは、以下のステップを含むオフセット補償COFから始める。

-ステップS1では、出力としてオフセットのみを取得するために、変換器への入力としてヌル信号を印加し、

-S2のステップで、各チャンネルに対するオフセット値を推定するために、デジタル・フィルタリング $H(z)$ を使用し、かつ

-ステップS3では、補償手段MCを利用することによって、各チャンネルのオフセットの推定値を補償する。

【0158】

処理は、ゲインの等化EGを続行し、ここで、

10

20

30

40

50

-同一の一定信号 V_{in} が、各チャンネルに印加され(ステップS4)、
 -ステップS5で、この同じ信号と、各チャンネルに固有のゲイン g_i との積に対応する出力信号が得られ、かつ
 -各チャンネルからの積は、基準チャンネルからの積と比較され(ステップS6)、各チャンネルに対して、基準チャンネルからの相対ゲイン等化重み w_i の推定を決定する(ステップS7)。
 【0159】

チャンネルに対する重みを推定することは、好ましくは、最小平均二乗法LMSを使用して(ステップS8)、かつ好ましくは、時間インタリーブ・アーキテクチャの各チャンネル中で、単一の加算器(図20中の基準LMS)の追加だけを必要とするSD-LMSを使用して、処理を繰り返すことによって行われる。反復処理は、2つの連続した反復間の重みの差が、所望の精度未満になるまで実行される(OK矢印はテストT9を終了する)。その後、推定重み w_i の関数として、ゲイン g_i の等化が実行される(ステップS10)。

10

【0160】

図34は、本発明のコンピュータプログラムに対する一般的なフローチャートの一例を示す。

【0161】

SD-LMS反復処理の停止条件(テストT9中)は、以下に指定される。理論的には、重み

【0162】

【数27】

$$\hat{w}_i[n+1]$$

20

【0163】

の推定値と、理論値

【0164】

【数28】

$$w_i^{th}$$

30

【0165】

との間の差が、要求精度より小さくなるときに、停止すべきである。このケースでは、収束は達成される。しかしながら、理論値

【0166】

【数29】

$$w_i^{th}$$

40

【0167】

は、未知である。連続する重み推定の差

【0168】

【数30】

$$(\hat{w}_i[n+1] - \hat{w}_i[n])$$

【0169】

が、所望の精度未満になるときに、反復処理を停止することがここでは提案される。この

50

差は、タイプ $(1-z^{-1})$ のフィルタ伝達関数によって、SD-LMSアルゴリズム(

【 0 1 7 0 】

【 数 3 1 】

$$\hat{w}_i[n+1]$$

【 0 1 7 1 】

と表記)を用いて推定値をフィルタリングすることによって計算される。実際には、このフィルタからの最初の2つの出力は、フィルタの過渡応答を表すので、考慮されない。図35は、本実施形態において標準偏差 $\sigma_g=1\%$ での異なるチャンネル中のゲイン値の300反復のモンテカルロ・シミュレーションに基づいて、理論計算と、その差の計算とを用いてそれぞれ得られた反復NthおよびNdiffの数を示す。差

10

【 0 1 7 2 】

【 数 3 2 】

$$(\hat{w}_i[n+1] - \hat{w}_i[n])$$

【 0 1 7 3 】

を使用した計算は、理論計算によって得られた収束時間と同一の収束時間を提示していることに留意ください。

20

【 0 1 7 4 】

また、あるケースでは、推定重み値の変化は単調ではない場合があり、収束の達成前にLMSの反復の実行を停止する安定領域を通過する場合がある、ことが示されている。そのような状況を回避するために、タイプ $(1-z^{-L_f})$ の高次の伝達関数を使用される場合がある。図36には、3次のフィルタ($L_f=3$)を用いた収束時間を示す。ここでは、そのようなフィルタを使用すると、理論計算によって得られた収束との比較において、高々 L_f クロックサイクル後に、収束が確実であることに留意してください。

【 0 1 7 5 】

30

もちろん、本発明は、例として上記実施形態に限定されず、他の変形に適用される。

【 0 1 7 6 】

たとえば、上記提案の訂正方法は、特に文書FR-08 54846で説明したように、フィルタバンクを使用して並列変換器アーキテクチャの他のタイプに適用されてもよい。

【 0 1 7 7 】

より一般的に、オフセット差異およびゲイン差異を推定するためのくし形フィルタの使用が上述された。上述の例示的な実施形態では、選択的なローパスフィルタで十分である。

【 0 1 7 8 】

また、上述したことは、シグマ-デルタ変調器を使用した時間インターリーブ・アーキテクチャである。しかしながら、本発明はもちろん、変調器の他のタイプを使用した時間インターリーブ・アーキテクチャに適用できる。

40

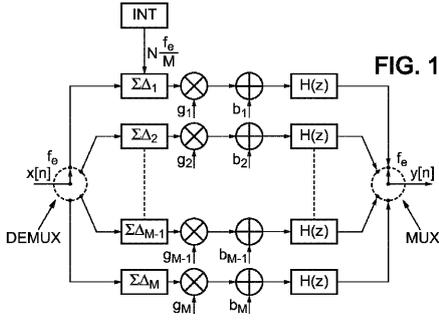
【 符号の説明 】

【 0 1 7 9 】

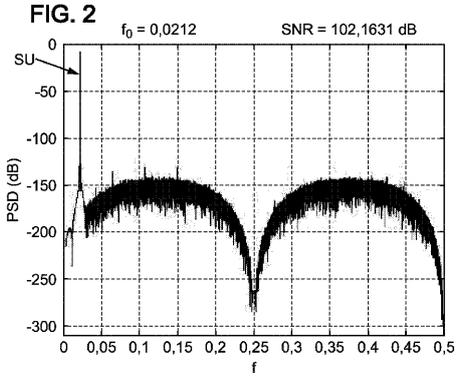
DEMUX アナログ・デマルチプレクサ

MUX デジタル・マルチプレクサ

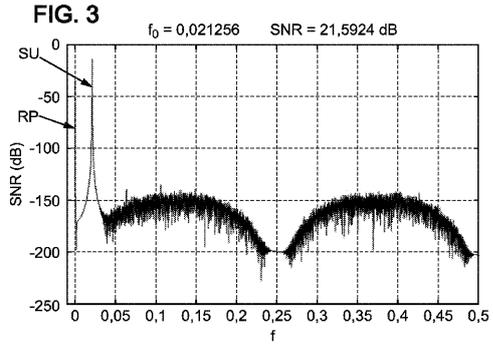
【 図 1 】



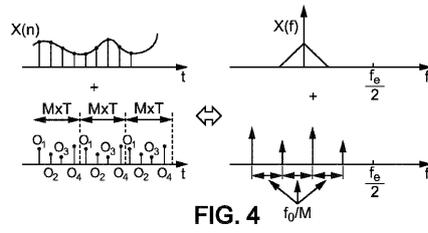
【 図 2 】



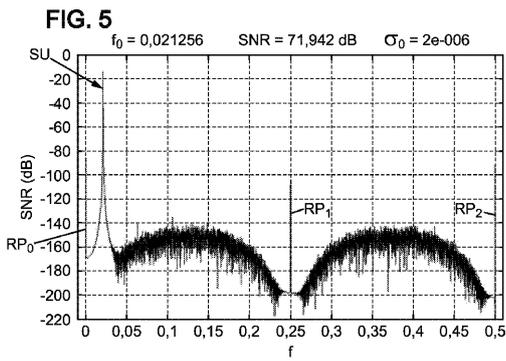
【 図 3 】



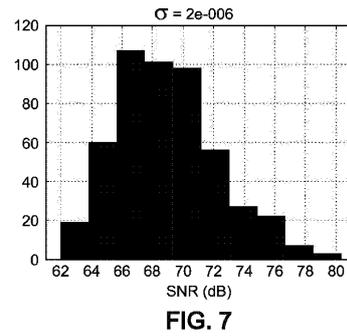
【 図 4 】



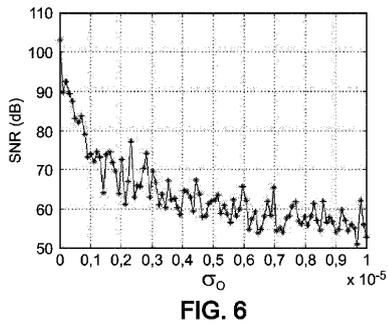
【 図 5 】



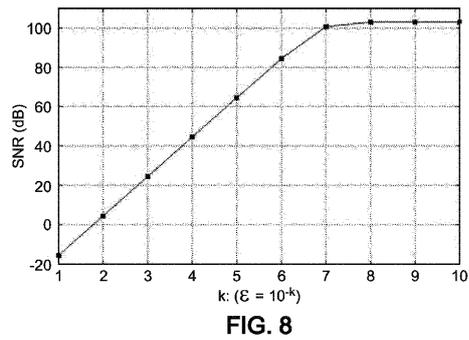
【 図 7 】



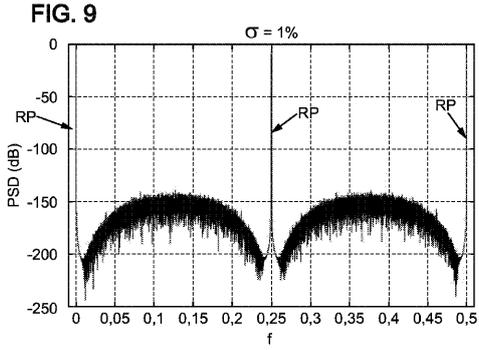
【 図 6 】



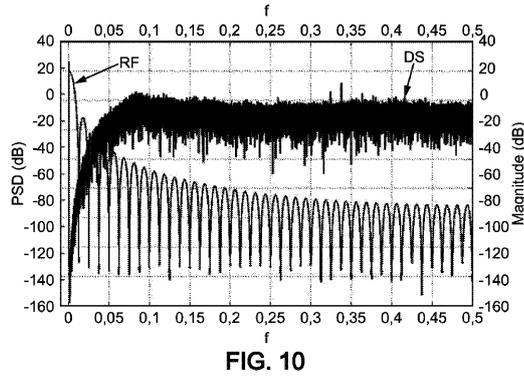
【 図 8 】



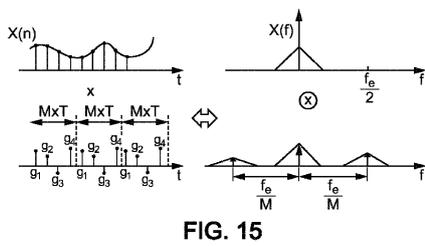
【 図 9 】



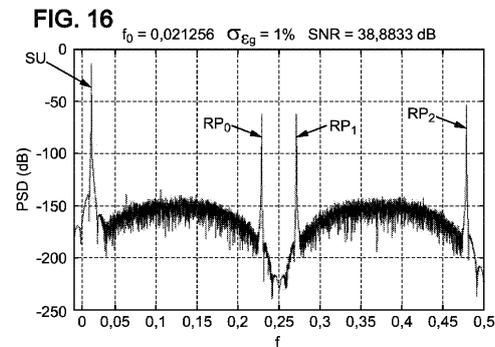
【 図 10 】



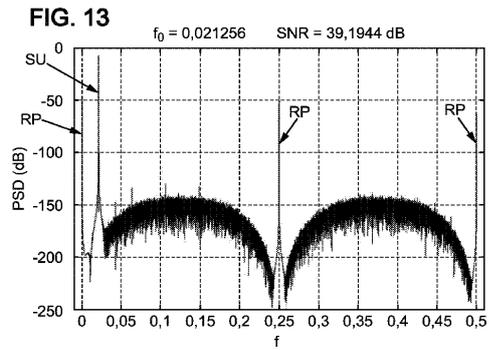
【 図 15 】



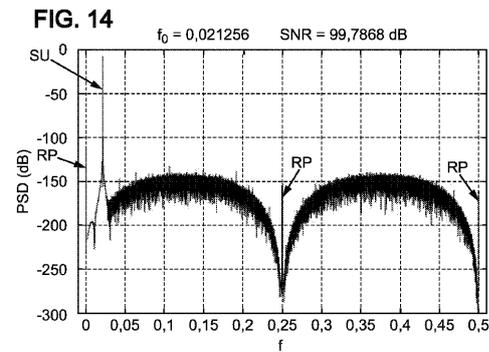
【 図 16 】



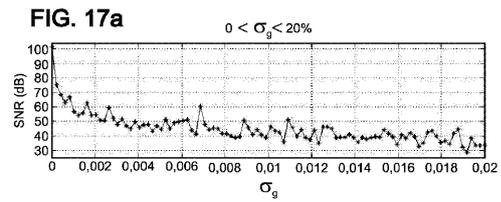
【 図 13 】



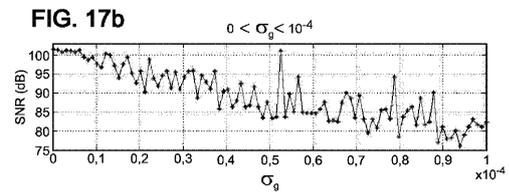
【 図 14 】



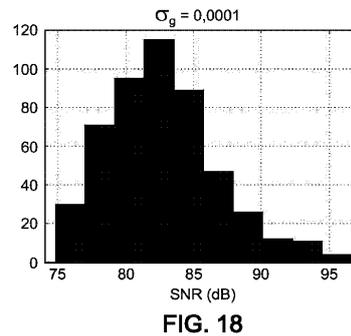
【 図 17 a 】



【 図 17 b 】



【 図 18 】



【 図 1 9 】

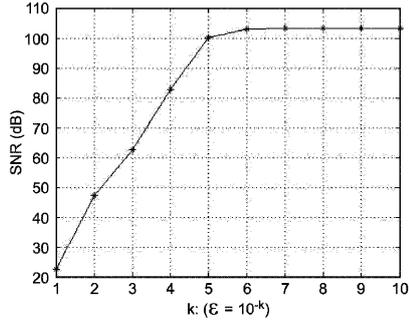


FIG. 19

【 図 2 0 】

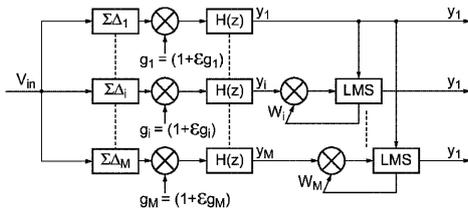
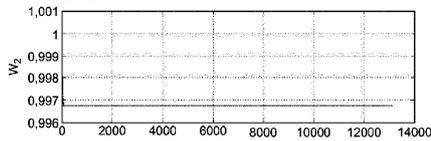


FIG. 20

【 図 2 1 a 】

FIG. 21a



【 図 2 3 】

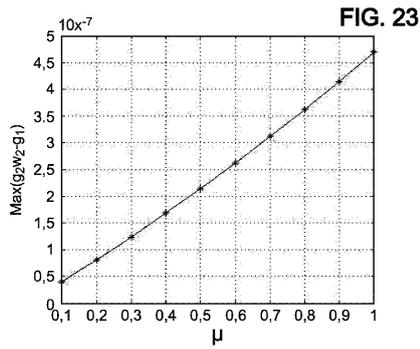


FIG. 23

【 図 2 4 】

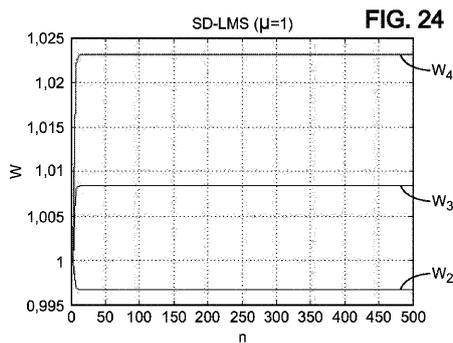
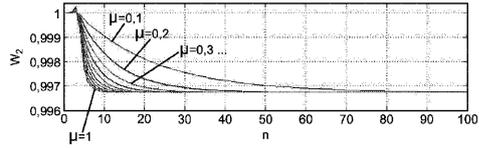


FIG. 24

【 図 2 1 b 】

FIG. 21b



【 図 2 2 】

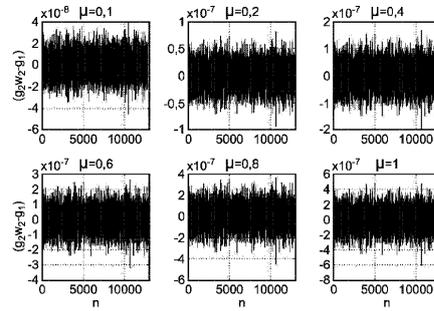


FIG. 22

【 図 2 5 】

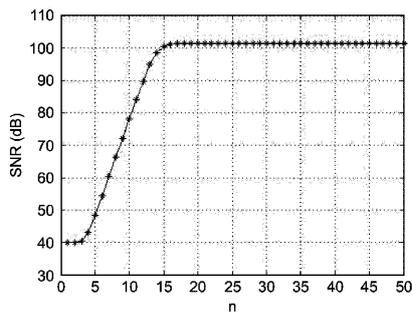
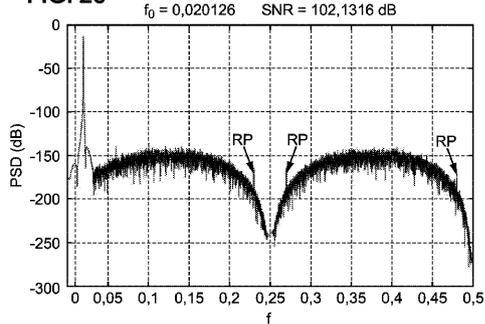


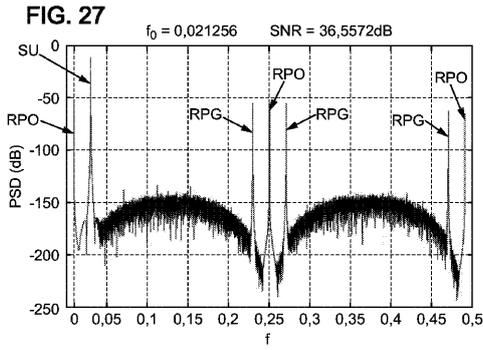
FIG. 25

【 図 2 6 】

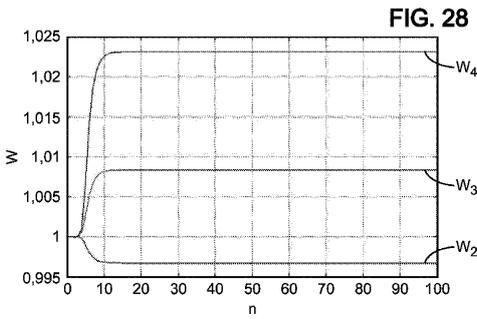
FIG. 26



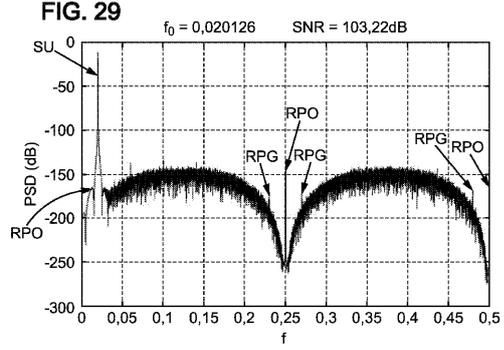
【 図 2 7 】



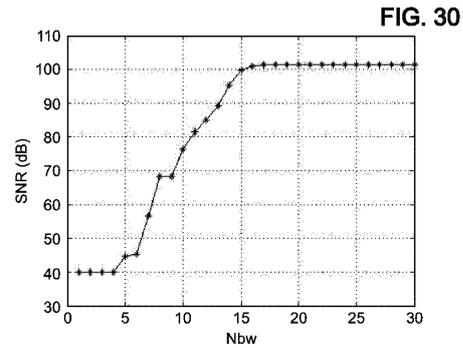
【 図 2 8 】



【 図 2 9 】



【 図 3 0 】



【 図 3 1 】

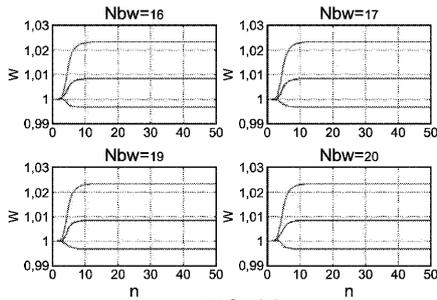


FIG. 31

【 図 3 3 】

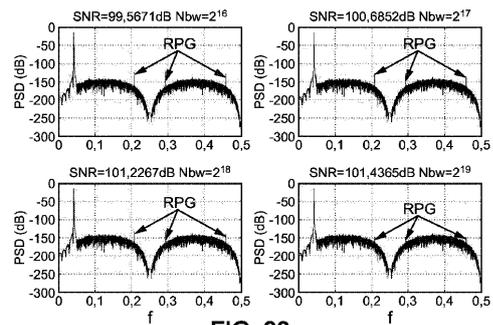


FIG. 33

【 図 3 2 】

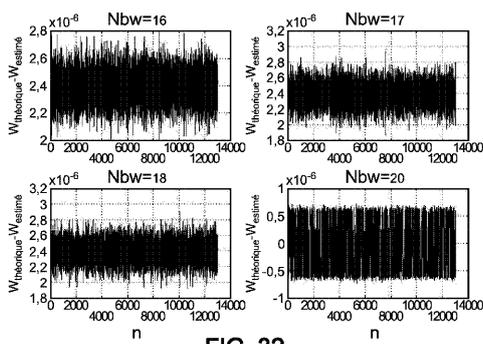
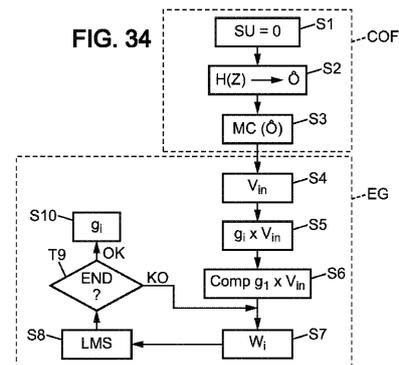
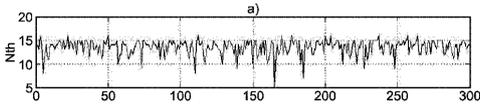


FIG. 32

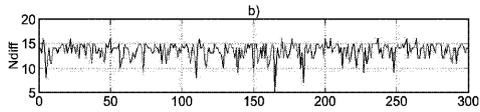
【 図 3 4 】



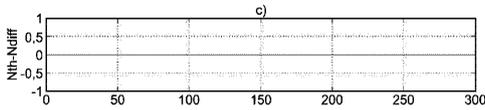
【 3 5 a) 】



【 3 5 b) 】



【 3 5 c) 】



【 3 6 】

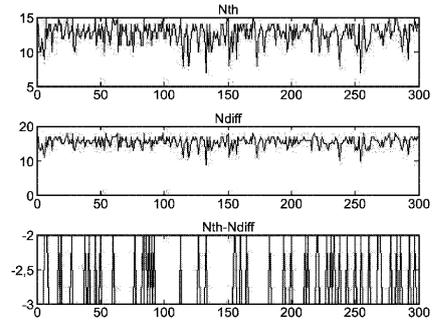


FIG. 36

【 1 1 】

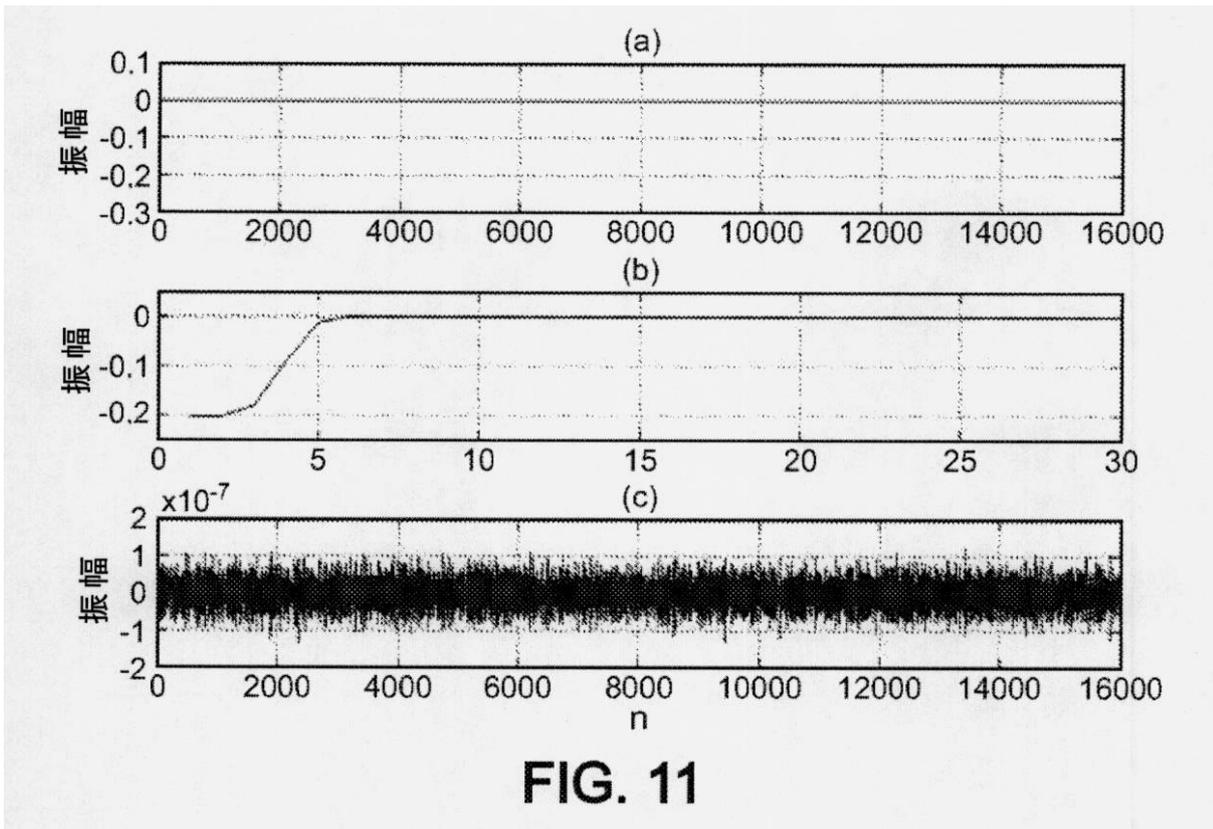


FIG. 11

【 図 1 2 】

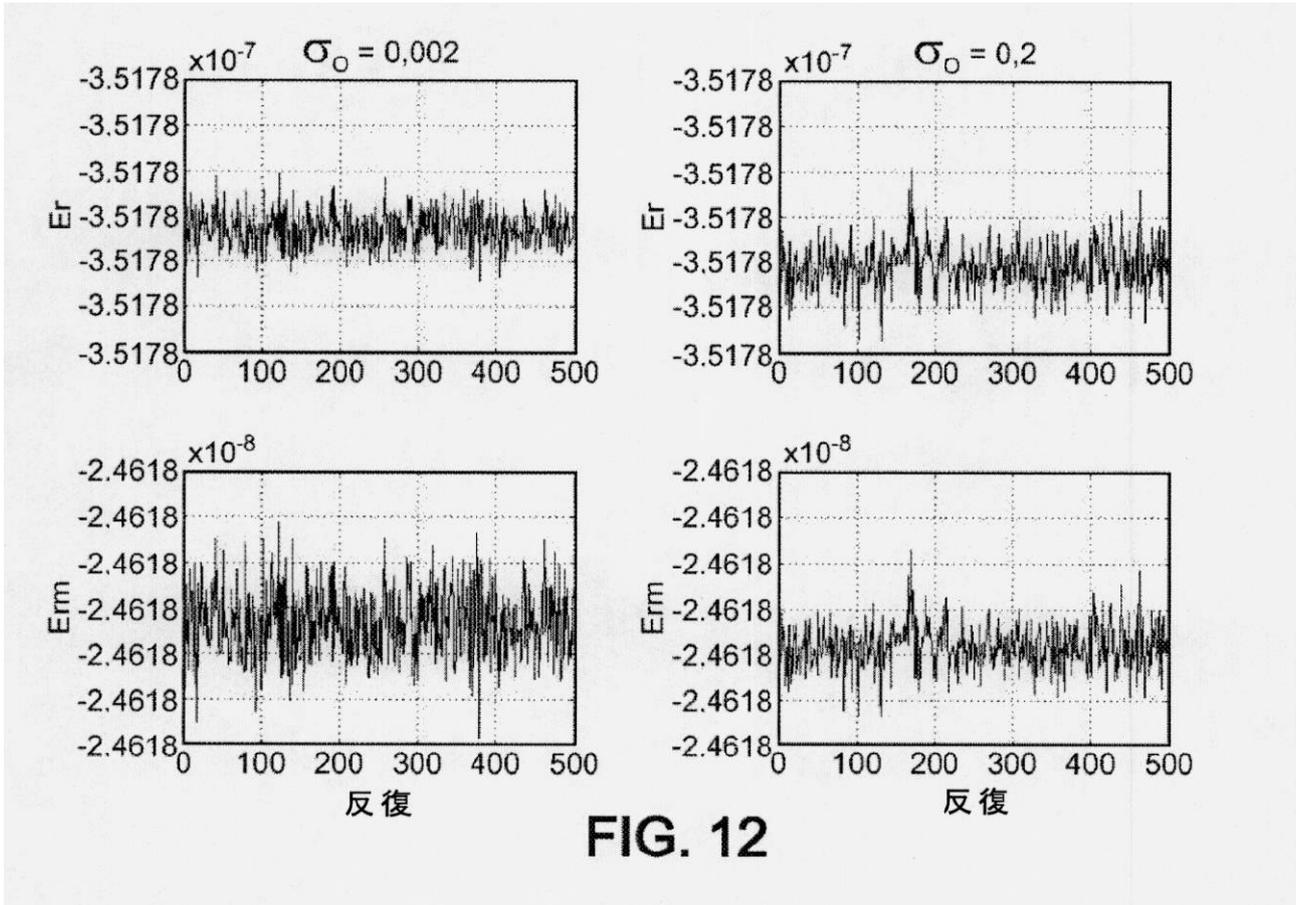


FIG. 12

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No PCT/FR2010/051603

A. CLASSIFICATION OF SUBJECT MATTER INV. H03M3/00 H03M1/10 ADD. H03M1/12		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H03M		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, COMPENDEX, INSPEC, IBM-TDB		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	ROBERT D BATTEN ET AL: "Calibration of Parallel Delta-Sigma ADCs", IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS II: EXPRESS BRIEFS, IEEE SERVICE CENTER, NEW YORK, NY, US, vol. 49, no. 6, 1 June 2002 (2002-06-01), XP011071590, ISSN: 1057-7130 cited in the application page 396, left-hand column, line 4 - line 9 page 397, left-hand column, line 4 - line 8 figures 6-8 -----	1,3-20
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. "&" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
17 February 2011		25/02/2011
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer Beindorff, Henk

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale n°

PCT/FR2010/051603

A. CLASSEMENT DE L'OBJET DE LA DEMANDE INV. H03M3/00 H03M1/10 ADD. H03M1/12		
Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB		
B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE		
Documentation minimale consultée (système de classification suivi des symboles de classement) H03M		
Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche		
Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés) EPO-Internal, WPI Data, COMPENDEX, INSPEC, IBM-TDB		
C. DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	ROBERT D BATTEN ET AL: "Calibration of Parallel Delta-Sigma ADCs", IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS II: EXPRESS BRIEFS, IEEE SERVICE CENTER, NEW YORK, NY, US, vol. 49, no. 6, 1 juin 2002 (2002-06-01), XP011071590, ISSN: 1057-7130 cité dans la demande page 396, colonne de gauche, ligne 4 - ligne 9 page 397, colonne de gauche, ligne 4 - ligne 8 figures 6-8 -----	1,3-20
<input type="checkbox"/> Voir la suite du cadre C pour la fin de la liste des documents <input type="checkbox"/> Les documents de familles de brevets sont indiqués en annexe		
* Catégories spéciales de documents cités:		
"A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent	"T" document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention	
"E" document antérieur, mais publié à la date de dépôt international ou après cette date	"X" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément	
"L" document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)	"Y" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier	
"O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens	"&" document qui fait partie de la même famille de brevets	
"P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée		
Date à laquelle la recherche internationale a été effectivement achevée	Date d'expédition du présent rapport de recherche internationale	
17 février 2011	25/02/2011	
Nom et adresse postale de l'administration chargée de la recherche internationale Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Fonctionnaire autorisé Beindorff, Henk	

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(72)発明者 アリ・ベイドゥン

フランス・F - 8 6 5 5 0 ・ ミニャル・ポーヴォワール・ルート・ドゥ・ショヴィニー・8 5 0

(72)発明者 ヴァン・タム・グエン

フランス・F - 9 2 1 6 0 ・ アントニー・リュ・アルペール・カミュ・5

(72)発明者 パトリック・ルモー

フランス・F - 9 4 4 4 0 ・ マロル・サン・プリ・リュ・デ・ゲレ・5

Fターム(参考) 5J064 AA01 BA03 BC08 BC09 BC11 BD01