

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号  
特許第7190664号  
(P7190664)

(45)発行日 令和4年12月16日(2022.12.16)

(24)登録日 令和4年12月8日(2022.12.8)

(51)国際特許分類 F I  
H 0 2 M 3/28 (2006.01) H 0 2 M 3/28 H

請求項の数 11 (全31頁)

(21)出願番号	特願2019-169837(P2019-169837)	(73)特許権者	314012076 パナソニックIPマネジメント株式会社 大阪府大阪市中央区域見2丁目1番61号
(22)出願日	令和1年9月18日(2019.9.18)	(74)代理人	100123102 弁理士 宗田 悟志
(65)公開番号	特開2021-48700(P2021-48700A)	(72)発明者	廣田 翔吾 大阪府門真市大字門真1006番地 パナソニック株式会社内
(43)公開日	令和3年3月25日(2021.3.25)	(72)発明者	花村 賢治 大阪府門真市大字門真1006番地 パナソニック株式会社内
審査請求日	令和4年2月15日(2022.2.15)	(72)発明者	白川 隆史 大阪府門真市大字門真1006番地 パナソニック株式会社内

最終頁に続く

(54)【発明の名称】 電力変換装置

(57)【特許請求の範囲】

【請求項1】

第1スイッチング素子と第2スイッチング素子が直列接続された第1レグと、第3スイッチング素子と第4スイッチング素子が直列接続された第2レグを有し、前記第1レグと前記第2レグが第1直流部に並列接続される第1ブリッジ回路と、

第5スイッチング素子と第6スイッチング素子が直列接続された第3レグと、第7スイッチング素子と第8スイッチング素子が直列接続された第4レグを有し、前記第3レグと前記第4レグが第2直流部に並列接続される第2ブリッジ回路と、

前記第1ブリッジ回路と前記第2ブリッジ回路の間に接続された絶縁トランスと、

前記第1スイッチング素子 - 前記第8スイッチング素子を制御する制御回路と、を備え、 10

前記第1スイッチング素子 - 前記第8スイッチング素子のそれぞれに、逆並列にダイオードが接続または形成されており、

前記第1直流部から前記第2直流部へ昇圧して電力を伝送する場合、

前記第2ブリッジ回路は、前記絶縁トランスの二次巻線と前記第2直流部が導通する期間と、前記絶縁トランスの二次巻線の両端が前記第2ブリッジ回路内で短絡する期間を含み、

前記制御回路は、

前記第1レグと前記第2レグ間の位相差を固定し、

前記第5スイッチング素子と前記第6スイッチング素子の同時オフ期間を可変制御し、

前記第7スイッチング素子と前記第8スイッチング素子の同時オフ期間を可変制御する 20

ことを特徴とする電力変換装置。

【請求項 2】

前記制御回路は、

前記第 1 直流部から前記第 2 直流部へ降圧して電力を送る場合、

前記第 1 スイッチング素子と前記第 4 スイッチング素子がオン状態、及び前記第 2 スイッチング素子と前記第 3 スイッチング素子がオフ状態で、前記絶縁トランスの二次巻線の両端が前記第 2 ブリッジ回路内で短絡状態の第 1 パターン、

前記第 1 スイッチング素子と前記第 4 スイッチング素子がオン状態、及び前記第 2 スイッチング素子と前記第 3 スイッチング素子がオフ状態で、前記第 2 ブリッジ回路が整流状態の第 2 パターン、

前記第 2 スイッチング素子と前記第 3 スイッチング素子がオン状態、及び前記第 1 スイッチング素子と前記第 4 スイッチング素子がオフ状態で、前記絶縁トランスの二次巻線の両端が前記第 2 ブリッジ回路内で短絡状態の第 3 パターン、

前記第 2 スイッチング素子と前記第 3 スイッチング素子がオン状態、及び前記第 1 スイッチング素子と前記第 4 スイッチング素子がオフ状態で、前記第 2 ブリッジ回路が整流状態の第 4 パターン、を含んで制御することを特徴とする請求項 1 に記載の電力変換装置。

10

【請求項 3】

前記制御回路は、

前記第 1 パターンで前記第 6 スイッチング素子をオン状態に制御したとき前記第 3 パターンで前記第 5 スイッチング素子をオン状態に制御し、

前記第 1 パターンで前記第 7 スイッチング素子をオン状態に制御したとき前記第 3 パターンで前記第 8 スイッチング素子をオン状態に制御することを特徴とする請求項 2 に記載の電力変換装置。

20

【請求項 4】

前記制御回路は、

前記第 2 パターンにおいて前記第 8 スイッチング素子または前記第 5 スイッチング素子をオン状態に制御し、

前記第 4 パターンにおいて前記第 7 スイッチング素子または前記第 6 スイッチング素子をオン状態に制御することを特徴とする請求項 2 または 3 に記載の電力変換装置。

【請求項 5】

前記制御回路は、前記第 1 レグと前記第 2 レグ間の位相差を固定し、前記第 1 パターンにおける前記第 6 スイッチング素子または前記第 7 スイッチング素子のオン時間、及び前記第 3 パターンにおける前記第 5 スイッチング素子または前記第 8 スイッチング素子のオン時間の少なくとも一方で、前記第 1 直流部から前記第 2 直流部へ供給する電力の電圧または電流を制御することを特徴とする請求項 3 に記載の電力変換装置。

30

【請求項 6】

前記制御回路は、前記位相差を 0 に設定することを特徴とする請求項 5 に記載の電力変換装置。

【請求項 7】

前記制御回路は、

前記第 2 スイッチング素子のターンオフに同期して、前記第 6 スイッチング素子または前記第 7 スイッチング素子をターンオンさせ、

前記第 1 スイッチング素子のターンオフに同期して、前記第 5 スイッチング素子または前記第 8 スイッチング素子をターンオンさせることを特徴とする請求項 1 から 6 のいずれか 1 項に記載の電力変換装置。

40

【請求項 8】

前記制御回路は、

前記第 1 スイッチング素子のターンオンからデッドタイム分、経過した以降に、前記第 8 スイッチング素子または前記第 5 スイッチング素子をターンオンさせ、

前記第 2 スイッチング素子のターンオンからデッドタイム分、経過した以降に、前記第

50

7 スイッチング素子または前記第 6 スイッチング素子をターンオンさせることを特徴とする請求項 7 に記載の電力変換装置。

【請求項 9】

前記制御回路は、

前記第 1 スイッチング素子のターンオフよりデッドタイム分、前に前記第 8 スイッチング素子または前記第 5 スイッチング素子をターンオフさせ、

前記第 2 スイッチング素子のターンオフよりデッドタイム分、前に前記第 7 スイッチング素子または前記第 6 スイッチング素子をターンオフさせることを特徴とする請求項 7 または 8 に記載の電力変換装置。

【請求項 10】

前記制御回路は、前記第 2 直流部から前記第 1 直流部へ昇圧して電力を伝送する場合、前記第 1 スイッチング素子 - 前記第 4 スイッチング素子に供給する駆動信号と、前記第 5 スイッチング素子 - 前記第 8 スイッチング素子に供給する駆動信号を入れ替えることを特徴とする請求項 1 から 9 のいずれか 1 項に記載の電力変換装置。

【請求項 11】

第 1 スイッチング素子と第 2 スイッチング素子が直列接続された第 1 レグと、第 3 スイッチング素子と第 4 スイッチング素子が直列接続された第 2 レグを有し、前記第 1 レグと前記第 2 レグが第 1 直流部に並列接続される第 1 ブリッジ回路と、

第 5 スイッチング素子と第 6 スイッチング素子が直列接続された第 3 レグと、第 7 ダイオードと第 8 ダイオードが直列接続された第 4 レグを有し、前記第 3 レグと前記第 4 レグが第 2 直流部に並列接続される第 2 ブリッジ回路と、

前記第 1 ブリッジ回路と前記第 2 ブリッジ回路の間に接続された絶縁トランスと、

前記第 1 スイッチング素子 - 前記第 6 スイッチング素子を制御する制御回路と、を備え、前記第 1 スイッチング素子 - 前記第 6 スイッチング素子のそれぞれに、逆並列にダイオードが接続または形成されており、

前記第 7 ダイオードと前記第 8 ダイオードは、前記第 2 直流部に対して逆向きに接続されており、

前記第 1 直流部から前記第 2 直流部へ昇圧して電力を伝送する場合、

前記第 2 ブリッジ回路は、前記絶縁トランスの二次巻線と前記第 2 直流部が導通する期間と、前記絶縁トランスの二次巻線の両端が前記第 2 ブリッジ回路内で短絡する期間を含み、

前記制御回路は、

前記第 1 レグと前記第 2 レグ間の位相差を固定し、

前記第 5 スイッチング素子と前記第 6 スイッチング素子の同時オフ期間を可変制御することを特徴とする電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、直流電力を別の電圧の直流電力に変換する電力変換装置に関する。

【背景技術】

【0002】

太陽光発電システム、蓄電システムの普及拡大に伴い、小型で高効率なパワーコンディショナが求められている。ハイグレードなパワーコンディショナや電気自動車では、絶縁型で双方向の電力伝送が可能で、かつ一次側と二次側の双方で広範囲な電圧レンジに対応する DC / DC コンバータが求められている。これらの要求を満たす DC / DC コンバータの一つに、DAB (Dual Active Bridge) コンバータがある (例えば、特許文献 1 参照)。

【先行技術文献】

【特許文献】

【0003】

10

20

30

40

50

【文献】特開 2018 - 166389 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

従来の一般的な D A B コンバータでは、一次側の直流電源からリアクトルに充電する際、二次側の直流負荷からもリアクトルにエネルギーが充電され、無効電流が発生していた。また軽負荷時にハードスイッチングが発生することがあった。

【0005】

本開示はこうした状況に鑑みなされたものであり、その目的は、高効率な絶縁型の D C / D C コンバータを提供することにある。

【課題を解決するための手段】

【0006】

上記課題を解決するために、本開示のある態様の電力変換装置は、第 1 スwitching 素子と第 2 スwitching 素子が直列接続された第 1 レグと、第 3 スwitching 素子と第 4 スwitching 素子が直列接続された第 2 レグを有し、前記第 1 レグと前記第 2 レグが第 1 直流部に並列接続される第 1 ブリッジ回路と、第 5 スwitching 素子と第 6 スwitching 素子が直列接続された第 3 レグと、第 7 スwitching 素子と第 8 スwitching 素子が直列接続された第 4 レグを有し、前記第 3 レグと前記第 4 レグが第 2 直流部に並列接続される第 2 ブリッジ回路と、前記第 1 ブリッジ回路と前記第 2 ブリッジ回路の間に接続された絶縁トランスと、前記第 1 スwitching 素子 - 前記第 8 スwitching 素子を制御する制御回路と、を備える。前記第 1 スwitching 素子 - 前記第 8 スwitching 素子のそれぞれに、逆並列にダイオードが接続または形成されており、前記第 1 直流部から前記第 2 直流部へ昇圧して電力を伝送する場合、前記第 2 ブリッジ回路は、前記絶縁トランスの二次巻線と前記第 2 直流部が導通する期間と、前記絶縁トランスの二次巻線の両端が前記第 2 ブリッジ回路内で短絡する期間を含む。前記制御回路は、前記第 1 レグと前記第 2 レグ間の位相差を固定し、前記第 5 スwitching 素子と前記第 6 スwitching 素子の同時オフ期間を可変制御し、前記第 7 スwitching 素子と前記第 8 スwitching 素子の同時オフ期間を可変制御する。

【発明の効果】

【0007】

本開示によれば、高効率な絶縁型の D C / D C コンバータを実現できる。

【図面の簡単な説明】

【0008】

【図 1】実施の形態に係る電力変換装置の構成を説明するための図である。

【図 2】図 2 ( a ) - ( f ) は、電力変換装置の比較例 1 に係る動作を説明するための図である。

【図 3】図 3 ( a ) - ( b ) は、比較例 1 において、リアクトルに流れる電流の具体例を示す図である。

【図 4】図 4 ( a ) - ( f ) は、電力変換装置の比較例 2 に係る動作を説明するための図である。

【図 5】比較例 2 において、リアクトルに流れる電流の具体例を示す図である。

【図 6】図 6 ( a ) - ( f ) は、電力変換装置の実施例 1 ( 降圧モード ) に係る動作を説明するための図である。

【図 7】実施例 1 ( 降圧モード ) に係る、第 1 スwitching 素子 - 第 8 スwitching 素子のスitching タイミング 1 を示す図である。

【図 8】実施例 1 ( 降圧モード ) に係る、第 1 スwitching 素子 - 第 8 スwitching 素子のスitching タイミング 2 を示す図である。

【図 9】図 9 ( a ) - ( e ) は、電力変換装置の実施例 2 ( 降圧モード ) に係る動作 1 を説明するための図である。

【図 10】図 10 ( a ) - ( e ) は、電力変換装置の実施例 2 ( 降圧モード ) に係る動作

10

20

30

40

50

2を説明するための図である。

【図11】実施例2(降圧モード)に係る、第1スイッチング素子-第8スイッチング素子のスイッチングタイミングを示す図である。

【図12】図12(a)-(f)は、電力変換装置の実施例1(昇圧モード)に係る動作を説明するための図である。

【図13】実施例1(昇圧モード)に係る、第1スイッチング素子-第8スイッチング素子のスイッチングタイミング1を示す図である。

【図14】実施例1(昇圧モード)に係る、第1スイッチング素子-第8スイッチング素子のスイッチングタイミング2を示す図である。

【図15】図15(a)-(e)は、電力変換装置の実施例2(昇圧モード)に係る動作1を説明するための図である。

10

【図16】図16(a)-(e)は、電力変換装置の実施例2(昇圧モード)に係る動作2を説明するための図である。

【図17】実施例2(昇圧モード)に係る、第1スイッチング素子-第8スイッチング素子のスイッチングタイミングを示す図である。

【図18】電力変換装置の実施例1、2に係る降圧動作と昇圧動作の切り替えを説明するための図である。

【図19】変形例に係る電力変換装置の構成を説明するための図である。

【発明を実施するための形態】

【0009】

20

図1は、実施の形態に係る電力変換装置1の構成を説明するための図である。電力変換装置1は絶縁型の双方向DC/DCコンバータ(DABコンバータ)であり、第1直流電源E1から供給される直流電力を変換して第2直流電源E2に伝送する、または第2直流電源E2から供給される直流電力を変換して第1直流電源E1に伝送する。電力変換装置1は降圧して電力伝送することも、昇圧して電力伝送することも可能である。

【0010】

第1直流電源E1は例えば、蓄電池、電気二重層コンデンサなどが該当する。第2直流電源E2として、双方向インバータが接続された直流バスなどが該当する。当該双方向インバータの交流側は、蓄電システムの用途では商用電力系統と交流負荷に接続される。電気自動車の用途ではモータ(回生機能あり)に接続される。当該直流バスには、太陽電池用のDC/DCコンバータや、他の蓄電池用のDC/DCコンバータがさらに接続されていてよい。

30

【0011】

電力変換装置1は、第1コンデンサC1、第1ブリッジ回路11、絶縁トランスTR1、第1漏れインダクタンスL1、第2漏れインダクタンスL2、第2ブリッジ回路12、第2コンデンサC2及び制御回路13を備える。

【0012】

第1直流電源E1と並列に第1コンデンサC1が接続される。第2直流電源E2と並列に第2コンデンサC2が接続される。第1コンデンサC1及び第2コンデンサC2には例えば、電解コンデンサが使用される。本明細書では、第1直流電源E1と第1コンデンサC1を総称して第1直流部と呼び、第2直流電源E2と第2コンデンサC2を総称して第2直流部と呼ぶ。

40

【0013】

第1ブリッジ回路11は、第1スイッチング素子S1と第2スイッチング素子S2が直列接続された第1レグと、第3スイッチング素子S3と第4スイッチング素子S4が直列接続された第2レグが並列接続されて構成されるフルブリッジ回路である。第1ブリッジ回路11は第1直流部と並列接続され、第1レグの midpoint と第2レグの midpoint が、絶縁トランスTR1の一次巻線n1の両端にそれぞれ接続される。

【0014】

第2ブリッジ回路12は、第5スイッチング素子S5と第6スイッチング素子S6が直

50

列接続された第3レグと、第7スイッチング素子S7と第8スイッチング素子S8が直列接続された第4レグが並列接続されて構成されるフルブリッジ回路である。第2ブリッジ回路12は第2直流部と並列接続され、第3レグの midpoint と第4レグの midpoint が、絶縁トランスTR1の二次巻線n2の両端にそれぞれ接続される。

【0015】

第1スイッチング素子S1 - 第8スイッチング素子S8にはそれぞれ、第1ダイオードD1 - 第8ダイオードD8が逆並列に接続または形成される。第1スイッチング素子S1 - 第8スイッチング素子S8には例えば、IGBT (Insulated Gate Bipolar Transistor) やMOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) を使用できる。IGBTが使用される場合、第1スイッチング素子S1 - 第8スイッチング素子S8に、外付けの第1ダイオードD1 - 第8ダイオードD8がそれぞれ接続される。MOSFETが使用される場合、第1スイッチング素子S1 - 第8スイッチング素子S8のそれぞれにおいて、ソースからドレイン方向に形成される寄生ダイオードを、第1ダイオードD1 - 第8ダイオードD8として利用できる。

10

【0016】

絶縁トランスTR1は、一次巻線n1に接続される第1ブリッジ回路11の出力電圧を、一次巻線n1と二次巻線n2の巻数比に応じて変換し、二次巻線n2に接続される第2ブリッジ回路12に出力する。また絶縁トランスTR1は、二次巻線n2に接続される第2ブリッジ回路12の出力電圧を、二次巻線n2と一次巻線n1の巻数比に応じて変換し、一次巻線n1に接続される第1ブリッジ回路11に出力する。

20

【0017】

第1ブリッジ回路11の第1レグの midpoint と、絶縁トランスTR1の一次巻線n1の一端との間に第1漏れインダクタンスL1が形成される。第2ブリッジ回路12の第3レグと、二次巻線n2の一端との間に第2漏れインダクタンスL2が形成される。なお、第1漏れインダクタンスL1及び第2漏れインダクタンスL2の代わりに、所定のインダクタンス値を有するリアクトル素子をそれぞれ接続してもよい。

【0018】

図1には示していないが、第1直流部の両端電圧を検出する第1電圧センサ、第1直流部に流れる電流を検出する第1電流センサ、第2直流部の両端電圧を検出する第2電圧センサ、及び第2直流部に流れる電流を検出する第2電流センサが設けられ、それぞれの計測値が制御回路13に出力される。

30

【0019】

制御回路13は、第1スイッチング素子S1 - 第8スイッチング素子S8のゲート端子に駆動信号 (PWM (Pulse Width Modulation) 信号) を供給することにより、第1スイッチング素子S1 - 第8スイッチング素子S8を制御する。制御回路13の構成は、ハードウェア資源とソフトウェア資源の協働、またはハードウェア資源のみにより実現できる。ハードウェア資源としてアナログ素子、マイクロコンピュータ、DSP、ROM、RAM、FPGA、その他のLSIを利用できる。ソフトウェア資源としてファームウェア等のプログラムを利用できる。

【0020】

制御回路13は第1直流部から第2直流部へ電力伝送する際、第2電圧センサの計測値をもとに、第2直流部への出力電圧が電圧指令値を維持するよう第1スイッチング素子S1 - 第8スイッチング素子S8を制御する。また、制御回路13は第1直流部から第2直流部へ電力伝送する際、第2電流センサの計測値をもとに、第2直流部への出力電流が電流指令値を維持するよう第1スイッチング素子S1 - 第8スイッチング素子S8を制御する。また、制御回路13は第2直流部から第1直流部へ電力伝送する際、第1電圧センサの計測値をもとに、第1直流部への出力電圧が電圧指令値を維持するよう第1スイッチング素子S1 - 第8スイッチング素子S8を制御する。また、制御回路13は第2直流部から第1直流部へ電力伝送する際、第1電流センサの計測値をもとに、第1直流部への出力電流が電流指令値を維持するよう第1スイッチング素子S1 - 第8スイッチング素子S8

40

50

を制御する。

【0021】

このようにDABコンバータは、一次側と二次側が対称な構成であり、双方向に電力伝送することができる。以下、電力変換装置1の動作を説明する。

【0022】

(比較例1)

図2(a) - (f)は、電力変換装置1の比較例1に係る動作を説明するための図である。図2(a) - (f)では図面を簡略化するため、絶縁トランスTR1、第1漏れインダクタンスL1、第2漏れインダクタンスL2をまとめて、1つのリアクトルLとして描いている。また、第1コンデンサC1と第2コンデンサC2を省略して描いている。

10

【0023】

図2(a)に示す第1状態では、制御回路13は、第1スイッチング素子S1、第4スイッチング素子S4、第6スイッチング素子S6及び第7スイッチング素子S7をオン状態、第2スイッチング素子S2、第3スイッチング素子S3、第5スイッチング素子S5及び第8スイッチング素子S8をオフ状態に制御する。第1状態では、リアクトルLに対して、第1直流電源E1と第2直流電源E2が直列接続された関係になり、第1直流電源E1と第2直流電源E2の両方からエネルギーがリアクトルLに放電され、リアクトルLにエネルギーが充電される。

【0024】

図2(b)に示す第2状態では、制御回路13は、第1スイッチング素子S1、第4スイッチング素子S4、第5スイッチング素子S5及び第8スイッチング素子S8をオン状態、第2スイッチング素子S2、第3スイッチング素子S3、第6スイッチング素子S6及び第7スイッチング素子S7をオフ状態に制御する。第2状態では、第1直流電源E1とリアクトルLの両方からエネルギーが第2直流電源E2に放電され、第2直流電源E2にエネルギーが充電される。

20

【0025】

図2(c)に示す第3状態では、制御回路13は、第1スイッチング素子S1 - 第8スイッチング素子S8をオフ状態に制御する。第3状態はデッドタイム期間であり、第2ダイオードD2、第3ダイオードD3、第5ダイオードD5、第8ダイオードD8を介して還流電流が流れる。第3状態では、リアクトルLからエネルギーが第1直流電源E1と第2直流電源E2の両方に放電され、第1直流電源E1と第2直流電源E2にエネルギーが充電される。

30

【0026】

図2(d)に示す第4状態では、制御回路13は、第2スイッチング素子S2、第3スイッチング素子S3、第5スイッチング素子S5及び第8スイッチング素子S8をオン状態、第1スイッチング素子S1、第4スイッチング素子S4、第6スイッチング素子S6及び第7スイッチング素子S7をオフ状態に制御する。第4状態では、リアクトルLに対して、第1直流電源E1と第2直流電源E2が直列接続された関係になり、第1直流電源E1と第2直流電源E2の両方からエネルギーがリアクトルLに放電され、リアクトルLにエネルギーが充電される。

40

【0027】

図2(e)に示す第5状態では、制御回路13は、第2スイッチング素子S2、第3スイッチング素子S3、第6スイッチング素子S6及び第7スイッチング素子S7をオン状態、第1スイッチング素子S1、第4スイッチング素子S4、第5スイッチング素子S5及び第8スイッチング素子S8をオフ状態に制御する。第5状態では、第1直流電源E1とリアクトルLの両方からエネルギーが第2直流電源E2に放電され、第2直流電源E2にエネルギーが充電される。

【0028】

図2(f)に示す第6状態では、制御回路13は、第1スイッチング素子S1 - 第8スイッチング素子S8をオフ状態に制御する。第6状態はデッドタイム期間であり、第1ダ

50

イオード D 1、第 4 ダイオード D 4、第 6 ダイオード D 6、第 7 ダイオード D 7 を介して還流電流が流れる。第 6 状態では、リアクトル L からエネルギーが第 1 直流電源 E 1 と第 2 直流電源 E 2 の両方に放電され、第 1 直流電源 E 1 と第 2 直流電源 E 2 にエネルギーが充電される。

【 0 0 2 9 】

比較例 1 では、以上の 6 つのスイッチパターンを繰り返すことにより第 1 直流電源 E 1 から第 2 直流電源 E 2 へ電力を伝送する。比較例 1 では、第 1 スwitching 素子 S 1 - 第 4 スwitching 素子 S 4 のスイッチング位相と、第 5 スwitching 素子 S 5 - 第 8 スwitching 素子 S 8 のスイッチング位相の位相差を制御することにより、伝送する電力の電圧または電流を制御することができる。

10

【 0 0 3 0 】

図 3 ( a ) - ( b ) は、比較例 1 において、リアクトル L に流れる電流 I L の具体例を示す図である。図 3 ( a ) は第 1 直流電源 E 1 と第 2 直流電源 E 2 の電圧差が小さい場合の例であり、電力変換装置 1 の入力電圧が 4 0 0 V、出力電圧が 4 5 0 V の例を示している。図 3 ( b ) は第 1 直流電源 E 1 と第 2 直流電源 E 2 の電圧差が大きい場合の例であり、電力変換装置 1 の入力電圧が 2 0 0 V、出力電圧が 4 5 0 V の例を示している。いずれの例も、第 1 直流電源 E 1 の電圧を昇圧して、第 1 直流電源 E 1 から第 2 直流電源 E 2 に充電している。

【 0 0 3 1 】

状態 1 ( a ) 及び状態 4 ( d ) では、第 1 直流電源 E 1 と第 2 直流電源 E 2 の両方からリアクトル L に電流 I L に流れるため無効分が発生する。第 2 直流電源 E 2 は電力供給先であり、第 2 直流電源 E 2 から放電されるエネルギーは、後に第 2 直流電源 E 2 に戻ることになる。従って、状態 1 ( a ) 及び状態 4 ( d ) では第 2 直流電源 E 2 からリアクトル L に無効電流が流れることになる。

20

【 0 0 3 2 】

図 3 ( b ) に示す例では、状態 2 ( b ) 及び状態 5 ( e ) において、リアクトル電流 I L の向きが途中で入れ替わる。このリアクトル電流 I L の正負が途中で入れ替わることにより、スイッチング素子の寄生容量の充放電が逆になり、ハードスイッチングが発生する。またリアクトル電流 I L の正負が入れ替わった以降は、電力伝送の向きも逆になり、無効電流が発生する。なお図 3 ( b ) に示す状態は、電力伝送先が軽負荷のときも発生する。

30

【 0 0 3 3 】

( 比較例 2 )

図 4 ( a ) - ( f ) は、電力変換装置 1 の比較例 2 に係る動作を説明するための図である。

【 0 0 3 4 】

図 4 ( a ) に示す第 1 状態では、制御回路 1 3 は、第 1 スwitching 素子 S 1、第 4 スwitching 素子 S 4、第 6 スwitching 素子 S 6 及び第 7 スwitching 素子 S 7 をオン状態、第 2 スwitching 素子 S 2、第 3 スwitching 素子 S 3、第 5 スwitching 素子 S 5 及び第 8 スwitching 素子 S 8 をオフ状態に制御する。第 1 状態では、リアクトル L に対して、第 1 直流電源 E 1 と第 2 直流電源 E 2 が直列接続された関係になり、第 1 直流電源 E 1 と第 2 直流電源 E 2 の両方からエネルギーがリアクトル L に放電され、リアクトル L にエネルギーが充電される。

40

【 0 0 3 5 】

図 4 ( b ) に示す第 2 状態では、制御回路 1 3 は、第 1 スwitching 素子 S 1 及び第 4 スwitching 素子 S 4 をオン状態、第 2 スwitching 素子 S 2、第 3 スwitching 素子 S 3、第 5 スwitching 素子 S 5 - 第 8 スwitching 素子 S 8 をオフ状態に制御する。第 5 スwitching 素子 S 5 - 第 8 スwitching 素子 S 8 が全てオフ状態であるため、第 2 ブリッジ回路 1 2 はダイオードブリッジ回路になっており、整流回路として機能している。第 2 状態では、第 1 直流電源 E 1 とリアクトル L の両方からエネルギーが第 2 直流電源 E 2 に放電され、第 2 直流電源 E 2 にエネルギーが充電される。第 2 ブリッジ回路 1 2 が整流

50



回路として機能しているため、リアクトル電流  $I_L$  の向きが入れ替わることはない。

【0036】

図4(c)に示す第3状態及び図4(d)に示す第4状態では、制御回路13は、第2スイッチング素子S2、第3スイッチング素子S3、第5スイッチング素子S5及び第8スイッチング素子S8をオン状態、第1スイッチング素子S1、第4スイッチング素子S4、第6スイッチング素子S6及び第7スイッチング素子S7をオフ状態に制御する。第3状態では、リアクトルLからエネルギーが第1直流電源E1と第2直流電源E2の両方に放電され、第1直流電源E1と第2直流電源E2にエネルギーが充電される。第4状態では、リアクトルLに対して、第1直流電源E1と第2直流電源E2が直列接続された関係になり、第1直流電源E1と第2直流電源E2の両方からエネルギーがリアクトルLに放電され、リアクトルLにエネルギーが充電される。なお、図4(c)及び図4(d)に示すスイッチパターンに遷移する前に、リアクトル電流  $I_L$  が0Aになっていれば、状態2から状態3に移行せず、状態2から状態4へ直接、移行する。

10

【0037】

図4(e)に示す第5状態では、制御回路13は、第2スイッチング素子S2及び第3スイッチング素子S3をオン状態、第1スイッチング素子S1、第4スイッチング素子S4、第5スイッチング素子S5 - 第8スイッチング素子S8をオフ状態に制御する。第5スイッチング素子S5 - 第8スイッチング素子S8が全てオフ状態であるため、第2ブリッジ回路12はダイオードブリッジ回路になっており、整流回路として機能している。第5状態では、第1直流電源E1とリアクトルLの両方からエネルギーが第2直流電源E2に放電され、第2直流電源E2にエネルギーが充電される。第2ブリッジ回路12が整流回路として機能しているため、リアクトル電流  $I_L$  の向きが入れ替わることはない。

20

【0038】

図4(f)に示す第6状態及び図4(a)に示す第1状態では、制御回路13は、第1スイッチング素子S1、第4スイッチング素子S4、第6スイッチング素子S6及び第7スイッチング素子S7をオン状態、第2スイッチング素子S2、第3スイッチング素子S3、第5スイッチング素子S5及び第8スイッチング素子S8をオフ状態に制御する。第6状態では、リアクトルLからエネルギーが第1直流電源E1と第2直流電源E2の両方に放電され、第1直流電源E1と第2直流電源E2にエネルギーが充電される。なお、図4(f)及び図4(a)に示すスイッチパターンに遷移する前に、リアクトル電流  $I_L$  が0Aになっていれば、状態5から状態6に移行せず、状態5から状態1へ直接、移行する。

30

【0039】

比較例2では、以上の4つのスイッチパターンを繰り返すことにより第1直流電源E1から第2直流電源E2へ電力を伝送する。比較例2では、第5スイッチング素子S5 - 第8スイッチング素子S8のデューティ比(オン時間)を制御することにより、伝送する電力の電圧または電流を制御することができる。比較例2では、第5スイッチング素子S5 - 第8スイッチング素子S8のデューティ比(オン時間)の操作のみで、昇圧動作と降圧動作を切り替えることができる。また第1直流部と第2直流部の電圧の大小関係に関わらず、双方向に電力伝送が可能である。

【0040】

図5は、比較例2において、リアクトルLに流れる電流  $I_L$  の具体例を示す図である。図5に示す例では、状態2(b)の途中でリアクトル電流  $I_L$  が0Aになっているため、状態2(b)から状態3(c)を介さず状態4(d)に直接、移行している。同様に状態5(e)の途中でリアクトル電流  $I_L$  が0Aになっているため、状態5(e)から状態6(f)を介さず状態1(a)に直接、移行している。

40

【0041】

比較例2では、状態2(b)及び状態5(e)の電力伝送期間において、図3(b)に示したようにリアクトル電流  $I_L$  の正負が入れ替わることがない。これにより、ハードスイッチングの発生を防止することができ、ハードスイッチングによる損失を抑えることができる。しかしながら、状態1(a)及び状態4(d)の充電期間において、比較例1と

50

同様に無効電流が発生する。

【0042】

(実施例1(降圧モード))

図6(a)-(f)は、電力変換装置1の実施例1(降圧モード)に係る動作を説明するための図である。

【0043】

図6(a)に示す第1状態では、制御回路13は、第1スイッチング素子S1、第4スイッチング素子S4及び第5スイッチング素子S5をオン状態、第2スイッチング素子S2、第3スイッチング素子S3、第6スイッチング素子S6、第7スイッチング素子S7及び第8スイッチング素子S8をオフ状態に制御する。第1状態では、第1直流電源E1からエネルギーがリアクトルLと第2直流電源E2の両方に放電され、リアクトルLと第2直流電源E2にエネルギーが充電される。

10

【0044】

図6(b)に示す第2状態では、制御回路13は、第2スイッチング素子S2、第4スイッチング素子S4及び第8スイッチング素子S8をオン状態、第1スイッチング素子S1、第3スイッチング素子S3、第5スイッチング素子S5、第6スイッチング素子S6及び第7スイッチング素子S7をオフ状態に制御する。第2状態では、絶縁トランスTR1の一次巻線n1の両端が第1ブリッジ回路11内で短絡し、リアクトルLが第1直流電源E1から電氣的に遮断される。第2状態では、リアクトルLからエネルギーが第2直流電源E2に放電され、第2直流電源E2にエネルギーが充電される。第8スイッチング素子S8は同期整流のためにオンしている。同期整流は、スイッチング素子にMOSFETを使用する場合に有効である。第8スイッチング素子S8が同期整流しても、第5スイッチング素子S5がオフ状態であるため、リアクトル電流ILの向きが反転することはない。

20

【0045】

図6(c)に示す第3状態及び図6(d)に示す第4状態では、制御回路13は、第2スイッチング素子S2、第3スイッチング素子S3及び第6スイッチング素子S6をオン状態、第1スイッチング素子S1、第4スイッチング素子S4、第5スイッチング素子S5、第7スイッチング素子S7及び第8スイッチング素子S8をオフ状態に制御する。第3状態では、リアクトルLからエネルギーが第1直流電源E1に放電され、第1直流電源E1にエネルギーが充電される。第4状態では、第1直流電源E1からエネルギーがリアクトルLと第2直流電源E2の両方に放電され、リアクトルLと第2直流電源E2にエネルギーが充電される。なお、図6(c)及び図6(d)に示すスイッチパターンに遷移する前に、リアクトル電流ILが0Aになっていれば、状態2から状態3に移行せず、状態2から状態4へ直接、移行する。

30

【0046】

図6(e)に示す第5状態では、制御回路13は、第1スイッチング素子S1、第3スイッチング素子S3及び第7スイッチング素子S7をオン状態、第2スイッチング素子S2、第4スイッチング素子S4、第5スイッチング素子S5、第6スイッチング素子S6及び第8スイッチング素子S8をオフ状態に制御する。第5状態では、絶縁トランスTR1の一次巻線n1の両端が第1ブリッジ回路11内で短絡し、リアクトルLが第1直流電源E1から電氣的に遮断される。第5状態では、リアクトルLからエネルギーが第2直流電源E2に放電され、第2直流電源E2にエネルギーが充電される。第7スイッチング素子S7は同期整流のためにオンしている。第7スイッチング素子S7が同期整流しても、第6スイッチング素子S6がオフ状態であるため、リアクトル電流ILの向きが反転することはない。

40

【0047】

図6(f)に示す第6状態及び図6(a)に示す第1状態では、制御回路13は、第1スイッチング素子S1、第4スイッチング素子S4及び第5スイッチング素子S5をオン状態、第2スイッチング素子S2、第3スイッチング素子S3、第6スイッチング素子S6、第7スイッチング素子S7及び第8スイッチング素子S8をオフ状態に制御する。第

50

6 状態では、リアクトル L からエネルギーが第 1 直流電源 E 1 に放電され、第 1 直流電源 E 1 にエネルギーが充電される。なお、図 6 ( f ) 及び図 6 ( a ) に示すスイッチパターンに遷移する前に、リアクトル電流  $I_L$  が 0 A になっていれば、状態 5 から状態 6 に移行せず、状態 5 から状態 1 へ直接、移行する。

【 0 0 4 8 】

実施例 1 ( 降圧モード ) では、以上の 4 つのスイッチパターンを繰り返すことにより第 1 直流電源 E 1 から第 2 直流電源 E 2 へ降圧して電力を伝送する。実施例 1 ( 降圧モード ) では、一次側の第 1 レグ ( 第 1 スイッチング素子 S 1 と第 2 スイッチング素子 S 2 ) と第 2 レグ ( 第 3 スイッチング素子 S 3 と第 4 スイッチング素子 S 4 ) 間の位相差 で、第 1 直流部から第 2 直流部へ供給する電力の電圧または電流を制御する。第 1 スイッチング素子 S 1 - 第 4 スイッチング素子 S 4 のデューティ比は 5 0 % で固定する。

10

【 0 0 4 9 】

図 7 は、実施例 1 ( 降圧モード ) に係る、第 1 スイッチング素子 S 1 - 第 8 スイッチング素子 S 8 のスイッチングタイミング 1 を示す図である。細線が第 1 スイッチング素子 S 1、第 4 スイッチング素子 S 4、第 5 スイッチング素子 S 5 及び第 8 スイッチング素子 S 8 のオン / オフ状態を示し、太線が第 2 スイッチング素子 S 2、第 3 スイッチング素子 S 3、第 6 スイッチング素子 S 6 及び第 7 スイッチング素子 S 7 のオン / オフ状態を示している。

【 0 0 5 0 】

第 1 スイッチング素子 S 1 と第 2 スイッチング素子 S 2 は相補的に動作する。両者のオン / オフが切り替わるタイミングに、デッドタイムが挿入されている。デッドタイムは、第 1 スイッチング素子 S 1 と第 2 スイッチング素子 S 2 が同時オンにより貫通して、第 1 直流電源 E 1 の両端が短絡することを防止するために挿入される時間である。同様に第 3 スイッチング素子 S 3 と第 4 スイッチング素子 S 4 も相補的に動作する。両者のオン / オフが切り替わるタイミングに、デッドタイムが挿入されている。第 1 スイッチング素子 S 1 及び第 2 スイッチング素子 S 2 と、第 4 スイッチング素子 S 4 及び第 3 スイッチング素子 S 3 の位相差 により降圧率を決定する。

20

【 0 0 5 1 】

図 6 ( a ) - ( f ) 及び図 7 に示す例では、状態 6 ( f ) 及び状態 1 ( a ) で第 5 スイッチング素子 S 5 をオン状態に制御し、状態 2 ( b ) で第 8 スイッチング素子 S 8 をオン状態に制御した。この点、状態 6 ( f ) 及び状態 1 ( a ) で第 8 スイッチング素子 S 8 をオン状態に制御し、状態 2 ( b ) で第 5 スイッチング素子 S 5 をオン状態に制御してもよい。同様に、状態 3 ( c ) 及び状態 4 ( d ) で第 6 スイッチング素子 S 6 をオン状態に制御し、状態 5 ( e ) で第 7 スイッチング素子 S 7 をオン状態に制御した。この点、状態 3 ( c ) 及び状態 4 ( d ) で第 7 スイッチング素子 S 7 をオン状態に制御し、状態 5 ( e ) で第 6 スイッチング素子 S 6 をオン状態に制御してもよい。

30

【 0 0 5 2 】

図 8 は、実施例 1 ( 降圧モード ) に係る、第 1 スイッチング素子 S 1 - 第 8 スイッチング素子 S 8 のスイッチングタイミング 2 を示す図である。図 6 ( a ) - ( f ) 及び図 7 に示す例では、第 1 直流部から第 2 直流部へ降圧して電力を供給する例を説明した。この点、第 2 直流部から第 1 直流部へ降圧して電力を供給することも可能である。この場合、図 8 に示したように、制御回路 1 3 は、第 1 スイッチング素子 S 1 - 第 4 スイッチング素子 S 4 に供給する駆動信号と、第 5 スイッチング素子 S 5 - 第 8 スイッチング素子 S 8 に供給する駆動信号を入れ替えればよい。

40

【 0 0 5 3 】

以上説明したように実施例 1 ( 降圧モード ) によれば、第 2 直流電源 E 2 からリアクトル L に電力が伝送される状態が発生しないため無効電力を抑制することができ、変換効率を向上させることができる。これに対して比較例 1 に係る図 2 ( a )、図 2 ( d )、及び比較例 2 に係る図 4 ( a )、図 4 ( d ) に示す状態では、第 2 直流電源 E 2 からリアクトル L に電力が伝送されていた。これにより、無効電力が発生し、導通損失が発生していた

50

。実施例 1 ( 降圧モード ) によれば、当該導通損失を低減することができる。

【 0 0 5 4 】

また、状態 2 ( b ) 及び状態 5 ( e ) において二次側で同期整流することにより、ダイオードの導通損失を低減することができる。なお、状態 2 ( b ) 及び状態 5 ( e ) において同期整流するスイッチング素子を 1 つにすることにより、リアクトル電流  $I_L$  の向きが反転することを防止しつつ、損失を低減することができる。これにより、ハードスイッチングの発生も防止することができる。また、一次側に短絡モードを設けることにより、位相シフトによる電力調整が可能となる。

【 0 0 5 5 】

( 実施例 2 ( 降圧モード ) )

図 9 ( a ) - ( e ) は、電力変換装置 1 の実施例 2 ( 降圧モード ) に係る動作 1 を説明するための図である。図 10 ( a ) - ( e ) は、電力変換装置 1 の実施例 2 ( 降圧モード ) に係る動作 2 を説明するための図である。実施例 2 ( 降圧モード ) は、実施例 1 ( 降圧モード ) をベースに、より細かく状態を遷移させる例である。

【 0 0 5 6 】

図 9 ( a ) に示す第 1 状態では、制御回路 13 は、第 1 スwitching 素子  $S_1$ 、第 4 スwitching 素子  $S_4$  及び第 5 スwitching 素子  $S_5$  をオン状態、第 2 スwitching 素子  $S_2$ 、第 3 スwitching 素子  $S_3$ 、第 6 スwitching 素子  $S_6$ 、第 7 スwitching 素子  $S_7$  及び第 8 スwitching 素子  $S_8$  をオフ状態に制御する。第 1 状態では、第 1 直流電源  $E_1$  からエネルギーがリアクトル  $L$  と第 2 直流電源  $E_2$  の両方に放電され、リアクトル  $L$  と第 2 直流電源  $E_2$  にエネルギーが充電される。図 6 ( a ) に示した実施例 1 ( 降圧モード ) の第 1 状態と同じ状態である。

【 0 0 5 7 】

図 9 ( b ) に示す第 2 状態では、制御回路 13 は、第 1 スwitching 素子  $S_1$  及び第 4 スwitching 素子  $S_4$  をオン状態、第 2 スwitching 素子  $S_2$ 、第 3 スwitching 素子  $S_3$ 、第 5 スwitching 素子  $S_5$ 、第 6 スwitching 素子  $S_6$ 、第 7 スwitching 素子  $S_7$  及び第 8 スwitching 素子  $S_8$  をオフ状態に制御する。第 2 状態でも、第 1 直流電源  $E_1$  からエネルギーがリアクトル  $L$  と第 2 直流電源  $E_2$  の両方に放電され、リアクトル  $L$  と第 2 直流電源  $E_2$  にエネルギーが充電される。

【 0 0 5 8 】

図 9 ( c ) に示す第 3 状態では、制御回路 13 は、第 4 スwitching 素子  $S_4$  及び第 8 スwitching 素子  $S_8$  をオン状態、第 1 スwitching 素子  $S_1$ 、第 2 スwitching 素子  $S_2$ 、第 3 スwitching 素子  $S_3$ 、第 5 スwitching 素子  $S_5$ 、第 6 スwitching 素子  $S_6$  及び第 7 スwitching 素子  $S_7$  をオフ状態に制御する。第 3 状態では、絶縁トランス  $TR_1$  の一次巻線  $n_1$  の両端が第 1 ブリッジ回路 11 内で短絡し、リアクトル  $L$  が第 1 直流電源  $E_1$  から電氣的に遮断される。第 3 状態では、リアクトル  $L$  からエネルギーが第 2 直流電源  $E_2$  に放電され、第 2 直流電源  $E_2$  にエネルギーが充電される。第 8 スwitching 素子  $S_8$  は同期整流のためにオンしている。

【 0 0 5 9 】

図 9 ( d ) に示す第 4 状態では、制御回路 13 は、第 2 スwitching 素子  $S_2$ 、第 4 スwitching 素子  $S_4$  及び第 8 スwitching 素子  $S_8$  をオン状態、第 1 スwitching 素子  $S_1$ 、第 3 スwitching 素子  $S_3$ 、第 5 スwitching 素子  $S_5$ 、第 6 スwitching 素子  $S_6$  及び第 7 スwitching 素子  $S_7$  をオフ状態に制御する。第 4 状態でも、絶縁トランス  $TR_1$  の一次巻線  $n_1$  の両端が第 1 ブリッジ回路 11 内で短絡し、リアクトル  $L$  が第 1 直流電源  $E_1$  から電氣的に遮断される。第 4 状態でも、リアクトル  $L$  からエネルギーが第 2 直流電源  $E_2$  に放電され、第 2 直流電源  $E_2$  にエネルギーが充電される。第 8 スwitching 素子  $S_8$  は同期整流のためにオンしている。図 6 ( b ) に示した実施例 1 ( 降圧モード ) の第 2 状態と同じ状態である。

【 0 0 6 0 】

図 9 ( e ) に示す第 5 状態では、制御回路 13 は、第 2 スwitching 素子  $S_2$  をオン状

10

20

30

40

50

態、第1スイッチング素子S1、第3スイッチング素子S3、第4スイッチング素子S4、第5スイッチング素子S5、第6スイッチング素子S6、第7スイッチング素子S7及び第8スイッチング素子S8をオフ状態に制御する。第5状態では、リアクトルLからエネルギーが第1直流電源E1と第2直流電源E2の両方に放電され、第1直流電源E1と第2直流電源E2にエネルギーが充電される。

【0061】

図10(a)に示す第6状態では、制御回路13は、第2スイッチング素子S2、第3スイッチング素子S3及び第6スイッチング素子S6をオン状態、第1スイッチング素子S1、第4スイッチング素子S4、第5スイッチング素子S5、第7スイッチング素子S7及び第8スイッチング素子S8をオフ状態に制御する。第6状態では、第1直流電源E1からエネルギーがリアクトルLと第2直流電源E2の両方に放電され、リアクトルLと第2直流電源E2にエネルギーが充電される。図6(d)に示した実施例1(降圧モード)の第4状態と同じ状態である。

10

【0062】

図10(b)に示す第7状態では、制御回路13は、第2スイッチング素子S2及び第3スイッチング素子S3をオン状態、第1スイッチング素子S1、第4スイッチング素子S4、第5スイッチング素子S5、第6スイッチング素子S6、第7スイッチング素子S7及び第8スイッチング素子S8をオフ状態に制御する。第7状態でも、第1直流電源E1とリアクトルLの両方からエネルギーが第2直流電源E2に放電され、第2直流電源E2にエネルギーが充電される。

20

【0063】

図10(c)に示す第8状態では、制御回路13は、第3スイッチング素子S3及び第7スイッチング素子S7をオン状態、第1スイッチング素子S1、第2スイッチング素子S2、第4スイッチング素子S4、第5スイッチング素子S5、第6スイッチング素子S6及び第8スイッチング素子S8をオフ状態に制御する。第8状態では、絶縁トランスTR1の一次巻線n1の両端が第1ブリッジ回路11内で短絡し、リアクトルLが第1直流電源E1から電氣的に遮断される。第8状態では、リアクトルLからエネルギーが第2直流電源E2に放電され、第2直流電源E2にエネルギーが充電される。第7スイッチング素子S7は同期整流のためにオンしている。

【0064】

図10(d)に示す第9状態では、制御回路13は、第1スイッチング素子S1、第3スイッチング素子S3及び第7スイッチング素子S7をオン状態、第2スイッチング素子S2、第4スイッチング素子S4、第5スイッチング素子S5、第6スイッチング素子S6及び第8スイッチング素子S8をオフ状態に制御する。第9状態でも、絶縁トランスTR1の一次巻線n1の両端が第1ブリッジ回路11内で短絡し、リアクトルLが第1直流電源E1から電氣的に遮断される。第9状態でも、リアクトルLからエネルギーが第2直流電源E2に放電され、第2直流電源E2にエネルギーが充電される。第7スイッチング素子S7は同期整流のためにオンしている。図6(e)に示した実施例1(降圧モード)の第5状態と同じ状態である。

30

【0065】

図10(e)に示す第10状態では、制御回路13は、第1スイッチング素子S1をオン状態、第2スイッチング素子S2、第3スイッチング素子S3、第4スイッチング素子S4、第5スイッチング素子S5、第6スイッチング素子S6、第7スイッチング素子S7及び第8スイッチング素子S8をオフ状態に制御する。第10状態では、リアクトルLからエネルギーが第1直流電源E1と第2直流電源E2の両方に放電され、第1直流電源E1と第2直流電源E2にエネルギーが充電される。

40

【0066】

実施例2(降圧モード)では、以上の10個のスイッチパターンを繰り返すことにより第1直流電源E1から第2直流電源E2へ降圧して電力を伝送する。実施例2(降圧モード)では、一次側の第1レグと第2レグ間の位相差で、第1直流部から第2直流部へ供

50

給する電力の電圧または電流を制御する。第1スイッチング素子S1 - 第4スイッチング素子S4のデューティ比は50%で固定する。なお、この50%は、デッドタイムを考慮していない値である。

【0067】

図11は、実施例2(降圧モード)に係る、第1スイッチング素子S1 - 第8スイッチング素子S8のスイッチングタイミングを示す図である。細線が第1スイッチング素子S1、第4スイッチング素子S4、第5スイッチング素子S5及び第8スイッチング素子S8のオン/オフ状態を示し、太線が第2スイッチング素子S2、第3スイッチング素子S3、第6スイッチング素子S6及び第7スイッチング素子S7のオン/オフ状態を示している。

10

【0068】

第1スイッチング素子S1と第2スイッチング素子S2は相補的に動作する。両者のオン/オフが切り替わるタイミングに、デッドタイムが挿入されている。同様に第3スイッチング素子S3と第4スイッチング素子S4も相補的に動作する。両者のオン/オフが切り替わるタイミングに、デッドタイムが挿入されている。第1スイッチング素子S1及び第2スイッチング素子S2と、第4スイッチング素子S4及び第3スイッチング素子S3の位相差により降圧率を決定する。

【0069】

第8スイッチング素子S8及び第7スイッチング素子S7のオン時間は、位相差に対応するシフト量と同じ量に制御される。第8スイッチング素子S8及び第7スイッチング素子S7の立ち上がり位相は固定であり、立ち下がり位相は可変である。

20

【0070】

第8スイッチング素子S8の立ち上がり位相は、第1スイッチング素子S1の立ち下がり位相に同期するように制御される。即ち、第8スイッチング素子S8は第1スイッチング素子S1のターンオフと同時にターンオンする。第7スイッチング素子S7の立ち上がり位相は、第2スイッチング素子S2の立ち下がり位相に同期するように制御される。即ち、第7スイッチング素子S7は第2スイッチング素子S2のターンオフと同時にターンオンする。これにより、第8スイッチング素子S8または第7スイッチング素子S7がZVS(Zero Voltage Switching)動作しやすくなる。

【0071】

第8スイッチング素子S8の立ち下がり位相は、第4スイッチング素子S4の立ち下がり位相に同期するように制御される。即ち、第8スイッチング素子S8は第4スイッチング素子S4と同時にターンオフする。第6スイッチング素子S6の立ち上がり位相に対して、デッドタイム分、前にターンオフすることで、第8スイッチング素子S8と第6スイッチング素子S6の同時オンにより、二次側に電流還流ループが形成されることを防止することができる。第7スイッチング素子S7の立ち下がり位相は、第3スイッチング素子S3の立ち下がり位相に同期するように制御される。即ち、第7スイッチング素子S7は第3スイッチング素子S3と同時にターンオフする。第5スイッチング素子S5の立ち上がり位相に対して、デッドタイム分、前にターンオフすることで、第7スイッチング素子S7と第5スイッチング素子S5の同時オンにより、二次側に電流還流ループが形成されることを防止することができる。

30

【0072】

第5スイッチング素子S5及び第6スイッチング素子S6のオン時間は、一次側の単位周期の半周期( $T_s/2$ )から、位相差に対応するシフト量を減じた量に制御される。第5スイッチング素子S5及び第6スイッチング素子S6の立ち上がり位相は可変であり、立ち下がり位相は固定である。

【0073】

第5スイッチング素子S5の立ち上がり位相は、第1スイッチング素子S1の立ち上がり位相よりデッドタイム分、遅れたタイミング以降に制御される。即ち、第5スイッチング素子S5は第1スイッチング素子S1のターンオンから、デッドタイム分、経過した以

40

50

降にターンオンする。第 6 スイッチング素子 S 6 の立ち上がり位相は、第 2 スイッチング素子 S 2 の立ち上がり位相よりデッドタイム分、遅れたタイミング以降に制御される。即ち、第 6 スイッチング素子 S 6 は第 2 スイッチング素子 S 2 のターンオンから、デッドタイム分、経過した以降にターンオンする。これにより、リカバリ損失の発生を抑制することができる。

【 0 0 7 4 】

なお、第 5 スイッチング素子 S 5 の最も早い立ち上がり位相は、第 1 スイッチング素子 S 1 の立ち上がり位相よりデッドタイム分、遅れたタイミングであり、そのタイミングより早いタイミングで立ち上がることはない。同様に、第 6 スイッチング素子 S 6 の最も早い立ち上がり位相は、第 2 スイッチング素子 S 2 の立ち上がり位相よりデッドタイム分、遅れたタイミングであり、そのタイミングより早いタイミングで立ち上がることはない。

10

【 0 0 7 5 】

第 5 スイッチング素子 S 5 の立ち下がり位相は、第 1 スイッチング素子 S 1 の立ち下がり位相よりデッドタイム分、前のタイミングに制御される。即ち、第 5 スイッチング素子 S 5 は第 1 スイッチング素子 S 1 のターンオフより、デッドタイム分、前にターンオフする。第 5 スイッチング素子 S 5 と第 8 スイッチング素子 S 8 の同時オンによる、二次側からの無効電流の発生を抑制することができる。第 6 スイッチング素子 S 6 の立ち下がり位相は、第 2 スイッチング素子 S 2 の立ち下がり位相よりデッドタイム分、前のタイミングに制御される。即ち、第 6 スイッチング素子 S 6 は第 2 スイッチング素子 S 2 のターンオフより、デッドタイム分、前にターンオフする。第 6 スイッチング素子 S 6 と第 7 スイッチング素子 S 7 の同時オンによる、二次側からの無効電流の発生を抑制することができる。

20

【 0 0 7 6 】

一次側の第 1 レグと第 2 レグ間の位相差は 0 から 180° の範囲で操作する。位相差を小さくするほど、伝送する電力量を増加させることができる。デッドタイムが固定とした場合、位相差の最小値を 0 とすることで、高周波化したときの損失を抑えることができる。

【 0 0 7 7 】

実施例 2 (降圧モード)においても実施例 1 (降圧モード)と同様に、第 5 スイッチング素子 S 5 の制御と第 8 スイッチング素子 S 8 の制御を入れ替え、第 6 スイッチング素子 S 6 の制御と第 7 スイッチング素子 S 7 の制御を入れ替えてもよい。また実施例 2 (降圧モード)においても、第 1 スイッチング素子 S 1 - 第 4 スイッチング素子 S 4 に供給する駆動信号と、第 5 スイッチング素子 S 5 - 第 8 スイッチング素子 S 8 に供給する駆動信号を入れ替えることにより、第 2 直流部から第 1 直流部へ降圧して電力を供給することが可能である。

30

【 0 0 7 8 】

以上説明したように実施例 2 (降圧モード)によれば、実施例 1 (降圧モード)と同様の効果を奏する。実施例 1 (降圧モード)よりきめ細かく制御することにより、さらに高効率化を図ることができる。

【 0 0 7 9 】

(実施例 1 (昇圧モード))

図 1 2 ( a ) - ( f ) は、電力変換装置 1 の実施例 1 (昇圧モード)に係る動作を説明するための図である。

40

【 0 0 8 0 】

図 1 2 ( a ) に示す第 1 状態では、制御回路 1 3 は、第 1 スイッチング素子 S 1、第 4 スイッチング素子 S 4 及び第 6 スイッチング素子 S 6 をオン状態、第 2 スイッチング素子 S 2、第 3 スイッチング素子 S 3、第 5 スイッチング素子 S 5、第 7 スイッチング素子 S 7 及び第 8 スイッチング素子 S 8 をオフ状態に制御する。第 1 状態では、絶縁トランス T R 1 の二次巻線 n 2 の両端が第 2 ブリッジ回路 1 2 内で短絡し、リアクトル L が第 2 直流電源 E 2 から電氣的に遮断される。第 1 状態では、第 1 直流電源 E 1 からエネルギーがリアクトル L に放電され、リアクトル L にエネルギーが充電される。

50

## 【 0 0 8 1 】

図 1 2 ( b ) に示す第 2 状態では、制御回路 1 3 は、第 1 スイッチング素子 S 1、第 4 スイッチング素子 S 4 及び第 8 スイッチング素子 S 8 をオン状態、第 2 スイッチング素子 S 2、第 3 スイッチング素子 S 3、第 5 スイッチング素子 S 5、第 6 スイッチング素子 S 6 及び第 7 スイッチング素子 S 7 をオフ状態に制御する。第 2 状態では、第 1 直流電源 E 1 とリアクトル L の両方からエネルギーが第 2 直流電源 E 2 に放電され、第 2 直流電源 E 2 にエネルギーが充電される。第 8 スイッチング素子 S 8 は同期整流のためにオンしている。第 8 スイッチング素子 S 8 が同期整流しても、第 5 スイッチング素子 S 5 がオフ状態であるため、リアクトル電流  $I_L$  の向きが反転することはない。

## 【 0 0 8 2 】

図 1 2 ( c ) に示す第 3 状態及び図 1 2 ( d ) に示す第 4 状態では、制御回路 1 3 は、第 2 スイッチング素子 S 2、第 3 スイッチング素子 S 3 及び第 5 スイッチング素子 S 5 をオン状態、第 1 スイッチング素子 S 1、第 4 スイッチング素子 S 4、第 6 スイッチング素子 S 6、第 7 スイッチング素子 S 7 及び第 8 スイッチング素子 S 8 をオフ状態に制御する。第 3 状態では、リアクトル L からエネルギーが第 1 直流電源 E 1 と第 2 直流電源 E 2 の両方に放電され、第 1 直流電源 E 1 と第 2 直流電源 E 2 にエネルギーが充電される。第 4 状態では、第 1 直流電源 E 1 からエネルギーがリアクトル L に放電され、リアクトル L にエネルギーが充電される。第 4 状態では、絶縁トランス T R 1 の二次巻線 n 2 の両端が第 2 ブリッジ回路 1 2 内で短絡し、リアクトル L が第 2 直流電源 E 2 から電氣的に遮断される。なお、図 1 2 ( c ) 及び図 1 2 ( d ) に示すスイッチパターンに遷移する前に、リアクトル電流  $I_L$  が 0 A になっていれば、状態 2 から状態 3 に移行せず、状態 2 から状態 4 へ直接、移行する。

## 【 0 0 8 3 】

図 1 2 ( e ) に示す第 5 状態では、制御回路 1 3 は、第 2 スイッチング素子 S 2、第 3 スイッチング素子 S 3 及び第 7 スイッチング素子 S 7 をオン状態、第 1 スイッチング素子 S 1、第 4 スイッチング素子 S 4、第 5 スイッチング素子 S 5、第 6 スイッチング素子 S 6 及び第 8 スイッチング素子 S 8 をオフ状態に制御する。第 5 状態では、第 1 直流電源 E 1 とリアクトル L の両方からエネルギーが第 2 直流電源 E 2 に放電され、第 2 直流電源 E 2 にエネルギーが充電される。第 7 スイッチング素子 S 7 は同期整流のためにオンしている。第 7 スイッチング素子 S 7 が同期整流しても、第 6 スイッチング素子 S 6 がオフ状態であるため、リアクトル電流  $I_L$  の向きが反転することはない。

## 【 0 0 8 4 】

図 1 2 ( f ) に示す第 6 状態及び図 1 2 ( a ) に示す第 1 状態では、制御回路 1 3 は、第 1 スイッチング素子 S 1、第 4 スイッチング素子 S 4 及び第 6 スイッチング素子 S 6 をオン状態、第 2 スイッチング素子 S 2、第 3 スイッチング素子 S 3、第 5 スイッチング素子 S 5、第 7 スイッチング素子 S 7 及び第 8 スイッチング素子 S 8 をオフ状態に制御する。第 6 状態では、リアクトル L からエネルギーが第 1 直流電源 E 1 と第 2 直流電源 E 2 の両方に放電され、第 1 直流電源 E 1 と第 2 直流電源 E 2 にエネルギーが充電される。なお、図 1 2 ( f ) 及び図 1 2 ( a ) に示すスイッチパターンに遷移する前に、リアクトル電流  $I_L$  が 0 A になっていれば、状態 5 から状態 6 に移行せず、状態 5 から状態 1 へ直接、移行する。

## 【 0 0 8 5 】

実施例 1 ( 昇圧モード ) では、以上の 4 つのスイッチパターンを繰り返すことにより第 1 直流電源 E 1 から第 2 直流電源 E 2 へ昇圧して電力を伝送する。実施例 1 ( 昇圧モード ) では、二次側の第 5 スイッチング素子 S 5 - 第 8 スイッチング素子 S 8 のデューティ比 ( オン時間 ) で、第 1 直流部から第 2 直流部へ供給する電力の電圧または電流を制御する。デューティ比 ( オン時間 ) を制御するスイッチング素子は、第 5 スイッチング素子 S 5 - 第 8 スイッチング素子 S 8 の 1 つ以上のいずれを用いてもよい。一次側の第 1 スイッチング素子 S 1 - 第 4 スイッチング素子 S 4 のデューティ比は 5 0 % で固定する。一次側の第 1 レグ ( 第 1 スイッチング素子 S 1 と第 2 スイッチング素子 S 2 ) と第 2 レグ ( 第 3 ス

10

20

30

40

50



スイッチング素子 S 3 と第 4 スwitching 素子 S 4 ) 間の位相差 は、0 もしくはデッドタイム以下の位相差で固定する。

【0086】

図 1 3 は、実施例 1 (昇圧モード) に係る、第 1 スwitching 素子 S 1 - 第 8 スwitching 素子 S 8 のスイッチングタイミング 1 を示す図である。第 1 スwitching 素子 S 1 と第 2 スwitching 素子 S 2 は相補的に動作する。両者のオン/オフが切り替わるタイミングに、デッドタイムが挿入されている。同様に第 3 スwitching 素子 S 3 と第 4 スwitching 素子 S 4 も相補的に動作する。両者のオン/オフが切り替わるタイミングに、デッドタイムが挿入されている。第 5 スwitching 素子 S 5 と第 6 スwitching 素子 S 6 のオン時間  $T_{on}$  により昇圧率を決定する。

10

【0087】

図 1 2 ( a ) - ( f ) 及び図 1 3 に示す例では、状態 6 ( f ) 及び状態 1 ( a ) で第 6 スwitching 素子 S 6 をオン状態に制御し、状態 2 ( b ) で第 8 スwitching 素子 S 8 をオン状態に制御した。この点、状態 6 ( f ) 及び状態 1 ( a ) で第 7 スwitching 素子 S 7 をオン状態に制御し、状態 2 ( b ) で第 5 スwitching 素子 S 5 をオン状態に制御してもよい。同様に、状態 3 ( c ) 及び状態 4 ( d ) で第 5 スwitching 素子 S 5 をオン状態に制御し、状態 5 ( e ) で第 7 スwitching 素子 S 7 をオン状態に制御した。この点、状態 3 ( c ) 及び状態 4 ( d ) で第 8 スwitching 素子 S 8 をオン状態に制御し、状態 5 ( e ) で第 6 スwitching 素子 S 6 をオン状態に制御してもよい。

【0088】

20

図 1 4 は、実施例 1 (昇圧モード) に係る、第 1 スwitching 素子 S 1 - 第 8 スwitching 素子 S 8 のスイッチングタイミング 2 を示す図である。図 1 2 ( a ) - ( f ) 及び図 1 3 に示す例では、第 1 直流部から第 2 直流部へ昇圧して電力を供給する例を説明した。この点、第 2 直流部から第 1 直流部へ昇圧して電力を供給することも可能である。この場合、図 1 4 に示したように、制御回路 1 3 は、第 1 スwitching 素子 S 1 - 第 4 スwitching 素子 S 4 に供給する駆動信号と、第 5 スwitching 素子 S 5 - 第 8 スwitching 素子 S 8 に供給する駆動信号を入れ替えればよい。

【0089】

以上説明したように実施例 1 (昇圧モード) によれば、第 2 直流電源 E 2 からリアクトル L に電力が伝送される状態が発生しないため無効電力を抑制することができ、変換効率を向上させることができる。これに対して比較例 1 に係る図 2 ( a )、図 2 ( d )、及び比較例 2 に係る図 4 ( a )、図 4 ( d ) に示す状態では、第 2 直流電源 E 2 からリアクトル L に電力が伝送されていた。これにより、無効電力が発生し、導通損失が発生していた。実施例 1 (昇圧モード) によれば、リアクトル L にエネルギーを充電する際に、二次側が短絡するモードを設けることにより、第 2 直流電源 E 2 からリアクトル L に電力が伝送されることを阻止することができ、無効電流による導通損失を低減することができる。

30

【0090】

また、状態 2 ( b ) 及び状態 5 ( e ) において二次側で同期整流することにより、ダイオードの導通損失を低減することができる。なお、状態 2 ( b ) 及び状態 5 ( e ) において同期整流するスイッチング素子を 1 つにすることにより、リアクトル電流  $I_L$  の向きが反転することを防止しつつ、損失を低減することができる。これにより、ハードスイッチングの発生も防止することができる。

40

【0091】

(実施例 2 (昇圧モード))

図 1 5 ( a ) - ( e ) は、電力変換装置 1 の実施例 2 (昇圧モード) に係る動作 1 を説明するための図である。図 1 6 ( a ) - ( e ) は、電力変換装置 1 の実施例 2 (昇圧モード) に係る動作 2 を説明するための図である。実施例 2 (昇圧モード) は、実施例 1 (昇圧モード) をベースに、より細かく状態を遷移させる例である。

【0092】

図 1 5 ( a ) に示す第 1 状態では、制御回路 1 3 は、第 1 スwitching 素子 S 1、第 4

50

スイッチング素子 S 4 及び第 7 スwitchング素子 S 7 をオン状態、第 2 スwitchング素子 S 2、第 3 スwitchング素子 S 3、第 5 スwitchング素子 S 5、第 6 スwitchング素子 S 6 及び第 8 スwitchング素子 S 8 をオフ状態に制御する。第 1 状態では、絶縁トランス T R 1 の二次巻線 n 2 の両端が第 2 ブリッジ回路 1 2 内で短絡し、リアクトル L が第 2 直流電源 E 2 から電氣的に遮断される。第 1 状態では、第 1 直流電源 E 1 からエネルギーがリアクトル L に放電され、リアクトル L にエネルギーが充電される。図 1 2 ( a ) に示した実施例 1 ( 昇圧モード ) の第 1 状態に相当する状態である。

【 0 0 9 3 】

図 1 5 ( b ) に示す第 2 状態では、制御回路 1 3 は、第 1 スwitchング素子 S 1 及び第 4 スwitchング素子 S 4 をオン状態、第 2 スwitchング素子 S 2、第 3 スwitchング素子 S 3、第 5 スwitchング素子 S 5、第 6 スwitchング素子 S 6、第 7 スwitchング素子 S 7 及び第 8 スwitchング素子 S 8 をオフ状態に制御する。第 2 状態では、第 1 直流電源 E 1 とリアクトル L の両方からエネルギーが第 2 直流電源 E 2 に放電され、第 2 直流電源 E 2 にエネルギーが充電される。

10

【 0 0 9 4 】

図 1 5 ( c ) に示す第 3 状態では、制御回路 1 3 は、第 1 スwitchング素子 S 1、第 4 スwitchング素子 S 4 及び第 5 スwitchング素子 S 5 をオン状態、第 2 スwitchング素子 S 2、第 3 スwitchング素子 S 3、第 6 スwitchング素子 S 6、第 7 スwitchング素子 S 7 及び第 8 スwitchング素子 S 8 をオフ状態に制御する。第 3 状態でも、第 1 直流電源 E 1 とリアクトル L の両方からエネルギーが第 2 直流電源 E 2 に放電され、第 2 直流電源 E 2 にエネルギーが充電される。第 5 スwitchング素子 S 5 は同期整流のためにオンしている。図 1 2 ( b ) に示した実施例 1 ( 昇圧モード ) の第 2 状態に相当する状態である。

20

【 0 0 9 5 】

図 1 5 ( d ) に示す第 4 状態では、制御回路 1 3 は、第 1 スwitchング素子 S 1 及び第 4 スwitchング素子 S 4 をオン状態、第 2 スwitchング素子 S 2、第 3 スwitchング素子 S 3、第 5 スwitchング素子 S 5、第 6 スwitchング素子 S 6、第 7 スwitchング素子 S 7 及び第 8 スwitchング素子 S 8 をオフ状態に制御する。第 4 状態でも、第 1 直流電源 E 1 とリアクトル L の両方からエネルギーが第 2 直流電源 E 2 に放電され、第 2 直流電源 E 2 にエネルギーが充電される。

【 0 0 9 6 】

図 1 5 ( e ) に示す第 5 状態では、制御回路 1 3 は、第 8 スwitchング素子 S 8 をオン状態、第 1 スwitchング素子 S 1、第 2 スwitchング素子 S 2、第 3 スwitchング素子 S 3、第 4 スwitchング素子 S 4、第 5 スwitchング素子 S 5、第 6 スwitchング素子 S 6 及び第 7 スwitchング素子 S 7 をオフ状態に制御する。第 5 状態では、リアクトル L からエネルギーが第 1 直流電源 E 1 と第 2 直流電源 E 2 の両方に放電され、第 1 直流電源 E 1 と第 2 直流電源 E 2 にエネルギーが充電される。

30

【 0 0 9 7 】

図 1 6 ( a ) に示す第 6 状態では、制御回路 1 3 は、第 2 スwitchング素子 S 2、第 3 スwitchング素子 S 3 及び第 8 スwitchング素子 S 8 をオン状態、第 1 スwitchング素子 S 1、第 4 スwitchング素子 S 4、第 5 スwitchング素子 S 5、第 6 スwitchング素子 S 6 及び第 7 スwitchング素子 S 7 をオフ状態に制御する。第 6 状態では、絶縁トランス T R 1 の二次巻線 n 2 の両端が第 2 ブリッジ回路 1 2 内で短絡し、リアクトル L が第 2 直流電源 E 2 から電氣的に遮断される。第 6 状態では、第 1 直流電源 E 1 からエネルギーがリアクトル L に放電され、リアクトル L にエネルギーが充電される。図 1 2 ( d ) に示した実施例 1 ( 昇圧モード ) の第 4 状態に相当する状態である。

40

【 0 0 9 8 】

図 1 6 ( b ) に示す第 7 状態では、制御回路 1 3 は、第 2 スwitchング素子 S 2 及び第 3 スwitchング素子 S 3 をオン状態、第 1 スwitchング素子 S 1、第 4 スwitchング素子 S 4、第 5 スwitchング素子 S 5、第 6 スwitchング素子 S 6、第 7 スwitchング素子 S 7 及び第 8 スwitchング素子 S 8 をオフ状態に制御する。第 7 状態では、第 1 直流電源 E

50

1 とリアクトル L の両方からエネルギーが第 2 直流電源 E 2 に放電され、第 2 直流電源 E 2 にエネルギーが充電される。

【 0 0 9 9 】

図 1 6 ( c ) に示す第 8 状態では、制御回路 1 3 は、第 2 スイッチング素子 S 2、第 3 スイッチング素子 S 3 及び第 6 スイッチング素子 S 6 をオン状態、第 1 スイッチング素子 S 1、第 4 スイッチング素子 S 4、第 5 スイッチング素子 S 5、第 7 スイッチング素子 S 7 及び第 8 スイッチング素子 S 8 をオフ状態に制御する。第 8 状態でも、第 1 直流電源 E 1 とリアクトル L の両方からエネルギーが第 2 直流電源 E 2 に放電され、第 2 直流電源 E 2 にエネルギーが充電される。第 6 スイッチング素子 S 6 は同期整流のためにオンしている。図 1 2 ( e ) に示した実施例 1 ( 昇圧モード ) の第 5 状態に相当する状態である。

10

【 0 1 0 0 】

図 1 6 ( d ) に示す第 9 状態では、制御回路 1 3 は、第 2 スイッチング素子 S 2 及び第 3 スイッチング素子 S 3 をオン状態、第 1 スイッチング素子 S 1、第 4 スイッチング素子 S 4、第 5 スイッチング素子 S 5、第 6 スイッチング素子 S 6、第 7 スイッチング素子 S 7 及び第 8 スイッチング素子 S 8 をオフ状態に制御する。第 9 状態でも、第 1 直流電源 E 1 とリアクトル L の両方からエネルギーが第 2 直流電源 E 2 に放電され、第 2 直流電源 E 2 にエネルギーが充電される。

【 0 1 0 1 】

図 1 6 ( e ) に示す第 1 0 状態では、制御回路 1 3 は、第 7 スイッチング素子 S 7 をオン状態、第 1 スイッチング素子 S 1、第 2 スイッチング素子 S 2、第 3 スイッチング素子 S 3、第 4 スイッチング素子 S 4、第 5 スイッチング素子 S 5、第 6 スイッチング素子 S 6 及び第 8 スイッチング素子 S 8 をオフ状態に制御する。第 1 0 状態では、リアクトル L からエネルギーが第 1 直流電源 E 1 と第 2 直流電源 E 2 の両方に放電され、第 1 直流電源 E 1 と第 2 直流電源 E 2 にエネルギーが充電される。

20

【 0 1 0 2 】

実施例 2 ( 昇圧モード ) では、以上の 1 0 個のスイッチパターンを繰り返すことにより第 1 直流電源 E 1 から第 2 直流電源 E 2 へ昇圧して電力を伝送する。実施例 2 ( 昇圧モード ) では、二次側の第 8 スイッチング素子 S 8 と第 7 スイッチング素子 S 7 のデューティ比 ( オン時間 ) で、第 1 直流部から第 2 直流部へ供給する電力の電圧または電流を制御する。一次側の第 1 スイッチング素子 S 1 - 第 4 スイッチング素子 S 4 のデューティ比は 5 0 % で固定する。なお、この 5 0 % は、デッドタイムを考慮していない値である。一次側の第 1 レグと第 2 レグ間の位相差 は 0 で固定する。

30

【 0 1 0 3 】

図 1 7 は、実施例 2 ( 昇圧モード ) に係る、第 1 スイッチング素子 S 1 - 第 8 スイッチング素子 S 8 のスイッチングタイミングを示す図である。細線が第 1 スイッチング素子 S 1、第 4 スイッチング素子 S 4、第 5 スイッチング素子 S 5 及び第 8 スイッチング素子 S 8 のオン / オフ状態を示し、太線が第 2 スイッチング素子 S 2、第 3 スイッチング素子 S 3、第 6 スイッチング素子 S 6 及び第 7 スイッチング素子 S 7 のオン / オフ状態を示している。

【 0 1 0 4 】

第 1 スイッチング素子 S 1 と第 2 スイッチング素子 S 2 は相補的に動作する。両者のオン / オフが切り替わるタイミングに、デッドタイムが挿入されている。同様に第 3 スイッチング素子 S 3 と第 4 スイッチング素子 S 4 も相補的に動作する。両者のオン / オフが切り替わるタイミングに、デッドタイムが挿入されている。第 8 スイッチング素子 S 8 と第 7 スイッチング素子 S 7 のオン時間  $T_{on}$  により昇圧率を決定する。

40

【 0 1 0 5 】

第 8 スイッチング素子 S 8 及び第 7 スイッチング素子 S 7 のオン時間  $T_{on}$  は、デューティで制御される。第 8 スイッチング素子 S 8 及び第 7 スイッチング素子 S 7 の立ち上がり位相は固定であり、立ち下がり位相は可変である。

【 0 1 0 6 】

50

第 8 スイッチング素子 S 8 の立ち上がり位相は、第 1 スイッチング素子 S 1 の立ち下がり位相に同期するように制御される。即ち、第 8 スイッチング素子 S 8 は第 1 スイッチング素子 S 1 のターンオフと同時にターンオンする。第 7 スイッチング素子 S 7 の立ち上がり位相は、第 2 スイッチング素子 S 2 の立ち下がり位相に同期するように制御される。即ち、第 7 スイッチング素子 S 7 は第 2 スイッチング素子 S 2 のターンオフと同時にターンオンする。これにより、第 8 スイッチング素子 S 8 または第 7 スイッチング素子 S 7 が ZVS 動作しやすくなる。

【 0 1 0 7 】

第 5 スイッチング素子 S 5 及び第 6 スイッチング素子 S 6 のオン時間は、一次側の単位周期の半周期 ( $T_s / 2$ ) から、第 8 スイッチング素子 S 8 及び第 7 スイッチング素子 S 7 のオン時間  $T_{on}$  に対応するシフト量を減じた量に制御される。第 5 スイッチング素子 S 5 及び第 6 スイッチング素子 S 6 の立ち上がり位相は可変であり、立ち下がり位相は固定である。

10

【 0 1 0 8 】

第 5 スイッチング素子 S 5 の立ち上がり位相は、第 1 スイッチング素子 S 1 の立ち上がり位相よりデッドタイム分、遅れたタイミング以降に制御される。即ち、第 5 スイッチング素子 S 5 は第 1 スイッチング素子 S 1 のターンオンから、デッドタイム分、経過した以降にターンオンする。第 6 スイッチング素子 S 6 の立ち上がり位相は、第 2 スイッチング素子 S 2 の立ち上がり位相よりデッドタイム分、遅れたタイミング以降に制御される。即ち、第 6 スイッチング素子 S 6 は第 2 スイッチング素子 S 2 のターンオンから、デッドタイム分、経過した以降にターンオンする。これにより、リカバリ損失の発生を抑制することができる。

20

【 0 1 0 9 】

なお、第 5 スイッチング素子 S 5 の最も早い立ち上がり位相は、第 1 スイッチング素子 S 1 の立ち上がり位相よりデッドタイム分、遅れたタイミングであり、そのタイミングより早いタイミングで立ち上がることはない。同様に、第 6 スイッチング素子 S 6 の最も早い立ち上がり位相は、第 2 スイッチング素子 S 2 の立ち上がり位相よりデッドタイム分、遅れたタイミングであり、そのタイミングより早いタイミングで立ち上がることはない。

【 0 1 1 0 】

第 5 スイッチング素子 S 5 の立ち下がり位相は、第 1 スイッチング素子 S 1 の立ち下がり位相よりデッドタイム分、前のタイミングに制御される。即ち、第 5 スイッチング素子 S 5 は第 1 スイッチング素子 S 1 のターンオフより、デッドタイム分、前にターンオフする。第 5 スイッチング素子 S 5 と第 8 スイッチング素子 S 8 の同時オンによる、二次側からの無効電流の発生を抑制することができる。第 6 スイッチング素子 S 6 の立ち下がり位相は、第 2 スイッチング素子 S 2 の立ち下がり位相よりデッドタイム分、前のタイミングに制御される。即ち、第 6 スイッチング素子 S 6 は第 2 スイッチング素子 S 2 のターンオフより、デッドタイム分、前にターンオフする。第 6 スイッチング素子 S 6 と第 7 スイッチング素子 S 7 の同時オンによる、二次側からの無効電流の発生を抑制することができる。

30

【 0 1 1 1 】

第 8 スイッチング素子 S 8 及び第 7 スイッチング素子 S 7 のオン時間  $T_{on}$  で、伝送する電力量を制御する。オン時間  $T_{on}$  を長くするほど、伝送する電力量を増加させることができる。デッドタイムが固定とした場合、一次側の第 1 レグと第 2 レグ間の位相差を 0 とすることで、高周波化したときの損失を抑えることができる。

40

【 0 1 1 2 】

実施例 2 (昇圧モード) においても実施例 1 (昇圧モード) と同様に、第 5 スイッチング素子 S 5 の制御と第 8 スイッチング素子 S 8 の制御を入れ替え、第 6 スイッチング素子 S 6 の制御と第 7 スイッチング素子 S 7 の制御を入れ替えてもよい。また実施例 2 (昇圧モード) においても、第 1 スイッチング素子 S 1 - 第 4 スイッチング素子 S 4 に供給する駆動信号と、第 5 スイッチング素子 S 5 - 第 8 スイッチング素子 S 8 に供給する駆動信号を入れ替えることにより、第 2 直流部から第 1 直流部へ昇圧して電力を供給することが可

50

能である。

【0113】

以上説明したように実施例2（昇圧モード）によれば、実施例1（昇圧モード）と同様の効果を奏する。実施例1（昇圧モード）よりきめ細かく制御することにより、さらに高効率化を図ることができる。

【0114】

上述した比較例2では、二次側の第5スイッチング素子S5 - 第8スイッチング素子S8のデューティ比（オン時間）の操作により、降圧動作と昇圧動作を切り替えることが可能であった。これに対して実施例1、2では、降圧モードでは一次側の第1レグと第2レグ間の位相差を操作し、昇圧モードでは二次側の第5スイッチング素子S5 - 第8スイッチング素子S8のデューティ比（オン時間）を操作する。

10

【0115】

制御回路13は、第1直流部から第2直流部へ電力伝送する際、第1直流部の電圧と第2直流部の電圧をもとに降圧モードと昇圧モードを切り替える。制御回路13は、第1直流部の電圧に対して第2直流部の電圧の方が低ければ降圧モードを選択し、第1直流部の電圧に対して第2直流部の電圧の方が高ければ昇圧モードを選択する。また制御回路13は、第2直流部から第1直流部へ電力伝送する際、第2直流部の電圧と第1直流部の電圧をもとに降圧モードと昇圧モードを切り替える。制御回路13は、第2直流部の電圧に対して第1直流部の電圧の方が低ければ降圧モードを選択し、第2直流部の電圧に対して第1直流部の電圧の方が高ければ昇圧モードを選択する。なお制御回路13は、第1直流部に流れる電流の向き、第2直流部に流れる電流の向き、又はリアクトル電流ILの向きをもとに降圧モードと昇圧モードを切り替えてもよい。

20

【0116】

図18は、電力変換装置1の実施例1、2に係る降圧動作と昇圧動作の切り替えを説明するための図である。降圧動作では、二次側の第5スイッチング素子S5 - 第8スイッチング素子S8のオン時間TonをデッドタイムTd以下（0でもよい）に固定し、一次側の第1レグと第2レグ間の位相差を操作する。昇圧動作では、一次側の第1レグと第2レグ間の位相差をデッドタイムTd以下（0でもよい）に固定し、二次側の第5スイッチング素子S5 - 第8スイッチング素子S8のオン時間Tonを操作する。

【0117】

位相差の最大値とオン時間Tonの最大値はいずれも、半周期（ $T_s/2$ ）になる。降圧動作における最大電力出力時の位相差及びオン時間Tonと、昇圧動作における最小電力出力時の位相差及びオン時間Tonが同一になるため、降圧動作と昇圧動作間でシームレスな切り替えが可能となる。

30

【0118】

以上説明したように実施例1、2によれば、上述した降圧モードと昇圧モードを組み合わせることにより、1つのDC/DCコンバータで降圧動作と昇圧動作が可能となり、双方向の電力伝送も可能である。従って、一次側と二次側の双方で広範囲な電圧レンジに対応することができる。

【0119】

以上、本開示を実施の形態をもとに説明した。実施の形態は例示であり、それらの各構成要素や各処理プロセスの組み合わせにいろいろな変形例が可能なこと、またそうした変形例も本開示の範囲にあることは当業者に理解されるところである。

40

【0120】

上述した実施例1（降圧モード）では、図6（a） - （f）に示したように状態2（b）において第8スイッチング素子S8をオン状態に制御して、また状態5（e）において第7スイッチング素子S7をオン状態に制御して同期整流した。この点、状態2（b）及び状態5（e）における同期整流を省略してもよい。即ち、状態2（b）及び状態5（e）において二次側の第5スイッチング素子S5 - 第8スイッチング素子S8を全てオフ状態に制御してもよい。

50

## 【 0 1 2 1 】

上述した実施例 1 (昇圧モード)では、図 1 2 ( a ) - ( f ) に示したように状態 2 ( b ) において第 8 スイッチング素子 S 8 をオン状態に制御して、また状態 5 ( e ) において第 7 スイッチング素子 S 7 をオン状態に制御して同期整流した。この点、状態 2 ( b ) 及び状態 5 ( e ) における同期整流を省略してもよい。即ち、状態 2 ( b ) 及び状態 5 ( e ) において二次側の第 5 スイッチング素子 S 5 - 第 8 スイッチング素子 S 8 を全てオフ状態に制御してもよい。

## 【 0 1 2 2 】

図 1 9 は、変形例に係る電力変換装置 1 の構成を説明するための図である。変形例に係る電力変換装置 1 は絶縁型の単方向 DC / DC コンバータである。二次側の負荷 R 2 から一次側の第 1 直流電源 E 1 に充電することがない用途で使用可能である。変形例に係る電力変換装置 1 では第 2 ブリッジ回路 1 2 は、第 7 スイッチング素子 S 7 と第 8 スイッチング素子 S 8 の代わりに、2 つのダイオード素子 (第 7 ダイオード D 7 と第 8 ダイオード D 8 ) が使用される。

10

## 【 0 1 2 3 】

図 1 2 ( a ) - ( f ) 及び図 1 3 に示した昇圧モードにおいて状態 2 ( b ) 及び状態 5 ( e ) における同期整流を省略する場合、第 7 スイッチング素子 S 7 及び第 8 スイッチング素子 S 8 が常時オフ状態となる。この場合、変形例に係る電力変換装置 1 でも実施例 1 と同様の制御で昇圧動作が可能である。図 6 ( a ) - ( f ) 及び図 7 に示した降圧モードにおいて、状態 2 ( b ) 及び状態 5 ( e ) における同期整流を省略すれば、変形例に係る電力変換装置 1 でも実施例 1 と同様の制御で降圧動作が可能である。変形例によれば、第 2 ブリッジ回路 1 2 のコストを削減することができる。

20

## 【 0 1 2 4 】

なお、実施の形態は、以下の項目によって特定されてもよい。

## 【 0 1 2 5 】

## [ 項目 1 ]

第 1 スイッチング素子 ( S 1 ) と第 2 スイッチング素子 ( S 2 ) が直列接続された第 1 レグと、第 3 スイッチング素子 ( S 3 ) と第 4 スイッチング素子 ( S 4 ) が直列接続された第 2 レグを有し、前記第 1 レグと前記第 2 レグが第 1 直流部 ( E 1 、 C 1 ) に並列接続される第 1 ブリッジ回路 ( 1 1 ) と、

30

第 5 スイッチング素子 ( S 5 ) と第 6 スイッチング素子 ( S 6 ) が直列接続された第 3 レグと、第 7 スイッチング素子 ( S 7 ) と第 8 スイッチング素子 ( S 8 ) が直列接続された第 4 レグを有し、前記第 3 レグと前記第 4 レグが第 2 直流部 ( C 2 、 E 2 ) に並列接続される第 2 ブリッジ回路 ( 1 2 ) と、

前記第 1 ブリッジ回路 ( 1 1 ) と前記第 2 ブリッジ回路 ( 1 2 ) の間に接続された絶縁トランス ( T R 1 ) と、

前記第 1 スイッチング素子 ( S 1 ) - 前記第 8 スイッチング素子 ( S 8 ) を制御する制御回路 ( 1 3 ) と、を備え、

前記第 1 スイッチング素子 ( S 1 ) - 前記第 8 スイッチング素子 ( S 8 ) のそれぞれに、逆並列にダイオード ( D 1 - D 8 ) が接続または形成されており、

40

前記第 1 直流部 ( E 1 、 C 1 ) から前記第 2 直流部 ( C 2 、 E 2 ) へ昇圧して電力を伝送する場合、

前記第 2 ブリッジ回路 ( 1 2 ) は、前記絶縁トランス ( T R 1 ) の二次巻線 ( n 2 ) と前記第 2 直流部 ( C 2 、 E 2 ) が導通する期間と、前記絶縁トランス ( T R 1 ) の二次巻線 ( n 2 ) の両端が前記第 2 ブリッジ回路 ( 1 2 ) 内で短絡する期間を含み、

前記制御回路 ( 1 3 ) は、

前記第 1 レグと前記第 2 レグ間の位相差を固定し、

前記第 5 スイッチング素子 ( S 5 ) と前記第 6 スイッチング素子 ( S 6 ) の同時オフ期間を可変制御し、

前記第 7 スイッチング素子 ( S 7 ) と前記第 8 スイッチング素子 ( S 8 ) の同時オフ期

50

間を可変制御することを特徴とする電力変換装置(1)。

これによれば、無効電流を抑制した高効率な昇圧型DC/DCコンバータを実現できる。

[項目2]

前記制御回路(13)は、

前記第1スイッチング素子(S1)と前記第4スイッチング素子(S4)がオン状態、及び前記第2スイッチング素子(S2)と前記第3スイッチング素子(S3)がオフ状態で、前記絶縁トランス(TR1)の二次巻線(n2)の両端が前記第2ブリッジ回路(12)内で短絡状態の第1パターン、

前記第1スイッチング素子(S1)と前記第4スイッチング素子(S4)がオン状態、及び前記第2スイッチング素子(S2)と前記第3スイッチング素子(S3)がオフ状態、

10

前記第2ブリッジ回路(12)が整流状態の第2パターン、  
前記第2スイッチング素子(S2)と前記第3スイッチング素子(S3)がオン状態、及び前記第1スイッチング素子(S1)と前記第4スイッチング素子(S4)がオフ状態で、前記絶縁トランス(TR1)の二次巻線(n2)の両端が前記第2ブリッジ回路(12)内で短絡状態の第3パターン、

前記第2スイッチング素子(S2)と前記第3スイッチング素子(S3)がオン状態、及び前記第1スイッチング素子(S1)と前記第4スイッチング素子(S4)がオフ状態で、前記第2ブリッジ回路(12)が整流状態の第4パターン、を含んで制御することを特徴とする項目1に記載の電力変換装置(1)。

これによれば、無効電流を抑制した高効率な昇圧型DC/DCコンバータを実現できる。

20

[項目3]

前記制御回路(13)は、

前記第1パターンで前記第6スイッチング素子(S6)をオン状態に制御したとき前記第3パターンで前記第5スイッチング素子(S5)をオン状態に制御し、

前記第1パターンで前記第7スイッチング素子(S7)をオン状態に制御したとき前記第3パターンで前記第8スイッチング素子(S8)をオン状態に制御することを特徴とする項目2に記載の電力変換装置(1)。

これによれば、二次側を短絡させる際、上側のスイッチング素子(S5、S7)と下側のスイッチング素子(S6、S8)を交互に使用することができ、上側または下側のスイッチング素子に熱が集中することを防止することができる。

30

[項目4]

前記制御回路(13)は、

前記第2パターンにおいて前記第8スイッチング素子(S8)または前記第5スイッチング素子(S5)をオン状態に制御し、

前記第4パターンにおいて前記第7スイッチング素子(S7)または前記第6スイッチング素子(S6)をオン状態に制御することを特徴とする項目2または3に記載の電力変換装置(1)。

これによれば、同期整流を行うことで、ダイオードの導通損失を低減することができる。

[項目5]

前記制御回路(13)は、前記第1レグと前記第2レグ間の位相差を固定し、前記第1パターンにおける前記第6スイッチング素子(S6)または前記第7スイッチング素子(S7)のオン時間、及び前記第3パターンにおける前記第5スイッチング素子(S5)または前記第8スイッチング素子(S8)のオン時間の少なくとも一方で、前記第1直流部(E1、C1)から前記第2直流部(C2、E2)へ供給する電力の電圧または電流を制御することを特徴とする項目3に記載の電力変換装置(1)。

40

これによれば、一次側を操作せずに、二次側の操作で電圧または電流を制御することができる。

[項目6]

前記制御回路(13)は、前記位相差を0に設定することを特徴とする項目5に記載の電力変換装置(1)。

50

これによれば、高周波化したときの損失を抑えることができる。

[ 項目 7 ]

前記制御回路 ( 1 3 ) は、

前記第 2 スイッチング素子 ( S 2 ) のターンオフに同期して、前記第 6 スイッチング素子 ( S 6 ) または前記第 7 スイッチング素子 ( S 7 ) をターンオンさせ、

前記第 1 スイッチング素子 ( S 1 ) のターンオフに同期して、前記第 5 スイッチング素子 ( S 5 ) または前記第 8 スイッチング素子 ( S 8 ) をターンオンさせることを特徴とする項目 1 から 6 のいずれか 1 項に記載の電力変換装置 ( 1 )。

これによれば、ZVS 動作しやすくなる。

[ 項目 8 ]

前記制御回路 ( 1 3 ) は、

前記第 1 スイッチング素子 ( S 1 ) のターンオンからデッドタイム分、経過した以降に、前記第 8 スイッチング素子 ( S 8 ) または前記第 5 スイッチング素子 ( S 5 ) をターンオンさせ、

前記第 2 スイッチング素子 ( S 2 ) のターンオンからデッドタイム分、経過した以降に、前記第 7 スイッチング素子 ( S 7 ) または前記第 6 スイッチング素子 ( S 6 ) をターンオンさせることを特徴とする項目 7 に記載の電力変換装置 ( 1 )。

これによれば、リカバリ損失の発生を抑制することができる。

[ 項目 9 ]

前記制御回路 ( 1 3 ) は、

前記第 1 スイッチング素子 ( S 1 ) のターンオフよりデッドタイム分、前に前記第 8 スイッチング素子 ( S 8 ) または前記第 5 スイッチング素子 ( S 5 ) をターンオフさせ、

前記第 2 スイッチング素子 ( S 2 ) のターンオフよりデッドタイム分、前に前記第 7 スイッチング素子 ( S 7 ) または前記第 6 スイッチング素子 ( S 6 ) をターンオフさせることを特徴とする項目 7 または 8 に記載の電力変換装置 ( 1 )。

これによれば、二次側からの無効電流の発生を抑制することができる。

[ 項目 1 0 ]

前記制御回路 ( 1 3 ) は、前記第 2 直流部 ( C 2 、 E 2 ) から前記第 1 直流部 ( E 1 、 C 1 ) へ昇圧して電力を伝送する場合、前記第 1 スイッチング素子 ( S 1 ) - 前記第 4 スイッチング素子 ( S 4 ) に供給する駆動信号と、前記第 5 スイッチング素子 ( S 5 ) - 前記第 8 スイッチング素子 ( S 8 ) に供給する駆動信号を入れ替えることを特徴とする項目 1 から 9 のいずれか 1 項に記載の電力変換装置 ( 1 )。

これによれば、無効電流を抑制した高効率な昇圧型の双方向 DC / DC コンバータを実現できる。

[ 項目 1 1 ]

第 1 スイッチング素子 ( S 1 ) と第 2 スイッチング素子 ( S 2 ) が直列接続された第 1 レグと、第 3 スイッチング素子 ( S 3 ) と第 4 スイッチング素子 ( S 4 ) が直列接続された第 2 レグを有し、前記第 1 レグと前記第 2 レグが第 1 直流部 ( E 1 、 C 1 ) に並列接続される第 1 ブリッジ回路 ( 1 1 ) と、

第 5 スイッチング素子 ( S 5 ) と第 6 スイッチング素子 ( S 6 ) が直列接続された第 3 レグと、第 7 ダイオード ( D 7 ) と第 8 ダイオード ( D 8 ) が直列接続された第 4 レグを有し、前記第 3 レグと前記第 4 レグが第 2 直流部 ( C 2 、 R 2 ) に並列接続される第 2 ブリッジ回路 ( 1 2 ) と、

前記第 1 ブリッジ回路 ( 1 1 ) と前記第 2 ブリッジ回路 ( 1 2 ) の間に接続された絶縁トランス ( T R 1 ) と、

前記第 1 スイッチング素子 ( S 1 ) - 前記第 6 スイッチング素子 ( S 6 ) を制御する制御回路 ( 1 3 ) と、を備え、

前記第 1 スイッチング素子 ( S 1 ) - 前記第 6 スイッチング素子 ( S 6 ) のそれぞれに、逆並列にダイオード ( D 1 - D 6 ) が接続または形成されており、

前記第 7 ダイオード ( D 7 ) と前記第 8 ダイオード ( D 8 ) は、前記第 2 直流部 ( C 2

10

20

30

40

50



、 R 2 ) に対して逆向きに接続されており、

前記第 1 直流部 ( E 1 、 C 1 ) から前記第 2 直流部 ( C 2 、 E 2 ) へ昇圧して電力を伝送する場合、

前記第 2 ブリッジ回路 ( 1 2 ) は、前記絶縁トランス ( T R 1 ) の二次巻線 ( n 2 ) と前記第 2 直流部 ( C 2 、 E 2 ) が導通する期間と、前記絶縁トランス ( T R 1 ) の二次巻線 ( n 2 ) の両端が前記第 2 ブリッジ回路 ( 1 2 ) 内で短絡する期間を含み、

前記制御回路 ( 1 3 ) は、

前記第 1 レグと前記第 2 レグ間の位相差を固定し、

前記第 5 スイッチング素子 ( S 5 ) と前記第 6 スイッチング素子 ( S 6 ) の同時オフ期間を可変制御することを特徴とする電力変換装置 ( 1 ) 。

10

これによれば、コストを抑えた高効率な昇圧型の単方向 D C / D C コンバータを実現できる。

【符号の説明】

【 0 1 2 6 】

E 1 第 1 直流電源、 E 2 第 2 直流電源、 1 電力変換装置、 1 1 第 1 ブリッジ回路、 1 2 第 2 ブリッジ回路、 1 3 制御回路、 S 1 - S 8 スイッチング素子、 D 1 - D 8 ダイオード、 L リアクトル、 T R 1 絶縁トランス、 n 1 一次巻線、 n 2 二次巻線、 L 1 第 1 漏れインダクタンス、 L 2 第 2 漏れインダクタンス、 C 1 第 1 コンデンサ、 C 2 第 2 コンデンサ、 R 2 負荷。

20

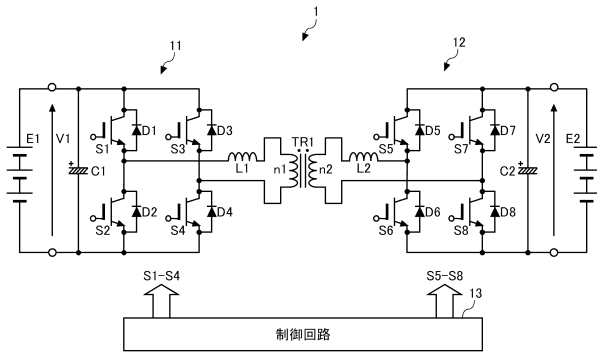
30

40

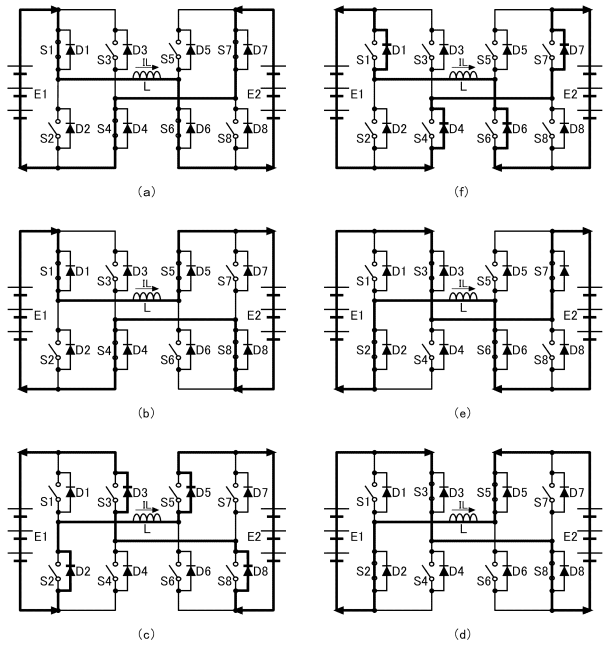
50

【図面】

【図 1】



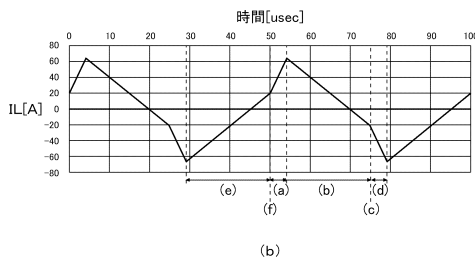
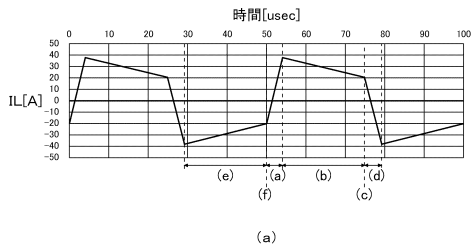
【図 2】



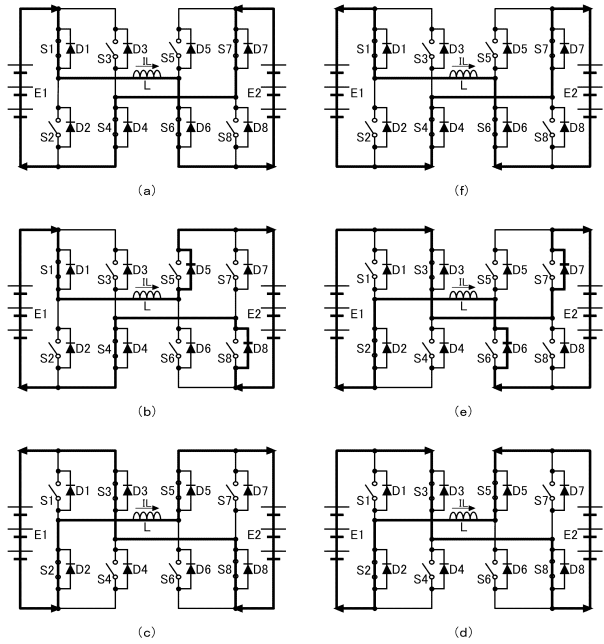
10

20

【図 3】



【図 4】

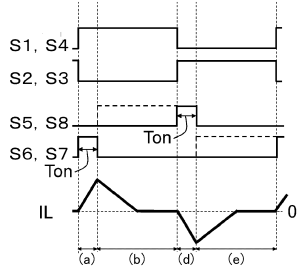


30

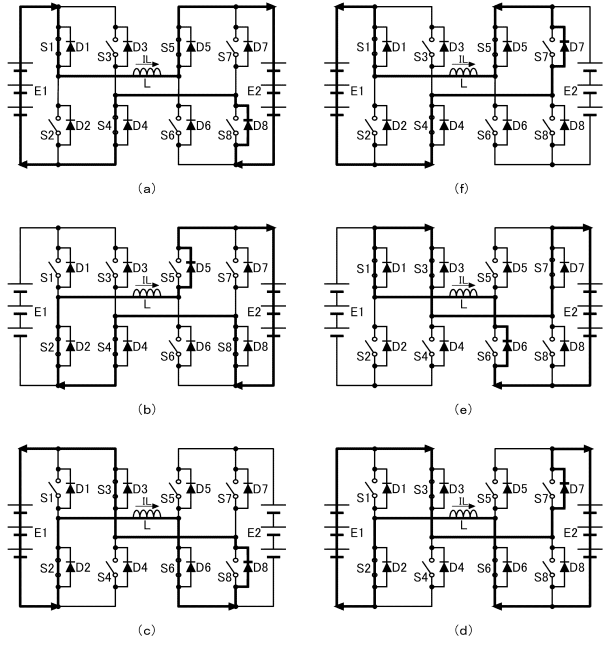
40

50

【 図 5 】



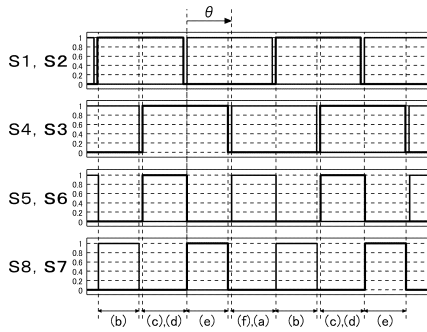
【 図 6 】



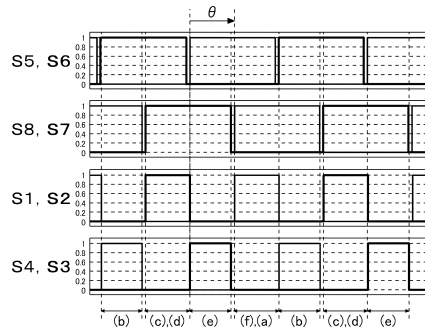
10

20

【 図 7 】



【 図 8 】

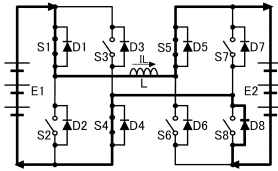


30

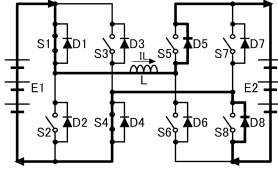
40

50

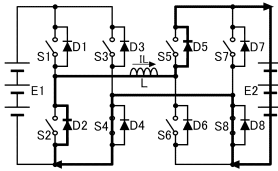
【 図 9 】



(a)

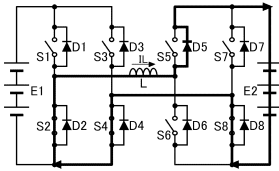


(b)

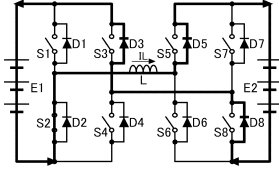


(c)

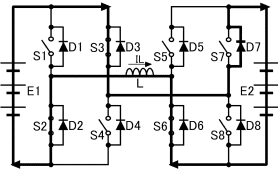
【 図 10 】



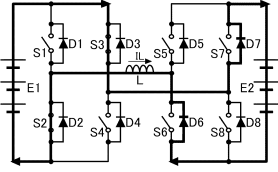
(d)



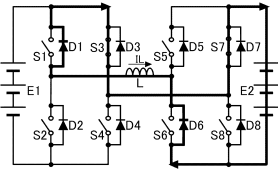
(e)



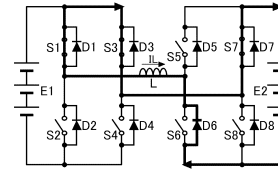
(a)



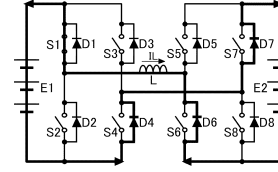
(b)



(c)



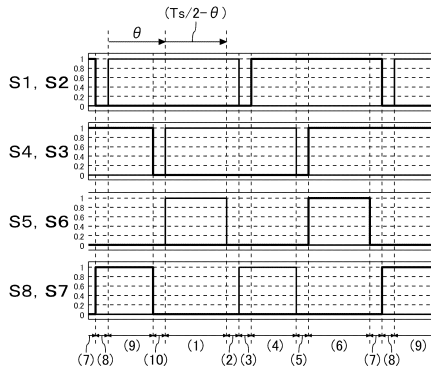
(d)



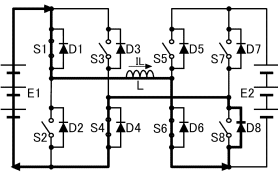
(e)

10

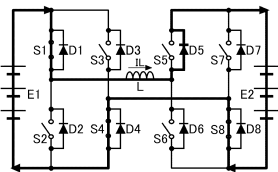
【 図 11 】



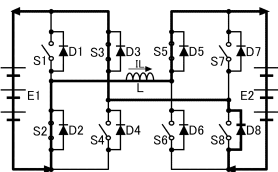
【 図 12 】



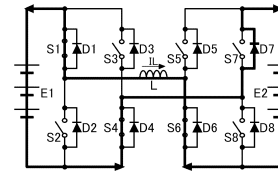
(a)



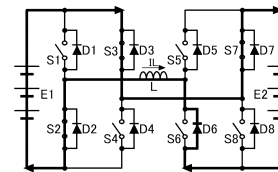
(b)



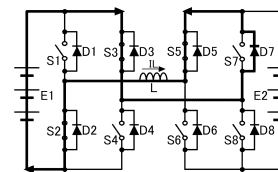
(c)



(f)



(e)



(d)

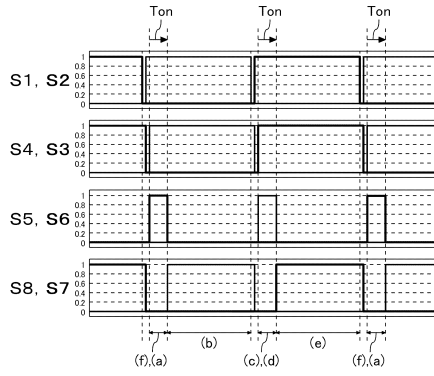
20

30

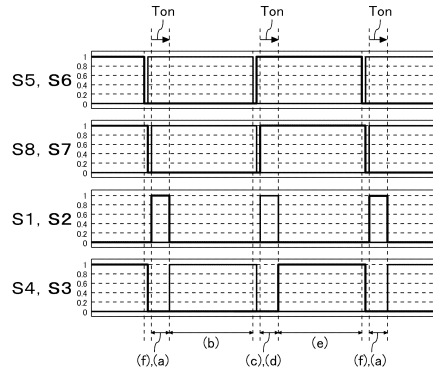
40

50

【 図 1 3 】

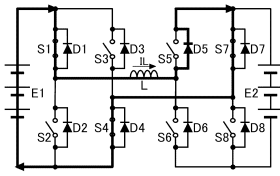


【 図 1 4 】



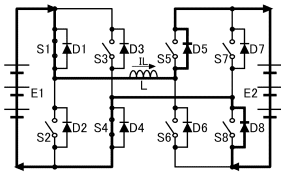
10

【 図 1 5 】

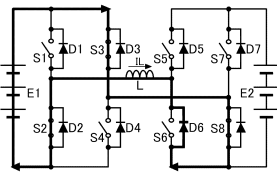


(a)

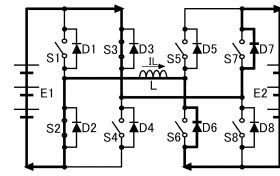
【 図 1 6 】



(d)

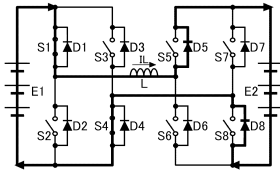


(a)

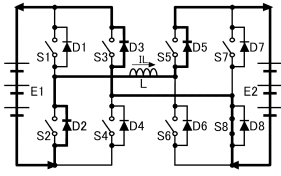


(d)

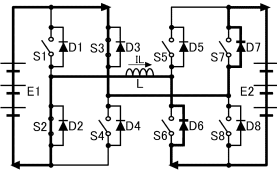
20



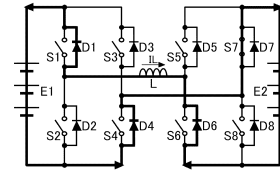
(b)



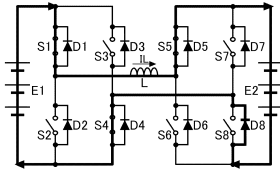
(e)



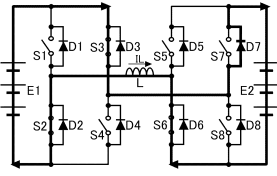
(b)



(e)



(c)



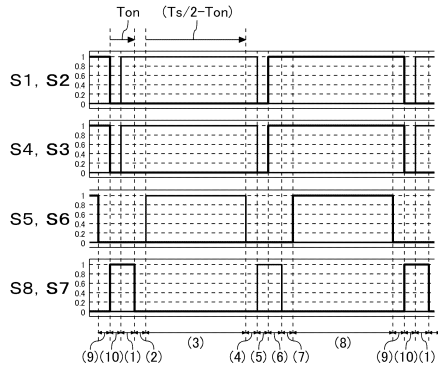
(c)

30

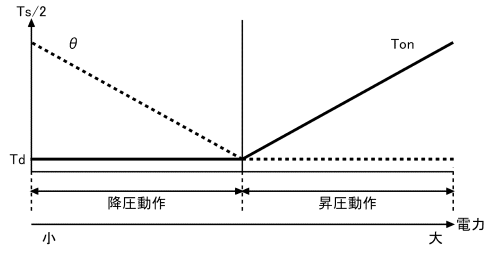
40

50

【図 17】

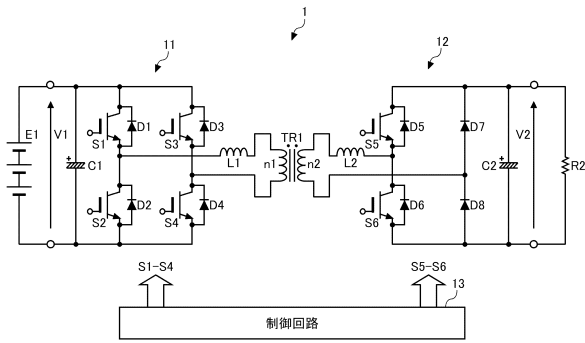


【図 18】



10

【図 19】



20

30

40

50

---

フロントページの続き

審査官 遠藤 尊志

- (56)参考文献 特開 2 0 1 4 - 8 7 1 3 4 ( J P , A )  
国際公開第 2 0 1 8 / 2 1 6 2 9 4 ( W O , A 1 )  
米国特許出願公開第 2 0 1 6 / 3 5 2 2 5 3 ( U S , A 1 )
- (58)調査した分野 (Int.Cl. , D B 名)  
H 0 2 M 3 / 2 8