

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5311653号
(P5311653)

(45) 発行日 平成25年10月9日(2013.10.9)

(24) 登録日 平成25年7月12日(2013.7.12)

(51) Int. Cl.	F I	
H01L 23/12 (2006.01)	H01L 23/12	Q
H05K 3/46 (2006.01)	H01L 23/12	E
H05K 1/02 (2006.01)	H01L 23/12	301Z
	H05K 3/46	N
	H05K 3/46	Z
請求項の数 4 (全 8 頁) 最終頁に続く		

(21) 出願番号 特願2009-110056 (P2009-110056)
 (22) 出願日 平成21年4月28日(2009.4.28)
 (65) 公開番号 特開2010-258390 (P2010-258390A)
 (43) 公開日 平成22年11月11日(2010.11.11)
 審査請求日 平成23年11月7日(2011.11.7)

(73) 特許権者 304024898
 京セラS L Cテクノロジー株式会社
 滋賀県野洲市市三宅656
 (72) 発明者 和田 久義
 鹿児島県薩摩川内市高城町1810番地
 京セラS L Cテクノロジー株式会社鹿児島
 川内事業所内
 審査官 宮本 靖史

最終頁に続く

(54) 【発明の名称】 配線基板

(57) 【特許請求の範囲】

【請求項1】

複数のスルーホールを有するコア基板の上下面に、複数のビアホールを有するビルドアップ絶縁層を積層して成る絶縁基板と、前記コア基板の上下面に被着された接地導体層または電源導体層と、前記絶縁基板の上面に形成されており、送信用の信号を半導体素子から出力するための第1の半導体素子接続パッドのペアおよび受信用の信号を半導体素子に入力するための第2の半導体素子接続パッドのペアを含む複数の半導体素子接続パッドと、前記絶縁基板の下面に形成されており、送信用の信号を外部電気回路に出力するための第1の外部接続パッドのペアおよび受信用の信号を外部電気回路から入力するための第2の外部接続パッドのペアを含む複数の外部接続パッドと、前記ビルドアップ絶縁層上に互いに隣接して延在するように形成されており、前記第1の半導体素子接続パッドのペアと前記第1の外部接続パッドのペアとの間を前記スルーホールおよび前記ビアホールに被着された配線導体を介して電氣的に接続する第1の带状配線導体のペアおよび前記第2の半導体素子接続パッドのペアと前記第2の外部接続パッドのペアとの間を前記スルーホールおよび前記ビアホールに被着された配線導体を介して電氣的に接続する第2の带状配線導体のペアとを具備して成る配線基板であって、前記第1の带状配線導体のペアと前記第2の带状配線導体のペアとが間に前記接地導体層または電源導体層を挟んで前記コア基板の上面側と下面側との互いに異なるビルドアップ絶縁層上に形成されており、かつ前記下面側の带状配線導体の各ペアに接続する前記上面側の带状配線導体のペアの間隔が前記上面側に配置されたビアホールから前記下面側に配置されたスルーホールに向けて拡がってい

ることを特徴とする配線基板。

【請求項 2】

前記第 1 の帯状配線導体のペアと前記第 2 の帯状配線導体のペアとの間に、互いに異なる電位に接続される接地導体層または電源導体層が 2 層以上介在していることを特徴とする請求項 1 記載の配線基板。

【請求項 3】

前記第 1 の半導体素子接続パッドのペアと前記第 2 の半導体素子接続パッドのペアとの間に接地用または電源用の半導体素子接続パッドが介在していることを特徴とする請求項 1 または 2 に記載の配線基板。

【請求項 4】

前記第 1 の外部接続パッドのペアと前記第 2 の外部接続パッドのペアとの間に接地用または電源用の外部接続パッドが介在していることを特徴とする請求項 1 乃至 3 のいずれかに記載の配線基板。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、通信用の半導体素子に例えば 10 GHz 以上の高周波信号を出し入れするための送信用のペア伝送路と受信用のペア伝送路とを有する配線基板に関し、特に送信用のペア伝送路と受信用のペア伝送路との間における相互干渉を低減し、送受信用の信号を効率よく伝送させることが可能な配線基板に関する。

【背景技術】

【0002】

一般に現在の電子機器は、高速化、大容量伝送化が顕著になってきている。それに伴い、電子機器に使用される配線基板は高周波伝送における電氣的ロスの少ない形態が要求されている。そのため、特に高周波信号を伝送する伝送路を有する配線基板においては、二本の帯状配線導体が対になって互いに差動線路として機能するペア伝送路を備えたものが使用されている。このようなペア伝送路を備えた配線基板においては、配線基板を構成する絶縁基板の上面中央部に半導体素子の電極と半田バンプ等を介して電氣的に接続される半導体素子接続パッドが形成されているとともに、この半導体素子接続パッドから絶縁基板の上面を外周部に向けて互いに所定の間隔で隣接して延びる一对の帯状配線導体を有している。さらに帯状配線導体における絶縁基板の外周側端部に絶縁基板を貫通する貫通導体の上端が接続されており、該貫通導体の下端は絶縁基板の下面に形成された外部接続パッドにされている。そして、前記半導体素子接続パッドから帯状配線導体および貫通導体を介して外部接続パッドに至るペア伝送路を介して配線基板に搭載される半導体素子と外部の電気回路基板との間で高速の信号が授受されることとなる。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2004 - 253746 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、このようなペア伝送路を有する配線基板においては、絶縁基板の上面に半導体素子接続パッドから貫通導体まで延びる帯状配線導体を設けているため、複数のペア伝送路を近接して形成する場合、絶縁基板の上面に設けた帯状配線導体の上下から漏れる電磁波の影響により異なる帯状配線導体のペア間で電磁的な干渉が起きてペア伝送路を伝播する信号にノイズが発生しやすくなる。本発明においては、このような異なる帯状配線導体のペア間において電磁的な干渉が起こることを有効に防止し、それによりペア伝送路を伝播する信号にノイズが発生することがなく、高速の信号を正確に伝送することが可能な配線基板を提供することを課題とする。

10

20

30

40

50

【課題を解決するための手段】

【0005】

本発明の配線基板は複数のスルーホールを有するコア基板の上下面に、複数のビアホールを有するビルドアップ絶縁層が積層されて成る絶縁基板と、前記コア基板の上下面に被着された接地導体層または電源導体層と、前記絶縁基板の上面に形成されており、送信用の信号を半導体素子から出力するための第1の半導体素子接続パッドのペアおよび受信用の信号を半導体素子に入力するための第2の半導体素子接続パッドのペアを含む複数の半導体素子接続パッドと、前記絶縁基板の下面に形成されており、送信用の信号を外部電気回路に出力するための第1の外部接続パッドのペアおよび受信用の信号を外部電気回路から入力するための第2の外部接続パッドのペアを含む複数の外部接続パッドと、前記ビルドアップ絶縁層上に互いに隣接して延在するように形成されており、前記第1の半導体素子接続パッドのペアと前記第1の外部接続パッドのペアとの間を前記スルーホールおよび前記ビアホールを介して電氣的に接続する第1の帯状配線導体のペアおよび前記第2の半導体素子接続パッドのペアと前記第2の外部接続パッドのペアとの間を前記スルーホールおよび前記ビアホールを介して電氣的に接続する第2の帯状配線導体のペアとを具備して成る配線基板であって、前記第1の帯状配線導体のペアと前記第2の帯状配線導体のペアとが間に前記接地導体層または電源導体層を挟んで前記コア基板の上面側と下面側との互いに異なるビルドアップ絶縁層上に形成されており、かつ前記下面側の帯状配線導体の各ペアに接続する前記上面側の帯状配線導体のペアの間隔が前記上面側に配置されたビアホールから前記下面側に配置されたスルーホールに向けて広がっていることを特徴とするものである。

10

20

【発明の効果】

【0006】

本発明の配線基板によれば、絶縁基板の上面に形成された第1の半導体素子接続パッドのペアと絶縁基板の下面に形成された第1の外部接続パッドのペアとを接続する第1の帯状配線導体のペアと、絶縁基板の上面に形成された第2の半導体素子接続パッドのペアと絶縁基板の下面に形成された第2の外部接続パッドのペアとを接続する第2の帯状配線導体のペアとが、間に接地導体層または電源導体層を挟んで互いに異なる絶縁層上に形成されていることから、第1の帯状配線導体のペアと第2の帯状配線導体のペアとの電磁的な干渉が、両者間に配置された接地導体層または電源導体層により有効に遮蔽される。その結果、ペア伝送路を伝播する信号にノイズが発生することがなく、高速の信号を正確に伝送することが可能な配線基板を提供することができる。

30

【図面の簡単な説明】

【0007】

【図1】図1は、本発明の配線基板における実施形態の一例を示す概略断面図である。

【図2】図2は、本発明の配線基板における実施形態の一例を示す要部透視上面図である。

【図3】図3は、本発明の配線基板における実施形態の一例を示す要部斜視図である。

【発明を実施するための形態】

【0008】

次に、本発明の配線基板における実施形態の一例を説明する。図1は、本発明の配線基板の一実施形態例を示す概略断面図であり、図中、1は絶縁層1aおよび絶縁層1b、1cから成る絶縁基板、2は配線導体、3は半導体素子接続パッド、4は外部接続パッド、5はソルダーレジスト層である。なお、本例では、ガラス織物に熱硬化性樹脂を含浸させて成る絶縁層1aの上下面に熱硬化性樹脂から成る絶縁層1b、1cを順次積層して絶縁基板1を形成しており、最表層の絶縁層1c上にソルダーレジスト層5が積層されている。また、絶縁基板1の上面中央部にはそれぞれ半導体素子Sの電極が半田パンブB1を介して電氣的に接続される半導体素子接続パッド3が形成されているとともに絶縁基板1の下面にはそれぞれ図示しない外部電気回路基板に半田ボールB2を介して電氣的に接続される外部接続パッド4が形成されており、絶縁基板1の上面から下面にかけてはそれぞれ

40

50

対応する半導体素子接続パッド3と外部接続パッド4とを互いに電氣的に接続する配線導体2が配設されている。

【0009】

絶縁層1aは、本例の配線基板のコア基板となる部材であり、例えばガラス繊維束を縦横に織り込んだガラス織物にエポキシ樹脂やビスマレイミドトリアジン樹脂等の熱硬化性樹脂を含浸させて成り、厚みが0.3~1.5mm程度であり、その上面から下面にかけて直径が0.1~1mm程度の複数のスルーホール6を有している。そして、その上下面および各スルーホール6の内面には配線導体2の一部が被着されており、上下面の配線導体2がスルーホール6を介して電氣的に接続されている。なお、絶縁層1aの上下面に被着された配線導体2は、主として接地導体層または電源導体層として機能し、それぞれ異なる接地または電源電位に接続されている。

10

【0010】

このような絶縁層1aは、ガラス織物に未硬化の熱硬化性樹脂を含浸させた絶縁シートを熱硬化させた後、これに上面から下面にかけてドリル加工を施すことにより製作される。なお、絶縁層1a上下面の配線導体2は、絶縁層1a用の絶縁シートの上下全面に厚みが3~50μm程度の銅箔を貼着しておくとともに、この銅箔をシートの硬化後にエッチング加工することにより所定のパターンに形成される。また、スルーホール6内面の配線導体2は、絶縁層1aにスルーホール6を設けた後に、このスルーホール6内面に無電解めっき法および電解めっき法により厚みが3~50μm程度の銅めっき膜を析出させることにより形成される。

20

【0011】

さらに、絶縁層1aは、そのスルーホール6の内部にエポキシ樹脂やビスマレイミドトリアジン樹脂等の熱硬化性樹脂から成る孔埋め樹脂7が充填されている。孔埋め樹脂7は、スルーホール6を塞ぐことによりスルーホール6の直上および直下に配線導体2および各絶縁層1bを形成可能とするためのものであり、未硬化のペースト状の熱硬化性樹脂をスルーホール6内にスクリーン印刷法により充填し、それを熱硬化させた後、その上下面を略平坦に研磨することにより形成される。そして、この孔埋め樹脂7を含む絶縁層1aの上下面に絶縁層1b, 1cが順次積層されている。

【0012】

絶縁層1aの上下面に積層された各絶縁層1b, 1cは、ビルドアップ絶縁層であり、エポキシ樹脂等の熱硬化性樹脂に酸化珪素粉末等の無機絶縁物フィラーを30~70質量%程度分散させた絶縁材料から成る。絶縁層1b, 1cは、それぞれの厚みが20~60μm程度であり、各層の上面から下面にかけて直径が30~100μm程度の複数のビアホール8を有している。これらの各絶縁層1b, 1cは、配線導体2を高密度に配線するための絶縁間隔を提供するためのものである。そして、上層の配線導体2と下層の配線導体2とをビアホール8を介して電氣的に接続することにより高密度配線が立体的に形成可能となっている。このような各絶縁層1b, 1cは、厚みが20~60μm程度の未硬化の熱硬化性樹脂から成る絶縁フィルムを絶縁層1aの上下面に貼着し、これを熱硬化させるとともにレーザ加工によりビアホール8を穿孔し、さらにその上に同様にして次の絶縁層1cを順次積み重ねることによって形成される。なお、各絶縁層1b, 1cの表面およびビアホール8内に被着された配線導体2は、各絶縁層1b, 1cを形成する毎に各絶縁層1b, 1cの表面およびビアホール8内に5~50μm程度の厚みの銅めっき膜を公知のセミアディティブ法等のパターン形成法により所定のパターンに被着させることによって形成される。

30

40

【0013】

また、絶縁基板1の上面に形成された半導体素子接続パッド3および絶縁基板1の下面に形成された外部接続パッド4は、厚みが3~50μm程度の銅めっき膜から成り、最表層の配線導体2の一部として外部に露出するように形成されている。そして、半導体素子接続パッド3は半導体素子Sを配線基板に接続するための端子として機能し、外部接続パッド4は配線基板を外部電気回路に接続するための端子として機能する。このような半導

50

体素子パッド3および外部接続パッド4は、絶縁層1cの表面に配線導体2を形成する際にセミアディティブ法による銅めっき膜を所定のパターンに被着させることにより形成される。

【0014】

また、絶縁層1cの上には、ソルダーレジスト層5が被着されている。ソルダーレジスト層5は、例えばアクリル変性エポキシ樹脂等の熱硬化性樹脂にシリカやタルク等のフィラーを含有させて成り、上面側のソルダーレジスト層5であれば、半導体素子接続パッド3の中央部を露出させる開口部を有しているとともに、下面側のソルダーレジスト層5であれば、外部接続パッド4の中央部を露出させる開口部を有している。これらのソルダーレジスト層5は、半導体素子接続パッド3同士や外部接続パッド4同士の電氣的な絶縁信
10
頼性を高めるとともに、半導体素子接続パッド3や外部接続パッド4の絶縁層1cへの接合強度を大きなものとする作用をなす。このようなソルダーレジスト層5は、その厚みが10~50μm程度であり、感光性を有するソルダーレジスト層5用の未硬化樹脂ペーストをロールコーター法やスクリーン印刷法を採用して絶縁層1cの上に塗布し、これを乾燥させた後、露光および現像処理を行なって半導体素子接続パッド3や外部接続パッド4の中央部を露出させる開口部を形成した後、これを熱硬化させることによって形成される。あるいは、ソルダーレジスト層5用の未硬化の樹脂フィルムを絶縁層1c上に貼着した後、これを熱硬化させ、しかる後、半導体素子接続パッド3や外部接続パッド4の中央部
20
に対応する位置にレーザー光を照射し、硬化した樹脂フィルムを部分的に除去することによって半導体素子接続パッド3や外部接続パッド4の中央部を露出させる開口部を有するよ

【0015】

なお、本例の配線基板においては、図2に上面側のソルダーレジスト層5を省略した要部透視上面図で、図3に絶縁基板1およびソルダーレジスト層5を省略した要部斜視図で示すように、絶縁基板1上面の半導体素子接続パッド3の中に送信用の信号を半導体素子Sから出力するための第1の半導体素子接続パッドのペア3aと受信用の信号を半導体素子Sに入力するための第2の半導体素子接続パッドのペア3bとを有しているとともに、絶縁基板1下面の外部接続パッド4の中に送信用の信号を外部電気回路に出力するための第1の外部接続パッドのペア4aと受信用の信号を外部電気回路から入力するための第2の外部接続パッドのペア4bとを有している。そして、第1の半導体素子接続パッドのペア3aと第1の外部接続パッドのペア4aとの間が絶縁基板1の上面側の絶縁層1c上を互いに隣接して延在するように形成された第1の带状配線導体のペア2aにより電氣的に
30
接続されており、第2の半導体素子接続パッドのペア3bと第2の外部接続パッドのペア4bとの間が、絶縁基板1の下面側の絶縁層1b上を互いに隣接して延在するように形成された第2の带状配線導体のペア2bにより電氣的に接続されている。

【0016】

このように、本例の配線基板においては、送信用のペア伝送路における第1の带状配線導体のペア2aと受信用のペア伝送路における第2の带状配線導体のペア2bとが、両面に接地導体層または電源導体層を有するコア基板としての絶縁層1aを挟んで互いに異なる絶縁層1b, 1c上に形成されていることから、第1の带状配線導体のペア2aと第2の带状配線導体のペア2bとの間の電磁的な干渉が、両者間に配置された絶縁層1a上下面の接地導体層または電源導体層により有効に遮蔽される。その結果、ペア伝送路を伝播する信号にノイズが発生することがなく、高速の信号を正確に伝送することが可能な配線基板を提供することができる。この場合、第1の带状配線導体のペア2aと第2の带状配線導体のペア2bとの間に2層の接地導体層または電源導体層が介在するので、第1の带状配線導体のペア2aと第2の带状配線導体のペア2bとの間の電磁的な干渉がより確実に防止される。

【0017】

なお、第1の半導体素子接続パッドのペア3aと第2の半導体素子接続パッドのペア3bとの間に、接地用または電源用の半導体素子接続パッド3を介在させると、第1の半導
40
50

体素子接続パッドのペア 3 a と第 2 の半導体素子接続パッドのペア 3 b との間の電磁的な干渉を前記接地用または電源用の半導体素子接続パッド 3 により低減することができる。したがって、第 1 の半導体素子接続パッドのペア 3 a と第 2 の半導体素子接続パッドのペア 3 b との間に、接地用または電源用の半導体素子接続パッド 3 を介在させることが好ましい。

【 0 0 1 8 】

また、第 1 の外部接続パッドのペア 4 a と第 2 の外部接続パッドのペア 4 b との間に、接地用または電源用の外部接続パッド 4 を介在させると、第 1 の外部接続パッドのペア 4 a と第 2 の外部接続パッドのペア 4 b との間の電磁的な干渉を前記接地用または電源用の外部接続パッド 4 により低減することができる。したがって、第 1 の外部接続パッドのペア 4 a と第 2 の外部接続パッドのペア 4 b との間に、接地用または電源用の外部接続パッド 4 を介在させることが好ましい。

10

【 0 0 1 9 】

さらに、絶縁基板 1 の上面に形成された第 2 の半導体素子接続パッドのペア 3 b と絶縁基板 1 の下面側の絶縁層 1 b 上に形成された第 2 の帯状配線導体のペア 2 b とを接続する上面側のビアホール 8 およびスルーホール 6 の間隔を上面側からスルーホール 6 に向けて拡がるように配置すると、スルーホール 6 におけるインピーダンスの整合が容易となる。したがって、絶縁基板 1 の上面に形成された第 2 の半導体素子接続パッドのペア 3 b と絶縁基板 1 の下面側の絶縁層 1 b 上に形成された第 2 の帯状配線導体のペア 2 b とを接続する上面側のビアホール 8 およびスルーホール 6 の間隔を上面側からスルーホール 6 に向けて拡がるように配置することが好ましい。

20

【 0 0 2 0 】

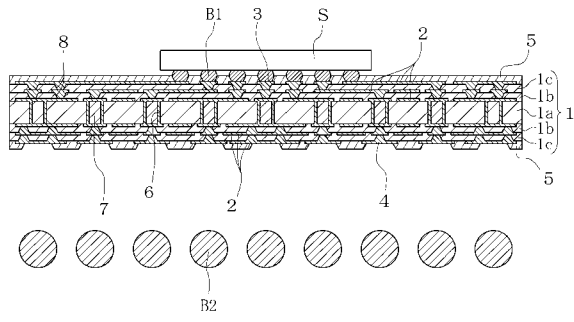
以上、本発明の配線基板における実施形態の一例について説明したが、本発明の配線基板は上述した実施形態の一例に限定されるものではなく、本発明の要旨を逸脱しない範囲であれば、種々の変更は可能である。例えば上述した一例では、コア基板としての絶縁層 1 a の上下面に絶縁層 1 b , 1 c を積層することにより絶縁基板 1 を形成したが、絶縁基板 1 は、コア基板を有しない、いわゆるコアレス基板により形成されても良い。

【 符号の説明 】

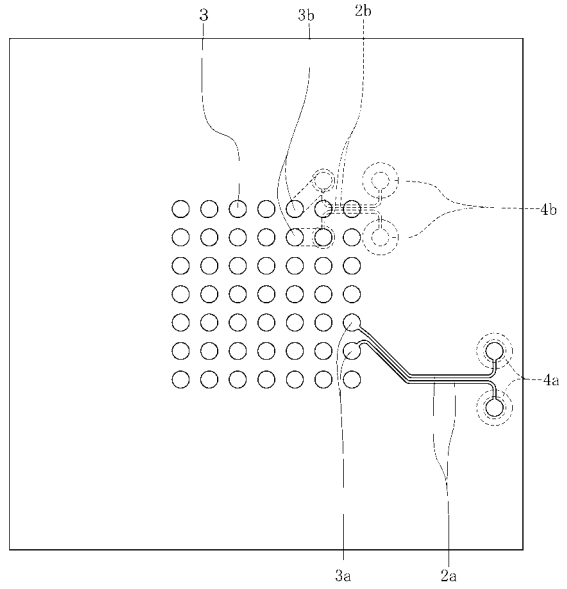
【 0 0 2 1 】

1	絶縁基板	30
1 a	コア基板としての絶縁層	
1 b , 1 c	ビルドアップ絶縁層としての絶縁層	
2	配線導体層	
2 a	第 1 の帯状配線導体のペア	
2 b	第 2 の帯状配線導体のペア	
3	半導体素子接続パッド	
3 a	第 1 の半導体素子接続パッドのペア	
3 b	第 2 の半導体素子接続パッドのペア	
4	外部接続パッド	
4 a	第 1 の外部接続パッドのペア	40
4 b	第 2 の外部接続パッドのペア	
S	半導体素子	

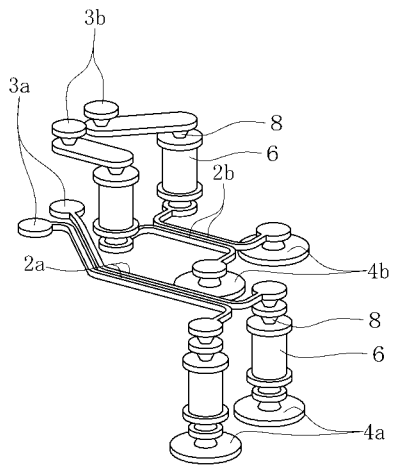
【図1】



【図2】



【図3】



フロントページの続き

(51)Int.Cl. F I
H 0 5 K 3/46 B
H 0 5 K 1/02 N

(56)参考文献 特開2008-244179(JP,A)
特開2005-353835(JP,A)
特開2008-153542(JP,A)
特開2003-218480(JP,A)
特開2005-294383(JP,A)
特開2004-253746(JP,A)

(58)調査した分野(Int.Cl., DB名)
H 0 1 L 2 3 / 1 2 - 2 3 / 1 5
H 0 5 K 1 / 0 2
H 0 5 K 3 / 4 6