

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-276610

(P2005-276610A)

(43) 公開日 平成17年10月6日(2005.10.6)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
H01B 13/00	H01B 13/00	3K007
C23C 14/08	C23C 14/08	4K029
H05B 33/14	H05B 33/14	5G323
H05B 33/28	H05B 33/28	

審査請求 未請求 請求項の数 9 O L (全 9 頁)

(21) 出願番号	特願2004-87821 (P2004-87821)	(71) 出願人	000003300 東ソー株式会社 山口県周南市開成町4560番地
(22) 出願日	平成16年3月24日 (2004.3.24)	(72) 発明者	飯草 仁志 神奈川県川崎市麻生区栗平1-9-1
		(72) 発明者	内海 健太郎 神奈川県大和市中央林間5-7-8
		Fターム(参考)	3K007 AB05 CB01 DB03 FA01 4K029 AA09 AA24 BA01 BA10 BA21 BA45 BB02 BC09 BD00 CA06 DC34 DC39 EA01 FA01 5G323 BA01 BB05

(54) 【発明の名称】 透明導電膜の製造方法

(57) 【要約】

【課題】 O L E Dディスプレイ等の表示素子に用いる透明導電膜として好適な低抵抗でかつ表面平坦性に優れた透明導電膜およびその製造方法を提供する。

【解決手段】 スパッタリング法により、真空槽内に設置した基板上にインジウム、スズおよび酸素を含む薄膜を形成する透明導電膜の製造方法において、前記基板上にインジウムを含む金属膜からなる下地金属層を形成した後、この下地金属層を酸化させ、その後、酸化された下地金属層上にインジウム、スズおよび酸素を含む透明導電膜を形成することにより、低抵抗でかつ表面平坦性に優れた透明導電膜を得ることができる。

【選択図】 選択図なし

【特許請求の範囲】

【請求項 1】

スパッタリング法により、真空槽内に設置した基板の上にインジウム、スズおよび酸素を含む透明導電膜を形成する透明導電膜の製造方法において、前記基板の上にインジウムを含む金属膜からなる下地金属層を形成した後、該下地金属層を酸化させ、その後、酸化された下地金属層上にインジウム、スズおよび酸素を含む透明導電膜を形成することを特徴とする透明導電膜の製造方法。

【請求項 2】

下地金属層を大気暴露することにより酸化させることを特徴とする請求項 1 に記載の透明導電膜の製造方法。

10

【請求項 3】

真空槽内に酸化性ガスを導入することにより、下地金属層を酸化させることを特徴とする請求項 1 に記載の透明導電膜の製造方法。

【請求項 4】

酸化性ガスが酸素であることを特徴とする請求項 3 に記載の透明導電膜の製造方法。

【請求項 5】

基板の上に形成する下地金属層が金属インジウム膜からなることを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の透明導電膜の製造方法。

【請求項 6】

基板の上に形成する下地金属層がインジウム合金膜からなることを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の透明導電膜の製造方法。

20

【請求項 7】

インジウム合金が、インジウム - スズ合金であることを特徴とする請求項 6 に記載の透明導電膜の製造方法。

【請求項 8】

基板の上に形成する下地金属層の厚さが、0.1 ~ 5 nmであることを特徴とする請求項 1 ~ 7 のいずれか 1 項に記載の透明導電膜の製造方法。

【請求項 9】

透明導電膜が、実質的にインジウム、スズおよび酸素からなることを特徴とする請求項 1 ~ 8 のいずれか 1 項に記載の透明導電膜の製造方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、透明導電膜の製造方法に関し、特に OLED (Organic Light Emitted Diode) ディスプレーに好適な透明導電膜の製造方法に関する。

【背景技術】

【0002】

近年、表示機器の技術レベルが高まるなかで、自発光のため視認性に優れ、薄型、軽量、高速応答、高視野角、高コントラストといった特徴を有している OLED ディスプレーの実用化が進んでいる。OLED 素子構造は、図 1 に示すようにガラス基板 1 上に、透明電極 2、ホール輸送層 3、発光層 4、電子輸送層 5、金属陰極 6 が順次積層された構造となっている。パネル構造は、帯状の直交させた透明電極と背面電極からなる X - Y のマトリクス構造のもの（パッシブタイプ）と薄膜トランジスタ（TFT）を用いた構造のもの（アクティブタイプ）に大別されるが、いずれの場合も高精細化や高速応答化に対応するために透明電極 2 に低抵抗率が要求され、ITO (Indium Tin Oxide) 薄膜が使用されている。

40

【0003】

ITO 薄膜の製造方法としては、大面積化が容易でかつ高性能の膜が得られるスパッタリング法が主流となっている。ITO 薄膜形成用スパッタリングターゲットとしては金属インジウムと金属スズの合金からなるターゲット、あるいは酸化インジウムと酸化スズの

50

複合酸化物（ITO）ターゲットが用いられている。このうち、得られる膜の抵抗値および透過率の経時変化が少なく、成膜条件のコントロールが容易であるという理由から主としてITOターゲットが使用されている。

【0004】

従来、OLED等の表示素子に用いるに十分に低抵抗なITO薄膜を得るには、薄膜を結晶化する必要があった。しかし、結晶性のITO薄膜の表面には突起が形成され、その様なITO薄膜をOLEDディスプレイに用いた場合、ダークスポット不良による寿命の低下という問題を引き起こしている。ダークスポット不良とは、OLED素子を長時間発光させた場合に、非発光点（黒点）が現れ、表示品質を劣化させるものである。ダークスポット不良原因の一つとして、前記突起があげられている。この突起部分で電流が集中し素子が破壊され、ダークスポットが形成される。そのため、ITO薄膜をOLEDディスプレイに用いる場合、 SnO_2 量を10重量%（ $\text{SnO}_2 / (\text{In}_2\text{O}_3 + \text{SnO}_2)$ の重量比）含む一般的なITOターゲットを用いてスパッタリング成膜して結晶性膜を得た後、当該膜を研磨して平坦化して使用している。しかし、ITO薄膜形成後に研磨を行うことは、工程が増加し、コストアップとなるため、研磨工程を行わずとも平坦な膜が得られる方法の開発が望まれていた。

10

【0005】

このような問題を解決する手段として、ITOに第3元素を添加したり、酸化インジウムにSn以外の元素を添加して薄膜表面の平坦性を向上させようとする試みがなされてきた。例えば、ITOに第3元素を添加する方法として、Gaを添加するもの（例えば特許文献1参照）、Yを添加するもの（例えば特許文献2参照）、Alを添加するもの（例えば特許文献3参照）、Znを添加するもの（例えば特許文献4参照）、Mgを添加するもの（例えば特許文献5参照）、Geを添加するもの（例えば特許文献6参照）等をおこなうことができる。また、酸化インジウムのドーパントとしてSn以外の元素であるGeを添加したもの（例えば特許文献7参照）等もあげられる。しかし上記方法はいずれもインジウム、スズ以外の元素を使用しているためデバイス（TFE素子等）中へ異種元素が拡散することによる悪影響が懸念された。また添加した元素によってはITO薄膜をアルカリ性溶液で処理する際に、薄膜が剥がれるという問題があった。更に、上記方法の第3元素添加により薄膜の平坦性を向上させた場合、添加した元素に電気伝導性を妨げる働きがあるため、ITO薄膜自体が十分に低抵抗とならず、更に薄膜の平坦性も十分ではなかった。

20

30

【0006】

他にも透明導電膜の表面平滑性を向上したのものとして、酸化インジウムにドーパントとして亜鉛のみを用いる非晶質膜も提案されている（例えば特許文献8参照）。当該膜では、表面粗さが10nm以下で、なおかつ抵抗率が $200\mu\text{cm}$ 以下が達成されている。しかし達成し得る表面粗さは5nm程度までであったため表示素子に用いるにはまだ不十分であり、更に膜質が非晶質であったために耐アルカリ性が弱く、透明電極の微細加工の条件範囲が狭いという問題があった。

【0007】

成膜方法からのアプローチとして、イオンプレーティング法によりITO膜を平坦化する方法（例えば特許文献9参照）や真空蒸着法により平坦化する方法（例えば特許文献10参照）が提案されている。しかし、イオンプレーティング法や真空蒸着法では、大面積への均一成膜の点でスパッタ法に劣るという問題点があった。

40

【0008】

また、高分子フィルム上に酸素含有率が異なる2層のITO膜を形成することにより、膜の剥離防止や耐久性を向上させることが可能となることが提案されている（例えば特許文献11参照）。しかし、この特許文献11にはITO薄膜の表面平坦化に関しては何ら記載されていない。

【0009】

【特許文献1】特開2000-129432号公報

50

【 0 0 1 0 】

【特許文献2】特開2000-169219号公報
【特許文献3】特開2000-169220号公報
【特許文献4】特開2000-185968号公報
【特許文献5】特開2001-151572号公報
【特許文献6】特開2001-307553号公報
【特許文献7】特開2002-050231号公報
【特許文献8】特開平09-092037号公報
【特許文献9】特開2002-47559号公報
【特許文献10】特開平10-330916号公報
【特許文献11】特開2003-151358号公報

10

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 1 】

以上説明した様に、従来、O L E Dディスプレイに用いるために、十分に平坦でかつ低抵抗な透明導電膜を研磨なしに得ることは困難であった。本発明は、O L E Dディスプレイ等の表示素子に用いる透明導電膜として好適な、即ち低抵抗でかつ表面平坦性に優れた結晶性膜の製造方法を提供するものである。

【課題を解決するための手段】

【 0 0 1 2 】

本発明者らは、I T O薄膜表面に形成される突起の形成メカニズムの検討を行い、突起はガラス基板上に形成されるI nの液滴を核としたV L S (V a p o r L i q u i d S o l i d)モデルにより形成されるとの結論を得た。また、このI nの液滴はガラス基板表面近傍でのみ形成され、I T O膜の膜厚が10nm以上に達すると形成されないとの新規知見を得た。そして、I T O膜の平坦化には、基板上的I nを速やかに酸化させると良いとの方向性を得るに至った。更に、I T O膜を形成する際、下地金属層としてインジウムあるいはインジウム合金からなる金属膜を形成し、この下地金属層を酸化させた後、この酸化された下地金属層上にI T O膜を形成すると、I nの液滴が形成されず、その結果、得られる薄膜表面の平坦性を著しく改善できることを見出し、本発明を完成した。

20

【 0 0 1 3 】

即ち、本発明は、O L E Dディスプレイに好適な低抵抗で表面平坦性に優れたI T O薄膜を製造する方法に関するものであり、具体的には、以下の構成を有する透明導電膜の製造方法である。

30

【 0 0 1 4 】

本発明の透明導電膜の製造方法は、スパッタリング法により、真空槽内に設置した基板上にインジウム、スズおよび酸素を含む透明導電膜を形成する透明導電膜の製造方法において、前記基板上にインジウムを含む金属膜からなる下地金属層を形成した後、該下地金属層を酸化させ、その後、酸化された下地金属層上にインジウム、スズおよび酸素を含む透明導電膜（以下、I T O系透明導電膜と称す）を形成することを特徴とする透明導電膜の製造方法である。本発明における基板としては、透明性や機械的強度等、用途に応じて要求される特性を満たしていればよく、透明性および耐熱性の観点からガラス基板が好ましい。下地金属層は金属インジウム膜またはインジウム合金膜からなることが好ましく、インジウム合金としては、インジウム - スズ合金が好ましい。こうすることにより、O L E Dディスプレイに好適な表面粗さR aが0.5 ~ 2.0nm、最大高さR yが8 ~ 20nmであり、かつ抵抗率が100 ~ 250 μ c mである透明導電膜を得ることが可能となる。

40

【 0 0 1 5 】

以下、本発明を更に詳細に説明する。

【 0 0 1 6 】

本発明の透明導電膜の製造方法で使用されるターゲットは特に限定されず、市販のター

50

ゲットを用いることができる。

【0017】

最初に基板上に下地金属層となる金属インジウム層またはインジウム合金層を形成する。この下地金属層の膜厚は、0.1～5nmが好ましく、より好ましくは1～3nm、特に好ましくは1.5～2.5nmである。下地金属層が薄すぎた場合には、前記下地金属層を酸化させた後にITO膜を形成した際に得られる膜の表面に、僅かながら突起が形成される場合があり好ましくない。また、厚すぎた場合には得られる膜の抵抗率が高くなり好ましくない。下地金属層形成時の基板の温度は、該下地金属層を構成する金属の融点以下かつ使用する基板の耐熱温度以下であれば特に限定されない。

【0018】

次に形成した下地金属層を酸化させる方法として、該下地金属層を形成した後に、真空チャンバーを大気開放し、該下地金属層を大気に暴露させることで酸化させることができる。この時、大気に暴露する時間は、該下地金属膜が酸化される時間であれば良いが、生産性を考慮すると15分間とすることが好ましい。大気暴露後は再び真空排気を行う。また、該下地金属層を酸化させる方法として該下地金属層を形成後、真空槽内に酸化性ガスを導入することで該下地金属層を酸化させてもよい。この酸化性ガスとしては、酸素、酸素を含む混合ガスあるいは乾燥空気等を使用することができる。ガス導入時間は、該下地金属膜が酸化される時間であれば良く、好ましくは導入ガスとして酸素を用いた場合で15分間である。その後、基板を真空槽内で下地層上に形成するITO系薄膜の結晶化温度以上に加熱する。結晶化温度は、ITO膜中のSnO量により異なるが、150から300も加熱すれば十分である。こうすることにより、得られる薄膜の抵抗率が低下する。形成するITO系透明導電膜の結晶化温度以上に加熱された基板上にITO系透明導電膜をスパッタリング法により形成する。スパッタリングに際しては、スパッタリングガスとして、アルゴンなどの不活性ガスに必要に応じて酸素ガスなどが加えられ、通常0.1～1.5Paにこれらのガス圧を制御しながら行われる。スパッタリングのための電力印加方式としては、DC、RFあるいはこれらを組み合わせたものが使用可能である。

【0019】

本発明の製造方法を用いた場合、得られる薄膜表面の表面粗さは、Raが0.5～2.0nm、最大高さRyが8～20nmであり、かつ抵抗率が100～250 μ cmとなる。

【0020】

なお本発明における表面粗さRaおよびRyの測定方法は、JIS B0601-1994に記載の通りである。

【0021】

本発明により得られた透明導電膜は研磨によって得られる従来のものとは異なるものである。研磨によって表面を平坦にした透明導電膜は、研磨に起因する応力、歪み、欠陥等が発生し易いが、本発明の膜はスパッタリング成膜工程のみで生成したものであり、研磨に起因する欠陥等がなく、研磨縞等も見られない。また、研磨工程を省略できるため、低コスト化が可能となる。

【発明の効果】

【0022】

上述のように基板上にインジウムを含む金属膜からなる下地金属層を形成した後、この下地金属層を酸化させ、その後、酸化された下地金属層上にインジウム、スズおよび酸素を含む透明導電膜（ITO系透明導電膜）を形成することで低抵抗かつ平坦性の良好な透明導電膜を得ることができる。

【実施例】

【0023】

以下、本発明を実施例をもって更に詳細に説明するが、本発明はこれらに限定されるものではない。

【0024】

実施例 1

市販のインジウムターゲットと基板となるガラス基板（コーニング#1737）をスパッタリング装置のチャンバー内に設置し、以下の条件で基板上に成膜を行い下地金属層を形成した。

（スパッタリング条件）

基板温度：室温、スパッタリングガス：Ar、スパッタリングガス圧：0.5 Pa、電力印加方式：DCマグネトロン、膜厚：2 nm

次に基板上に形成した下地金属層を以下の条件で酸化させた。

（下地金属層の酸化方法）

下地金属層を形成したスパッタリングチャンバーに空気を導入することで大気圧にし、15分間基板上に形成した下地金属層を大気に暴露させ酸化させ、再び真空排気を行った。

【0025】

次に、酸化させた金属層を形成した基板をスパッタリングチャンバー内で200に加熱し、市販のITOターゲット（ $\text{SnO}_2 = 10$ 重量%）を用いて前記酸化させた下地金属層上に透明導電膜を以下の条件で形成した。

（スパッタリング条件）

基板温度：200、スパッタリングガス：Ar + O₂、酸素分圧：最適酸素分圧（抵抗率が極小となる分圧）、スパッタリングガス圧：0.5 Pa、電力印加方式：DCマグネトロン、膜厚：下地金属層との合計で150 nm

得られた膜の表面状態をDigital Instruments社製AFM：Nano-Scope IIIaを用いて観察した。抵抗率、表面粗さ（Ra）、最大高さ（Ry）および1 μm四方あたりに形成された高さ20 ~ 100 nmの突起数を測定した結果を表1にまとめる。低抵抗で平坦性の良好な膜が得られた。

【0026】

実施例 2

下地金属層の膜厚を1 nmとした以外は、実施例1と同じ条件で薄膜を作製した。抵抗率、表面粗さ（Ra）、最大高さ（Ry）および1 μm四方あたりに形成された高さ20 nm以上の突起数を表1にまとめる。低抵抗で平坦性の良好な膜が得られた。

【0027】

実施例 3

下地金属層の膜厚を3 nmとした以外は、実施例1と同じ条件で薄膜を作製した。抵抗率、表面粗さ（Ra）、最大高さ（Ry）および1 μm四方あたりに形成された高さ20 nm以上の突起数を表1にまとめる。低抵抗で平坦性の良好な膜が得られた。

【0028】

実施例 4

下地金属層の膜厚を5 nmとした以外は、実施例1と同じ条件で薄膜を作製した。抵抗率、表面粗さ（Ra）、最大高さ（Ry）および1 μm四方あたりに形成された高さ20 nm以上の突起数を表1にまとめる。低抵抗で平坦性の良好な膜が得られた。

【0029】

実施例 5

下地金属層を10重量%のスズを含有したインジウム合金層とした以外は、実施例1と同じ条件で薄膜を作製した。低抵抗で平坦性の良好な膜が得られた。抵抗率、表面粗さ（Ra）、最大高さ（Ry）および1 μm四方あたりに形成された高さ20 nm以上の突起数を表1にまとめる。低抵抗で平坦性の良好な膜が得られた。

【0030】

実施例 6

下地金属層の酸化方法を下記の条件で行った以外は実施例1と同じ条件で薄膜を作製した。

（下地金属層の酸化方法）

下地金属層を形成したスパッタリングチャンバーに酸素ガスを15分間30 SCCM導

10

20

30

40

50

入することで下地金属層を酸化させた。

抵抗率、表面粗さ (R a)、最大高さ (R y) および 1 μ m 四方あたりに形成された高さ 20 n m 以上の突起数を表 1 にまとめる。低抵抗で平坦性の良好な膜が得られた。

【 0 0 3 1 】

実施例 7

下地金属層の膜厚を 3 n m とした以外は、実施例 6 と同じ条件で薄膜を作製した。抵抗率、表面粗さ (R a)、最大高さ (R y) および 1 μ m 四方あたりに形成された高さ 20 n m 以上の突起数を表 1 にまとめる。低抵抗で平坦性の良好な膜が得られた。

【 0 0 3 2 】

実施例 8

下地金属層を 10 重量 % のスズを含有したインジウム合金層とした以外は、実施例 6 と同じ条件で薄膜を作製した。抵抗率、表面粗さ (R a)、最大高さ (R y) および 1 μ m 四方あたりに形成された高さ 20 n m 以上の突起数を表 1 にまとめる。低抵抗で平坦性の良好な膜が得られた。

10

【 0 0 3 3 】

比較例 1

下地金属層を形成せず、実施例 1 に記載の I T O 膜の成膜条件でスパッタリングを行い、基板上に直接 I T O 膜を形成した。抵抗率、表面粗さ (R a)、最大高さ (R y) および 1 μ m 四方あたりに形成された高さ 20 n m 以上の突起数を表 1 にまとめる。低抵抗だが突起が多く平坦性の悪い膜が得られた。

20

【 0 0 3 4 】

比較例 2

下地金属層の酸化を行わなかった以外は実施例 1 と同じ条件で薄膜を作製した。抵抗率、表面粗さ (R a)、最大高さ (R y) および 1 μ m 四方あたりに形成された高さ 20 n m 以上の突起数を表 1 にまとめる。低抵抗だが突起が非常に多く平坦性の悪い膜が得られた。

【 0 0 3 5 】

【表 1】

	下地金属	下地金属層 膜厚 (nm)	下地金属層 酸化方法	ITO 膜厚 (nm)	抵抗率 ($\mu\Omega\text{cm}$)	Ra (nm)	Rv (nm)	1 μm 四方の 突起の数 (個)
実施例 1	In	2.0	大気暴露	148.0	182	1.21	18.74	0
実施例 2	In	1.0	大気暴露	149.0	171	1.97	19.40	0
実施例 3	In	3.0	大気暴露	147.0	202	1.21	18.61	0
実施例 4	In	5.0	大気暴露	145.0	248	1.34	18.00	0
実施例 5	In-Sn	2.0	大気暴露	148.0	159	1.26	18.23	0
実施例 6	In	2.0	酸素ガス	148.0	187	1.33	17.88	0
実施例 7	In	3.0	酸素ガス	147.0	204	1.48	19.20	0
実施例 8	In-Sn	2.0	酸素ガス	148.0	152	1.36	18.97	0
比較例 1	---	---	---	150.0	136	2.43	32.66	11
比較例 2	In	2.0	---	148.0	172	4.96	110.76	62

10

20

30

40

【図面の簡単な説明】

【0036】

【図 1】OLED (Organic Light Emitted Diode) 素子構造 50

造の一例を示す図である。

【符号の説明】

【0037】

1. 基板
2. 透明電極
3. ホール輸送層
4. 発光層
5. 電子輸送層
6. 金属電極

【図1】

