

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3770237号

(P3770237)

(45) 発行日 平成18年4月26日(2006.4.26)

(24) 登録日 平成18年2月17日(2006.2.17)

(51) Int. Cl.		F I		
	<b>HO 1 L 21/60</b>	<b>(2006.01)</b>	HO 1 L	21/60 3 1 1 T
	<b>HO 5 K 3/34</b>	<b>(2006.01)</b>	HO 5 K	3/34 5 O 5 B
			HO 5 K	3/34 5 O 7 C
			HO 5 K	3/34 5 O 7 L

請求項の数 34 (全 47 頁)

(21) 出願番号	特願2003-24649 (P2003-24649)	(73) 特許権者	000002369
(22) 出願日	平成15年1月31日(2003.1.31)		セイコーエプソン株式会社
(65) 公開番号	特開2004-6648 (P2004-6648A)		東京都新宿区西新宿2丁目4番1号
(43) 公開日	平成16年1月8日(2004.1.8)	(74) 代理人	100066980
審査請求日	平成15年2月19日(2003.2.19)		弁理士 森 哲也
(31) 優先権主張番号	特願2002-81220 (P2002-81220)	(74) 代理人	100075579
(32) 優先日	平成14年3月22日(2002.3.22)		弁理士 内藤 嘉昭
(33) 優先権主張国	日本国(JP)	(74) 代理人	100103850
(31) 優先権主張番号	特願2002-81221 (P2002-81221)		弁理士 崔 秀▲てつ▼
(32) 優先日	平成14年3月22日(2002.3.22)	(72) 発明者	塩澤 雅邦
(33) 優先権主張国	日本国(JP)		長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
(31) 優先権主張番号	特願2002-84347 (P2002-84347)	審査官	池淵 立
(32) 優先日	平成14年3月25日(2002.3.25)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 電子デバイス製造装置および電子デバイスの製造方法

## (57) 【特許請求の範囲】

## 【請求項1】

電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、前記電子部品がマウントされた連続体のリフロー処理を前記マウント位置の下流側で行うリフロー手段と、

前記マウント位置の上流側で前記連続体の複数の回路ブロックについて一括して導電材を塗布する導電材塗布手段と、  
を備え、

前記マウント手段は複数設けられ、前記導電材塗布手段により塗付された導電材塗付領域を分割してマウントすることを特徴とする電子デバイス製造装置。

## 【請求項2】

前記搬送手段により搬送される連続体を巻き出す巻出手段と、前記搬送手段により搬送された連続体を巻き取る巻取手段とをさらに備えることを特徴とする請求項1記載の電子デバイス製造装置。

## 【請求項3】

前記巻取手段の前段に設けられ、前記巻取手段により巻き取られる連続体を回路ブロックごとに切り出す切り出し手段をさらに備えることを特徴とする請求項2記載の電子デバイス製造装置。

## 【請求項4】

前記導電材塗布手段、前記マウント手段および前記リフロー手段は、前記連続体の搬送方向に沿って前記巻出手段と前記巻取手段との間に並べて配置されていることを特徴とする請求項 3 記載の電子デバイス製造装置。

【請求項 5】

前記リフロー手段の前段に設けられ、前記リフロー手段に搬送される連続体を途中で弛ませるパuffers手段をさらに備えることを特徴とする請求項 1 ~ 4 のいずれか 1 項記載の電子デバイス製造装置。

【請求項 6】

前記巻取手段の前段に設けられ、前記リフローされた連続体の所定領域に封止樹脂を塗布する封止樹脂塗布手段と、

前記封止樹脂のキュアを前記封止樹脂の塗布位置の下流側で行うキュア手段とをさらに備えることを特徴とする請求項 2 ~ 5 のいずれか 1 項記載の電子デバイス製造装置。

【請求項 7】

前記リフロー手段は、前記連続体の被加熱処理領域との距離が制御されることにより、前記被加熱処理領域の温度を上昇させる発熱手段を備えることを特徴とする請求項 1 ~ 6 のいずれか 1 項記載の電子デバイス製造装置。

【請求項 8】

前記発熱手段は、前記連続体の被加熱処理領域の少なくとも一部に接近するか、あるいは接触することにより、前記被加熱処理領域の温度を上昇させることを特徴とする請求項 7 記載の電子デバイス製造装置。

【請求項 9】

前記発熱手段は、前記連続体の裏面側または表面側から接触することを特徴とする請求項 8 記載の電子デバイス製造装置。

【請求項 10】

前記発熱手段は、移動速度または移動位置が制御されることにより、前記被加熱処理領域の温度を段階的に制御することを特徴とする請求項 7 ~ 9 のいずれか 1 項記載の電子デバイス製造装置。

【請求項 11】

前記発熱手段は、上下移動または水平移動することを特徴とする請求項 7 ~ 10 のいずれか 1 項記載の電子デバイス製造装置。

【請求項 12】

前記発熱手段は、同一の被加熱処理領域に複数回接触することを特徴とする請求項 7 ~ 11 のいずれか 1 項記載の電子デバイス製造装置。

【請求項 13】

前記発熱手段は、前記導電材塗布手段により塗布される導電材塗付領域よりも大きな接触面積を有し、複数の回路ブロックについて一括して温度を上昇させることを特徴とする請求項 7 ~ 12 のいずれか 1 項記載の電子デバイス製造装置。

【請求項 14】

電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、設定温度の異なる複数の接触領域を有し、前記接触領域が前記被加熱処理領域に順次接触することにより、前記被加熱処理領域の温度を段階的に上昇させる発熱手段とを備え、前記設定温度の異なる複数の接触領域は個別に移動可能であることを特徴とする電子デバイス製造装置。

【請求項 15】

前記設定温度の異なる複数の接触領域は、前記連続体の搬送方向に沿って並べて配置されていることを特徴とする請求項 14 記載の電子デバイス製造装置。

【請求項 16】

前記設定温度の異なる接触領域間には空隙が設けられていることを特徴とする請求項 14 または 15 記載の電子デバイス製造装置。

10

20

30

40

50

## 【請求項 17】

電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、  
前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、  
前記連続体の被加熱処理領域との距離が制御されることにより、前記被加熱処理領域の  
温度を上昇させる発熱手段と、  
を備え、

前記発熱手段は、複数の製品ピッチに対応した長さの異なる複数の接触領域を有し、前  
記製品ピッチに対応して前記接触領域が選択されることを特徴とする電子デバイス製造装  
置。

## 【請求項 18】

10

電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、  
前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、  
前記連続体の被加熱処理領域との距離が制御されることにより、前記被加熱処理領域の  
温度を上昇させる発熱手段と、  
前記連続体の被加熱処理領域と前記発熱手段との間に抜き差し可能なシャッタ手段と、  
を備えることを特徴とする電子デバイス製造装置。

## 【請求項 19】

電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、  
前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、  
前記連続体の被加熱処理領域との距離が制御されることにより、前記被加熱処理領域の  
温度を上昇させる発熱手段と、  
前記発熱手段を支持する支持台と、  
前記連続体の搬送方向に沿って前記支持台をスライドさせるスライド手段と、  
を備えることを特徴とする電子デバイス製造装置。

20

## 【請求項 20】

電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、  
前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、  
前記連続体の被加熱処理領域との距離が制御されることにより、前記被加熱処理領域の  
温度を上昇させる発熱手段と、  
前記発熱手段と異なる方向から前記連続体の被加熱処理領域を加熱する加熱補助手段と  
、  
を備えることを特徴とする電子デバイス製造装置。

30

## 【請求項 21】

電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、  
前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、  
前記連続体の被加熱処理領域との距離が制御されることにより、前記被加熱処理領域の  
温度を上昇させる発熱手段と、  
前記被加熱処理領域に向けられる面側に複数の冷却剤の吹出し孔を有した平板部材と、  
を備えることを特徴とする電子デバイス製造装置。

## 【請求項 22】

40

電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、  
前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、  
前記連続体の被加熱処理領域との距離が制御されることにより、前記被加熱処理領域の  
温度を上昇させる発熱手段と、  
前記被加熱処理領域を厚み方向の上下から覆って挟み込む断面コ字形状の覆挟孔と、前  
記覆挟孔の内面に設けられた複数の冷却剤の吹出し孔と  
を備えることを特徴とする電子デバイス製造装置。

## 【請求項 23】

電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、  
前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、

50

前記連続体の被加熱処理領域との距離が制御されることにより、前記被加熱処理領域の温度を上昇させる発熱手段と、

前記発熱手段よりも温度の低い領域を備え、前記温度の低い領域が前記連続体の被加熱処理領域の少なくとも一部に接触することにより、前記被加熱処理領域の温度を低下させる冷却ブロックとを備え、

前記冷却ブロックは、前記発熱手段の後段に配置されていることを特徴とする電子デバイス製造装置。

【請求項 2 4】

前記温度の低い領域は、前記導電材塗布手段により塗布される導電材塗付領域よりも大きな接触面積を有し、前記冷却ブロックは、複数の回路ブロックについて一括して温度を低下させることを特徴とする請求項 2 3 記載の電子デバイス製造装置。

10

【請求項 2 5】

前記温度の低い領域は、複数の製品ピッチに対応した長さの異なる複数の接触領域を有し、前記温度降下手段は、前記製品ピッチに対応して前記接触領域を選択することを特徴とする請求項 2 3 または 2 4 記載の電子デバイス

【請求項 2 6】

巻き出し側と巻き取り側との間に引き出され、電子部品搭載領域が回路ブロックごとに設けられた連続体上で、電子部品のマウント処理と前記連続体の被加熱処理領域の少なくとも一部に発熱手段を接近させるか、あるいは接触させることにより、前記被加熱処理領域の温度を上昇させるリフロー処理とを並列して行う工程と、

20

前記発熱手段による加熱後または加熱中に、前記発熱手段を前記被加熱処理領域から引き離す工程と、

前記引き離された前記発熱手段と前記被加熱処理領域との間に遮熱板を挿入する工程と、  
を備えることを特徴とする電子デバイスの製造方法。

【請求項 2 7】

前記被加熱処理領域から引き離された前記発熱手段を前記被加熱処理領域に再び接触させる工程を備えることを特徴とする請求項 2 6 記載の電子デバイスの製造方法。

【請求項 2 8】

前記被加熱処理領域から引き離された前記発熱手段を前記被加熱処理領域に再び接触させる前に、前記被加熱処理領域に熱風を吹き付ける工程を備えることを特徴とする請求項 2 7 記載の電子デバイスの製造方法。

30

【請求項 2 9】

巻き出し側と巻き取り側との間に引き出され、電子部品搭載領域が回路ブロックごとに設けられた連続体上で、電子部品のマウント処理と前記連続体の被加熱処理領域の少なくとも一部に発熱手段を接近させるか、あるいは接触させることにより、前記被加熱処理領域の温度を上昇させるリフロー処理とを並列して行う工程を含み、

前記リフロー処理は、前記連続体の第 1 被加熱処理領域を第 1 発熱手段上に搬送するとともに、前記連続体の第 2 被加熱処理領域を前記第 1 発熱手段よりも高温であって、前記第 1 発熱手段が前段になるように前記連続体の搬送方向に沿って並べて配置された第 2 発熱手段上に搬送する工程と、

40

前記第 1 発熱手段上に搬送された前記第 1 被加熱処理領域を前記第 1 発熱手段に接触させることにより、前記第 1 被加熱処理領域の温度を上昇させるとともに、前記第 2 発熱手段上に搬送された前記第 2 被加熱処理領域を前記第 2 発熱手段に接触させることにより、前記第 2 被加熱処理領域の温度を前記第 1 被加熱処理領域よりも高温に上昇させる工程と、

前記第 1 および第 2 発熱手段による前記被加熱処理領域の加熱後または加熱中に、前記第 1 発熱手段を前記第 1 被加熱処理領域に接触させたまま、前記第 2 発熱手段を前記第 2 被加熱処理領域から引き離す工程と、

を備えることを特徴とする電子デバイスの製造方法。

50

**【請求項 3 0】**

前記第 2 被加熱処理領域から引き離された前記第 2 発熱手段を前記第 2 被加熱処理領域に再び接触させる工程を備えることを特徴とする請求項 2 9 記載の電子デバイスの製造方法。

**【請求項 3 1】**

前記第 2 被加熱処理領域から引き離された前記第 2 発熱手段を前記第 2 被加熱処理領域に再び接触させる前に、前記第 2 被加熱処理領域に熱風を吹き付ける工程を備えることを特徴とする請求項 3 0 記載の電子デバイスの製造方法。

**【請求項 3 2】**

巻き出し側と巻き取り側との間に引き出され、電子部品搭載領域が回路ブロックごとに設けられた連続体上で、電子部品のマウント処理と前記連続体の被加熱処理領域の少なくとも一部に発熱手段を接近させるか、あるいは接触させることにより、前記被加熱処理領域の温度を上昇させるリフロー処理とを並列して行う工程、

前記発熱手段の長さが製品ピッチに対応するように、前記発熱手段の長さを調整する工程と、

を備えることを特徴とする電子デバイスの製造方法。

**【請求項 3 3】**

前記発熱手段の位置が製品ピッチに対応するように、前記連続体の搬送方向に沿って前記発熱手段を支持する支持台をスライドさせる工程をさらに備えることを特徴とする請求項 3 2 記載の電子デバイスの製造方法。

**【請求項 3 4】**

巻き出し側と巻き取り側との間に引き出され、電子部品搭載領域が回路ブロックごとに設けられた連続体上で、電子部品のマウント処理と前記連続体の被加熱処理領域の少なくとも一部に発熱手段を接近させるか、あるいは接触させることにより、前記被加熱処理領域の温度を上昇させるリフロー処理とを並列して行う工程と、

前記発熱手段により温度が上昇させられた被加熱処理領域の少なくとも一部に、前記発熱手段より温度の低い冷却ブロックを接触させることにより、前記被加熱処理領域の温度を低下させる工程とを備え、

前記冷却ブロックは、前記発熱手段の後段に配置されていることを特徴とする電子デバイスの製造方法。

**【発明の詳細な説明】****【0001】****【発明の属する技術分野】**

本発明は電子デバイス製造装置および電子デバイスの製造方法に関し、特に、電子部品が実装されたテープ基板などの半田リフロー工程に適用して好適なものである。

**【0002】****【従来の技術】**

従来の電子デバイス製造装置では、COF (chip on film) モジュールやTAB (Tape Automated Bonding) モジュール等における回路基板に半導体チップを実装する場合、リール・トゥー・リール方式で、半田印刷処理、電子部品のマウント処理およびリフロー処理を行なう方法がある。

**【0003】**

図 2 3 は、従来の電子デバイス製造方法を示す図である。

図 2 3 において、ローダ 1 2 1 とアンローダ 1 2 3 との間には、半田塗布ゾーン 1 2 2 が配置され、ローダ 1 3 1 とアンローダ 1 3 3 との間には、マウントゾーン 1 3 2 が配置され、ローダ 1 4 1 とアンローダ 1 4 3 との間には、リフローゾーン 1 4 2 が配置されている。

**【0004】**

一方、テープ基板 2 2 0 には、電子部品搭載領域が回路ブロックごとに設けられ、各回路ブロックには回路基板 2 2 1 が設けられている。そして、各回路基板 2 2 1 上には配線 2

10

20

30

40

50

2 2 が形成され、配線 2 2 2 の端子部分が露出するようにして、配線 2 2 2 上には絶縁膜 2 2 3 が形成されている。

そして、所定ブロック長の回路基板 2 2 1 が連ねられたテープ基板 2 2 0 が、巻き出しリール 1 2 1 a と巻き取りリール 1 2 3 a との間に架けられる。そして、ロード 1 2 1 とアンロード 1 2 3 との間に設けられた半田塗布ゾーン 1 2 2 にテープ基板 2 2 0 が搬送され、半田塗布ゾーン 1 2 2 にてテープ基板 2 2 0 上に、半田ペースト 2 2 4 が印刷される。

#### 【 0 0 0 5 】

次に、テープ基板 2 2 0 上に連ねられた全ての回路基板 2 2 1 に対して、半田ペースト 2 2 4 が印刷されると、半田ペースト 2 2 4 が印刷されたテープ基板 2 2 0 が、巻き出しリール 1 3 1 a と巻き取りリール 1 3 3 a との間に架けられる。そして、ロード 1 3 1 とアンロード 1 3 3 との間に設けられたマウントゾーン 1 3 2 にテープ基板 2 2 0 が搬送され、マウントゾーン 1 3 2 にてテープ基板 2 2 0 上に、半導体チップ 2 2 5 がマウントされる。

10

#### 【 0 0 0 6 】

次に、テープ基板 2 2 0 上に連ねられた全ての回路基板 2 2 1 に対して、半導体チップ 2 2 5 がマウントされると、半導体チップ 2 2 5 がマウントされたテープ基板 2 2 0 が、巻き出しリール 1 4 1 a と巻き取りリール 1 4 3 a との間に架けられる。そして、ロード 1 4 1 とアンロード 1 4 3 との間に設けられたリフローゾーン 1 4 2 にテープ基板 2 2 0 が連続して搬送され、リフローゾーン 1 4 2 にてテープ基板 2 2 0 のリフロー処理が行われることにより、半田ペースト 2 2 4 を介し半導体チップ 2 2 5 が回路基板 2 2 1 上に固定される。なお、リフローゾーン 1 4 2 では、熱風循環方式によるエア加熱、ランプ加熱方式、遠赤外線方式等が採用されている。

20

#### 【 0 0 0 7 】

##### 【 発明が解決しようとする課題 】

しかしながら、従来の電子デバイス製造装置では、半田塗布ゾーン 1 2 2、マウントゾーン 1 3 2 およびリフローゾーン 1 4 2 における搬送タクトが統一されていないため、1本のテープ基板 2 2 0 に対して、半田印刷処理、電子部品のマウント処理およびリフロー処理を行うには、ロード 1 2 1、1 3 1、1 4 1 とアンロード 1 4 1、1 4 2、1 4 3 間で1本のテープ基板 2 2 0 を3回搬送する必要があり、生産効率が劣化するという問題があった。

30

#### 【 0 0 0 8 】

すなわち、回路基板 2 2 1 上に搭載される部品点数が多くなると、マウントにかかる時間は増大するが、半田塗布およびリフローにかかる時間はほとんど変わらないため、半田塗布ゾーン 1 2 2 およびリフローゾーン 1 4 2 に比べて、マウントゾーン 1 3 2 における搬送タクトが長くなる。

また、半田塗布およびマウントを行うためには、半田塗布ゾーン 1 2 2 およびマウントゾーン 1 3 2 に搬送されたテープ基板 2 2 0 を一旦静止させる必要があるが、リフロー炉を用いたリフロー処理では、加熱むらを防止するために、リフロー炉内でテープ基板 2 2 0 を静止させることなく、連続搬送が行われる。

#### 【 0 0 0 9 】

このため、従来の電子デバイス製造装置では、半田塗布ゾーン 1 2 2、マウントゾーン 1 3 2 およびリフローゾーン 1 4 2 における搬送タクトが異なり、半田印刷処理、電子部品のマウント処理およびリフロー処理が独立して行われていた。

40

また、従来のマウント工程では、リフロー処理が行われる前に、半導体チップ 2 2 5 がマウントされたテープ基板 2 2 0 を巻き取りリール 1 3 3 a に巻き取る必要があるため、半導体チップ 2 2 5 がテープ基板 2 2 0 から脱落しないように、半導体チップ 2 2 5 をテープ基板 2 2 0 に仮止めする必要があり、生産効率のより一層の劣化を引き起こすという問題があった。

#### 【 0 0 1 0 】

そこで、本発明の目的は、テープ基板の搬送回数を減らして、生産効率を向上させるこ

50

とが可能な電子デバイス製造装置および電子デバイスの製造方法を提供することである。

【0015】

【課題を解決するための手段】

上述した課題を解決するために、本発明の一態様に係る電子デバイス製造装置によれば、電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、前記電子部品がマウントされた連続体のリフロー処理を前記マウント位置の下流側で行うリフロー手段と、前記マウント位置の上流側で前記連続体の複数の回路ブロックについて一括して導電材を塗布する導電材塗布手段と、を備え、前記マウント手段は複数設けられ、前記導電材塗布手段により塗付された導電材塗付領域を分割してマウントすることを特徴とする。

10

これにより、連続体が引き出された状態で、電子部品のマウント処理およびリフロー処理を一括して行うことができる。このため、電子部品がマウントされた連続体を巻き直してリフロー処理を行う必要がなくなり、テープ基板の搬送回数を減らすことが可能となるとともに、電子部品の仮止めを行う必要がなくなり、生産効率を向上させることが可能となる。

また、1回の搬送タクトで複数の回路ブロックについて一括して電子部品を実装することが可能となり、導電材塗布処理、電子部品のマウント処理およびリフロー処理を一括して行う際のテープ基板の静止回数を減らすことを可能として、生産効率を向上させることが可能となる。

さらに、各回路ブロックに搭載される部品点数が多い場合においても、マウント機の大20  
型化を抑制しつつ、マウント時間を低減することができる。このため、マウント処理にかかる時間を導電材塗布処理およびリフロー処理にかかる時間に整合させることが可能となり、導電材塗布処理、電子部品のマウント処理およびリフロー処理を連続して行う場合においても、次の処理に進むための待ち時間を減らすことを可能として、生産効率を向上させることが可能となる。

【0016】

また、本発明の一態様に係る電子デバイス製造装置によれば、前記搬送手段により搬送される連続体を巻き出す巻出手段と、前記搬送手段により搬送された連続体を巻き取る巻取手段とをさらに備えることを特徴とする。

これにより、巻出手段と巻取手段との間で連続体を搬送しながら、導電材塗布処理、電子30  
部品のマウント処理およびリフロー処理を一括して行うことが可能となる。このため、巻出手段と巻取手段との間で連続体を1回だけ搬送することで、電子部品を連続体上に実装することが可能となり、テープ基板の搬送回数を減らすことを可能として、生産効率を向上させることが可能となる。

【0017】

また、本発明の一態様に係る電子デバイス製造装置によれば、電子部品搭載領域が回路40  
ブロックごとに設けられた連続体を巻き出す巻出手段と、前記連続体を巻き取る巻取手段と、前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、前記電子部品がマウントされた連続体のリフロー処理を前記マウント位置の下流側で行うリフロー手段と、前記巻取手段の前段に設けられ、前記巻取手段により巻き取られる連続体を回路ブロックごとに切り出す切り出し手段と、を備えることを特徴とする。

これにより、電子部品が実装された連続体を巻き直すことなく、電子部品が実装された連続体を回路ブロックごとに切り出すことが可能となる。このため、連続体を1回だけ巻き出すことで、電子部品の実装および回路ブロックの切り出しを行うことが可能となり、テープ基板の搬送回数を減らすことを可能として、生産効率を向上させることが可能となる。

【0018】

また、本発明の一態様に係る電子デバイス製造装置によれば、前記導電材塗布手段、前記マウント手段および前記リフロー手段は、前記連続体の搬送方向に沿って前記巻出手段と前記巻取手段との間に並べて配置されていることを特徴とする。

50

これにより、巻出手段と巻取手段との間に引き出された連続体の異なる領域で、導電材塗布処理、電子部品のマウント処理およびリフロー処理を並列に行うことが可能となり、電子部品の実装時間を低減させることが可能となる。

【0019】

また、本発明の一態様に係る電子デバイス製造装置によれば、前記リフロー手段の前段に設けられ、前記リフロー手段に搬送される連続体を途中で弛ませるバフア手段をさらに備えることを特徴とする。

これにより、導電材塗布処理やマウント処理の終わったテープ基板をリフロー手段の前段に蓄えておくことが可能となる。このため、リフロー手段の前段の導電材塗布工程やマウント工程でトラブルが発生した場合においても、リフロー処理を続行することが可能となり、リフロー処理を効率よく行うことが可能となる。

10

【0020】

また、本発明の一態様に係る電子デバイス製造装置によれば前記巻取手段の前段に設けられ、前記リフローされた連続体の所定領域に封止樹脂を塗布する封止樹脂塗布手段と、前記封止樹脂のキュアを前記封止樹脂の塗布位置の下流側で行うキュア手段とをさらに備えることを特徴とする。

これにより、電子部品が実装された連続体を巻き直すことなく、連続体上に実装された電子部品の樹脂封止を行うことが可能となる。このため、連続体を1回だけ巻き出すことで、電子部品の実装から樹脂封止までの一連の処理を一括して行うことが可能となり、テープ基板の搬送回数を減らすことを可能として、生産効率を向上させることが可能となる。

20

【0021】

また、本発明の一態様に係る電子デバイス製造装置によれば、前記リフロー手段は、前記連続体の被加熱処理領域との距離が制御されることにより、前記被加熱処理領域の温度を上昇させる発熱手段を備えることを特徴とする。

これにより、被加熱処理領域と発熱手段との距離を制御することで、被加熱処理領域の加熱状態を容易に制御することが可能となり、被加熱処理領域を搬送途中で静止させた場合においても、被加熱処理領域の温度を容易に制御することが可能となる。このため、導電材塗布工程やマウント工程における搬送タクトとリフロー工程における搬送タクトとを整合させることが可能となるとともに、リフロー工程における急激な温度変化を抑制して、電子部品や導電材材などに加わるダメージを低減することができ、リフロー処理における品質劣化を抑制しつつ、導電材塗布処理、電子部品のマウント処理およびリフロー処理を一括して行うことが可能となる。

30

【0022】

また、本発明の一態様に係る電子デバイス製造装置によれば、前記発熱手段は、前記連続体の被加熱処理領域の少なくとも一部に接近するか、あるいは接触することにより、前記被加熱処理領域の温度を上昇させることを特徴とする。

これにより、輻射熱または熱伝導により、被加熱処理領域の加熱状態を制御することが可能となり、回路ブロック単位で温度プロファイルを精度よく制御することが可能となるとともに、熱風循環方式における遮蔽構造や、ランプ加熱方式または遠赤外線方式における遮光構造が不要となる。

40

【0023】

このため、リフロー処理を回路ブロック単位で行うことが可能となり、導電材塗布工程やマウント工程における搬送タクトとリフロー工程における搬送タクトとを容易に整合させることが可能となるとともに、リフローゾーン的大型化を抑制することが可能となり、省スペース化を可能としつつ、導電材塗布処理、電子部品のマウント処理およびリフロー処理を一括して行うことが可能となる。

【0024】

また、本発明の一態様に係る電子デバイス製造装置によれば、前記発熱手段は、前記連続体の裏面側または表面側から接触することを特徴とする。

ここで、発熱手段が連続体の裏面側から接触することにより、高さの異なる電子部品が連

50



続体上に配置されている場合においても、連続体に効率よく熱を伝えることが可能となり、リフロー処理を安定して行うことが可能となる。

【0025】

また、発熱手段が連続体の表面側から接触することにより、発熱手段が電子部品に直接接触することを可能として、発熱手段が連続体に接触することを防止することが可能となり、連続体が発熱手段に付着することを防止することが可能となる。

また、本発明の一態様に係る電子デバイス製造装置によれば、前記発熱手段は、移動速度または移動位置が制御されることにより、前記被加熱処理領域の温度を段階的に制御することを特徴とする。

【0026】

これにより、温度の異なる複数の発熱手段を用いることなく、被加熱処理領域の温度を段階的に制御することが可能となる。このため、被加熱処理領域のリフロー処理を行う際の急激な温度変化を防止することが可能となり、省スペース化を可能としつつ、リフロー処理における品質劣化を抑制することが可能となる。また、本発明の一態様に係る電子デバイス製造装置によれば、前記発熱手段は、上下移動または水平移動することを特徴とする。

【0027】

ここで、発熱手段を上下移動させることにより、被加熱処理領域が広い場合においても、被加熱処理領域の温度分布の均一性を維持しつつ、被加熱処理領域の温度を段階的に上昇させたり、段階的に降下させたりすることが可能となるとともに、リフローゾーンの面積の増大を抑制しつつ、発熱手段を被加熱処理領域から迅速に引き離すことが可能となる。

【0028】

このため、トラブルが生じて搬送系が停止した場合においても、省スペース化を可能としつつ、被加熱処理領域に対する熱的ダメージを迅速に回避させることが可能となり、リフロー処理における品質劣化を抑制することが可能となる。

また、発熱手段を水平移動させることにより、連続体の搬送速度と発熱手段の移動速度を一致させることが可能となり、被加熱処理領域の静止位置による加熱温度差を低減させることが可能となるとともに、製品ピッチが異なる場合においても、加熱時間の均一性を保つことが可能となる。

【0029】

また、本発明の一態様に係る電子デバイス製造装置によれば、前記発熱手段は、同一の被加熱処理領域に複数回接触することを特徴とする。

これにより、被加熱処理領域に対する熱的ダメージを回避させるために、発熱手段を引き離した場合においても、被加熱処理領域の急激な温度変化を防止しつつ、被加熱処理領域を元の温度に容易に復帰させることが可能となり、省スペース化を可能としつつ、リフロー処理における品質劣化を抑制することが可能となる。

【0030】

また、本発明の一態様に係る電子デバイス製造装置によれば、前記発熱手段は、前記導電材塗布手段により塗布される導電材塗付領域よりも大きな接触面積を有し、複数の回路ブロックについて一括して温度を上昇させることを特徴とする。

これにより、被加熱処理領域を発熱手段に接触させることで、複数の回路ブロックについて一括してリフロー処理を行うことが可能となるとともに、製品ピッチが異なる場合においても、発熱手段を交換することなく、リフロー処理を行うことが可能となる。

【0031】

また、本発明の一態様に係る電子デバイス製造装置によれば、電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、設定温度の異なる複数の接触領域を有し、前記接触領域が前記被加熱処理領域に順次接触することにより、前記被加熱処理領域の温度を段階的に上昇させる発熱手段とを備え、前記設定温度の異なる複数の接触領域は個別に移動可能であることを特徴とする。

10

20

30

40

50

これにより、発熱手段を被加熱処理領域に接触させることで、被加熱処理領域の温度を段階的に上昇させることが可能となり、回路ブロック単位で温度プロファイルを段階的に制御することが可能となるとともに、熱風循環方式における遮蔽構造や、ランプ加熱方式または遠赤外線方式における遮光構造が不要となる。

このため、被加熱処理領域のリフロー処理を行う際の急激な温度変化を防止しつつ、リフロー処理を回路ブロック単位で行うことが可能となるとともに、リフロー処理における品質劣化を抑制しつつ、導電材塗布工程やマウント工程における搬送タクトとリフロー工程における搬送タクトとを整合させることが可能となり、製品品質を劣化させることなく、導電材塗布処理、電子部品のマウント処理およびリフロー処理を一括して行うことが可能となる。

10

**【0032】**

このため、被加熱処理領域のリフロー処理を行う際の急激な温度変化を防止しつつ、リフロー処理を回路ブロック単位で行うことが可能となるとともに、リフロー処理における品質劣化を抑制しつつ、導電材塗布工程やマウント工程における搬送タクトとリフロー工程における搬送タクトとを整合させることが可能となり、製品品質を劣化させることなく、導電材塗布処理、電子部品のマウント処理およびリフロー処理を一括して行うことが可能となる。

**【0033】**

また、本発明の一態様に係る電子デバイス製造装置によれば、前記設定温度の異なる複数の接触領域は、前記連続体の搬送方向に沿って並べて配置されていることを特徴とする。これにより、連続体を搬送することで、設定温度の異なる複数の接触領域に被加熱処理領域を順次接触させることが可能となり、発熱手段を移動させることなく、被加熱処理領域の温度を段階的に上昇させることが可能となるとともに、複数の被加熱処理領域について一括してリフロー処理を行うことが可能となる。

20

**【0034】**

このため、リフロー処理を行う際の被加熱処理領域の急激な温度変化を防止しつつ、リフロー処理を効率よく行うことが可能となり、リフロー処理における品質劣化を抑制しつつ、導電材塗布処理、電子部品のマウント処理およびリフロー処理を一括して行うことが可能となる。

また、本発明の一態様に係る電子デバイス製造装置によれば、前記設定温度の異なる接触領域間には空隙が設けられていることを特徴とする。

30

**【0035】**

これにより、設定温度の異なる接触領域間の境界で温度差をクリアに保つことが可能となり、各被加熱処理領域の温度プロファイルを精度よく制御することを可能として、リフロー処理における製品品質を向上させることが可能となる。

**【0036】**

また、本発明の一態様に係る電子デバイス製造装置によれば、電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、前記連続体の被加熱処理領域との距離が制御されることにより、前記被加熱処理領域の温度を上昇させる発熱手段と、を備え、前記発熱手段は、複数の製品ピッチに対応した長さの異なる複数の接触領域を有し、前記製品ピッチに対応して前記接触領域が選択されることを特徴とする。

40

**【0037】**

これにより、回路ブロックの製品ピッチが異なる場合においても、発熱手段を回路ブロック単位で被加熱処理領域に接触させることができ、各回路ブロックにおける温度プロファイルを精度よく制御することを可能として、リフロー処理における製品品質を向上させることが可能となる。

また、本発明の一態様に係る電子デバイス製造装置によれば、電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、前記連続体の被加熱処理領域との距離が制御

50

されることにより、前記被加熱処理領域の温度を上昇させる発熱手段と、前記連続体の被加熱処理領域と前記発熱手段との間に抜き差し可能なシャッタ手段と、を備えることを特徴とする。

【0038】

これにより、被加熱処理領域を発熱手段から回避させた際に、発熱手段からの輻射熱により被加熱処理領域が加熱され続けることを抑制することが可能となり、回避時間が長引いた場合においても、被加熱処理領域に対する熱的ダメージを抑制することが可能となる。

【0039】

これにより、被加熱処理領域に対する加熱処理中などに、トラブルが生じて搬送系が停止した場合においても、被加熱処理領域に対する熱的ダメージを迅速に回避させることが可能となり、リフロー処理における品質劣化を抑制することが可能となる。

また、本発明の一態様に係る電子デバイス製造装置によれば、電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、前記連続体の被加熱処理領域との距離が制御されることにより、前記被加熱処理領域の温度を上昇させる発熱手段と、前記発熱手段を支持する支持台と、前記連続体の搬送方向に沿って前記支持台をスライドさせるスライド手段と、を備えることを特徴とする。

【0040】

これにより、目視で確認しながら、発熱手段の位置を製品ピッチに合わせることが可能となり、製品ピッチが異なる場合においても、加熱時間の均一性を保つことが可能となる。

また、本発明の一態様に係る電子デバイス製造装置によれば、電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、前記連続体の被加熱処理領域との距離が制御されることにより、前記被加熱処理領域の温度を上昇させる発熱手段と、前記発熱手段と異なる方向から前記連続体の被加熱処理領域を加熱する加熱補助手段と、を備えることを特徴とする。

【0041】

これにより、被加熱処理領域を発熱手段から回避させた場合においても、被加熱処理領域の温度を所定値以上に保つことが可能となり、被加熱処理領域の温度が下がり過ぎて、製品不良が発生することを防止することが可能となる。

【0042】

また、本発明の一態様に係る電子デバイス製造装置によれば、電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、前記連続体の被加熱処理領域との距離が制御されることにより、前記被加熱処理領域の温度を上昇させる発熱手段と、前記被加熱処理領域に向けられる面側に複数の冷却剤の吹出し孔を有した平板部材と、を備えることを特徴とする。

【0043】

これにより、電子部品が被加熱処理領域上に実装されている場合においても、冷却剤を隔々まで行き渡らせることを可能として、被加熱処理領域上の温度を効率よく低下させることが可能となる。

また、本発明の一態様に係る電子デバイス製造装置によれば、電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、前記連続体の被加熱処理領域との距離が制御されることにより、前記被加熱処理領域の温度を上昇させる発熱手段と、前記被加熱処理領域を厚み方向の上下から覆って挟み込む断面コ字形の覆挟孔と、前記覆挟孔の内面に設けられた複数の冷却剤の吹出し孔とを備えることを特徴とする。

【0044】

10

20

30

40

50

これにより、被加熱処理領域の表面側と裏面側から被加熱処理領域を冷却することが可能となり、被加熱処理領域の温度を効率よく低下させることが可能となる。

また、本発明の一態様に係る電子デバイス製造装置によれば、電子部品搭載領域が回路ブロックごとに設けられた連続体を搬送する搬送手段と、前記連続体の電子部品搭載領域に電子部品をマウントするマウント手段と、前記連続体の被加熱処理領域との距離が制御されることにより、前記被加熱処理領域の温度を上昇させる発熱手段と、前記発熱手段よりも温度の低い領域を備え、前記温度の低い領域が前記連続体の被加熱処理領域の少なくとも一部に接触することにより、前記被加熱処理領域の温度を低下させる冷却ブロックとを備え、前記冷却ブロックは、前記発熱手段の後段に配置されていることを特徴とする。

【0045】

これにより、熱伝導により、被加熱処理領域の冷却状態を制御することが可能となり、冷却効率を向上させて、冷却時間を短縮することが可能となる。

このため、リフロー処理における加熱工程の搬送タクトと、リフロー処理における冷却工程の搬送タクトを容易に整合させることが可能となり、導電材の熱酸化を抑制しつつ、導電材塗布処理、電子部品のマウント処理およびリフロー処理を一括して行うことが可能となる。

【0046】

また、本発明の一態様に係る電子デバイス製造装置によれば、前記温度の低い領域は、前記導電材塗布手段により塗布される導電材塗付領域よりも大きな接触面積を有し、前記冷却ブロックは、複数の回路ブロックについて一括して温度を低下させることを特徴とする。

これにより、発熱手段よりも温度の低い領域に被加熱処理領域を接触させることで、複数の回路ブロックについて一括して冷却処理を行うことが可能となるとともに、製品ピッチが異なる場合においても、冷却ブロックを交換することなく、冷却処理を行うことが可能となり、生産効率を向上させることが可能となる。

【0049】

また、本発明の一態様に係る電子デバイス製造装置によれば、前記温度の低い領域は、複数の製品ピッチに対応した長さの異なる複数の接触領域を有し、前記温度降下手段は、前記製品ピッチに対応して前記接触領域を選択することを特徴とする。

これにより、回路ブロックの製品ピッチが異なる場合においても、発熱手段よりも温度の低い領域を回路ブロック単位で被加熱処理領域に接触させることができ、各回路ブロックにおける温度プロファイルを精度よく制御することを可能として、リフロー処理における製品品質を向上させることが可能となる。

【0062】

また、本発明の一態様に係る電子デバイスの製造方法によれば、巻き出し側と巻き取り側との間に引き出され、電子部品搭載領域が回路ブロックごとに設けられた連続体上で、電子部品のマウント処理と前記連続体の被加熱処理領域の少なくとも一部に発熱手段を接近させるか、あるいは接触させることにより、前記被加熱処理領域の温度を上昇させるリフロー処理とを並列して行う工程と、前記発熱手段による加熱後または加熱中に、前記発熱手段を前記被加熱処理領域から引き離す工程と、前記引き離された前記発熱手段と前記被加熱処理領域との間に遮熱板を挿入する工程と、を備えることを特徴とする。

【0063】

これにより、連続体上の異なる領域で電子部品のマウント処理およびリフロー処理を同時に行うことが可能となり、同一の連続体において、マウント処理を行いながら、リフロー処理を行うことが可能となる。このため、巻き出し側と巻き取り側と間で連続体を1回だけ搬送することで、電子部品のマウント処理およびリフロー処理を行うことが可能となるとともに、連続体上の全ての回路ブロックについて電子部品のマウント処理が終了することなく、その同一の連続体上でリフロー処理を開始することが可能となることから、生産効率を向上させることが可能となる。

また、発熱手段と被加熱処理領域との間に遮熱板を挿入可能な距離だけ、発熱手段を被

10

20

30

40

50

加熱処理領域から引き離すことで、被加熱処理領域に対する熱的ダメージを抑制することが可能となり、省スペース化を可能としつつ、リフロー処理における品質劣化を抑制することが可能となる。

また、本発明の一態様に係る電子デバイスの製造方法によれば、前記被加熱処理領域から引き離された前記発熱手段を前記被加熱処理領域に再び接触させる工程を備えることを特徴とする。

【0064】

これにより、被加熱処理領域に対する熱的ダメージを回避させるために、発熱手段を引き離した場合においても、被加熱処理領域の急激な温度変化を防止しつつ、被加熱処理領域を元の温度に容易に復帰させることが可能となる。

10

また、本発明の一態様に係る電子デバイスの製造方法によれば、前記被加熱処理領域から引き離された前記発熱手段を前記被加熱処理領域に再び接触させる前に、前記被加熱処理領域に熱風を吹き付ける工程を備えることを特徴とする。

【0065】

これにより、被加熱処理領域を発熱手段から引き離した場合においても、被加熱処理領域の温度を所定値以上に保つことが可能となり、製品不良が発生することを防止することが可能となる。

また、本発明の一態様に係る電子デバイスの製造方法によれば、巻き出し側と巻き取り側との間に引き出され、電子部品搭載領域が回路ブロックごとに設けられた連続体上で、電子部品のマウント処理と前記連続体の被加熱処理領域の少なくとも一部に発熱手段を接近させるか、あるいは接触させることにより、前記被加熱処理領域の温度を上昇させるリフロー処理とを並列して行う工程を含み、前記リフロー処理は、前記連続体の第1被加熱処理領域を第1発熱手段上に搬送するとともに、前記連続体の第2被加熱処理領域を前記第1発熱手段よりも高温であって、前記第1発熱手段が前段になるように前記連続体の搬送方向に沿って並べて配置された第2発熱手段上に搬送する工程と、前記第1発熱手段上に搬送された前記第1被加熱処理領域を前記第1発熱手段に接触させることにより、前記第1被加熱処理領域の温度を上昇させるとともに、前記第2発熱手段上に搬送された前記第2被加熱処理領域を前記第2発熱手段に接触させることにより、前記第2被加熱処理領域の温度を前記第1被加熱処理領域よりも高温に上昇させる工程と、前記第1および第2発熱手段による前記被加熱処理領域の加熱後または加熱中に、前記第1発熱手段を前記第1被加熱処理領域に接触させたまま、前記第2発熱手段を前記第2被加熱処理領域から引き離す工程と、を備えることを特徴とする。

20

30

【0066】

これにより、連続体を搬送することで、複数の被加熱処理領域について一括して温度を段階的に上昇させることが可能となり、リフロー処理における熱的ダメージを抑制しつつ、リフロー処理の迅速化を図ることが可能となる。

このため、導電材塗布処理、電子部品のマウント処理およびリフロー処理を一括して行う場合においても、連続体の搬送がリフロー処理で律速されることを防止しつつ、リフロー処理における品質劣化を抑制することが可能となり、製品品質を維持することを可能としつつ、生産効率を向上させることが可能となる。

40

【0070】

また、本発明の一態様に係る電子デバイスの製造方法によれば、前記第2被加熱処理領域から引き離された前記第2発熱手段を前記第2被加熱処理領域に再び接触させる工程を備えることを特徴とする。

これにより、第2被加熱処理領域に対する熱的ダメージを回避させるために、第2発熱手段を第2被加熱処理領域から引き離した場合においても、第1被加熱処理領域の温度に影響を与えることなく、第2被加熱処理領域を元の温度に復帰させることが可能となり、製品不良を発生させることなく、リフロー処理を再開させることが可能となる。

【0071】

また、本発明の一態様に係る電子デバイスの製造方法によれば、前記第2被加熱処理領域

50

から引き離された前記第2発熱手段を前記第2被加熱処理領域に再び接触させる前に、前記第2被加熱処理領域に熱風を吹き付ける工程を備えることを特徴とする。

これにより、第2被加熱処理領域に対する熱的ダメージを回避させるために、第2被加熱処理領域を第2発熱手段から引き離した場合においても、第2被加熱処理領域の温度を所定値以上に保つことが可能となり、製品不良が発生することを防止することが可能となる。

【0072】

また、本発明の一態様に係る電子デバイスの製造方法によれば、巻き出し側と巻き取り側との間に引き出され、電子部品搭載領域が回路ブロックごとに設けられた連続体上で、電子部品のマウント処理と前記連続体の被加熱処理領域の少なくとも一部に発熱手段を接近させるか、あるいは接触させることにより、前記被加熱処理領域の温度を上昇させるリフロー処理とを並列して行う工程、前記発熱手段の長さが製品ピッチに対応するように、前記発熱手段の長さを調整する工程と、を備えることを特徴とする。

10

これにより、回路ブロックの製品ピッチが異なる場合においても、発熱手段を回路ブロック単位で被加熱処理領域に接触させることができ、各回路ブロックに対する加熱処理を均一に行うことが可能となる。

【0073】

また、本発明の一態様に係る電子デバイスの製造方法によれば、前記発熱手段の位置が製品ピッチに対応するように、前記連続体の搬送方向に沿って前記発熱手段を支持する支持台をスライドさせる工程をさらに備えることを特徴とする。

これにより、目視で確認しながら、発熱手段の位置を製品ピッチに合わせることが可能となり、製品ピッチが異なる場合においても、加熱時間の均一性を保つことが可能となる。

20

【0075】

また、本発明の一態様に係る電子デバイスの製造方法によれば、巻き出し側と巻き取り側との間に引き出され、電子部品搭載領域が回路ブロックごとに設けられた連続体上で、電子部品のマウント処理と前記連続体の被加熱処理領域の少なくとも一部に発熱手段を接近させるか、あるいは接触させることにより、前記被加熱処理領域の温度を上昇させるリフロー処理とを並列して行う工程と、前記発熱手段により温度が上昇させられた被加熱処理領域の少なくとも一部に、前記発熱手段より温度の低い冷却ブロックを接触させることにより、前記被加熱処理領域の温度を低下させる工程とを備え、前記冷却ブロックは、前記発熱手段の後段に配置されていることを特徴とする。

30

これにより、被加熱処理領域の冷却状態を熱伝導により制御することが可能となり、冷却効率を向上させて、冷却時間を短縮することが可能となる。このため、リフロー処理における導電材の劣化を防止することを可能としつつ、導電材塗布処理、電子部品のマウント処理およびリフロー処理を一括して行うことが可能となる。

【0081】

【発明の実施の形態】

以下、本発明の実施形態に係る電子デバイス製造装置およびその製造方法について図面を参照しながら説明する。

図1は、本発明の第1実施形態に係る電子デバイス製造方法を示す図である。

図1において、ローダ11とアンローダ14との間には、マウントゾーン12およびリフローゾーン13がテープ基板1の搬送方向に沿って並べて配置されている。

40

【0082】

一方、テープ基板1には、電子部品搭載領域が回路ブロックB1、B2ごとに設けられ、各回路ブロックB1、B2には回路基板1a、1bがそれぞれ設けられている。そして、各回路基板1a、1b上には配線2a、2bがそれぞれ形成され、配線2a、2bの端子部分が露出するようにして、各配線2a、2b上には絶縁膜3a、3bが形成されている。また、半導体チップ5a、5b上には、半田材ボール4a、4bがそれぞれ形成されている。

【0083】

そして、所定長の回路基板1a、1bが連ねられたテープ基板1が、巻き出しリール11

50

aと巻き取りリール14aとの間に架けられる。そして、テープ基板1の各搬送タクトごとに、ローダ11とアンローダ14との間に設けられたマウントゾーン12にテープ基板1の未マウント領域が搬送されるとともに、マウントゾーン12に並べて配置されたリフローゾーン13にテープ基板1のマウント済領域が搬送される。

【0084】

そして、マウントゾーン12にて、半田ボール4aが形成された半導体チップ5aが回路基板1a上にマウントされるとともに、リフローゾーン13にて、半導体チップ5bがマウントされた回路基板1bのリフロー処理が行われることにより、半田ボール4bを介し半導体チップ5bが回路基板1b上に固定される。

そして、テープ基板1の全ての回路ブロックB1、B2についてのマウント処理およびリフロー処理が終了すると、切断ゾーン15にて、テープ基板1が回路ブロックB1、B2ごとに切断される。そして、切断された各回路ブロックB1、B2は樹脂封止ゾーン16に移され、例えば、半導体チップ5bの周囲に封止樹脂6bを塗付することにより、回路ブロックB2を樹脂封止することができる。

【0085】

図2は、本発明の第1実施形態に係る電子デバイス製造工程を示す図である。

図2(a)において、巻き出しリール11aと巻き取りリール14aとの間に引き出されたテープ基板1には、回路基板1a~1cが形成されている。ここで、回路基板1aには、配線2aおよび絶縁膜3aが形成され、回路基板1bには、配線2bおよび絶縁膜3bが形成されるとともに、半田ボール4bが形成された半導体チップ5bがマウントされ、回路基板1cには、配線2cおよび絶縁膜3cが形成されるとともに、半導体チップ5cが半田ボール4cを介して固定されている。そして、回路基板1a~1cが引き出されたテープ基板1は、所定の搬送タクトに従って、マウント処理前の回路基板1aがマウントゾーン12に搬送され、マウント処理後の回路基板1bがリフローゾーン13に搬送され、リフロー処理後の回路基板1cが巻き取りリール14aで巻き取られる。

【0086】

次に、図2(b)に示すように、マウント処理前の回路基板1aがマウントゾーン12に搬送され、マウント処理後の回路基板1bがリフローゾーン13に搬送されると、テープ基板1の搬送が一旦静止される。そして、マウントゾーン12に搬送された回路基板1a上では、半田ボール4aが形成された半導体チップ5aがマウントされ、リフローゾーン13に搬送された回路基板1b上では、半田ボール4bが溶融されることにより、半導体チップ5bが回路基板1b上に固定される。ここで、マウントゾーン12およびリフローゾーン13は並べて配置されているので、回路基板1aのマウント処理が終了するまで待機することなく、回路基板1bのリフロー処理を行うことができ、生産効率を向上させることが可能となる。

【0087】

次に、回路基板1aのマウント処理および回路基板1bのリフロー処理が終了すると、図2(c)に示すように、所定の搬送タクトに従って、巻き出しリール11aから引き出された回路基板1dがマウントゾーン12に搬送され、マウント処理後の回路基板1aがリフローゾーン13に搬送され、リフロー処理後の回路基板1bが巻き取りリール14aで巻き取られる。

【0088】

次に、図2(d)に示すように、マウント処理前の回路基板1dがマウントゾーン12に搬送され、マウント処理後の回路基板1aがリフローゾーン13に搬送されると、テープ基板1の搬送が一旦静止される。そして、マウントゾーン12に搬送された回路基板1d上では、半田ボール4dが形成された半導体チップ5dがマウントされ、リフローゾーン13に搬送された回路基板1a上では、半田ボール4aが溶融されることにより、半導体チップ5aが回路基板1a上に固定される。ここで、マウントゾーン12およびリフローゾーン13は並べて配置されているので、回路基板1dのマウント処理が終了するまで待機することなく、回路基板1aのリフロー処理を行うことができ、生産効率を向上させる

10

20

30

40

50

ことが可能となる。

【0089】

次に、回路基板 1 d のマウント処理および回路基板 1 a のリフロー処理が終了すると、図 2 ( e ) に示すように、所定の搬送タクトに従って、巻き出しリール 1 1 a から引き出された回路基板 1 e がマウントゾーン 1 2 に搬送され、マウント処理後の回路基板 1 d がリフローゾーン 1 3 に搬送され、リフロー処理後の回路基板 1 a が巻き取りリール 1 4 a で巻き取られる。

【0090】

これにより、巻き出しリール 1 1 a と巻き取りリール 1 4 a 間で、テープ基板 1 を 1 回だけ搬送することで、回路基板 1 a についてのマウント処理およびリフロー処理を完了させることが可能となるとともに、異なる回路基板 1 a ~ 1 e についてのマウント処理およびリフロー処理を同時に行うことが可能となり、生産効率を向上させることが可能となる。

10

【0091】

なお、上述した第 1 実施形態では、マウント処理およびリフロー処理とは独立させて切断処理を行う方法について説明したが、リフローゾーン 1 3 とアンローダ 1 4 との間に切断ゾーン 1 5 を設け、マウント処理、リフロー処理および切断処理を一括して行うようにしてもよい。この場合、テープ基板 1 から回路基板 1 a ~ 1 e を打ち抜くことにより、巻き取りリール 1 4 a でテープ基板 1 を巻き取りながら、テープ基板 1 を搬送することが可能となる。

【0092】

図 3 は、本発明の第 2 実施形態に係る電子デバイス製造方法を示す図である。

図 3 において、ローダ 2 1 とアンローダ 2 5 との間には、半田塗布ゾーン 2 2、マウントゾーン 2 3 およびリフローゾーン 2 4 がテープ基板 3 1 の搬送方向に沿って並べて配置されている。

20

一方、テープ基板 3 1 には、電子部品搭載領域が回路ブロック B 1 1 ~ B 1 3 ごとに設けられ、各回路ブロック B 1 1 ~ B 1 3 には回路基板 3 1 a ~ 3 1 c がそれぞれ設けられている。そして、各回路基板 3 1 a ~ 3 1 c 上には配線 3 2 a ~ 3 2 c がそれぞれ形成され、配線 3 2 a ~ 3 2 c の端子部分が露出するようにして、各配線 3 2 a ~ 3 2 c 上には絶縁膜 3 3 a ~ 3 3 c が形成されている。

【0093】

そして、所定長の回路基板 3 1 a ~ 3 1 c が連ねられたテープ基板 3 1 が、巻き出しリール 2 1 a と巻き取りリール 2 5 a との間に架けられる。そして、テープ基板 3 1 の各搬送タクトごとに、ローダ 2 1 とアンローダ 2 5 との間に設けられた半田塗布ゾーン 2 2 にテープ基板 3 1 の未半田塗布領域が搬送され、半田塗布ゾーン 2 2 に並べて配置されたマウントゾーン 2 3 にテープ基板 3 1 の半田塗布済領域が搬送され、マウントゾーン 2 3 に並べて配置されたリフローゾーン 2 4 にテープ基板 3 1 のマウント済領域が搬送される。

30

【0094】

そして、半田塗布ゾーン 2 2 にて、半田ペースト 3 4 a が回路基板 3 1 a 上に印刷され、マウントゾーン 2 3 にて、半田ペースト 3 4 b が印刷された回路基板 3 1 b 上に半導体チップ 3 5 b がマウントされ、リフローゾーン 2 4 にて、半導体チップ 3 5 c がマウントされた回路基板 3 1 c のリフロー処理が行われることにより、半田ペースト 3 4 c を介し半導体チップ 3 5 c が回路基板 3 1 c 上に固定される。

40

【0095】

そして、テープ基板 3 1 の全ての回路ブロック B 1 1 ~ B 1 3 についての半田塗布処理、マウント処理およびリフロー処理が終了すると、切断ゾーン 2 6 にて、テープ基板 3 1 が回路ブロック B 1 1 ~ B 1 3 ごとに切断される。そして、切断された各回路ブロック B 1 1 ~ B 1 3 は樹脂封止ゾーン 2 7 に移され、例えば、半導体チップ 3 5 c の周囲に封止樹脂 3 6 c を塗付することにより、回路ブロック B 1 3 を樹脂封止することができる。

【0096】

これにより、巻き出しリール 2 1 a と巻き取りリール 2 5 a 間で、テープ基板 3 1 を 1 回

50



だけ搬送することで、回路基板 31a ~ 31c についての半田塗布処理、マウント処理およびリフロー処理を完了させることが可能となるとともに、異なる回路基板 31a ~ 31c についての半田塗布処理、マウント処理およびリフロー処理を同時に行うことが可能となり、生産効率を向上させることが可能となる。

【0097】

なお、上述した第2実施形態では、半田塗布処理、マウント処理およびリフロー処理とは独立させて切断処理を行う方法について説明したが、リフローゾーン24とアンローダ25との間に切断ゾーン26を設け、半田塗布処理、マウント処理、リフロー処理および切断処理を一括して行うようにしてもよい。

図4は、本発明の第3実施形態に係る電子デバイス製造方法を示す図である。

10

【0098】

図4において、ローダ41とアンローダ47の間には、半田塗布ゾーン42、マウントゾーン43、リフローゾーン44、樹脂塗布ゾーン45およびキュアゾーン46がテープ基板51の搬送方向に沿って並べて配置されている。

一方、テープ基板51には、電子部品搭載領域が回路ブロックB21 ~ B25ごとに設けられ、各回路ブロックB21 ~ B25には回路基板51a ~ 51eがそれぞれ設けられている。そして、各回路基板51a ~ 51e上には配線52a ~ 52eがそれぞれ形成され、配線52a ~ 52eの端子部分が露出するようにして、各配線52a ~ 52e上には絶縁膜53a ~ 53eが形成されている。

【0099】

20

そして、所定長の回路基板51a ~ 51eが連ねられたテープ基板51が、巻き出しリール41aと巻き取りリール47aとの間に架けられる。そして、テープ基板51の各搬送タクトごとに、ローダ41とアンローダ47との間に設けられた半田塗布ゾーン42にテープ基板51の未半田塗布領域が搬送され、半田塗布ゾーン42に並べて配置されたマウントゾーン43にテープ基板51の半田塗布済領域が搬送され、マウントゾーン43に並べて配置されたリフローゾーン44にテープ基板51のマウント済領域が搬送され、リフローゾーン44に並べて配置された樹脂塗布ゾーン45にテープ基板51のリフロー済領域が搬送され、樹脂塗布ゾーン45に並べて配置されたキュアゾーン46にテープ基板51の樹脂塗布済領域が搬送される。

【0100】

30

そして、半田塗布ゾーン42にて、半田ペースト54aが回路基板51a上に印刷され、マウントゾーン43にて、半田ペースト54bが印刷された回路基板51b上に半導体チップ55bがマウントされ、リフローゾーン44にて、半導体チップ55cがマウントされた回路基板51cのリフロー処理が行われることにより、半田ペースト54cを介し半導体チップ55cが回路基板51c上に固定され、樹脂塗布ゾーン45にて、回路基板51d上に固定された半導体チップ55dの周囲に封止樹脂56dが塗布され、キュアゾーン46にて、回路基板51e上の半導体チップ55eの周囲に塗布された封止樹脂56eが硬化される。

【0101】

そして、テープ基板51の全ての回路ブロックB21 ~ B25についての半田塗布処理、マウント処理、リフロー処理、樹脂塗布処理およびキュア処理が終了すると、切断ゾーン48にて、テープ基板51が回路ブロックB21 ~ B25ごとに切断される。

40

これにより、巻き出しリール41aと巻き取りリール47a間で、テープ基板51を1回だけ搬送することで、回路基板51a ~ 51eについての半田塗布処理、マウント処理、リフロー処理、樹脂塗布処理およびキュア処理を完了させることが可能となるとともに、異なる回路基板51a ~ 51eについての半田塗布処理、マウント処理、リフロー処理、樹脂塗布処理およびキュア処理を同時に行うことが可能となり、生産効率を向上させることが可能となる。

【0102】

なお、上述した第3実施形態では、半田塗布処理、マウント処理、リフロー処理、樹脂塗

50

布処理およびキュア処理とは独立させて切断処理を行う方法について説明したが、キュアゾーン46とアンローダ47との間に切断ゾーン48を設け、半田塗布処理、マウント処理、リフロー処理、樹脂塗布処理、キュア処理および切断処理を一括して行うようにしてもよい。

**【0103】**

図5は、本発明の第4実施形態に係る電子デバイス製造方法を示す図である。

図5において、ローダ61とアンローダ65との間には、半田塗布ゾーン62、マウントゾーン63a、63bおよびリフローゾーン64がテープ基板71の搬送方向に沿って並べて配置されている。ここで、マウントゾーン63a、63bは、半田塗布ゾーン62にて印刷された半田塗布領域をそれぞれ分割して受け持つことができ、例えば、マウントゾーン63aは、半田塗布ゾーン62にて印刷された半田塗布領域の前半分を受け持ち、マウントゾーン63bは、半田塗布ゾーン62にて印刷された半田塗布領域の後半分を受け持つことができる。

10

**【0104】**

一方、テープ基板71には、電子部品搭載領域が回路ブロックB31~B36ごとに設けられ、各回路ブロックB31~B36には回路基板71a~71fがそれぞれ設けられている。そして、各回路基板71a~71fには配線72a~72fがそれぞれ形成され、配線72a~72fの端子部分が露出するようにして、各配線72a~72f上には絶縁膜73a~73fが形成されている。

**【0105】**

そして、所定長の回路基板71a~71fが連ねられたテープ基板71が、巻き出しリール61aと巻き取りリール65aとの間に架けられる。そして、テープ基板71の各搬送タクトごとに、ローダ61とアンローダ65との間に設けられた半田塗布ゾーン62にテープ基板71の未半田塗布領域が搬送され、半田塗布ゾーン62に並べて配置されたマウントゾーン63a、63bにテープ基板71の半田塗布済領域がそれぞれ搬送され、マウントゾーン63a、63bに並べて配置されたリフローゾーン64にテープ基板71のマウント済領域が搬送される。

20

**【0106】**

そして、各搬送タクトごとに、半田塗布ゾーン62にて、半田ペースト74a、74bが回路基板71a、71b上に一括して印刷され、マウントゾーン63aにて、半田ペースト74cが印刷された回路基板71c上に半導体チップ75cがマウントされ、マウントゾーン63bにて、半田ペースト74dが印刷された回路基板71d上に半導体チップ75dがマウントされ、リフローゾーン64にて、半導体チップ75e、75fがそれぞれマウントされた回路基板71e、71fのリフロー処理が行われることにより、半田ペースト74e、74fをそれぞれ介し半導体チップ75e、75fが回路基板71e、71f上にそれぞれ固定される。

30

**【0107】**

これにより、各回路ブロックB31~B36に搭載される部品点数が多い場合においても、マウント機の大型化を抑制しつつ、マウント時間を低減することができる。このため、マウント処理にかかる時間を半田塗布処理およびリフロー処理にかかる時間に整合させることが可能となり、半田塗布処理、電子部品のマウント処理およびリフロー処理を連続して行う場合においても、次の処理に進むための待ち時間を減らすことを可能として、生産効率を向上させることが可能となる。

40

**【0108】**

図6は、本発明の第5実施形態に係る電子デバイス製造方法を示す図である。

図6において、ローダ81とアンローダ85との間には、半田塗布ゾーン82、マウントゾーン83およびリフローゾーン84がテープ基板91の搬送方向に沿って並べて配置されている。また、半田塗布ゾーン82とマウントゾーン83の間には、マウントゾーン83の前段でテープ基板91を弛ませるローラ群86a~86cが設けられるとともに、マウントゾーン83とリフローゾーン84の間には、リフローゾーン84の前段でテープ基

50

板 9 1 を弛ませるローラ群 8 7 a ~ 8 7 c が設けられている。そして、ローラ群 8 6 a ~ 8 6 c によりテープ基板 9 1 の弛み部分 9 1 a が保持されるとともに、ローラ群 8 7 a ~ 8 7 c によりテープ基板 9 1 の弛み部分 9 1 b が保持されている。

【 0 1 0 9 】

一方、テープ基板 8 1 には、電子部品搭載領域が回路ブロック B 4 1 ~ B 4 3 ごとに設けられ、各回路ブロック B 4 1 ~ B 4 3 には回路基板 9 1 a ~ 9 1 c がそれぞれ設けられている。そして、各回路基板 9 1 a ~ 9 1 c 上には配線 9 2 a ~ 9 2 c がそれぞれ形成され、配線 9 2 a ~ 9 2 c の端子部分が露出するようにして、各配線 9 2 a ~ 9 2 c 上には絶縁膜 9 3 a ~ 9 3 c が形成されている。

【 0 1 1 0 】

そして、所定長の回路基板 9 1 a ~ 9 1 c が連ねられたテープ基板 9 1 が、巻き出しリール 8 1 a と巻き取りリール 8 5 a との間に架けられる。そして、テープ基板 9 1 の各搬送タクトごとに、ローダ 8 1 とアンローダ 8 5 との間に設けられた半田塗布ゾーン 8 2 にテープ基板 9 1 の未半田塗布領域が搬送され、半田塗布ゾーン 8 2 に並べて配置されたマウントゾーン 8 3 にテープ基板 9 1 の半田塗布済領域が搬送され、マウントゾーン 8 3 に並べて配置されたリフローゾーン 8 4 にテープ基板 9 1 のマウント済領域が搬送される。

【 0 1 1 1 】

そして、半田塗布ゾーン 8 2 にて、半田ペースト 9 4 a が回路基板 9 1 a 上に印刷され、マウントゾーン 8 3 にて、半田ペースト 9 4 b が印刷された回路基板 9 1 b 上に半導体チップ 9 5 b がマウントされ、リフローゾーン 8 4 にて、半導体チップ 3 9 c がマウントされた回路基板 9 1 c のリフロー処理が行われることにより、半田ペースト 9 4 c を介し半導体チップ 9 5 c が回路基板 9 1 c 上に固定される。

【 0 1 1 2 】

ここで、例えば、マウントゾーン 8 3 でトラブルが発生し、マウント処理ができなくなった場合、ローラ 8 6 a、8 7 c の回転動作を維持したまま、ローラ 8 6 c、8 7 a の回転を停止させる。これにより、マウントゾーン 8 3 でのテープ基板 9 1 の搬送を停止させつつ、半田塗布ゾーン 8 2 およびリフローゾーン 8 4 での搬送を継続させることが可能となるとともに、半田塗布ゾーン 8 2 で半田印刷された回路基板をテープ基板 9 1 の弛み部分 9 1 a に貯留し、テープ基板 9 1 の弛み部分 9 1 b の回路基板をリフローゾーン 8 4 でリフロー処理することが可能となる。

【 0 1 1 3 】

このため、マウントゾーン 8 3 でトラブルが発生した場合においても、リフロー処理を継続させることが可能となり、同一のテープ基板 9 1 に対して、マウントゾーン 8 3 およびリフローゾーン 8 4 を並列配置した場合においても、リフローゾーン 8 4 の稼働率を維持することが可能となる。

また、半田塗布ゾーン 8 2 でトラブルが発生した場合、ローラ 8 6 c、8 7 a ~ 8 7 c の回転動作を維持したまま、巻き出しリール 8 1 a およびローラ 8 6 a の回転を停止させることにより、半田塗布ゾーン 8 2 でのテープ基板 9 1 の搬送を停止させつつ、マウントゾーン 8 3 およびリフローゾーン 8 4 での搬送を継続させることが可能となる。

【 0 1 1 4 】

また、リフローゾーン 8 4 でトラブルが発生した場合、ローラ 8 6 a ~ 8 6 c、8 7 a の回転動作を維持したまま、ローラ 8 7 c および巻き取りリール 8 5 a の回転を停止させることにより、リフローゾーン 8 4 でのテープ基板 9 1 の搬送を停止させつつ、半田塗布ゾーン 8 2 およびマウントゾーン 8 3 での搬送を継続させることが可能となる。

【 0 1 1 5 】

なお、上述したリフローゾーン 1 3、2 4、4 4、6 4、8 4 で行われる加熱方法としては、特に限定されることなく、例えば、熱風循環方式によるエアー加熱、ランプ加熱方式、遠赤外線方式、レーザ加熱方式などの他、接触加熱方式などを用いるようにしてもよい。

図 7 は、本発明の第 5 実施形態に係る電子デバイス製造装置の概略構成を示す斜視図であ

10

20

30

40

50

る。

【0116】

図7において、予熱を供与するプレヒートブロック111、ピーク熱を供与する本ヒートブロック112およびピーク熱が供与された被加熱処理体の温度を低下させる冷却ブロック113が設けられ、例えば、半田付け工程、マウント工程後に行われるリフロー工程において、図9の所定ブロック長の被加熱処理体としての回路基板101を連ねた連続体としてのテープ基板100に対し、加熱処理や冷却処理が行われる。

【0117】

プレヒートブロック111は、例えば、金属またはセラミックなどより構成されているとともに、図示しない駆動機構により、矢印a, b方向に移動自在とされている。プレヒートブロック111は、テープ基板100に対し、徐々に接近して予熱を与えるが、その詳細は後述する。

10

本ヒートブロック112は、例えば、金属またはセラミックなどより構成されているとともに、プレヒートブロック111に対して近接配置されている。また、本ヒートブロック112は、図示しない駆動機構により、矢印a, b方向に移動自在とされている。本ヒートブロック112は、テープ基板100に対し接触してピーク熱を与えるが、その詳細も後述する。

【0118】

冷却ブロック113は、例えば、金属またはセラミックなどより構成されているとともに、図示しない駆動機構により、矢印c, d方向に移動自在とされている。冷却ブロック113は、テープ基板110を厚み方向の上下から覆って挟み込む断面コ字形状の覆挟孔114を有している。覆挟孔114の内面には、冷却剤の吹出し孔115が複数設けられている。なお、冷却剤としては、例えば、空気、酸素、窒素、二酸化炭素、ヘリウムまたはフルオロカーボンなどを用いることができる。

20

【0119】

ここで、テープ基板100は、後述の図9に示すように、所定ブロック長の回路基板101を連ねている。後述の図9に示す回路基板101には、リフロー工程前の半田付け工程にて、配線102上に半田ペースト104が付けられている。なお、配線102上にはACF等の接着剤が転写によって付けられる場合もある。また、符号104は絶縁膜である。また、半田付け工程後のマウント工程にて、回路基板101上に半田ペースト104を介して半導体チップ105がマウントされている。

30

【0120】

また、何らかの原因により、例えば、図3で説明したローダ21からアンローダ25間のラインが停止した時、プレヒートブロック111または本ヒートブロック112による加熱処理中である場合には、プレヒートブロック111または本ヒートブロック112がテープ基板100から離されることで、テープ基板100への必要以上の加熱が避けられるようになっている。

【0121】

図8、9は図7のリフロー処理を示す図、図10は図7のリフロー処理の温度プロファイルを示す図である。

40

図8～10において、半田付け工程およびマウント工程を終えたテープ基板100がリフロー工程に進むと、図8(a)に示すように、プレヒートブロック111が矢印a方向に一段階上昇してテープ基板100に接近する。この時、本ヒートブロック112は、定位置に待機している。

【0122】

そして、プレヒートブロック111は、図9に示すテープ基板100の所定ブロック長の回路基板101に対し、所定時間接近して加熱処理を行う。これにより、回路基板101には、予熱1が与えられる。この予熱1は、図10の1の実線に示すような温皮勾配となっている。

プレヒートブロック111による図8(a)での加熱処理を終えると、図8(b)に示す

50

ように、プレヒートブロック 1 1 1 がさらに矢印 a 方向に一段階上昇してテープ基板 1 0 0 に接近し、上記同様に、回路基板 1 0 1 に対し、所定時間の加熱処理を行う。これにより、回路基板 1 0 1 には、図 9 に示すように、予熱 2 が与えられる。この予熱 2 は、図 1 0 の 2 の実線に示すような温度勾配となっている。

#### 【 0 1 2 3 】

プレヒートブロック 1 1 1 による図 8 ( b ) での加熱処理を終えると、図 8 ( c ) に示すように、プレヒートブロック 1 1 1 がさらに矢印 a 方向に一段階上昇してテープ基板 1 0 0 に接近し、上記同様に、回路基板 1 0 1 に対し、所定時間の加熱処理を行う。これにより、回路基板 1 0 1 には、図 9 に示すように、予熱 8 が与えられる。この予熱 3 は、図 1 0 の 3 の実線に示すような温度勾配となっている。なお、プレヒートブロッ 10  
ク 1 1 1 により、予熱 1 ~ 3 が回路基板 1 0 1 に与えられる時、本ヒートブロッ  
ク 1 1 2 は定位置に待機しているため、回路基板 1 0 1 への本ヒートブロック 1 1 2 から  
の熱による影響が回避される。

#### 【 0 1 2 4 】

プレヒートブロック 1 1 1 による図 8 ( c ) での加熱処理を終えると、図 8 ( d ) に示す  
ように、プレヒートブロック 1 1 1 が定位置まで戻される。この時、テープ基板 1 0 0 が  
、回路基板 1 0 1 の所定ブロック長分だけ図 7 に示す点線矢印方向に搬送される。そして  
、本ヒートブロック 1 1 2 が上昇してテープ基板 1 0 0 に接触し、回路基板 1 0 1 に対し  
、所定時間の加熱処理を行う。これにより、回路基板 1 0 1 には、図 9 に示すように、ピー 20  
ク熱 4 が与えられる。このピーク熱 4 は、図 1 0 の 4 に実線に示すような  
温度勾配となっている。ここでのピーク熱 4 は、半田融点 + であるため、半田ペー  
スト 1 0 4 が溶融し、回路基板 1 0 1 上の配線 1 0 2 に半導体チップ 1 0 5 が接合される  
。

#### 【 0 1 2 5 】

本ヒートブロック 1 1 2 による図 8 ( d ) での加熱処理を終えると、図 8 ( e ) に示すよ  
うに、本ヒートブロック 1 1 2 が矢印 b 方向に下降して定位置に戻されるとともに、冷却  
ブロック 1 1 3 が図 8 ( a ) に示す定位置から矢印 c 方向に移動して覆挟孔 1 1 4 により  
テープ基板 1 0 0 を上下から覆うように挟み込む。そして、覆挟孔 1 1 4 の内面に設けら  
れている複数の冷却剤の吹出し孔 1 1 5 からの冷却剤が、回路基板 1 0 1 の上下面から吹  
付けられることで、回路基板 1 0 1 が冷却される。 30

#### 【 0 1 2 6 】

これにより、回路基板 1 0 1 は、図 9 の 5 に示すように冷却される。この冷却 5  
は、図 1 0 の 5 の実線に示すような温度勾配となっている。このように、回路基板 1  
0 1 が冷却されることで、半導体チップ 1 0 5 が配線 1 0 2 を介し回路基板 1 0 1 に固定  
される。回路基板 1 0 1 への所定時間の冷却を終えると、冷却ブロック 1 1 3 が図 8 ( e  
 ) の状態から矢印 d 方向に移動し、図 8 ( a ) の定位置まで戻される。

#### 【 0 1 2 7 】

以上のようにして、テープ基板 1 0 0 の所定ブロック長の回路基板 1 0 1 に予熱、ピーク  
熱および冷却が順次与えられ、ある回路基板 1 0 1 に対するリフロー処理が完了すると、  
テープ基板 1 0 0 が回路基板 1 0 1 の所定ブロック長分だけ搬送され、図 8 ( a ) ~ ( e 40  
 ) のように、予熱、ピーク熱および冷却が順次与えられることで、次の回路基板 1 0 1 に  
対するリフロー処理が行われる。

#### 【 0 1 2 8 】

なお、何らかの原因により、例えば、図 3 で説明したローダ 2 1 からアンローダ 2 5 間の  
ラインが停止した時、プレヒートブロック 1 1 1 または本ヒートブロック 1 2 による加熱  
処理中である場合には、プレヒートブロック 1 1 1 または本ヒートブロック 1 1 2 がテー  
プ基板 1 0 0 から離される。これにより、テープ基板 1 0 0 への必要以上の加熱が避けら  
れる。

#### 【 0 1 2 9 】

一方、ラインの停止が復旧した場合には、予熱、ピーク熱および冷却が再度与えられる。 50

この時、テープ基板 100 の所定ブロック長の回路基板 101 の温度が、例えば図 10 の点線で示す 1 ~ 4 の各々のように低下している場合には、まず 1 ~ 3 の各々に応じてプレヒートブロック 111 を徐々に上昇させ、テープ基板 100 の所定ブロック長の回路基板 101 の温度を、図 10 の実線で示す位置まで上昇させる。次いで、本ヒートブロック 112 を回路基板 101 に接触させることで、ピーク熱を与えるようにすることができる。よって、ラインの復旧後においては、製品へのダメージを与えることなく、リフロー処理を続行することができる。

#### 【0130】

このように、上述した第 6 実施形態では、プレヒートブロック 111 を、定位置からテープ基板 100 の所定ブロック長の回路基板 101 に上昇移動により徐々に接近させて予熱を与えた後、定位置に戻し、プレヒートブロック 111 に近接配置される本ヒートブロック 112 を、所定のタクトで搬送される予熱が与えられた回路基板 101 に接触させてピーク熱を与えた後、定位置に戻し、冷却ブロック 113 を、ピーク熱が与えられた回路基板 101 に接近させて回路基板 101 を冷却した後、定位置に戻すようにした。

10

#### 【0131】

これにより、プレヒートブロック 111 と本ヒートブロック 112 との間の境界温度をクリアに維持することができるので、製品の品質管理を容易に行うことができる。また、従来のランプ加熱方式や遠赤外線方式での遮光構造を必要としないため、装置の構成の簡素化を図ることができる。

また、何らかの原因によって、図 3 で説明したローダ 21 からアンローダ 25 間のラインが停止した時、プレヒートブロック 111 または本ヒートブロック 112 による加熱処理中である場合には、プレヒートブロック 111 または本ヒートブロック 112 をテープ基板 100 から離すようにしたので、テープ基板 100 への必要以上の加熱を避けることができ、製品の品質管理を容易に行うことができる。

20

#### 【0132】

一方、ラインの停止が復旧した時、テープ基板 100 の所定ブロック長の回路基板 101 の温度が例えば図 10 の点線で示す 1 ~ 4 の各々のように低下している場合には、まず 1 ~ 3 の各々に応じてプレヒートブロック 111 を徐々に上昇させ、テープ基板 100 の所定ブロック長の回路基板 101 の温度を、図 10 の実線で示す位置まで再度上昇させた後、本ヒートブロック 112 を回路基板 101 に接触させることで再度ピーク熱を与えるとともに、ピーク熱が与えられた回路基板 101 を冷却ブロック 113 により再度冷却させるようにしたので、製品へのダメージを与えることなく、リフロー処理を続行することができる。

30

#### 【0133】

また、ラインの停止が復旧した場合には、予熱、ピーク熱および冷却が再度与えられるようにしているので、復旧後の加熱処理や冷却処理の待ち時間を大幅に短縮することができる。

また、ピーク熱が与えられた回路基板 101 を、冷却ブロック 113 の覆挟孔 114 の複数の冷却剤の吹出し孔 115 からの冷却剤によって冷却するようにしたので、回路基板 101 の冷却効率を高めることができることにより、冷却処理時間が短くされることから、特に半田ペースト 104 が鉛フリーの場合であっても、熱酸化を容易に防止することができる。

40

#### 【0134】

なお、本実施の形態では、プレヒートブロック 111 を段階的に上昇させて予熱を与える場合について説明したが、この例に限らず、リニアに上昇させて予熱を与えるようにすることもできる。

また、本実施の形態では、プレヒートブロック 111 および本ヒートブロック 112 をテープ基板 100 の下面側から上昇移動させる場合について説明したが、この例に限らず、テープ基板 100 の上面側から下降移動させるようにすることもできる。また、本実施の形態では、断面コ字形状の複数の冷却剤の吹出し孔 115 を有した覆挟孔 114 を冷却ブ

50

ロック 113 に設けた場合について説明したが、この例に限らず冷却ブロック 113 を平板状とするとともに、テープ基板 100 に向けられる面側に冷却剤の吹出し孔 115 を設けるようにすることもできる。また、本実施形態では、プレヒートブロック 111 を 1 個とした場合について説明したが、この例に限らず、プレヒートブロック 111 を複数個としてもよい。

**【0135】**

図 11 は、本発明の第 7 実施形態に係る電子デバイス製造装置の概略構成を示す斜視図である。

図 11 において、熱を供与するヒートブロック 211 および熱が供与された被加熱処理体の温度を降下させる冷却ブロック 213 が設けられ、例えば、半田付け工程、マウント工程後に行われるリフロー工程において、所定ブロック長の被加熱処理体としての回路基板を連ねた連続体としてのテープ基板 200 に対し、加熱処理や冷却処理が行われる。なお、テープ基板 200 に連ねられた回路基板としては、例えば、図 9 と同様の構成を用いることができる。

10

**【0136】**

ヒートブロック 211 は、例えば、金属またはセラミックなどより構成されているとともに、図示しない駆動機構により、矢印 a, b 方向に移動自在とされている。ヒートブロック 211 は、テープ基板 200 に対し徐々に接近して予熱を与えると同時に、テープ基板 200 に接触してピーク熱を与えるが、その詳細は後述する。

**【0137】**

冷却ブロック 213 は、例えば、金属またはセラミックなどより構成されているとともに、図示しない駆動機構により、矢印 c, d 方向に移動自在とされている。冷却ブロック 213 は、テープ基板 200 を厚み方向の上下から覆って挟み込む断面コ字形状の覆挟孔 214 を有している。覆挟孔 214 の内面には、冷却剤の吹出し孔 215 が複数設けられている。

20

**【0138】**

図 12 は図 11 のリフロー処理を示す側面図である。

図 12 において、半田付け工程およびマウント工程を終えたテープ基板 200 がリフロー工程に進むと、図 12 (a) に示すように、ヒートブロック 211 が点線で示す初期位置から矢印 a 方向に一段階上昇してテープ基板 200 に接近する。この時、ヒートブロック 211 は、テープ基板 200 の所定ブロック長の回路基板に対し、所定時間接近して加熱処理を行う。これにより、回路基板には、図 9 と同様の予熱 1 が与えられる。この予熱 1 は、図 10 の 1 の実線に示すような温度勾配とすることができる。

30

**【0139】**

ヒートブロック 211 による図 12 (a) での加熱処理を終えると、図 12 (b) に示すように、ヒートブロック 211 がさらに矢印 a 方向に一段階上昇してテープ基板 200 に接近し、上記同様に、回路基板に対し、所定時間の加熱処理を行う。これにより、回路基板には、図 9 と同様の予熱 2 が与えられる。この予熱 2 は、図 10 の 2 の実線に示すような温度勾配とすることができる。

**【0140】**

ヒートブロック 211 による図 12 (b) での加熱処理を終えると、図 12 (c) に示すように、ヒートブロック 211 がさらに矢印 a 方向に一段階上昇してテープ基板 200 に接近し、上記同様に、回路基板に対し、所定時間の加熱処理を行う。これにより、回路基板には、図 9 と同様の予熱 3 が与えられる。この予熱 3 は、図 10 の 3 の実線に示すような温度勾配とすることができる。

40

**【0141】**

ヒートブロック 211 による図 12 (c) での加熱処理を終えると、図 12 (d) に示すように、ヒートブロック 211 がさらに矢印 a 方向に一段階上昇してテープ基板 200 に接触し、上記同様に、回路基板に対し、所定時間の加熱処理を行う。これにより、回路基板には、図 9 と同様のピーク熱 4 が与えられる。このピーク熱 4 は、図 10 の

50

4 の実線に示すような温度勾配とすることができる。ここでのピーク熱 4 は、半田融点 $T_m$ であるため、半田ペーストが溶融し、回路基板上の配線に半導体チップが接合される。

【0142】

ヒートブロック 211 による図 12 (d) での加熱処理を終えると、図 12 (e) に示すように、ヒートブロック 211 が矢印 b 方向に下降して初期位置に戻されるとともに、冷却ブロック 213 が図 12 (a) に示す初期位置から矢印 c 方向に移動して覆挟孔 214 によりテープ基板 200 を上下から覆うように挟み込む。そして、覆挟孔 214 の内面に設けられている複数の冷却剤の吹出し孔 215 からの冷却剤が、回路基板の上下面から吹付けられることで、回路基板が冷却される。

10

【0143】

これにより、回路基板は、図 9 の 5 に示すように冷却される。この冷却 5 は、図 10 の 5 の実線に示すような温度勾配とすることができる。このように、回路基板が冷却されることで、半導体チップが配線を介し回路基板に固定される。回路基板への所定時間の冷却を終えると、冷却ブロック 213 が図 12 (e) の状態から矢印 d 方向に移動し、図 12 (a) の初期位置まで戻される。

【0144】

以上のようにして、テープ基板 200 の所定ブロック長の回路基板に予熱、ピーク熱および冷却が順次与えられることで、ある回路基板に対するリフロー処理が完了すると、テープ基板 200 が回路基板の所定ブロック長分だけ搬送され、図 12 (a) ~ (e) のように、予熱、ピーク熱および冷却が順次与えられることで、次の回路基板に対するリフロー処理が行われる。

20

【0145】

なお、何らかの原因により、図 3 で説明したローダ 21 からアンローダ 25 間のラインが停止した時、ヒートブロック 211 による加熱処理中である場合には、ヒートブロック 211 がテープ基板 200 から離される。これにより、テープ基板 200 への必要以上の加熱が避けられる。

一方、ラインの停止が復旧した場合には、予熱、ピーク熱および冷却が再度与えられる。この時、テープ基板 200 の所定ブロック長の回路基板の温度が、例えば図 10 の点線で示すように 1 ~ 4 の各々のように低下している場合には、1 ~ 4 の各々に応じてヒートブロック 211 を徐々に上昇させ、テープ基板 200 の所定ブロック長の回路基板の温度を、図 5 の実線で示す位置まで上昇させることができる。よって、ラインの復旧後においては、製品へのダメージを与えることなく、リフロー処理を続行することができる。

30

【0146】

このように、上述した第 7 実施形態では、ヒートブロック 211 を、初期位置からテープ基板 200 の所定ブロック長の回路基板に上昇移動により徐々に接近させて予熱を与えると同時に、回路基板に接触させてピーク熱を与えた後、下降させて初期位置に戻し、その後、冷却ブロック 213 を、ピーク熱が与えられた回路基板に初期位置から水平移動により接近させて回路基板を冷却した後、初期位置に戻すようにしたので、従来のように複数のヒーターゾーンを必要としないことから、省スペース化を図ることができる。

40

【0147】

また、ヒートブロック 211 を、初期位置からテープ基板 200 の所定ブロック長の回路基板に上昇移動により徐々に接近させて予熱を与えると同時に、回路基板に接触させてピーク熱を与えるようにし、さらには冷却ブロック 213 の覆挟孔 214 によりテープ基板 200 を上下から覆うように挟み込むとともに、覆挟孔 214 の内面に設けられている複数の冷却剤の吹出し孔 215 からの冷却剤によって回路基板を冷却するようにしたので、回路基板への加熱効率や冷却効率が高められることから、加熱処理や冷却処理に要する時間を短縮することができ、省エネ化を図ることができる。

【0148】

50



また、何らかの原因によって、図3で説明したローダ21からアンローダ25間のラインが停止した場合、ヒートブロック211をテープ基板200から離すことができるため、回路基板への必要以上の加熱を避けることができ、製品へのダメージを容易に回避することができる。また、ラインの停止が復旧した場合には、予熱、ピーク熱および冷却が再度与えられるようにしているため、復旧後の加熱処理や冷却処理の待ち時間を大幅に短縮することができる。

【0149】

また、ピーク熱が与えられた回路基板を、冷却ブロック213の覆挟孔214の複数の冷却剤の吹出し孔215からの冷却剤によって冷却するようにしたので、回路基板の冷却効率を高めることができ、冷却処理時間が短くされることから、特に半田ペーストが鉛フリーの場合であっても、熱酸化を容易に防止することができる。

10

【0150】

なお、本実施形態では、ヒートブロック211を段階的に上昇させて予熱およびピーク熱を与えるようにした場合について説明したが、この例に限らず、ヒートブロック211を回路基板に接触させ、その状態でヒートブロック211から与える熱を徐々に高め、予熱およびピーク熱を与えるようにすることもできる。また、本実施の形態では、ヒートブロック211を段階的に上昇させて予熱を与える場合について説明したが、この例に限らず、リニアに上昇させて予熱を与えるようにすることもできる。

【0151】

また、本実施の形態では、ヒートブロック211をテープ基板200の下面側から上昇移動させる場合について説明したが、この例に限らず、テープ基板200の上面側から下降移動させるようにすることもできる。

20

また、本実施の形態では、冷却ブロック213に断面コ字形状の複数の冷却剤の吹出し孔215を有した覆挟孔214を設けた場合について説明したが、この例に限らず、冷却ブロック213を平板状とするとともに、テープ基板200に向けられる面側に冷却剤の吹出し孔215を設けるようにすることもできる。

【0152】

図13、図14は、本発明の第8実施形態に係る電子デバイス製造方法を示す図である。図13において、予熱を供与するプレヒートブロック311～313、ピーク熱を供与する本ヒートブロック314およびピーク熱が供与された被加熱処理体の温度を降下させる冷却ブロック315が設けられ、半田付け工程、マウント工程後に行われるリフロー工程において、所定ブロック長の被加熱処理体としての回路基板301を連ねた連続体としてのテープ基板300に対し、加熱処理や冷却処理が行われる。

30

【0153】

これらプレヒートブロック311～313、本ヒートブロック314および冷却ブロック315は、例えば、金属またはセラミックなどより構成することができる。また、プレヒートブロック311～313および本ヒートブロック314の各々の間には、例えば、2mm程度の空隙を設けることができる。この空隙により、プレヒートブロック311～313および本ヒートブロック314の各々の間での直接的な熱の伝達を回避させることが可能となるとともに、各々が個別に後述のように移動させることができる。

40

【0154】

また、プレヒートブロック311～313、本ヒートブロック314および冷却ブロック315は上下移動を行うことができるようになっている。つまり、テープ基板300に対して加熱処理や冷却処理を行う際、図13(b)に示すように、プレヒートブロック311～313、本ヒートブロック314および冷却ブロック315が上昇移動し、テープ基板300の所定ブロック長の回路基板301に接触することができるようになっている。プレヒートブロック311～313、本ヒートブロック314および冷却ブロック315の上下移動は、同時または個別に行わせることができる。なお、プレヒートブロック311～313、本ヒートブロック314および冷却ブロック315を上下移動させる代わりに、テープ基板300を上下移動させるようにすることもできる。

50

## 【 0 1 5 5 】

ここで、回路基板 3 0 1 には、リフロー工程前の半田付け工程にて、回路基板 3 0 1 の配線 3 0 2 上に半田ペースト 3 0 4 が付けられている。なお、配線 3 0 2 上には A C F 等の接着剤が転写によって付けられる場合もある。また、符号 3 0 3 は絶縁膜である。また、半田付け工程後のマウント工程にて、回路基板 3 0 1 上に半田ペースト 3 0 3 を介して半導体チップ 3 0 5 がマウントされている。

## 【 0 1 5 6 】

そして、プレヒートブロック 3 1 1 ~ 3 1 3、本ヒートブロック 3 1 4 および冷却ブロック 3 1 5 が、テープ基板 3 0 0 の所定ブロック長の回路基板 3 0 1 に対し、所定の時間接触して加熱処理や冷却処理を終えると、下降移動し、テープ基板 3 0 から離されるようになってい 10  
 っている。このようなプレヒートブロック 3 1 1 ~ 3 1 3、本ヒートブロック 3 1 4 および冷却ブロック 3 1 5 の上下移動と、テープ基板 2 0 の矢印方向への搬送により、回路基板 3 0 1 に予熱、ピーク熱および冷却が順次与えられる。ここで、プレヒートブロック 3 1 1 ~ 3 1 3 は、テープ基板 3 0 0 に対し、図 1 0 の 1 ~ 3 に示すような予熱を与えるようになっている。本ヒートブロック 3 1 4 は、テープ基板 3 0 0 に対し、図 1 0 の 4 に示すように、半田融点十のピーク熱を与えるようになっている。冷却ブロック 3 1 5 は、図 1 0 の 5 に示すように、テープ基板 3 0 0 の温度を降下させるようになっている。

## 【 0 1 5 7 】

次に、このような構成の半導体製造装置による製造方法について説明する。 20

図 1 3 ( a ) において、半田付け工程およびマウント工程を終えたテープ基板 3 0 0 の回路基板 3 0 1 は、リフロー工程に進むと、プレヒートブロック 3 1 1 ~ 3 1 3、本ヒートブロック 3 1 4 および冷却ブロック 3 1 5 上に搬送される。そして、半田付け工程およびマウント工程を終えたテープ基板 3 0 0 の回路基板 3 0 1 が、プレヒートブロック 3 1 1 ~ 3 1 3、本ヒートブロック 3 1 4 および冷却ブロック 3 1 5 上に搬送されると、プレヒートブロック 3 1 1 ~ 3 1 3、本ヒートブロック 3 1 4 および冷却ブロック 3 1 5 が上昇移動して、テープ基板 3 0 に接触する。この時、まず、テープ基板 3 0 0 の所定ブロック長の回路基板 3 0 1 に対し、プレヒートブロック 3 1 1 が所定時間接触して加熱処理を行う。これにより、回路基板 3 0 1 は、図 1 0 の 1 の実線に示す予熱が与えられる。

## 【 0 1 5 8 】

ここで、プレヒートブロック 3 1 1 が所定時間だけ回路基板 3 0 1 に接触して加熱処理を行う場合、テープ基板 3 0 0 の下流側の回路基板 3 0 1 には、プレヒートブロック 3 1 2 ~ 3 1 3、本ヒートブロック 3 1 4 および冷却ブロック 3 1 5 が接触し、テープ基板 3 0 0 の下流側の回路基板 3 0 1 では、図 1 0 の 2 ~ 5 の実線に示す予熱、ピーク熱および冷却が与えられる。このため、テープ基板 3 0 0 に連ねられた複数の回路基板 3 0 1 に対し、プレヒートブロック 3 1 1 ~ 3 1 3、本ヒートブロック 3 1 4 および冷却ブロック 3 1 5 による予熱、ピーク熱および冷却処理を一括して行うことができ、生産効率を向上させることができる。 30

## 【 0 1 5 9 】

プレヒートブロック 3 0 1 による所定時間の加熱処理を終えると、プレヒートブロック 3 1 1 ~ 3 1 3、本ヒートブロック 3 1 4 および冷却ブロック 3 1 5 がテープ基板 3 0 0 から離される。次いで、テープ基板 3 0 0 が図 1 3 ( a ) の矢印方向へ搬送される。この時の搬送ストロークは、テープ基板 3 0 0 の所定ブロック長の回路基板 3 0 1 に合わせられている。プレヒートブロック 3 1 1 により加熱処理を終えた回路基板 3 0 1 がプレヒートブロック 3 1 2 の位置に到達すると、テープ基板 3 0 0 の図 1 3 ( a ) の矢印方向への搬送が停止され、プレヒートブロック 3 1 1 ~ 3 1 3、本ヒートブロック 3 1 4 および冷却ブロック 3 1 5 が再度上昇する。この時、プレヒートブロック 3 1 2 がテープ基板 3 0 0 の所定ブロック長の回路基板 3 0 1 に対し、所定時間接触して加熱処理を行う。これにより、回路基板 3 0 1 には、図 1 0 の 2 に示す予熱が与えられる。 40

## 【 0 1 6 0 】

ここで、プレヒートブロック 312 が所定時間だけ回路基板 301 に接触して加熱処理を行う場合、テープ基板 300 の上流側の回路基板 301 には、プレヒートブロック 311 が接触し、テープ基板 300 の上流側の回路基板 301 には、図 10 の 1 の実線に示す予熱が与えられるとともに、テープ基板 300 の下流側の回路基板 301 には、プレヒートブロック 313、本ヒートブロック 314 および冷却ブロック 315 が接触し、テープ基板 300 の下流側の回路基板 301 には、図 10 の 3 ~ 5 の実線に示す予熱、ピーク熱および冷却が与えられる。

【0161】

プレヒートブロック 312 による所定時間の加熱処理を終えると、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 がテープ基板 300 から離される。次いで、テープ基板 300 が図 13 (a) の矢印方向へ搬送される。プレヒートブロック 312 により加熱処理を終えた回路基板 301 がプレヒートブロック 313 の位置に到達すると、テープ基板 300 の図 13 (a) の矢印方向への搬送が停止され、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 が再度上昇する。この時、プレヒートブロック 313 がテープ基板 300 の所定ブロック長の回路基板 301 に対し、所定時間接触して加熱処理を行う。これにより、回路基板 301 には、図 10 の 3 の実線に示す予熱が与えられる。

【0162】

ここで、プレヒートブロック 313 が所定時間だけ回路基板 301 に接触して加熱処理を行う場合、テープ基板 300 の上流側の回路基板 301 には、プレヒートブロック 311、312 が接触し、テープ基板 300 の上流側の回路基板 301 には、図 10 の 1 および 2 の実線に示す予熱が与えられるとともに、テープ基板 300 の下流側の回路基板 301 には、本ヒートブロック 314 および冷却ブロック 315 が接触し、テープ基板 300 の下流側の回路基板 301 には、図 10 の 4 および 5 の実線に示すピーク熱および冷却が与えられる。

【0163】

プレヒートブロック 313 による所定時間の加熱処理を終えると、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 がテープ基板 300 から離される。次いで、テープ基板 300 が図 13 (a) の矢印方向へ搬送される。プレヒートブロック 313 により加熱処理を終えた回路基板 301 が本ヒートブロック 314 の位置に到達すると、テープ基板 300 の図 13 (a) の矢印方向への搬送が停止され、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 が再度上昇する。この時、本ヒートブロック 314 がテープ基板 300 の所定ブロック長の回路基板 301 に対し、所定時間接触して加熱処理を行う。これにより、回路基板 301 には、図 10 の 4 の実線に示すピーク熱が与えられることで、半田ペースト 304 が溶解し、回路基板 301 上の配線 302 に半導体チップ 305 が接合される。

【0164】

ここで、本ヒートブロック 314 が所定時間だけ回路基板 301 に接触して加熱処理を行う場合、テープ基板 300 の上流側の回路基板 301 には、プレヒートブロック 311 ~ 313 が接触し、テープ基板 300 の上流側の回路基板 301 には、図 10 の 1 ~ 3 の実線に示す予熱が与えられるとともに、テープ基板 300 の下流側の回路基板 301 には、冷却ブロック 315 が接触し、テープ基板 300 の下流側の回路基板 301 には、図 10 の 5 の実線に示す冷却が与えられる。

【0165】

本ヒートブロック 314 による所定時間の加熱処理を終えると、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 がテープ基板 300 から離される。次いで、テープ基板 300 が図 13 (a) の矢印方向へ搬送される。本ヒートブロック 314 により加熱処理を終えた回路基板 301 が冷却ブロック 315 の位置に到達すると、テープ基板 300 の図 13 (a) の矢印方向への搬送が停止され、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 が再度上昇

10

20

30

40

50

する。この時、冷却ブロック 314 がテープ基板 300 の所定ブロック長の回路基板 301 に対し、所定時間接触して冷却処理を行う。これにより、回路基板 301 は、図 10 の 5 の実線に示すように温度が降下されることで、半導体チップ 305 が配線 302 を介し回路基板 301 と固定される。

【0166】

ここで、冷却ブロック 315 が所定時間だけ回路基板 301 に接触して温度降下処理を行う場合、テープ基板 300 の上流側の回路基板 301 には、プレヒートブロック 311 ~ 313 および本ヒートブロック 314 が接触し、テープ基板 300 の上流側の回路基板 301 では、図 10 の 1 ~ 4 の実線に示す予熱およびピーク熱が与えられる。

【0167】

以上のようにして、テープ基板 300 の図 13 (a) の矢印方向への搬送により、所定ブロック長の回路基板 301 に予熱、ピークおよび冷却を順次与えられることで、回路基板 301 に対するリフロー工程が完了する。

なお、何らかの原因により、図 3 で説明したローダ 21 からアンローダ 25 間のラインが停止した場合、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 は、テープ基板 300 の温度が品質に影響を及ぼさないレベルに保たれる位置までテープ基板 300 から離される。これにより、テープ基板 300 への必要以上の加熱が避けられる。

【0168】

一方、ラインの停止が復旧した場合には、予熱、ピーク熱および冷却が再度与えられる。この時、テープ基板 300 の所定ブロック長の回路基板 301 の温度が、例えば図 10 の点線で示すように低下している場合には、図 14 に示すように、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 を徐々に上昇させることにより、テープ基板 300 の所定ブロック長の回路基板 301 の温度を図 10 の実線で示す位置まで上昇させることができる。よって、ラインの復旧後においては、製品へのダメージを与えることなく、リフロー処理を続行することができる。なお、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 を徐々に上昇させる代わりに、回路基板 300 を徐々に下降させるようにすることもできる。

【0169】

また、ラインの停止が復旧した場合には、まずプレヒートブロック 311 ~ 313 のみを上昇させて回路基板 301 に対し所定の予熱を与えた後、本ヒートブロック 314 を上昇させて予熱の与えられた回路基板 301 に対し、ピーク熱を与えるようにすることもできる。この場合、本ヒートブロック 314 上の回路基板 301 を例えばプレヒートブロック 313 上に戻すことで、本ヒートブロック 314 によるピーク熱の供与が途中までの回路基板 301 に対しても、所定の予熱を与えることができる。

【0170】

このように、上述した第 8 実施形態では、テープ基板 300 の所定ブロック長の回路基板 301 にプレヒートブロック 311 ~ 313 が接触して 1 ~ 3 の予熱を与え、3 の予熱が与えられた回路基板 301 に本ヒートブロック 314 が接触して 4 のピーク熱を与え、ピーク熱が与えられた回路基板 301 に冷却ブロック 315 が接触して回路基板 301 の温度を降下させるようにした。

【0171】

このように、テープ基板 300 への加熱処理や冷却処理が、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 の接触によって行われることにより、テープ基板 300 への加熱効率や冷却効率が高められ、加熱処理や冷却処理に要する時間を短縮することができるので、生産性を高めることができる。また、従来の熱風循環方式のように熱風循環のための機構を必要としないばかりか、従来のランプ加熱方式や遠赤外線方式のように局所加熱を行う方式での遮光構造が不要であるため、装置の大型化を招くこともなくなる。また、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 による加熱処理や冷却処理は、個別に行うことができる

10

20

30

40

50

ので、ブロック長に合わせた処理時間の対応も容易に行うことができるばかりか、プレヒートブロック311～313間での熱の移動がないため、プレヒートブロック311～313c間での境界温度をクリアーに維持することも容易に行うことができ、製品の品質管理を容易に行うことができる。

【0172】

また、何らかの原因によって、図3で説明したローダ21からアンローダ25間のラインが停止した場合、プレヒートブロック311～313、本ヒートブロック314および冷却ブロック315がテープ基板300から離されるため、テープ基板300への必要以上の加熱を避けることができ、製品へのダメージを容易に回避することができる。また、ラインの停止が復旧した場合には、予熱、ピーク熱および冷却が再度与えられるようにしているため、復旧後の加熱処理や冷却処理の待ち時間を大幅に短縮することができる。

10

【0173】

また、ピーク熱が与えられた回路基板301に冷却ブロック315が接触して回路基板301を冷却するようにしたので、回路基板301の冷却効率を高めることができ、冷却処理時間が短くされることから、特に半田ペースト214が鉛フリーの場合であっても、熱酸化を容易に防止することができる。

なお、第8実施形態では、プレヒートブロック311～313を3個とした場合について説明したが、この例に限らず、2個以下または4個以上であってもよい。ちなみに、プレヒートブロック311～313が1個である場合には、プレヒートブロック311～313を徐々にテープ基板300に近づけることにより、図10の1～3に示す予熱を徐々に与えることができる。また、プレヒートブロック311～313、本ヒートブロック314および冷却ブロック315の上下動にあっては、同時に行ってもよいし、個別に行うこともできる。また、プレヒートブロック311～313と本ヒートブロック314とを合わせて1個で構成することも可能であり、この場合には、1個のヒートブロックを徐々にテープ基板300に近づけたり、接触させたりすることにより、図10の1～3の実線で示す予熱と図10の4の実線で示すピーク熱とを与えることができる。

20

【0174】

また、第8実施形態では、リフロー処理において、テープ基板300が回路基板301の所定ブロック長に合わせて搬送する際に、プレヒートブロック311～313、本ヒートブロック314および冷却ブロック315を上下動させる場合について説明したが、この例に限らず、プレヒートブロック311～313、本ヒートブロック314および冷却ブロック315を上昇させて、テープ基板300に接触させたまま、テープ基板300を搬送するようにしてもよい。

30

【0175】

また、冷却ブロック315には、内部に中空の配管を設けるようにしてもよく、この配管内に気体または液体を流しながら、冷却を行うようにしてもよい。これにより、冷却ブロック315の外形を変化させることなく、冷却ブロック315を強制冷却することが可能となり、冷却効率を向上させることができる。なお、冷却ブロック315に設けられた配管内に流す気体としては、例えば、空気、酸素、窒素、二酸化炭素、ヘリウムまたはフルオロカーボンを用いることができ、冷却ブロック315に設けられた配管内に流す液体としては、例えば、水または油などを用いることができる。また、冷却ブロック315に設けられた配管内を減圧するようにしてもよく、これにより、冷却効率をより一層向上させることができる。

40

【0176】

図15は、本発明の第9実施形態に係る電子デバイス製造方法を示す図である。

図15(a)において、図13の構成に加え、予熱供与の補助を行うホットエアブローブロック316が設けられている。このホットエアブローブロック316は、本ヒートブロック315の上方に位置するとともに、図示しない駆動機構により上下移動を行うようになっている。また、このホットエアブローブロック316は、ラインの停止が復旧

50

した時、下降移動してテープ基板 300 に近づけられ、本ヒートブロック 315 上の回路基板 301 に対して所定の予熱を与えるようになっている。

【0177】

次に、このような構成の半導体製造装置による製造方法について説明する。

まず、半田付け工程およびマウント工程を終えたテープ基板 300 の回路基板 301 がリフロー工程に進むと、図 13 と同様に、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 が上昇移動してテープ基板 300 に接触し、リフロー処理を行う。

【0178】

この時、上述したように、何らかの原因により、図 3 で説明したローダ 21 からアンローダ 25 間のラインが停止した場合、図 15 (b) に示すように、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 は、図示しない駆動機構によりテープ基板 300 の温度が品質に影響を及ぼさないレベルに保たれる位置までテープ基板 300 から離される。この時、ホットエアブローブロック 316 が、本ヒートブロック 315 の上方から図示しない駆動機構により下降移動して、テープ基板 300 に近づけられる。

【0179】

そして、ラインの停止が復旧した場合には、ホットエアブローブロック 316 からのホットエアが回路基板 301 に与えられる。この時、本ヒートブロック 315 上の回路基板 301 の温度が図 10 の 4 における点線のように低下している場合、回路基板 301 に対し、図 10 の 3 における実線までの予熱が与えられる。

【0180】

本ヒートブロック 315 上の回路基板 301 へ予熱が与えられると、ホットエアブローブロック 316 が図 15 (c) に示すように、図示しない駆動機構により上昇移動してテープ基板 300 から離される。一方、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 が上昇移動してテープ基板 300 に接触し、上述した通常の加熱処理および冷却処理を続行する。よって、ラインの復旧後においては、製品へのダメージを与えることなく、リフロー処理を続行することができる。

【0181】

このように、上述した第 9 実施形態では、何らかの原因により、図 3 で説明したローダ 21 からアンローダ 25 間のラインが停止した場合、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 を、図示しない駆動機構によりテープ基板 300 の温度が品質に影響を及ぼさないレベルに保たれる位置までテープ基板 300 から離すとともに、ホットエアブローブロック 316 を本ヒートブロック 315 の上方から図示しない駆動機構により下降移動してテープ基板 300 に近づけ、ラインの停止が復旧した時、ホットエアブローブロック 316 からのホットエアによる予熱を回路基板 301 に与えるようにしたので、ライン停止時における製品のダメージを確実に回避することができ、併せて復旧後の通常運転が行われるまでの待ち時間を大幅に短縮することができる。予熱が与えられる回路基板 301 に対しての本ヒートブロック 315 による熱の影響を回避することができる。

【0182】

なお、上述した第 9 実施形態では、プレヒートブロック 311 ~ 313、本ヒートブロック 314 および冷却ブロック 315 を、テープ基板 300 の下面側から上昇移動させる場合について説明したが、この例に限らず、テープ基板 300 の上面側から下降移動させるようにすることもできる。この場合、ホットエアブローブロック 316 はテープ基板 300 の下面側から上昇移動させるようにすることができる。

【0183】

図 16 は、本発明の第 10 実施形態に係る電子デバイス製造方法を示す図である。

図 16 (a) において、予熱を供与するプレヒートブロック 412、ピーク熱を供与する本ヒートブロック 413 およびピーク熱が供与された被加熱処理体の温度を降下させる冷

10

20

30

40

50

却ブロック414が設けられ、プレヒートブロック412の前段には、プレヒートブロック412による加熱処理前のテープ基板400への熱伝達を回避させる冷却ブロック411が配置されている。なお、図16(a)の例では、説明の便宜上、プレヒートブロック412を1個としている。

【0184】

このような構成では、テープ基板400の所定ブロック長の回路基板にプレヒートブロック412が接触し、図10で説明したように1~3の予熱が与えられる時、1の予熱が与えられる前のテープ基板400の所定ブロック長の回路基板へは冷却ブロック411が接触する。ここで、冷却ブロック411は、1の予熱が与えられる前の回路基板400を常温程度まで冷却するものであるため、プレヒートブロック412による加熱処理前のテープ基板400の温度上昇が回避される。

10

【0185】

このように、図16(a)の実施形態では、図10の1の予熱が与えられる前のテープ基板400の所定ブロック長の回路基板へは冷却ブロック411が接触して常温程度まで冷却するために、プレヒートブロック412による加熱処理前のテープ基板400の温度上昇を回避することができることから、製品の品質管理を容易に行うことができる。

【0186】

一方、図16(b)において、予熱を供与するプレヒートブロック512、ピーク熱を供与する本ヒートブロック514およびピーク熱が供与された被加熱処理体の温度を降下させる冷却ブロック515が設けられ、プレヒートブロック512の前段には、プレヒートブロック512による加熱処理前のテープ基板500への熱伝達を回避させる冷却ブロック511が配置され、プレヒートブロック512と本ヒートブロック514との間には、本ヒートブロック514による加熱処理前のテープ基板500への熱伝達を回避させる冷却ブロック513が配置されている。なお、図16(b)の例では、説明の便宜上、プレヒートブロック512を1個としている。

20

【0187】

このような構成では、テープ基板500の所定ブロック長の回路基板に本ヒートブロック514が接触してピーク熱が与えられるとき、ピーク熱が与えられる前のテープ基板500の所定ブロック長の回路基板へは冷却ブロック513が接触して冷却するために、本ヒートブロック514による加熱処理前のテープ基板500の温度上昇が回避される。

30

【0188】

このように、図16(b)の実施形態では、ピーク熱が与えられる前のテープ基板500の所定ブロック長の回路基板へは、冷却ブロック513が接触して冷却するために、本ヒートブロック514による加熱処理前のテープ基板500の温度上昇を回避することができることから、製品の品質管理を容易に行うことができる。

【0189】

また、第10の実施形態では、プレヒートブロック512を1個とした場合について説明したが、この例に限らず、2個以下または4個以上であってもよく、プレヒートブロック512が複数ある場合には、各々の間に冷却ブロックを配置させるようにすることで、予熱を与える際に後続のテープ基板500の温度上昇を回避することができることから、製品の品質管理をさらに容易に行うことができる。

40

【0190】

図17は、本発明の第11実施形態に係る電子デバイス製造装置の概略構成を示す斜視図である。

図17において、テープ基板601には、長手方向に沿って回路ブロック603が連なるように配置され、各回路ブロック603には、電子部品搭載領域が設けられている。また、テープ基板601の両側には、テープ基板601を搬送するための送り孔602が所定ピッチで設けられている。なお、テープ基板601の材質としては、例えば、ポリイミドなどを用いることができる。また、各回路ブロック603上に搭載される電子部品としては、例えば、半導体チップ、チップコンデンサ、抵抗素子、コイルあるいはコネクタなど

50

を挙げることができる。

【0191】

一方、テープ基板601のリフローゾーンには、テープ基板601の搬送方向に沿って、ヒートブロック611～614が所定の間隔を隔てて並べて配置されている。また、ヒートブロック613上には、突起部617が下向きに設けられた押え板616が配置され、ヒートブロック611～614の横には、シャッタ板615a、615bが配置されている。

【0192】

ここで、ヒートブロック611、612の温度は半田融点より小さな範囲で順次高くなるように設定し、ヒートブロック613の温度は半田融点以上に設定し、ヒートブロック614の温度はヒートブロック611、612の温度より小さくなるように設定することができる。また、ヒートブロック611～614および押え板616はそれぞれ独立して上下移動可能とされるとともに、シャッタ板615a、615bはテープ基板601の短手方向に水平移動可能とされ、さらに、ヒートブロック611～614、シャッタ板615a、615bおよび押え板616は、テープ基板601の搬送方向に沿って一体的にスライド可能となるように支持されている。また、押え板616に設けられた突起部617の間隔は、回路ブロック603の長さに対応するように設定することができる。

10

【0193】

なお、ヒートブロック611～614およびシャッタ板615a、615bの材質としては、例えば、金属、金属化合物または合金を含む部材、あるいはセラミックを用いることができ、ヒートブロック611～614の材質として、例えば、鉄やステンレスなどを用いることにより、ヒートブロック611～614の熱膨張を抑制することを可能として、テープ基板601をヒートブロック611～614上に精度よく搬送することが可能となる。

20

【0194】

また、各ヒートブロック611～614の長さは、複数の回路ブロック603分の長さに対応するように設定することができ、シャッタ板615a、615bの大きさは、4個分のヒートブロック611～614の大きさにヒートブロック611～614間の空隙の大きさを加えた値に設定することができ、押え板616の大きさは、ヒートブロック613の大きさに対応するように設定することができる。なお、各ヒートブロック611～614の長さは、1個の回路ブロック603の長さの整数倍に必ずしも設定する必要はなく、端数が生じるようにしてもよい。

30

【0195】

また、ヒートブロック611～614の形状は、少なくともテープ基板601の接触面が平坦となるように設定することができ、例えば、ヒートブロック611～614をプレート状に構成することができる。

図18は図17のリフロー処理を示す側面図、図19は図17のリフロー処理を示すフローチャートである。

【0196】

図18(a)において、例えば、図3の半田塗布ゾーン22およびマウントゾーン23にて、半田ペースト印刷および電子部品のマウント処理が行われたテープ基板601は、ヒートブロック611～614上に搬送される(図19のステップS1)。なお、ヒートブロック611～614上でテープ基板601を搬送する場合、テープ基板601をヒートブロック611～614に接触させたまま搬送することができる。これにより、ヒートブロック611～614をテープ基板601に接触させてテープ基板601を加熱する際に、ヒートブロック611～614の移動動作を省略することが可能となり、リフロー処理のタクトタイムを短縮することが可能となる。ここで、ヒートブロック611～614をプレート状に構成することにより、テープ基板601をヒートブロック611～614上に接触させたまま、テープ基板601をスムーズに搬送することが可能となる。

40

【0197】

50



次に、図18(b)に示すように、半田ペースト印刷および電子部品のマウント処理が行われたテープ基板601がヒートブロック611~614上に搬送されると、テープ基板601の搬送が所定時間だけ停止され(図19のステップS2、S4)、各ヒートブロック611~614によるテープ基板601の加熱が行われる。ここで、ヒートブロック611~614は、テープ基板601の搬送方向に沿って並べて配置され、ヒートブロック611、612の温度は半田融点より小さな範囲で順次高くなるように設定され、ヒートブロック613の温度は半田融点以上に設定され、ヒートブロック614の温度はヒートブロック611、612の温度より小さくなるように設定されている。

**【0198】**

このため、ヒートブロック611、612上の回路ブロック603では予備加熱を行い、ヒートブロック613上の回路ブロック603では本加熱を行い、ヒートブロック614上の回路ブロック603では冷却を行うことが可能となり、テープ基板601上の異なる回路ブロック603に対し、予備加熱、本加熱および冷却を一括して行うことが可能となる。

10

**【0199】**

ここで、テープ基板601がヒートブロック611~614上に静止されると、抑え板616がヒートブロック613上に下降し、突起部617を介してヒートブロック613上の回路ブロック603を抑え付けることができる。これにより、テープ基板601がワカメ状に変形している場合においても、テープ基板601に熱を均一に伝えることが可能となり、半田溶融処理を安定して行うことが可能となる。また、突起部617の間隔を回路ブロック603の長さ対応させることにより、回路ブロック603の境界で回路ブロック603を抑え付けることが可能となり、回路ブロック603上に配置された電子部品に機械的ダメージが加わることを防止することができる。

20

**【0200】**

そして、テープ基板601の搬送を停止してから所定時間だけ経過すると、テープ基板601が所定長さだけ搬送され、テープ基板601上の特定の回路ブロック603を各ヒートブロック611~614上で順次静止させることにより、テープ基板601上の特定の回路ブロック603の予備加熱、本加熱および冷却を連続して行うことが可能となる。このため、テープ基板601上の特定の回路ブロック603の温度を段階的に上昇させることが可能となり、回路ブロック603に加わる熱的ダメージを抑制しつつ、リフロー処理を行うことが可能となるとともに、半田溶融された回路ブロック603の温度を速やかに低下させることが可能となり、半田の熱酸化を抑制して、製品品質を向上させることが可能となる。

30

**【0201】**

また、テープ基板601上の特定の回路ブロック603を各ヒートブロック611~614上に順次接触させることにより、境界の温度差をクリアに保ちつつ、回路ブロック603の温度の立ち上がりおよび立ち下りを迅速化して、回路ブロック603を設定温度に速やかに移行させることが可能となり、リフロー処理を効率よく行うことが可能となる。

**【0202】**

このため、図3に示すように、同一のテープ基板601上で、半田塗布処理およびマウント処理の後にリフロー処理を連続して行う場合においても、リフロー処理で律速されて半田塗布処理およびマウント処理が滞り、製造効率が却って劣化することを防止することが可能となる。

40

すなわち、半田塗布ゾーン22およびマウントゾーン23の回路ブロック603の半田塗布処理およびマウント処理がそれぞれ終了している場合においても、リフローゾーン24の回路ブロック603のリフロー処理が終了していない場合、リフローゾーン24の回路ブロック603のリフロー処理が終了するまで、テープ基板601を搬送することができない。このため、半田塗布処理およびマウント処理に比べて、リフロー処理に時間がかかる場合、リフローゾーン24の回路ブロック603のリフロー処理が終了するまで、半田塗布ゾーン22およびマウントゾーン23の回路ブロック603の半田塗布処理およびマ

50

ウント処理をそれぞれ待機させる必要が生じ、半田塗布ゾーン 2 2 およびマウントゾーン 2 3 の稼働効率が低下して、製造効率が却って劣化するようになる。

【 0 2 0 3 】

ここで、ヒートブロック 6 1 1 ~ 6 1 4 上にテープ基板 6 0 1 を接触させることにより、テープ基板 6 0 1 を設定温度に速やかに移行させることが可能となり、リフロー処理を迅速化させることが可能となる。このため、半田塗布処理、マウント処理およびリフロー処理を一括して行う場合においても、リフロー処理に律速されて、図 3 の半田塗布ゾーン 2 2 およびマウントゾーン 2 3 の稼働効率が低下することを防止することができ、生産効率を向上させることが可能となる。

【 0 2 0 4 】

また、テープ基板 6 0 1 の搬送方向に沿って複数のヒートブロック 6 1 1 ~ 6 1 4 を並べて配置することにより、リフロー処理にかかる時間を増大させることなく、回路ブロック 6 0 3 の温度を段階的に上昇させることが可能となり、熱的ダメージを抑制しつつ、リフロー処理を行うことが可能となる。

このため、半田塗布処理、マウント処理およびリフロー処理を一括して行う場合においても、リフロー処理に律速されることを防止しつつ、リフロー処理における温度プロファイルの最適化を図ることが可能となり、製品品質を劣化させることなく、生産効率を向上させることが可能となる。

【 0 2 0 5 】

ここで、1 回の搬送タクトで搬送されるテープ基板 6 0 1 の長さは、例えば、図 3 の半田塗布ゾーン 2 2 において、1 回の搬送タクトで塗布される半田塗布領域の長さに対応させることができる。そして、1 回の搬送タクトで塗布される半田塗布領域の長さは、1 個分の回路ブロック 6 0 3 の長さの整数倍に設定することができる。

【 0 2 0 6 】

そして、図 3 の半田塗布ゾーン 2 2 において、複数の回路ブロック 6 0 3 について 1 回の搬送タクトで一括して半田塗布を行うことにより、複数の回路ブロック 6 0 3 について一括してリフロー処理を段階的に行うことができ、製品品質を劣化させることなく、生産効率を向上させることが可能となる。

なお、1 回の搬送タクトで塗布される半田塗布領域の長さ、各ヒートブロック 6 1 1 ~ 6 1 4 の長さは必ずしも一致させる必要はなく、1 回の搬送タクトで塗布される半田塗布領域の長さよりも、ヒートブロック 6 1 1 ~ 6 1 4 の長さを長くするようにしてもよい。これにより、テープ基板 6 0 1 の回路ブロック 6 0 3 の長さが変更された場合においても、ヒートブロック 6 1 1 ~ 6 1 4 を交換することなく、特定の回路ブロック 6 0 3 を全てのヒートブロック 6 1 1 ~ 6 1 4 上で所定時間以上加熱しながら、テープ基板 6 0 1 を搬送することができ、製品品質の劣化を抑制しつつ、生産効率を向上させることが可能となる。

【 0 2 0 7 】

例えば、1 回の搬送タクトで塗布される半田塗布領域の長さの最大値は、例えば、3 2 0 mm、各ヒートブロック 6 1 1 ~ 6 1 4 の長さは、例えば、3 6 1 mm に設定することができる。そして、図 1 7 の送り孔 6 0 2 の 1 ピッチは、例えば、4 . 7 5 mm、1 個分の回路ブロック 6 0 3 の長さは、例えば、送り孔 6 0 2 の 6 ~ 1 5 ピッチ分の長さの範囲で変更可能であるとする。この場合、1 回の搬送タクトで塗布される半田塗布領域の長さは、最大値 = 3 2 0 mm を越えない範囲で、回路ブロック 6 0 3 の個数が最も多くなるように設定することができる。例えば、1 個分の回路ブロック 6 0 3 の長さが送り孔 6 0 2 の 8 ピッチ分の長さであるとする、1 個分の回路ブロック 6 0 3 の長さは、 $4 . 7 5 \times 8 = 3 8 \text{ mm}$  となり、1 回の搬送タクトで塗布される半田塗布領域の長さは、8 個分の回路ブロック 6 0 3 の長さ =  $3 0 4 \text{ mm}$  3 2 0 mm とすることができる。このため、1 回の搬送タクトで搬送されるテープ基板 6 0 1 の長さ = 3 0 4 mm に設定することができる。

【 0 2 0 8 】

なお、1 回の搬送タクトで塗布される半田塗布領域の長さよりも、各ヒートブロック 6 1

10

20

30

40

50

1～614の長さを長くし、1回の搬送タクトで搬送されるテープ基板601の長さを半田塗布領域の長さに設定すると、同一の回路ブロック603の少なくとも一部が、同一のヒートブロック611～614上で複数回静止させられ、加熱時間が長くなる部分が発生する。このため、加熱時間にマージンを持たせられるように、ヒートブロック611～614の温度およびタクトタイムを設定することにより、リフロー処理時の品質を維持することが可能となる。

【0209】

また、ヒートブロック611～614を所定間隔だけ隔てて配置することにより、ヒートブロック611～614間の境界温度をクリアに維持することが可能となり、回路ブロック603の全ての領域に渡って設定温度に均一に保つことを可能として、リフロー処理時における製品品質を一定に維持することが可能となる。

10

【0210】

なお、ヒートブロック611～614を所定間隔だけ隔てて配置する場合、ヒートブロック611～614間の空隙にテフロン（登録商標）などの絶縁性樹脂を設けるようにしてもよく、これにより、ヒートブロック611～614間の熱伝導をより一層低下させることが可能となる。

次に、図18(c)に示すように、例えば、図3の半田塗布ゾーン22またはマウントゾーン23などでトラブルが発生した場合（図19のステップS3）、ヒートブロック611～614の位置を降下させる（図19のステップS5）。そして、シャッタ板615a、615bがヒートブロック611～614上にくるように、シャッタ板615a、615bを水平移動させ、テープ基板601の上下にシャッタ板615a、615bを挿入する（図19のステップS6）。

20

【0211】

これにより、例えば、図3の半田塗布ゾーン22またはマウントゾーン23などでトラブルが発生したために、テープ基板601の搬送が長時間停止したままになった場合においても、テープ基板601の加熱状態が必要以上に長引くことを防止することが可能となり、半田の熱酸化や接触不良などを低減することが可能となる。

【0212】

なお、テープ基板601の上下にシャッタ板615a、615bを挿入することにより、テープ基板601の上下の温度分布を均一化することが可能となり、テープ基板601がワカメ状に変形することを防止することが可能となる。

30

次に、図18(d)～図18(f)に示すように、図3の半田塗布ゾーン22またはマウントゾーン23などで発生したトラブルが解除されると（図19のステップS7）、シャッタ板615a、615bを抜き出す（図19のステップS8）。そして、ヒートブロック611～614の位置を段階的に上昇させながら（図19のステップS9）、ヒートブロック611～614をテープ基板601に接触させる。

【0213】

これにより、ヒートブロック611～614がテープ基板601から長時間引き離された状態が続いたために、ヒートブロック611～614上のテープ基板601が冷えた場合においても、テープ基板601の搬送を停止したまま、各ヒートブロック611～614上の回路ブロック603の温度をそれぞれ段階的に上昇させることが可能となる。

40

【0214】

このため、各ヒートブロック611～614上の回路ブロック603の温度をそれぞれ段階的に上昇させるために、テープ基板601を逆方向に巻き戻して、テープ基板601の搬送をやり直す必要がなくなり、搬送系を複雑化することなく、リフロー処理を再開させることが可能となる。

なお、上述した実施形態では、テープ基板601を加熱状態から回避させる場合、ヒートブロック611～614全体をテープ基板601から引き離す方法について説明したが、例えば、ヒートブロック611、612、614をテープ基板601に接触させたまま、ヒートブロック613のみをテープ基板601から引き離すようにしてもよい。これによ

50

り、例えば、図3の半田塗布ゾーン22またはマウントゾーン23などでトラブルが発生し、テープ基板601の搬送が長時間停止したままになった場合においても、テープ基板601の回路ブロック603に予熱を与え続けながら、本加熱を中断させることが可能となり、製品不良を低減することが可能となる。

【0215】

また、図17の実施形態では、ヒートブロック611～614を4個だけ並べて配置する方法について示したが、ヒートブロック611～614を5個以上並べて配置し、回路ブロック603の予備加熱をより緩やかに行うようにしたり、回路ブロック603の冷却を段階的に行うようにしてもよい。

また、各ヒートブロック611～614をプレート上に構成する方法について説明したが、ヒートブロック611～614の接触面のうち、例えば、半導体チップが配置される領域に接触する部分に凹部を設けるようにしてもよく、これにより、半導体チップが配置される領域にヒートブロック611～614が直接接触することを防止することができる。このため、熱に弱い半導体チップがテープ基板601上にマウントされている場合においても、半導体チップに加わる熱的ダメージを抑制することが可能となる。

【0216】

図20は、図17の搬送処理を示すフローチャートである。

図20において、半田塗布ゾーン22に設置されているカメラにて、テープ基板601を撮像し、テープ基板601のズレ量を測定する(ステップS11)。そして、テープ基板601のズレ量が規定値以内かどうかを判定し(ステップS12)、テープ基板601のズレ量が規定値以内の場合、所定の送り量でテープ基板601を搬送し(ステップS13)、テープ基板601のズレ量が規定値を超える場合、ズレを補正してテープ基板601を搬送する(ステップS14)。

【0217】

なお、テープ基板601には、位置ズレを検出するためのマークを各回路ブロック603ごとに設けることができる。そして、このマークがフレームの規定された範囲内に収まっているかどうかで、テープ基板601のズレ量が規定値以内かどうかを判定することができる。

図21は、本発明の第12実施形態に係る電子デバイス製造装置を示す側面図である。

【0218】

図21(a)において、リフロー炉711は、レール713を有した支持台712により支持されている。ここで、リフロー炉711は、例えば、半田付け工程、マウント工程後に行われるリフロー工程において、テープ基板700に連ねられた被加熱処理体としての回路基板に対し、加熱処理や冷却処理を行うもので、回路基板の温度を段階的に上昇させるヒーターゾーン721～724および回路基板の温度を降下させる冷却ゾーン725が設けられている。なお、リフロー炉711は、テープ基板700に連ねられた複数の回路基板を一括して処理することもできるし、テープ基板700に連ねられた回路基板を1個ずつ処理するようにすることもできる。

【0219】

また、リフロー炉711は、図21(b)、(c)に示すように、支持台712のレール713に沿って矢印a-b方向に移動自在とされている。この矢印a-b方向は、テープ基板700の搬送方向に沿ったものである。このように、リフロー炉711が矢印a-b方向に移動自在とされることで、ヒーターゾーン721～724および冷却ゾーン725を回路基板の製品ピッチに合わせた位置にセットすることができる。

【0220】

図22は、本発明の第13実施形態に係る電子デバイス製造方法を示す図である。

図22において、リフロー炉811は、テープ基板800の搬送方向に沿って移動自在とされ、リフロー炉811には、ヒーターゾーン821～824および冷却ゾーン825が設けられている。回路基板801は、右矢印方向に所定のタクトで搬送される連続体としてのテープ基板800に連ねられている。ここで、回路基板801には、リフロー工程前

10

20

30

40

50

の半田付け工程にて、回路基板 801 の配線 802 上に半田ペースト 804 が付けられている。なお、配線 802 上には ACF 等の接着剤が転写によって付けられる場合もある。また、符号 804 は絶縁膜である。また、半田付け工程後のマウント工程にて、回路基板 801 上に半田ペースト 804 を介して半導体チップ 805 がマウントされている。

【0221】

そして、リフロー炉 811 のヒーターゾーン 821 ~ 824 および冷却ゾーン 825 には、回路基板 801 の製品ピッチに合わせたヒートブロック 821a ~ 821c、822a ~ 822c、823a ~ 823c、824a ~ 824c および冷却ブロック 825a ~ 825c がそれぞれ設けられている。なお、製品ピッチとは、回路基板 801 上に搭載される IC 等の搭載間隔等をいい、例えば 4.75 mm の整数倍とすることができる。ここで

10

、整数  $x, y, z$  ( $x < y < z$ ) とすると、製品ピッチが  $(4.75 \cdot x)$  である場合、ヒートブロック 821a、822a、823a、824a および冷却ブロック 825a が対応し、製品ピッチが  $(4.75 \cdot y)$  である場合、ヒートブロック 821b、822b、823b、824b および冷却ブロック 825b が対応し、製品ピッチが  $(4.75 \cdot z)$  である場合、ヒートブロック 821c、822c、823c、824c および冷却ブロック 825c が対応するようになっている。

【0222】

また、これらのヒートブロック 821a ~ 821c、822a ~ 822c、823a ~ 823c、824a ~ 824c および冷却ブロック 825a ~ 825c は、図示しない駆動機構により個別に上下移動するようになっている。つまり、回路基板 801 の製品ピッチ

20

に合うものが、ヒートブロック 821a、822a、823a、824a および冷却ブロック 825a である場合、これらヒートブロック 821a、822a、823a、824a および冷却ブロック 825a が図示しない駆動機構により上昇移動し、テープ基板 800 の所定ブロック長の回路基板 801 に接触して、加熱処理や冷却処理を行うようになっている。

【0223】

そして、ヒートブロック 821a ~ 821c、822a ~ 822c、823a ~ 823c、824a ~ 824c および冷却ブロック 825a ~ 825c のいずれかが、テープ基板 800 の所定ブロック長の回路基板 801 に対し、所定の時間接触して加熱処理や冷却処理を終えると、下降移動し、テープ基板 800 から離されるようになっている。このよう

30

なヒートブロック 821a ~ 821c、822a ~ 822c、823a ~ 823c、824a ~ 824c および冷却ブロック 825a ~ 825c のいずれかの上下移動と、テープ基板 800 の矢印方向への搬送により、回路基板 801 に予熱、ピーク熱および冷却を順次与えることができる。

【0224】

ここで、ヒートブロック 821a ~ 821c は、テープ基板 800 に対し、図 10 の 1

の実線に示すような予熱を与えるようになっている。ヒートブロック 822a ~ 822c は、テープ基板 800 に対し、図 10 の 2

の実線に示すような予熱を与えるようになっている。ヒートブロック 823a ~ 823c は、テープ基板 800 に対し、図 10 の

3

の実線に示すような予熱を与えるようになっている。ヒートブロック 824a ~ 8

24c は、図 10 の 4

の実線に示すように、半田融点 + のピーク熱を与えるようになっている。冷却ブロック 825a ~ 825c は、図 10 の 5

に実線に示すように、テープ基板 800 の温度を降下させるようになっている。

40

【0225】

そして、例えば、半田付け工程およびマウント工程を終えたテープ基板 800 がリフロー工程に進むと、ヒーターゾーン 821 ~ 824 および冷却ゾーン 825 により、テープ基板 800 の所定ブロック長の回路基板 801 に対する加熱処理や冷却処理が行われる。ここで、回路基板 800 の製品ピッチに合うものが、ヒートブロック 821a、822a、823a、824a および冷却ブロック 825a である場合、リフロー炉 800 がテープ基板 800 の搬送方向に沿ってスライドされ、ヒートブロック 821a、822a、823

50

a、824aおよび冷却ブロック825が、回路基板800の製品ピッチに対応する位置に固定される。

【0226】

次いで、ヒートブロック821a、822a、823a、824aおよび冷却ブロック825が上昇移動してテープ基板800に接触する。この時、まず、テープ基板800の所定ブロック長の回路基板801に対し、ヒートブロック821aが所定時間接触して加熱処理を行う。これにより、回路基板801には、図10の1の実線に示す予熱が与えられる。

【0227】

ヒートブロック821aによる所定時間の加熱処理を終えると、ヒートブロック821a、822a、823a、824aおよび冷却ブロック825aがテープ基板800から離される。次いで、テープ基板800が右矢印方向へ搬送される。この時の搬送ストロークは、テープ基板800の所定ブロック長の回路基板801に合わせられている。ヒートブロック821aにより加熱処理を終えた回路基板801がヒートブロック822aの位置に到達すると、テープ基板800の搬送が停止され、ヒートブロック821a、822a、823a、824aおよび冷却ブロック825aが再度上昇する。

【0228】

この時、ヒートブロック822aがテープ基板800の所定ブロック長の回路基板801に対し、所定時間接触して加熱処理を行う。これにより、回路基板801には、図10の2の実線に示す予熱が与えられる。

ヒートブロック822aによる所定時間の加熱処理を終えると、ヒートブロック821a、822a、823a、824aおよび冷却ブロック825aがテープ基板800から離される。次いで、テープ基板800が右矢印方向へ搬送される。ヒートブロック822aにより加熱処理を終えた回路基板801がヒートブロック823aの位置に到達すると、テープ基板800の右矢印方向への搬送が停止され、ヒートブロック821a、822a、823a、824aおよび冷却ブロック825aが再度上昇する。この時、ヒートブロック823aがテープ基板800の所定ブロック長の回路基板801に対し、所定時間接触して加熱処理を行う。これにより、回路基板801には、図10の3の実線に示す予熱が与えられる。

【0229】

ヒートブロック823aによる所定時間の加熱処理を終えると、ヒートブロック821a、822a、823a、824aおよび冷却ブロック825aがテープ基板800から離される。次いで、テープ基板800が右矢印方向へ搬送される。ヒートブロック823aにより加熱処理を終えた回路基板801がヒートブロック824aの位置に到達すると、テープ基板800の右矢印方向への搬送が停止され、ヒートブロック821a、822a、823a、824aおよび冷却ブロック825aが再度上昇する。この時、ヒートブロック824aがテープ基板800の所定ブロック長の回路基板801に対し、所定時間接触して加熱処理を行う。これにより、回路基板801には、図10の4の実線に示すピーク熱が与えられることで、半田ペースト804が溶融し、回路基板801上の配線802に半導体チップ805が接合される。

【0230】

ヒートブロック824aによる所定時間の加熱処理を終えると、ヒートブロック821a、822a、823a、824aおよび冷却ブロック825aがテープ基板800から離される。次いで、テープ基板800が右矢印方向へ搬送される。ヒートブロック824aにより加熱処理を終えた回路基板800が冷却ブロック825aの位置に到達すると、テープ基板800の右矢印方向への搬送が停止され、ヒートブロック821a、822a、823a、824aおよび冷却ブロック825aが再度上昇する。この時、冷却ブロック825aがテープ基板800の所定ブロック長の回路基板801に対し、所定時間接触して冷却処理を行う。これにより、回路基板801は、図10の5の実線に示すように温度が降下されることで、半導体チップ805が配線802を介し回路基板801に固定

10

20

30

40

50

される。以上のようにして、テープ基板 800 の右矢印方向への搬送により、所定ブロック長の回路基板 801 に予熱、ピーク熱および冷却が順次与えられることで、回路基板 801 に対するリフロー工程が完了する。

【0231】

次に、回路基板 801 の製品ピッチに合うものが、例えば、ヒートブロック 821c、822c、823c、824c および冷却ブロック 825c である場合、リフロー炉 811 がテープ基板 800 の搬送方向に沿ってスライドされ、ヒートブロック 821c、822c、823c、824c および冷却ブロック 825c が回路基板 801 の製品ピッチに合わせた位置に固定されるとともに、上記同様にして、テープ基板 800 の所定ブロック長の回路基板 801 に対し、加熱処理および冷却処理が行われる。

10

【0232】

なお、以上のようなリフロー工程においては、回路基板 801 の製品ピッチに合うヒートブロック 821a ~ 821c、822a ~ 822c、823a ~ 823c、824a ~ 824c および冷却ブロック 825a ~ 825c のいずれかをテープ基板 800 に接触させた状態を維持し、テープ基板 800 を所定のタクトで搬送しつつ、図 10 の 1 ~ 3 の予熱および 4 のピーク熱を順に与えるようにすることもできる。

【0233】

このように、第 13 実施形態では、リフロー炉 811 をテープ基板 800 の搬送方向に沿ってスライドさせ、回路基板 801 の製品ピッチに合わせた位置に固定することにより、ヒートブロック 821a ~ 821c、822a ~ 822c、823a ~ 823c、824a ~ 824c および冷却ブロック 825a ~ 825c のいずれかを回路基板 801 の製品ピッチに合わせるようにした。

20

【0234】

これにより、製品ピッチの異なるそれぞれの回路基板 801 への加熱処理時間の設定が不要となるため、製品ピッチの異なる回路基板 801 を連ねたテープ基板 800 へのリフロー処理を連続して行うことができることから、生産性を向上させることができる。

また、回路基板 801 の製品ピッチに合わせたヒートブロック 821a ~ 821c、822a ~ 822c、823a ~ 823c、824a ~ 824c および冷却ブロック 825a ~ 825c のいずれかを回路基板 801 に接触させて加熱処理を行うようにしているため、従来のようにスポット的に加熱処理を行うものとは異なり、複数単位での加熱処理を行うことができる。

30

【0235】

なお、本実施の形態では、4つのヒーターゾーン 821 ~ 824 を設けた場合について説明したが、この例に限らず、3つ以下であっても5つ以上あってもよい。

また、各々のヒーターゾーン 821 ~ 824 には、3つのヒートブロック 821a ~ 821c、822a ~ 822c、823a ~ 823c、824a ~ 824c を設けた場合について説明したが、この例に限らず、2つまたは4つ以上設けるようにしてもよい。

【図面の簡単な説明】

【図 1】 第 1 実施形態に係る電子デバイス製造方法を示す図。

【図 2】 第 1 実施形態に係る電子デバイス製造工程を示す図。

40

【図 3】 第 2 実施形態に係る電子デバイス製造方法を示す図。

【図 4】 第 3 実施形態に係る電子デバイス製造方法を示す図。

【図 5】 第 4 実施形態に係る電子デバイス製造方法を示す図。

【図 6】 第 5 実施形態に係る電子デバイス製造方法を示す図。

【図 7】 第 6 実施形態に係る電子デバイス製造装置を示す図。

【図 8】 図 7 のリフロー処理を示す図。

【図 9】 図 7 のリフロー処理を示す図。

【図 10】 図 7 のリフロー処理の温度プロファイルを示す図。

【図 11】 第 7 実施形態に係る電子デバイス製造装置を示す図。

【図 12】 図 11 のリフロー処理を示す図。

50

- 【図13】 第8実施形態に係る電子デバイス製造方法を示す図。  
 【図14】 第8実施形態に係る電子デバイス製造方法を示す図。  
 【図15】 第9実施形態に係る電子デバイス製造方法を示す図。  
 【図16】 第10実施形態に係る電子デバイス製造方法を示す図。  
 【図17】 第11実施形態に係る電子デバイス製造装置を示す図。  
 【図18】 図17のリフロー処理を示す図。  
 【図19】 図17のリフロー処理を示すフローチャート。  
 【図20】 図17の搬送処理を示すフローチャート。  
 【図21】 第12実施形態に係る電子デバイス製造装置を示す図。  
 【図22】 第13実施形態に係る電子デバイス製造方法を示す図。  
 【図23】 従来の電子デバイス製造方法を示す図。

10

## 【符号の説明】

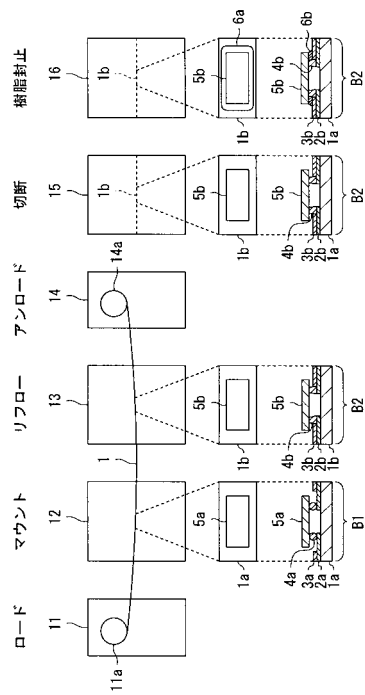
1、31、51、71、91、100、200、300、601、700 テープ基板、  
 1a~1e、31a~31c、51a~51e、71a~71f、91a~91c、10  
 1、301、801 回路基板、2a~2e、32a~32c、52a~52e、72a  
 ~72f、92a~92c、102、302、802 配線、3a~3e、33a~33  
 c、53a~53e、73a~73f、93a~93c、103、303、803 絶縁  
 膜、4a~4d、6a、6b 半田ボール、34a~34c、54a~54e、74a~  
 74f、94a~94c、104、304、804 半田ペースト、5a~5d、35b  
 、35c、55b~55e、75c~75f、95b、95c、105、305、805  
 20 半  
 導  
 体  
 チ  
 ッ  
 プ、6b、36c、56d、56e 封止樹脂、B1、B2、B11~B1  
 3、B21~B25、B31~B36、B41~B43、603 回路ブロック、11、  
 21、41、61、81 ロード、11a、21a、41a、61a、81a 巻き出し  
 リール、12、23、43、63a、63b、83 マウントゾーン、13、24、44  
 、64、84 リフローゾーン、14、25、47、65、85 アンロード、14a、  
 25a、47a、65a、85a 巻き取りリール、15、26、48 切断ゾーン、1  
 6、27 樹脂封止ゾーン、22、42、82 半田塗布ゾーン、45 樹脂塗布ゾーン  
 、46 キュアゾーン、86a~86c、87a~87c ローラ群、91a、91b  
 弛み部、111、311~313、412、512 プレヒートブロック、112、31  
 4、413、514 本ヒートブロック、113、213、315、411、414、5  
 11、513、515、825a~825c 冷却ブロック、114、214 覆挟孔、1  
 15、215 吹出し孔、211、611~614、821a~824a、821b~8  
 24b、821c~824c ヒートブロック、316 ホットエアブローブロック、  
 602 送り孔、615a、615b シャッタ板、616 押え板、617 突起部、  
 711 リフロー炉、712 支持台、713 レール、721~724 ヒーターゾ  
 ン、725 冷却ゾーン

20

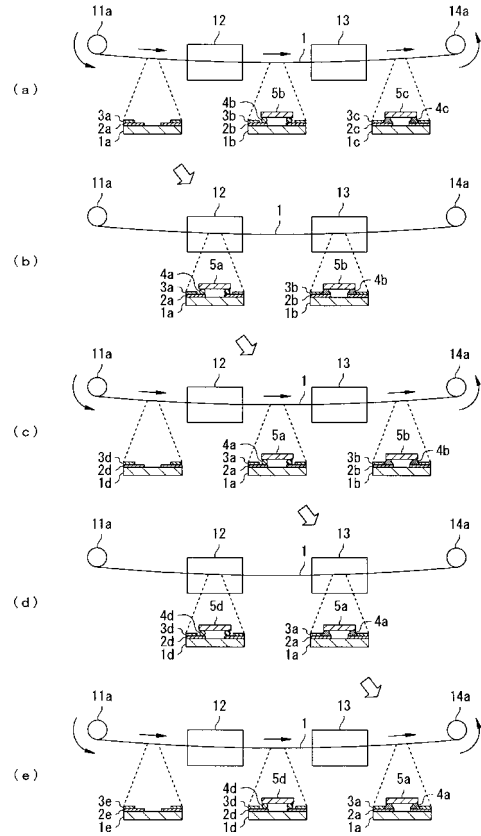
30



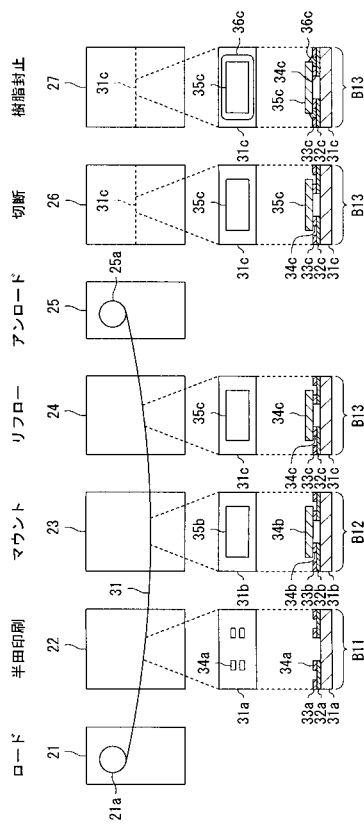
【図1】



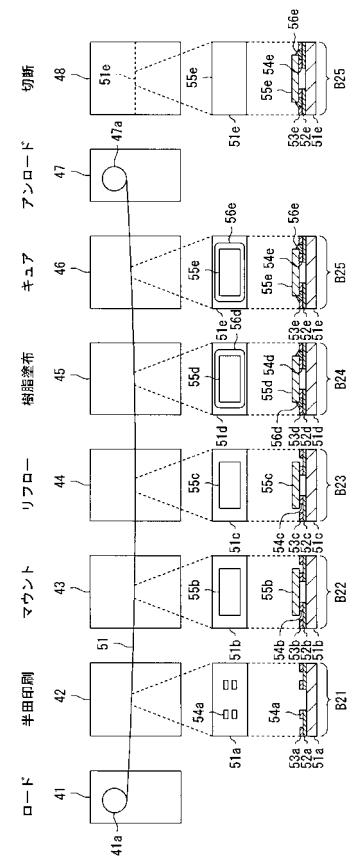
【図2】



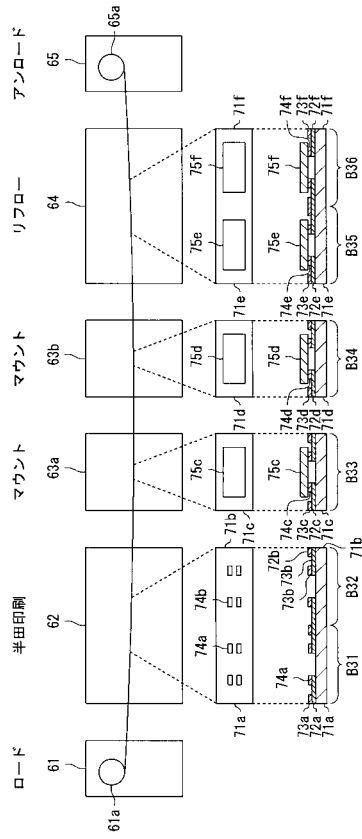
【図3】



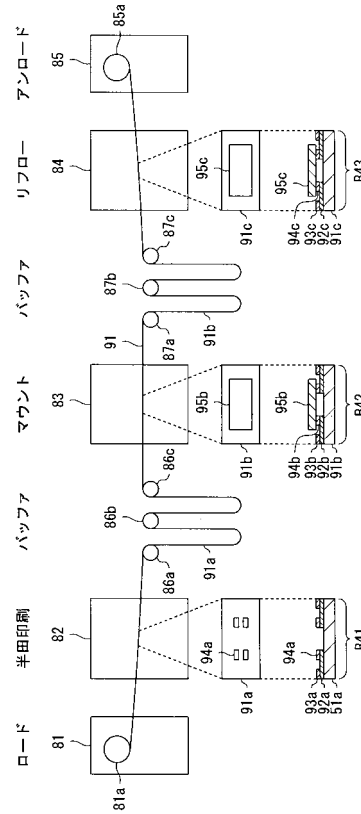
【図4】



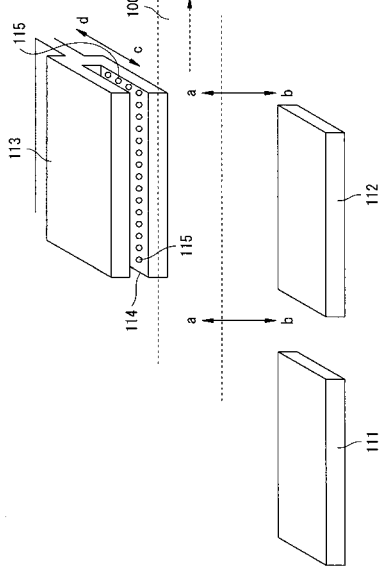
【 図 5 】



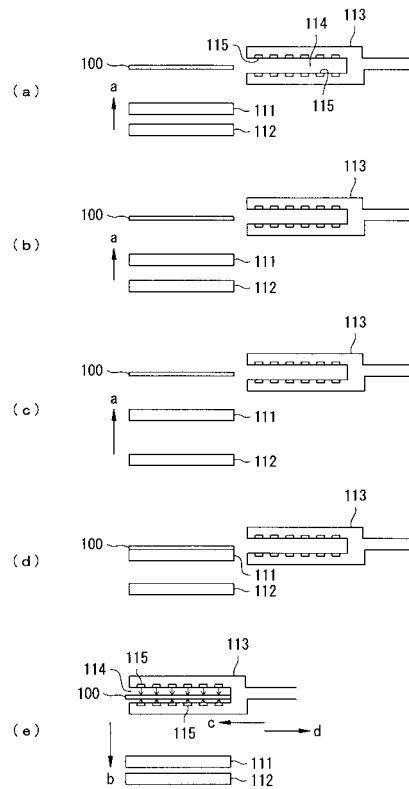
【 図 6 】



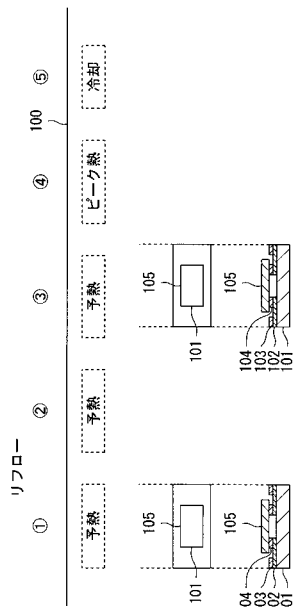
【 図 7 】



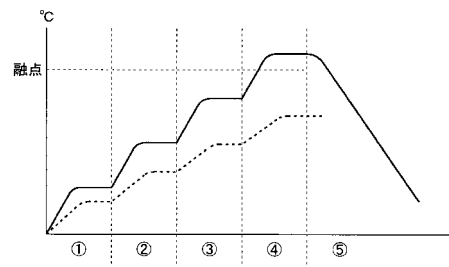
【 図 8 】



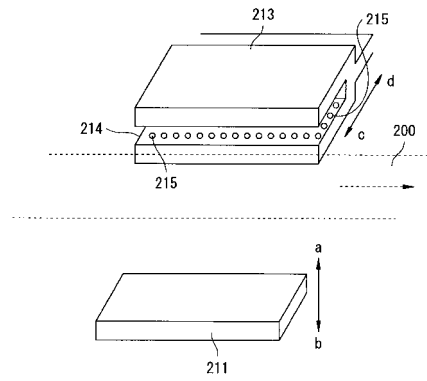
【 図 9 】



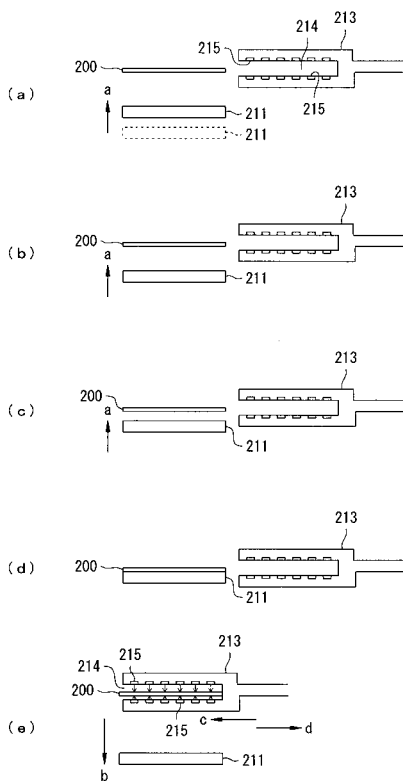
【 図 10 】



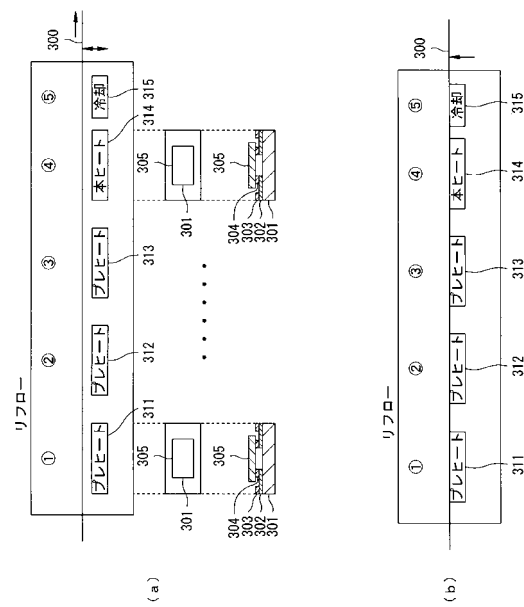
【 図 11 】



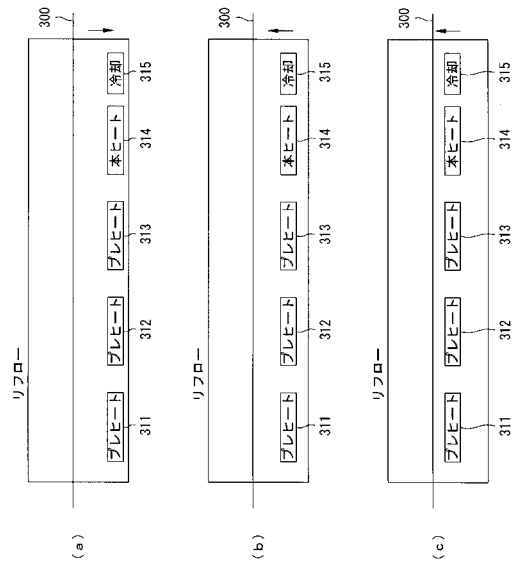
【 図 12 】



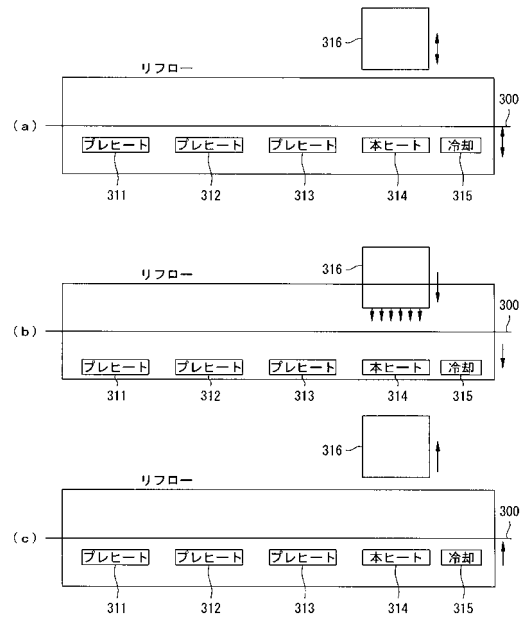
【 図 13 】



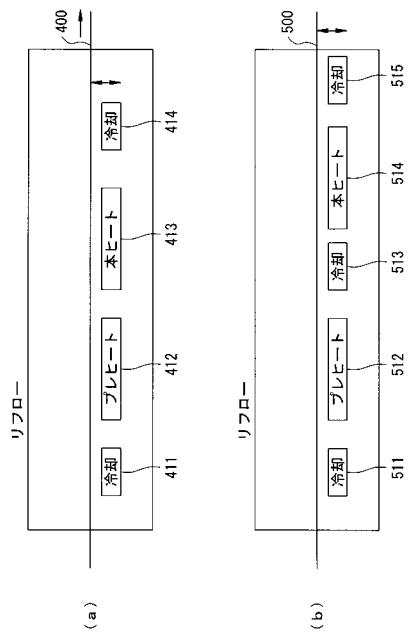
【 図 1 4 】



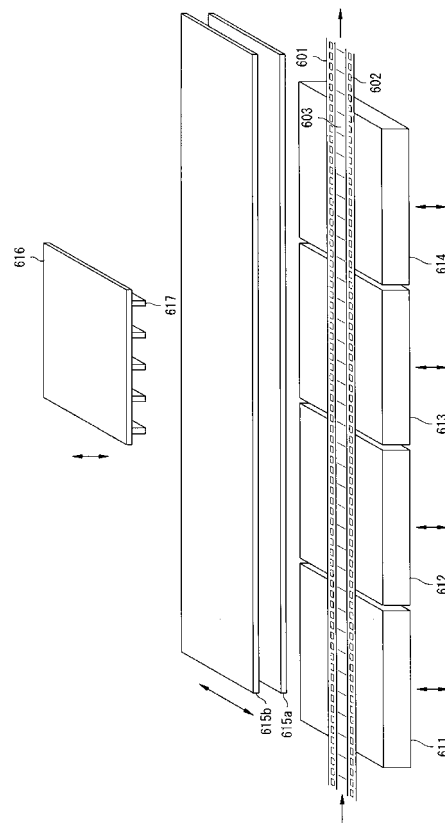
【 図 1 5 】



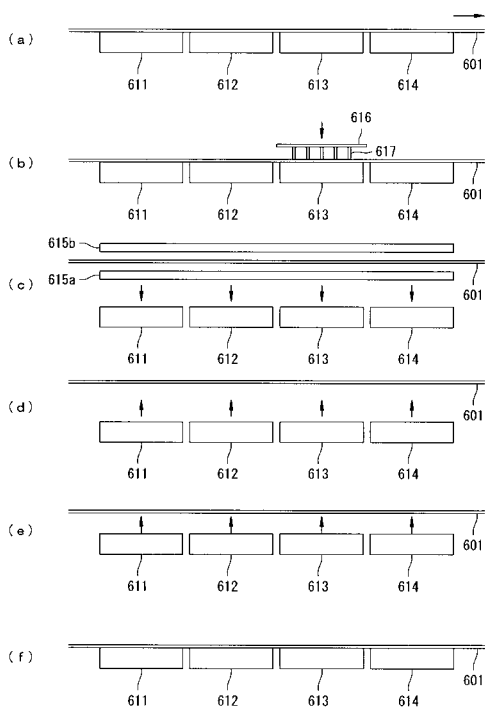
【 図 1 6 】



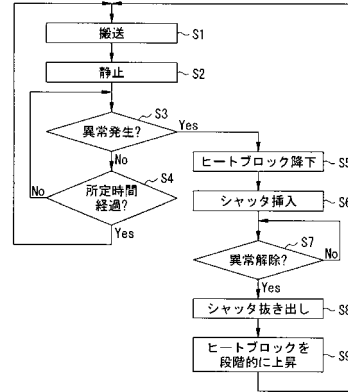
【 図 1 7 】



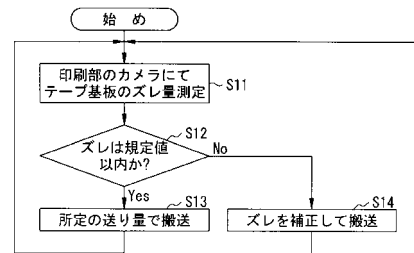
【 図 18 】



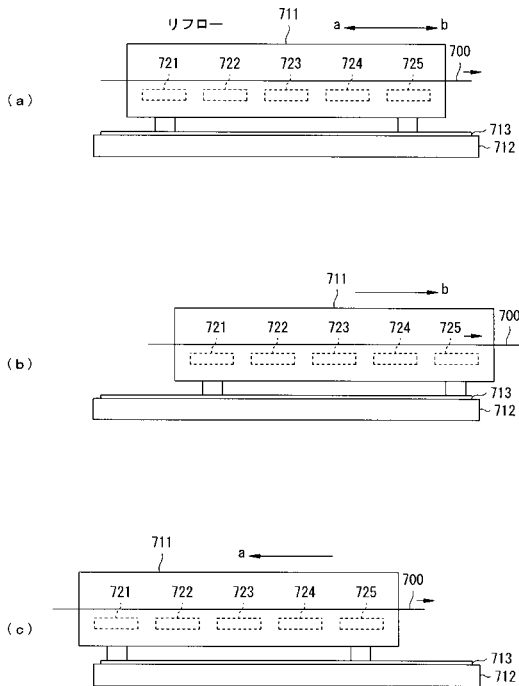
【 図 19 】



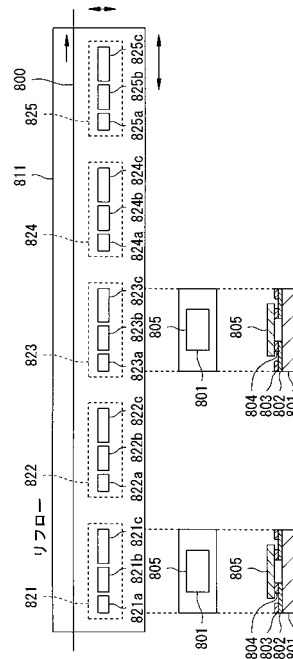
【 図 20 】



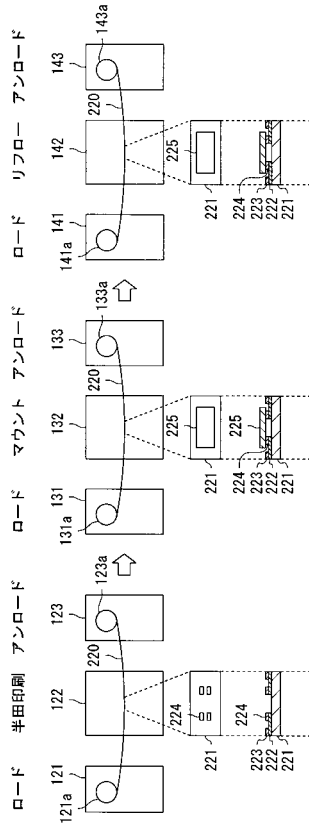
【 図 21 】



【 図 22 】



【 図 2 3 】



---

フロントページの続き

(31)優先権主張番号 特願2002-81222(P2002-81222)

(32)優先日 平成14年3月22日(2002.3.22)

(33)優先権主張国 日本国(JP)

(31)優先権主張番号 特願2002-81223(P2002-81223)

(32)優先日 平成14年3月22日(2002.3.22)

(33)優先権主張国 日本国(JP)

(56)参考文献 特開平10-135278(JP,A)

特開2000-260815(JP,A)

特開2001-351951(JP,A)

特開2002-043370(JP,A)

特開2000-246693(JP,A)

特開2000-332063(JP,A)

特開平06-045405(JP,A)

特開平06-163646(JP,A)

特開2000-323530(JP,A)

(58)調査した分野(Int.Cl.,DB名)

H01L 21/60 311