

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4466763号  
(P4466763)

(45) 発行日 平成22年5月26日(2010.5.26)

(24) 登録日 平成22年3月5日(2010.3.5)

(51) Int.Cl.	F I	
HO 1 L 21/336 (2006.01)	HO 1 L 29/78	6 2 7 C
HO 1 L 29/786 (2006.01)	HO 1 L 29/78	6 1 8 A
HO 1 L 51/05 (2006.01)	HO 1 L 29/28	1 0 0 A
HO 1 L 51/40 (2006.01)	HO 1 L 29/28	3 1 0 J
GO 2 F 1/1368 (2006.01)	GO 2 F 1/1368	

請求項の数 10 (全 12 頁) 最終頁に続く

(21) 出願番号	特願2008-126820 (P2008-126820)	(73) 特許権者	000002185
(22) 出願日	平成20年5月14日(2008.5.14)		ソニー株式会社
(65) 公開番号	特開2009-277832 (P2009-277832A)		東京都港区港南1丁目7番1号
(43) 公開日	平成21年11月26日(2009.11.26)	(74) 代理人	100098785
審査請求日	平成21年5月28日(2009.5.28)		弁理士 藤島 洋一郎
		(74) 代理人	100109656
			弁理士 三反崎 泰司
		(74) 代理人	100130915
			弁理士 長谷部 政男
		(74) 代理人	100155376
			弁理士 田名網 孝昭
		(72) 発明者	川島 紀之
			東京都港区港南1丁目7番1号 ソニー株式会社内

最終頁に続く

(54) 【発明の名称】 パターン形成方法、半導体装置の製造方法、および表示装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

基板上に樹脂パターンを印刷形成する第1工程と、  
前記樹脂パターン上からフッ素系材料を供給することにより、当該樹脂パターンの開口底部をフッ素系材料で覆った撥水性パターンを形成する第2工程と、  
前記樹脂パターンを除去して前記撥水性パターンに開口窓を形成する第3工程と、  
前記撥水性パターンの開口窓内にパターン形成材料を供給することにより、当該パターン形成材料からなる目的パターンを形成する第4工程と  
を行うパターン形成方法。

【請求項2】

前記第1工程で形成する樹脂パターンの開口は、前記第4工程で形成する目的パターンの形成部を囲むリング状であり、  
前記第3工程では、開口窓を備えたリング状の撥水性パターンを形成し、  
前記第4工程では、島状の目的パターンを形成する  
請求項1記載のパターン形成方法。

【請求項3】

前記第2工程においての前記フッ素系材料の供給は、塗布または印刷によって行う  
請求項1または請求項2に記載のパターン形成方法。

【請求項4】

前記第4工程においての前記パターン形成材料の供給は、塗布または印刷によって行う

請求項 1 ~ 3 のうちの 1 項に記載のパターン形成方法。

【請求項 5】

前記第 1 工程で印刷形成する前記樹脂パターンは、前記第 2 工程において供給されるフッ素系材料が当該樹脂パターンの上部と下部とで段切れする高さを有する

請求項 1 ~ 4 のうちの 1 項に記載のパターン形成方法。

【請求項 6】

前記第 1 工程において前記樹脂パターンの印刷形成は、スクリーン印刷によって行う  
請求項 1 ~ 5 のうちの 1 項に記載のパターン形成方法。

【請求項 7】

ソース電極およびドレイン電極が形成された基板上に、当該ソース電極 - ドレイン電極間を覆うと共にその外周を囲む形状に開口する樹脂パターンを印刷形成する第 1 工程と、  
前記樹脂パターン上からフッ素系材料を供給することにより、当該樹脂パターンの開口底部をフッ素系材料で覆った撥水性パターンを形成する第 2 工程と、  
前記樹脂パターンを除去して前記撥水性パターンに開口窓を形成する第 3 工程と、  
前記撥水性パターンの開口窓内に半導体材料を供給することにより、当該半導体材料からなる半導体層を前記ソース電極 - ドレイン電極間にパターン形成する第 4 工程と  
を行う半導体装置の製造方法。

10

【請求項 8】

前記第 1 工程で形成する樹脂パターンの開口は、前記第 4 工程でパターン形成する半導体層の形成部を囲むリング状であり、  
前記第 3 工程では、開口窓を備えたリング状の撥水性パターンを形成し、  
前記第 4 工程では、島状の半導体層をパターン形成する  
請求項 7 記載の半導体装置の製造方法。

20

【請求項 9】

基板の上方にソース電極およびドレイン電極を形成し、  
前記ソース電極 - 前記ドレイン電極間を覆うと共にその外周を囲む形状に開口する樹脂パターンを前記基板上に印刷形成する第 1 工程と、  
前記樹脂パターン上からフッ素系材料を供給することにより、当該樹脂パターンの開口底部をフッ素系材料で覆った撥水性パターンを形成する第 2 工程と、  
前記樹脂パターンを除去して前記撥水性パターンに開口窓を形成する第 3 工程と、  
前記撥水性パターンの開口窓内に半導体材料を供給することにより、当該半導体材料からなる半導体層を前記ソース電極 - ドレイン電極間にパターン形成する第 4 工程と、  
接続孔を有する絶縁膜を前記半導体層が形成された前記基板の上方に形成する第 5 工程と、  
前記絶縁膜上に前記接続孔を介して前記ソース電極またはドレイン電極の一方に接続された画素電極を形成する第 6 工程と  
を行う表示装置の製造方法。

30

【請求項 10】

前記第 1 工程で形成する樹脂パターンの開口は、前記第 4 工程でパターン形成する半導体層の形成部を囲むリング状であり、  
前記第 3 工程では、開口窓を備えたリング状の撥水性パターンを形成し、  
前記第 4 工程では、島状の半導体層をパターン形成し、  
前記第 5 工程では、前記撥水性パターンから外れた位置に前記接続孔が設けられるように前記絶縁膜を形成する  
請求項 9 記載の表示装置の製造方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

パターン形成方法、半導体装置の製造方法、および表示装置の製造方法

【背景技術】

50

## 【 0 0 0 2 】

有機薄膜トランジスタ（TFT）は従来のアモルファスシリコンTFTと比べて低温で形成できるため、プラスチック基板を用いたフレキシブルディスプレイへの応用が期待されている。さらに、溶媒に可溶性塗布材料を用いて、真空プロセス、フォトリソグラフィを用いない塗布・印刷などの安価なプロセスでの基板作製が可能であり低コスト化が期待されている。

## 【 0 0 0 3 】

ここで、インクジェット法を適用した有機材料層のパターン形成に関しては、撥水性の材料で予め隔壁（バンク）をパターン形成しておくことにより、有機材料を溶解した液滴の濡れ広がりを隔壁によって抑え、意図した形状の有機材料層を得る多数の方法が提案されている（例えば、下記特許文献1～4）。

10

## 【 0 0 0 4 】

また特に、有機半導体層のパターン形成に関しては、エンボス加工した微細溝内に有機半導体液滴を塗布する方法が提案されている（下記特許文献5参照）。この他にも、有機半導体層が形成される下地となるソース電極およびドレイン電極の表面エネルギーと、絶縁膜の表面エネルギーとに差を設けることにより、ソース電極 - ドレイン電極間の絶縁膜上へのパターン化された半導体溶液を塗布形成する方法が提案されている（下記特許文献6参照）。

## 【 0 0 0 5 】

【特許文献1】特開2000-353594号公報

20

【特許文献2】特開2006-86128号公報

【特許文献3】特開2007-95379号公報

【特許文献4】特開2007-200905号公報

【特許文献5】特表2004-517737号公報

【特許文献6】特開2006-60079号公報

【発明の開示】

【発明が解決しようとする課題】

## 【 0 0 0 6 】

しかしながら、予め撥水性の隔壁をパターン形成する方法では、隔壁のパターン形成にフォトリソグラフィプロセスやフッ素プラズマ処理などの真空プロセスを使用している。このため、脱真空プロセス、脱フォトリソグラフィプロセスといった、安価なプロセスでの基板作製が可能な有機薄膜トランジスタ（TFT）の方向性に合致しない。また、撥水性の隔壁を印刷形成した場合、隔壁が撥水性であるためにその印刷パターンに形状精度を得ることができない。したがって、このような隔壁に濡れ広がりを押さえパターン形成される半導体層にも、パターンの形状精度を得ることはできない。

30

## 【 0 0 0 7 】

また、エンボス加工を行う方法は、エンボス加工時に下地の電極や絶縁膜にダメージが加わり易いことや、大面積の基板形成に不向きなことなどが懸念される。そして、ソース電極およびドレイン電極や絶縁膜の表面エネルギーの差を利用する方法であっても、有機半導体層の膜形成状態のパラッキが大きく、高精細のディスプレイバックプレーンなどの微細なパターン形成には不向きである。

40

## 【 0 0 0 8 】

そこで本発明は、塗布印刷法の適応のみによって形状精度良好に目的パターンを形成することが可能なパターン形成方法を提供すること、さらにはこのパターン形成方法を適用した半導体装置の製造方法および表示装置の製造方法を提供することを目的とする。

【課題を解決するための手段】

## 【 0 0 0 9 】

このような目的を達成するための本発明のパターン形成方法は、次の工程を行うことを特徴としている。先ず第1工程では、基板上に樹脂パターンを印刷形成する。次の第2工程では、樹脂パターン上からフッ素系材料を供給することにより、当該樹脂パターンの開

50

口底部をフッ素系材料で覆った撥水性パターンを形成する。そして第3工程では、樹脂パターンを除去することにより、撥水性パターンに開口窓を形成する。その後第4工程では、撥水性パターンの開口窓内にパターン形成材料を供給することにより、当該パターン形成材料からなる目的パターンを形成する。

【0010】

このようなパターン形成方法では、樹脂パターンを隔壁にしたフッ素系材料の供給によって撥水性パターンの形成が行われる。このため、印刷または塗布プロセスにより、フッ素樹脂材料の広がりを抑えて形状精度良好に撥水性パターンが形成される。したがって、第4工程では、この撥水性パターンを隔壁にしたパターン形成材料の供給によって、すなわち印刷または塗布プロセスによって、目的パターンが形状精度良好に形成される。

10

【0011】

また本発明は、以上のようなパターン形成方法を適用して半導体層をパターン形成する半導体装置の製造方法、および表示装置の製造方法でもある。

【発明の効果】

【0012】

以上のように本発明によれば、目的パターン形成のための隔壁となる撥水性パターンを塗布印刷法の適応によって形状精度良好に形成することで、目的パターンの形成を塗布印刷法のみでの適用によって形状精度良好に行うことが可能になる。これにより、この目的パターンを半導体層として形成した半導体装置の微細化が可能になり、さらにこの半導体装置を用いた表示装置の高精細化が可能になる。

20

【発明を実施するための最良の形態】

【0013】

以下においては、先ず、半導体装置の製造方法として表示装置のバックプレーンの作製工程中における半導体層の形成に対して本発明のパターン形成方法を適用した実施形態を説明する。次に、表示装置の製造方法として、作製したバックプレーンに用いた液晶表示装置の製造方法を説明する。

【0014】

<半導体装置の製造方法>

図1には、ここで半導体装置として作製する表示装置のバックプレーンの平面構成を示す。以下においては、図1を参照しつつ、図1におけるA-A'断面に相当する図2の断面工程図に基づいて、本発明のパターン形成方法を有機半導体層のパターン形成に適用したボトムゲート構造(スタガ型)有機薄膜トランジスタの製造手順を説明する。

30

【0015】

先ず、図2(1)に示すように、基板1の各画素領域上にゲート電極3をパターン形成し、これを覆う状態でゲート絶縁膜5を成膜した後、ゲート絶縁膜5上にソース電極7sおよびドレイン電極7dをパターン形成する。

【0016】

ゲート電極3のパターン形成は次の様に行う。先ず、例えばダイコート法によって、ポリエーテルスルホン(PES)からなるプラスチック製の基板1上に、銀微粒子を用いた導電性インクを塗布し、次いで150で熱処理することで、銀からなる導電性膜を50nmの膜厚で成膜する。その後、レジストインクのスクリーン印刷により、所望形状のレジストパターンを導電性膜上に形成する。続いて、銀エッチング液を用いレジストパターンをマスクにした導電性膜のウェットエッチングにより、導電性膜をパターンニングしてなるゲート電極3を形成する。ゲート電極3の形成後にはレジストインクを除去する。

40

【0017】

尚、基板1は、プラスチック製の基板に限定されることはなく、ガラス基板であっても良い。またプラスチック製であれば、ポリエーテルスルホン(PES)からなるものに限定されることはなく、ポリエチレンナフタレート(PEN)、ポリイミド(PI)、ポリカーボネート(PC)、ポリアクリレート(PAR)、ポリエーテルエーテルケトン(PEEK)、ポリフェニレンスルフィド(PPS)、ポリエチレンテレフタレート(PET

50

)などで構成されていても良い。さらに基板1として、ステンレス等からなる金属薄膜基板(金属フォイル)を用いることもできる。金属フォイルは、水蒸気、酸素透過性が低く、フレキシブル基板として用いることができる。

#### 【0018】

また、ゲート電極3は、銀を用いたものに限定されることはなく、金、白金、パラジウム、銅、ニッケル、アルミニウム等の金属や、ポリ(3,4-エチレンジオキシチオフェン)/ポリ(4-スチレンスルホナート)[PEDOT/PSS]、ポリアニリン(PANI)からなる導電性有機材料を用いることもできる。

#### 【0019】

さらにゲート電極3形成における導電性膜のウェットエッチングの際にマスクとして用いるレジストパターンは、インクジェット法、フォトリソグラフィ法、またはレーザー描画法を用いて形成しても良い。さらにゲート電極3の形成は、インクジェット法、スクリーン印刷法、マイクロコンタクトプリンティング法、オフセット印刷法によって、直接パターン形成しても良い。ただし、ゲート電極3を覆う状態で設けられるゲート絶縁膜5に対して、良好な絶縁特性を確保するためには、ゲート電極3の表面は平坦でかつ膜厚が100nm以下と出来るだけ薄いことが好ましい。

#### 【0020】

また図1に示したように、このようなゲート電極3の形成と同一工程で、例えば水平方向に配列された各画素領域のゲート電極3を接続する走査線3a、走査線3aと平行に配置される電源線3b、さらには電源線3bから各画素領域に延設された容量素子の下部電極3cをパターン形成する。

#### 【0021】

ゲート絶縁膜5の成膜は、例えばダイコート法によって行う。ここでは一例として、プロピレングリコールモノメチルエーテルアセテート(PGMEA)に溶解した架橋性高分子材料ポリビニルフェノール(PVP)10重量%溶液をゲート電極3の形成された基板1上に塗布し、180℃で1時間熱処理することにより、ゲート絶縁膜5を形成する。このゲート絶縁膜5は、トランジスタの低電圧動作のために1μm以下の膜厚で、かつ表面平坦に成膜されることが望ましい。

#### 【0022】

尚、ゲート絶縁膜5の成膜は、ダイコート法その他、グラビアコート法、ロールコート法、キスコート法、ナイフコート法、ダイコート法、スリットコート法、ブレードコート法、スピコート法、インクジェット法など、他の塗布方法を用いることもできる。また、ゲート絶縁膜5を構成する材料としては、PVPの他、ポリイミド、ポリアミド、ポリエステル、ポリアクリレート、ポリビニルアルコール、エポキシ樹脂、ノボラック樹脂などを用いることができる。

#### 【0023】

ソース電極7sおよびドレイン電極7dは、ゲート絶縁膜を介してゲート電極3上において対向配置される。このようなソース電極7sおよびドレイン電極7dは、例えばゲート電極3の形成と同様に行う。すなわちまず、ダイコート法により銀インクを均一塗布し、次いで150℃で熱処理することで、銀からなる導電性膜を50nmの膜厚で形成する。その後、レジストインクをスクリーン印刷法にて導電性膜上にパターン形成する。続いて、銀エッチング液を用いレジストパターンをマスクにして導電性膜をウェットエッチングすることにより、導電性膜をパターンニングしてなるソース電極7sおよびドレイン電極7dをパターン形成する。ソース電極7sおよびドレイン電極7dの形成後にはレジストインクを除去する。

#### 【0024】

ここで、ソース電極7s、ドレイン電極7dとしては、銀の他にp型半導体と良好なオーミック接触を有する金、白金、パラジウム、銅、ニッケル等の金属や、ポリ(3,4-エチレンジオキシチオフェン)/ポリ(4-スチレンスルホナート)[PEDOT/PSS]、ポリアニリン(PANI)からなる導電性有機材料を用いることもできる。

10

20

30

40

50

## 【0025】

また、ソース電極7sおよびドレイン電極7d形成における導電膜のウェットエッチングの際にマスクとして用いるレジストパターンは、インクジェット法、フォトリソグラフィ法、またはレーザー描画法を用いてもよい。さらにソース電極7sおよびドレイン電極7dの形成は、インクジェット法、スクリーン印刷法、マイクロコンタクトプリンティング法、オフセット印刷法によって、直接パターン形成しても良い。

## 【0026】

また図1に示したように、このようなソース電極7sおよびドレイン電極7dと同一工程で、例えば垂直方向に配列された各画素領域のソース電極7s接続する信号線7a、ドレイン電極7dから延された容量素子の上部電極7cをパターン形成する。これにより、下部電極3cと上部電極7cとの間にゲート絶縁膜を挟持してなる容量素子Cを得る。

## 【0027】

以上までの工程は従来と同様の手順で行って良く、次の工程からが本実施形態に特徴的な構成となる。

## 【0028】

すなわち、図2(2)に示すように、ソース電極7sおよびドレイン電極7dが形成された基板1の上方に、スクリーン印刷法、インクジェット法、ディスペンサー法、さらにはワックス印刷などの印刷法により、予め所望の形状を有して樹脂パターン9を印刷形成する。

## 【0029】

ここでは、ゲート電極3上におけるソース電極7s - ドレイン電極7d間、すなわち以降の工程で目的パターンとして形成される半導体層の形成部Aが、樹脂パターン9で覆われることが必須である。また樹脂パターン9は、このような半導体層の形成部Aをリング状に囲む開口9aを備えていることとする。開口9aの開口幅Wは、少なくとも以降の工程でソース電極7s - ドレイン電極7d間に印刷形成される半導体層の位置精度のマーヅンを十分に吸収できる程度に十分な幅であれば、小さい方が好ましい。ここでは例えば、開口幅W = 50 μm程度の開口9aが、半導体層の形成部Aをリング状に囲んで設けられた樹脂パターン9を形成することとする。

## 【0030】

このような樹脂パターン9のパターン形成は、例えばレジストインクを用いた印刷を行うこととし、形状精度を最優先にした樹脂パターン9の印刷形成を行うこととする。また、次に行う撥水性パターンの形成において、樹脂パターン9の上下で撥水性パターンが段切れする程度に十分な高さhで樹脂パターン9を印刷形成することが好ましい。そこで樹脂パターン9の印刷形成には、ある程度の膜厚のパターンを印刷形成しやすいスクリーン印刷法が好ましく適用される。尚、この高さhは、0.5 μm ~ 10 μm程度が好ましく、ここでは2 μm程度であることとする。

## 【0031】

その後、図2(3)に示すように、樹脂パターン9上からフッ素系材料を供給することにより、樹脂パターン9の開口9a底部をフッ素系材料で覆った撥水性パターン11を形成する。フッ素系材料は撥水性や基板密着性といった条件を満たせばどのような材料でも良く、例えばフッ素系樹脂であるサイトップCTX-807A(旭硝子社製商品名)、テフロンAF(デュボン社製商品名)、オプツール(ダイキン工業社製商品名)などのフッ素樹脂を用いることができる。そこで例えば、サイトップCTX-807Aを、フッ素系溶媒CT-SOLV180(旭硝子社製商品名)で0.1重量%まで希釈しスリットコートにて基板1の上方に塗布し、この基板を100℃で1時間焼成する。これにより、樹脂パターン9の開口9a底部をフッ素系材料で覆ったリング状の撥水性パターン11(図1参照)を形成する。

## 【0032】

また、フッ素系材料は、樹脂である必要はなく、フルオロアルキルシランなどのシランカップリング剤の溶解した溶液を塗布することによっても形成可能である。

## 【0033】

そして、樹脂パターン9上からのフッ素系材料の供給によって形成される撥水性パターン11は、樹脂パターン9の開口9a側壁の大きな段差で段切れし、樹脂パターン9の開口9a底部を覆う形状にパターン形成される。この際、樹脂パターン9の上部には塗布供給されたフッ素系材料が残る場合もあり、残らない場合もあるが、どちらであっても良い。

## 【0034】

尚、このようなフッ素系材料の供給は、塗布法によって行うことによりスルーホットの向上が見込まれるため好ましいが、樹脂パターン9の開口9aにフッ素系材料を供給するインクジェット法などを適用しても良く、また他の印刷法を適用しても良い。

10

## 【0035】

次に、図2(4)に示すように、樹脂パターン9を除去する。樹脂パターン9の除去は、N-メチル-2-ピロリドン(NMP)溶液を用いた洗浄処理によって行う。この際、撥水性パターン11は、架橋反応していない状態であってもフッ素系溶媒以外の溶媒に対する溶解性は極めて低いので、この洗浄除去工程において消失することはない。

## 【0036】

このような樹脂パターン9の選択的な除去により、撥水性パターン11のリング状中央部に樹脂パターン9を除去した開口窓11aを形成する。そして、開口窓11aの底部にソース電極7s-ドレイン電極7d間のゲート絶縁膜5、さらにソース電極7sおよびドレイン電極7dの端部を露出させる。

20

## 【0037】

その後、図2(5)に示すように、撥水性パターン11の開口窓11a内にパターン形成材料として半導体材料を供給することにより、ここでの目的パターンとして半導体層13をパターン形成する。(図1参照)。ここでは、塗布形成可能な半導体材料を用いることとし、例えば6,13-ビス(トリイソプロピルシリルエチニル)ペンタセン(TIPSPエンタセン)の10重量%をキシレンに溶解させた溶液を、インクジェット法により撥水性パターン11の開口窓11a内に塗布する。その後、90℃で1時間焼成することにより、目的パターンである半導体層13を印刷形成する。

## 【0038】

この際、所定幅 $W$ ( $=50\mu\text{m}$ )で形成した撥水性パターン11に対して、半導体材料供給のためのインクジェットによる吐出位地の誤差が数 $10\mu\text{m}$ あった場合でも、撥水性パターン11に半導体材料がはじかれる。このため、撥水性パターン11の開口窓11a内に半導体材料が納められ、開口窓11aに対応する島状の半導体層13がパターン形成される。この半導体層13は、ソース電極7s-ドレイン電極7d間のゲート絶縁膜5、およびソース電極7sおよびドレイン電極7dの端部に接して設けられる。

30

## 【0039】

ここで半導体層13は、塗布形成可能な半導体材料を用いて構成されれば良く、上記TIPSPエンタセンの他に、ポリチオフェン、フルオレン-チオフェンコポリマー、ポリアリルアミン等の高分子材料、または、塗布形成可能なペンタセン誘導体、ルブレン誘導体、チオフェンオリゴマー、ナフタセン誘導体等、ポルフィリン化合物などの低分子材料を用いても良い。また半導体層14は、有機材料に限定されることなく、塗布形成可能であれば塗布型のシリコン系材料、酸化物材料、化合物半導体材料を用いても良い。

40

## 【0040】

尚、半導体層13をパターン形成する時点で、半導体層13を形成する目的部分以外が撥水性パターン11で全て覆われている場合であれば、パターン形成材料としての半導体材料の供給は、基板1の上方への全面塗布によって行っても良い。

## 【0041】

以上により、ゲート電極3上がゲート絶縁膜5で覆われ、このゲート絶縁膜5上に設けられたソース電極7sおよびドレイン電極7dの端部がゲート電極3の上方で対向配置され、これらのソース電極7s-ドレイン電極7d間に半導体層13が設けられたボトムゲ

50

ート型の薄膜トランジスタTrが得られる。

【0042】

次に、図3に示すように、薄膜トランジスタTrが設けられた基板1上に、層間絶縁膜15を印刷形成する(図1参照)。ここでは、例えばスクリーン印刷法により、接続孔15aを備えた層間絶縁膜15を形成する。印刷に用いる樹脂ペーストは、ポリイミド樹脂、エポキシ樹脂、ポリエステル樹脂、フェノール樹脂、ウレタン樹脂、アクリル樹脂などを使用することができる。ただし、ここで作製したボトムゲート構造の薄膜トランジスタTrでは、半導体層13の上に、直接、層間絶縁膜15が形成されるため、樹脂ペーストに含まれる溶媒や樹脂ペーストの加熱処理の影響で、トランジスタ特性が劣化しない材料を選択して用いることとする。

10

【0043】

また、層間絶縁膜15に形成する接続孔15aは、例えばドレイン電極7dに達する位置であることとし、基板1の上方に撥水性パターン11が残されている場合には、この撥水性パターン11を避けた位置に設けられていることが好ましい。尚、撥水性パターン11は、半導体層13を形成された後であれば、層間絶縁膜15が形成されるまでの間に基板1の上方から除去されても良い。

【0044】

以上の後は、層間絶縁膜15上の各画素領域に、接続孔15aを介してドレイン電極7sに接続された画素電極17をパターン形成する。この際、例えば導電性銀ペーストを用いたスクリーン印刷法により、画素電極17を形成する。導電性銀ペーストはXA-9024(藤倉化成社製商品名)を用い印刷後に、150で熱処理を行うことで画素電極17を得る。尚、画素電極17の印刷形成に用いる導電性ペーストは、銀ペースト以外にも、金ペースト、白金ペースト、銅ペースト、ニッケルペースト、パラジウムペーストまたはそれらの合金材料やポリ(3,4-エチレンジオキシチオフェン)/ポリ(4-スチレンスルホナート)[PEDOT/PSS]、ポリアニリン(PANI)からなる導電性有機材料を用いても良い。また、スクリーン印刷以外にも、インクジェット法、スクリーン印刷法、マイクロコンタクトプリンティング法、オフセット印刷法による直接パターンニングを用いて画素電極17を形成しても良い。

20

【0045】

その後は、画素電極17を覆う形状の配向膜19を形成することにより、液晶表示装置のバックプレーン(半導体装置)21が得られる。このバックプレーン21は、アクティブマトリクス方式の液晶表示装置の駆動基板となるものである。

30

【0046】

<表示装置の製造方法>

次に、作製したバックプレーン21を用いた液晶表示装置の製造方法を、図4の断面図に基づいて説明する。

【0047】

まず、バックプレーン21における配向膜19の形成面側に、対向基板31を配置する。この対向基板31は、光透過性材料からなり配向膜19に向かう面上には、全画素に共通の透明導電性材料からなる光透過性の共通電極33が設けられ、この共通電極33を覆う状態で配向膜35が設けられている。そして、二つの基板1,31の配向膜19-35間に、スペーサ(図示省略)と共に液晶層LCを充填封止する。充填する液晶層LCは、ポリマー分散型液晶層であっても良い。

40

【0048】

そして、ここでの図示を省略した偏向板を、基板1の外側と対向基板31の外側とに配置することにより、液晶表示装置40を完成させる。

【0049】

以上の製造方法によれば、図2(3)を用いて説明したように、樹脂パターン9を隔壁にしたフッ素系材料の供給によって撥水性パターン11の形成が行われる。このため、印刷または塗布プロセスによっても、フッ素系材料の広がりを抑えて形状精度良好に撥水性

50



パターン 11 を形成することが可能になる。つまり通常、フッ素系材料は表面エネルギーが小さいため基板 1 上で濡れ広がり易い。このため、直接スクリーン印刷法やインクジェット法でフッ素系材料からなる撥水性パターン 11 を形状精度良好に形成することは困難なのである。しかしながら、上述した実施形態のように樹脂パターン 9 を隔壁にしてフッ素系材料からなる撥水性パターン 11 を形成する構成としたことにより、形状精度良好にフッ素系材料からなる撥水性パターン 11 を形成することが可能になるのである。

【 0 0 5 0 】

したがって、図 2 ( 5 ) を用いて説明した工程では、この撥水性パターン 11 を隔壁にした半導体材料 ( パターン形成材料 ) の供給、すなわち印刷または塗布プロセスによって、形状精度良好に、かつ高スループットで半導体層 ( 目的パターン ) を形成することが可能になる。この結果、半導体装置の微細化と生産性の向上、さらにはこの半導体装置を用いた表示装置の高精細化が可能になる。

10

【 0 0 5 1 】

ここで図 5 ( A ) には、上述した実施形態の手順でパターン形成した半導体層 13 の顕微鏡写真を示す。ここでは櫛歯状のソース / ドレイン電極 7 s / 7 d 上に半導体層 13 を形成した例を示した。ここに示すように、半導体層 13 は、ソース / ドレイン電極 7 s / 7 d 上の形状精度良好にパターン形成されていることが確認される。

【 0 0 5 2 】

これに対して図 5 ( B ) には撥水性パターンを形成せずに半導体層を印刷形成した場合の顕微鏡写真を示す。ここに示すように、撥水性パターンを形成せずに印刷形成された半導体層は、供給部に対して円形に広がり形状精度を確保することができていなかった。これらの比較により、本実施形態の構成によって印刷によって形成される半導体層の形状精度が向上する効果が確認された。

20

【 0 0 5 3 】

尚、以上においては、液晶表示装置の製造工程に本発明を適用した実施の形態を説明した。しかしながら本発明は、液晶表示装置の製造に対する適用に限定されることはなく、半導体層をパターン形成する工程を有する半導体装置や表示装置の製造に広く適用可能であり、同様の効果を得ることができる。このため、例えば電気泳動型表示装置の製造や、有機電界発光素子を用いた有機 EL 表示装置の製造に適用可能であり、同様の効果を得ることができる。電気泳動型表示装置の製造に適用する場合であれば、2 枚の基板 1 - 3 1 上に配向膜を形成せず、電極 1 7 - 3 3 間にシリコンイオン中に帯電したグラファイト微粒子と酸化チタン微粒子とを分散させたマイクロカプセルを挟持させれば良い。また、有機 EL 表示装置の製造に適用する場合であれば、画素電極 1 7 上に有機電界発光層を含む有機層を積層形成し、さらにこの上部に共通電極を形成すれば良い。また、薄膜トランジスタ Tr と容量素子 C とを設けた画素回路は、これらの表示装置の駆動に適する回路構成に変更すれば良い。

30

【 0 0 5 4 】

また目的パターンとして形成するパターンが半導体層に限定されることもなく、例えばカラーフィルタを目的パターンとして形成する場合にも適用可能であり、印刷または塗布法によって形状精度良好のカラーフィルタを形成することが可能になる。また、有機 EL 表示装置の発光部の有機層の塗布形成の場合にも適応可能である。

40

【 図面の簡単な説明 】

【 0 0 5 5 】

【 図 1 】 実施形態において半導体装置として作製する表示装置のバックプレーンの平面構成図である。

【 図 2 】 表示装置のバックプレーン製造において、本発明のパターン形成方法を有機半導体層のパターン形成に適用したボトムゲート構造 ( スタガ型 ) 薄膜トランジスタの形成手順を説明する図であり、図 1 における A - A ' 断面に相当する断面工程図である。

【 図 3 】 本発明を適用した表示装置のバックプレーンの製造を説明する断面図である。

【 図 4 】 本発明を適用した液晶表示装置の製造を説明する断面図である。

50

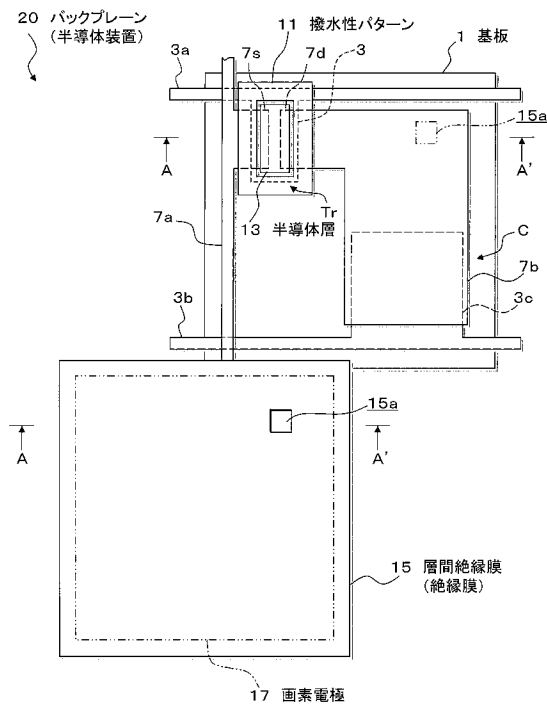
【図5】(A)は本発明を適用して目的パターンとして形成された半導体層の平面図であり、(B)は撥水性パターンを用いずに印刷形成された半導体層の平面図である。

【符号の説明】

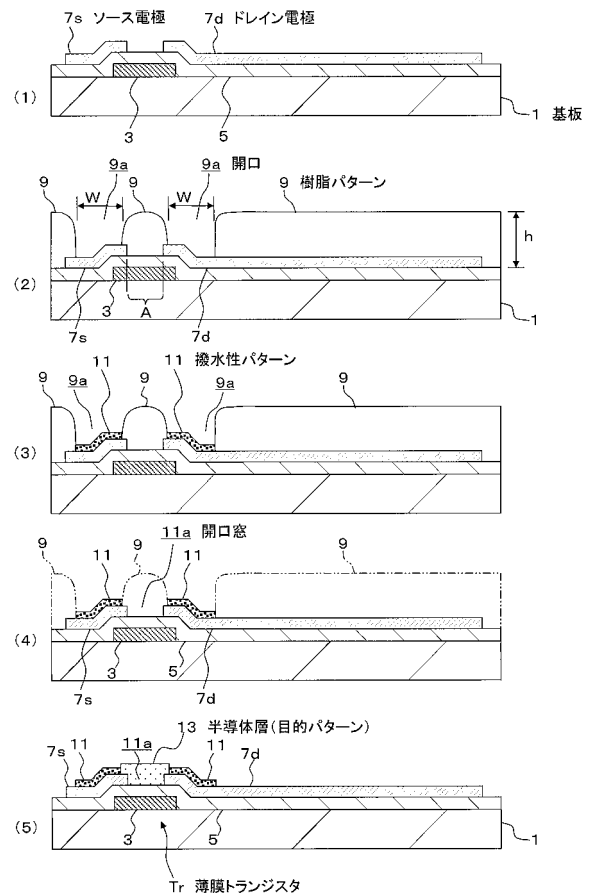
【0056】

1...基板、7s...ソース電極、7d...ドレイン電極、9...樹脂パターン、9a...開口、11...撥水性パターン、11a...開口窓、13...半導体層(目的パターン)、15...層間絶縁膜(絶縁膜)、15a...接続孔、17...画素電極、21...バックプレーン(半導体装置)、40...液晶表示装置(表示装置)、h...高さ

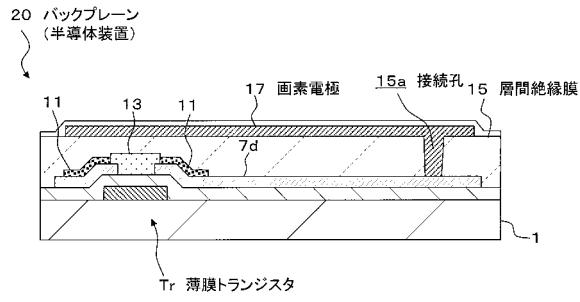
【図1】



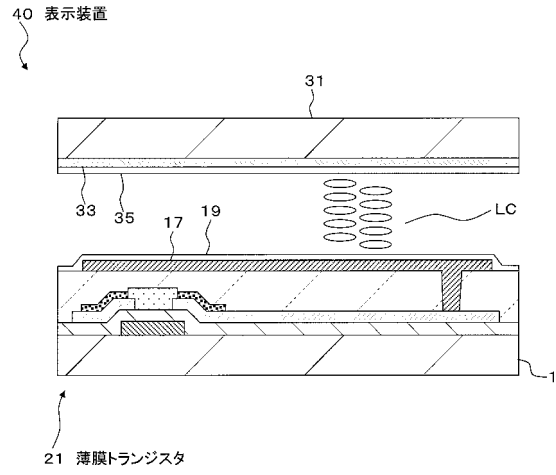
【図2】



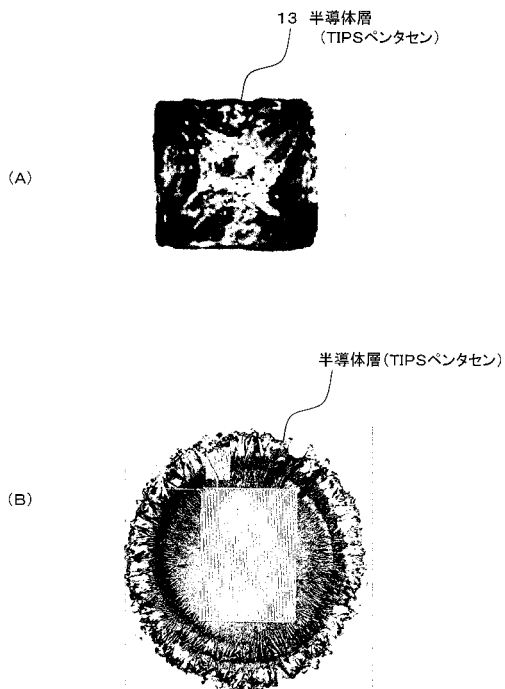
【図3】



【図4】



【図5】



フロントページの続き

(51)Int.Cl.			F I		
<b>G 0 9 F</b>	<b>9/00</b>	<b>(2006.01)</b>	G 0 9 F	9/00	3 3 8
<b>G 0 9 F</b>	<b>9/30</b>	<b>(2006.01)</b>	G 0 9 F	9/30	3 3 8
<b>G 0 2 F</b>	<b>1/13</b>	<b>(2006.01)</b>	H 0 1 L	29/78	6 1 8 B
			G 0 2 F	1/13	1 0 1

審査官 恩田 春香

(56)参考文献 特表2005-505420(JP,A)  
特開2008-058587(JP,A)

(58)調査した分野(Int.Cl., DB名)

B 0 5 D	1 / 2 6
G 0 2 F	1 / 1 3 3 5
G 0 2 F	1 / 1 3 6 8
H 0 1 L	2 1 / 2 0 8
H 0 1 L	2 1 / 3 3 6
H 0 1 L	2 1 / 3 6 8
H 0 1 L	2 9 / 7 8 6
H 0 5 B	3 3 / 1 2