



(12) 实用新型专利

(10) 授权公告号 CN 201892936 U

(45) 授权公告日 2011. 07. 06

(21) 申请号 201020643594. 5

(22) 申请日 2010. 12. 06

(73) 专利权人 中国航空工业集团公司第六三一研究所

地址 710068 陕西省西安市太白北路 156 号

(72) 发明人 范秀峰 黄韬 雒勇 马建萍 王明晓

(74) 专利代理机构 西安智邦专利商标代理有限公司 61211

代理人 徐平

(51) Int. Cl.

G06F 3/14 (2006. 01)

G09G 5/00 (2006. 01)

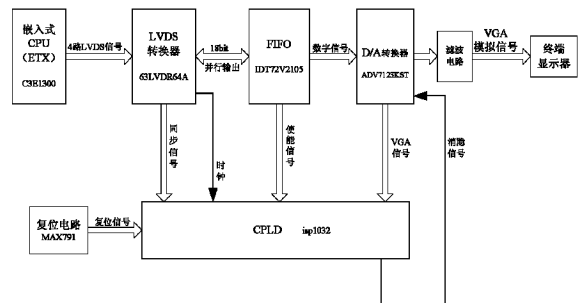
权利要求书 1 页 说明书 2 页 附图 2 页

(54) 实用新型名称

一种视频转换装置

(57) 摘要

本实用新型提供一种视频转换装置,主要用于帧频转换。该视频转换装置包括 LVDS 转换器、FIFO 存储器、数模转换器、可编程器和复位电路, LVDS 转换器的数据输入端与嵌入式 CPU 信号输出端连接, LVDS 转换器的信号输出端经 FIFO 存储器、数模转换器依次串联至终端显示器信号输入端; LVDS 转换器的同步信号输出端和时钟信号输出端、FIFO 存储器的使能信号输出端、数模转换器的模拟信号输出端、复位电路的输出端分别与可编程器相应端口连接, 可编程器的消隐信号输出端连接至数模转换器。本实用新型能够较好地实现将屏幕刷新率 60Hz 的 LVDS 数字信号转化为 50Hz 的 VGA 信号, 满足图像质量和实时性要求。



1. 一种视频转换装置,包括 LVDS 转换器、FIFO 存储器、数模转换器、可编程器和复位电路, LVDS 转换器的数据输入端与嵌入式 CPU 信号输出端连接, LVDS 转换器的信号输出端经 FIFO 存储器、数模转换器依次串联至终端显示器信号输入端 ;LVDS 转换器的同步信号输出端和时钟信号输出端、FIFO 存储器的使能信号输出端、数模转换器的模拟信号输出端、复位电路的输出端分别与可编程器相应端口连接,可编程器的消隐信号输出端连接至数模转换器。

2. 根据权利要求 1 所述的视频转换装置,其特征在于 :所述数模转换器是经滤波电路与终端显示器连接。

3. 根据权利要求 2 所述的视频转换装置,其特征在于 :所述 FIFO 存储器共有三个,每一个的存储容量为  $18 \times 64k$ ,三个 FIFO 存储器串行连接。

4. 根据权利要求 2 所述的视频转换装置,其特征在于 :所述可编程器选择 Lattice ispLS1032。

## 一种视频转换装置

### 技术领域

[0001] 本实用新型涉及一种视频转换装置,具体涉及对计算机显示器 LVDS 数字信号的帧频转换技术。

### 背景技术

[0002] 伴随着科学技术的不断发展,数字化信息时代的到来,我们所使用的显示器用数字信号也代替了以前的模拟信号,数字电视已成电视系统的重要显示方式,根据各种型号任务的要求,在终端显示方面,LVDS 数字视频输出接口也逐渐普及。LVDS 的优点是功耗小,质量可靠,传输速度快。

[0003] LVDS 信号输出的帧频率是 60Hz,但有的成套设备仍安装的是传统 50Hz 的显示器,这样,我们就需要把屏幕刷新率 60Hz 转化为 50Hz 的信号,在稳定地实现帧频转换的同时,有时还需要满足较高的实时性要求,以加强可视化视频设备的这一重要环节。

[0004] 目前,尚未见用以实现将屏幕刷新率 60Hz 的 LVDS 数字信号转化为 50Hz 的 VGA 信号的装置。

### 实用新型内容

[0005] 本实用新型旨在提供一种视频转换装置,用以实现将屏幕刷新率 60Hz 的 LVDS 数字信号转化为 50Hz 的 VGA 信号。

[0006] 本实用新型的基本思想是:视频转换的方法是把输出的视频信号采样并存储到存储其中,再按照需要的帧频率采用出来输出。其技术方案是:

[0007] 该视频转换装置包括视频转换装置,包括 LVDS 转换器、FIFO 存储器、数模转换器、可编程器和复位电路,LVDS 转换器的数据输入端与嵌入式 CPU 信号输出端连接,LVDS 转换器的信号输出端经 FIFO 存储器、数模转换器依次串联至终端显示器信号输入端;LVDS 转换器的同步信号输出端和时钟信号输出端、FIFO 存储器的使能信号输出端、数模转换器的模拟信号输出端、复位电路的输出端分别与可编程器相应端口连接,可编程器的消隐信号输出端连接至数模转换器。

[0008] 上述数模转换器是经滤波电路与终端显示器连接,这样可以有效滤除干扰,提高图像质量。

[0009] 上述 FIFO 存储器共有三个,每一个的存储容量为  $18 \times 64k$ ,三个 FIFO 存储器串行连接,以保证其数据存储余量。

[0010] 上述可编程器选择 Lattice ispLS1032。

[0011] 本实用新型具有如下优点:

[0012] 1、能够较好地实现将屏幕刷新率 60Hz 的 LVDS 数字信号转化为 50Hz 的 VGA 信号,满足图像质量和实时性要求。

[0013] 2、应用本实用新型及操作方法,比现有的一般帧频转换方法简捷易行、成本较低、转换效果好、程序算法易实现。

[0014] 3、显示频率不受限制,自由度大,应用范围较广。

#### 附图说明

[0015] 图 1 为本实用新型的原理简图;

[0016] 图 2 为本实用新型的结构图;

[0017] 图 3 为应用本实用新型进行转换过程中的视频转换波形。

[0018] 其中,(a) 为 50Hz 的目标视频波形;(b) 能够体现转换过程中 60VS 和 50VS 的关系;(c) 为 (b) 图中 PRS 和 VRS 放大后的图形。

[0019] HS 代表行同步;VS 代表场同步;WFLAG 代表 50Hz 和 60Hz 帧头同步的标志;PRS 和 VRS 是在产生帧头同步标志的进一步缩短复位时间,相当于要产生一个脉冲时间。

#### 具体实施方式

[0020] 本实用新型提出的视频转换装置,包括 LVDS 转换器、FIFO 存储器、数模转换器、可编程器和复位电路, LVDS 转换器的数据输入端与嵌入式 CPU 信号输出端连接, LVDS 转换器的信号输出端经 FIFO 存储器、数模转换器、滤波电路依次串联至终端显示器信号输入端; LVDS 转换器的同步信号输出端和时钟信号输出端、FIFO 存储器的使能信号输出端、数模转换器的模拟信号输出端、复位电路的输出端分别与可编程器相应端口连接,可编程器的消隐信号输出端连接至数模转换器。

[0021] 参见图 2 所示, LVDS 输入端的 8 个差分信号是 CPU 直接提供,差分信号经过 LVDS 转换成 18 位数字信号(红色 6 位,绿色 6 位,蓝色 6 位),然后把数字信号存储在 FIFO 中,此模块设计中使用 3 个 FIFO,每个 FIFO 的存储容量为  $18 \times 64k$ ,3 个 FIFO 串行连接;存满一帧数据就被从存储器中以 50Hz 的频率读取,并且经过数模转换器转换成 VGA 模拟数据,该模拟信号直接与 50Hz 刷新率的显示器相连,此时,显示器上就会显示我们需要的画面。

[0022] 图 3 给出了视频转换控制逻辑的视频波形。60Hz 与 50Hz 转换的关键在于同步信号,要做到行、场同步,我们需要产生一个帧头标志信号 VRS,该信号越短越好。在每一场以 60Hz 帧头为标准,经过算法 60Hz 与 50Hz 相与后产生标志信号,在与 WFLG(即 LVDS 输出的 DE 信号)相与,得到 PRS,在 PRS 的低位波形开始计数 5 个 RCLK,即产生 50Hz 和 60Hz 的帧头标志信号,图 3(c) 表示放大后的 PRS 和 VRS 的波形,以便于与时钟信号频率比较。

[0023] 采用本实用新型进行视频转换操作能够较好地实现将屏幕刷新率 60Hz 的 LVDS 数字信号转化为 50Hz 的 VGA 信号,满足图像质量和实时性要求。

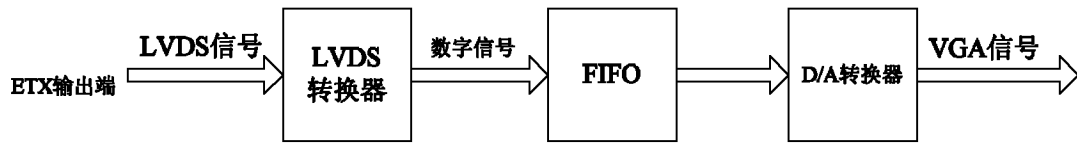


图 1

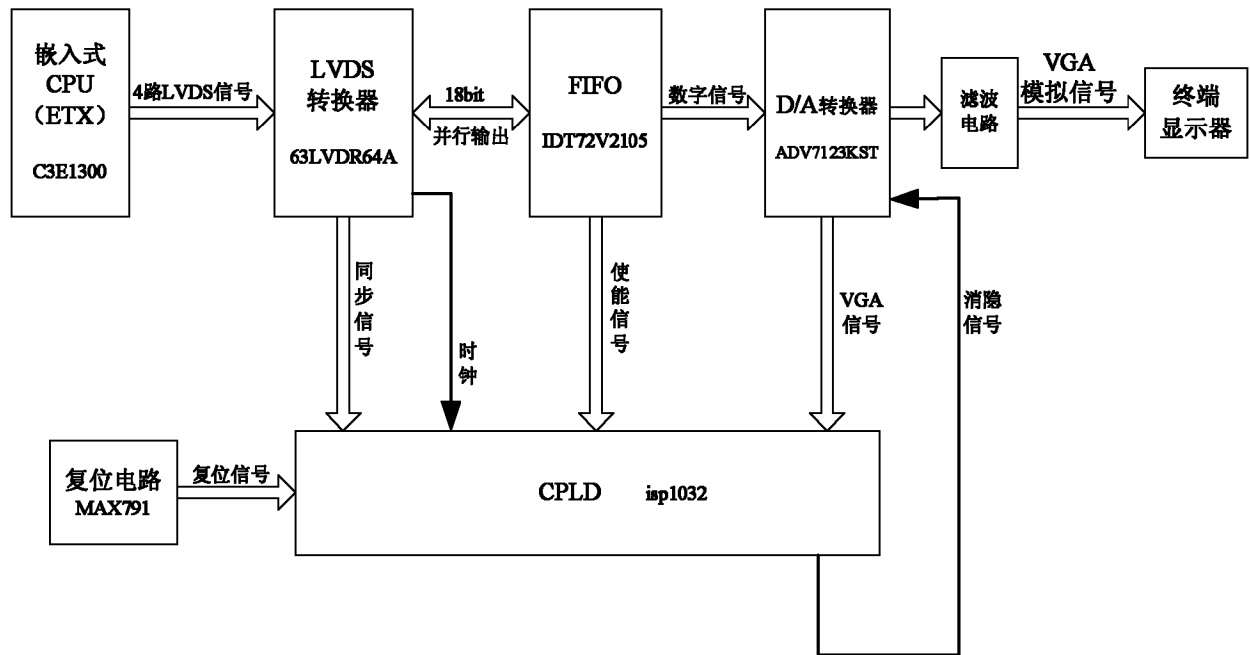


图 2

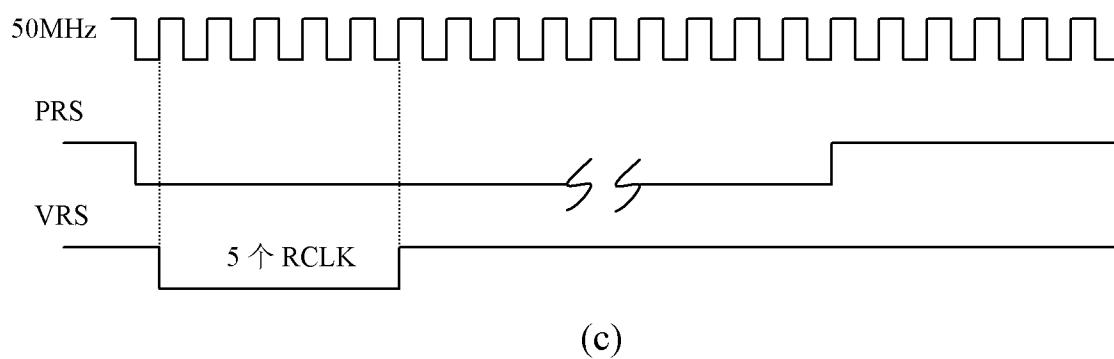
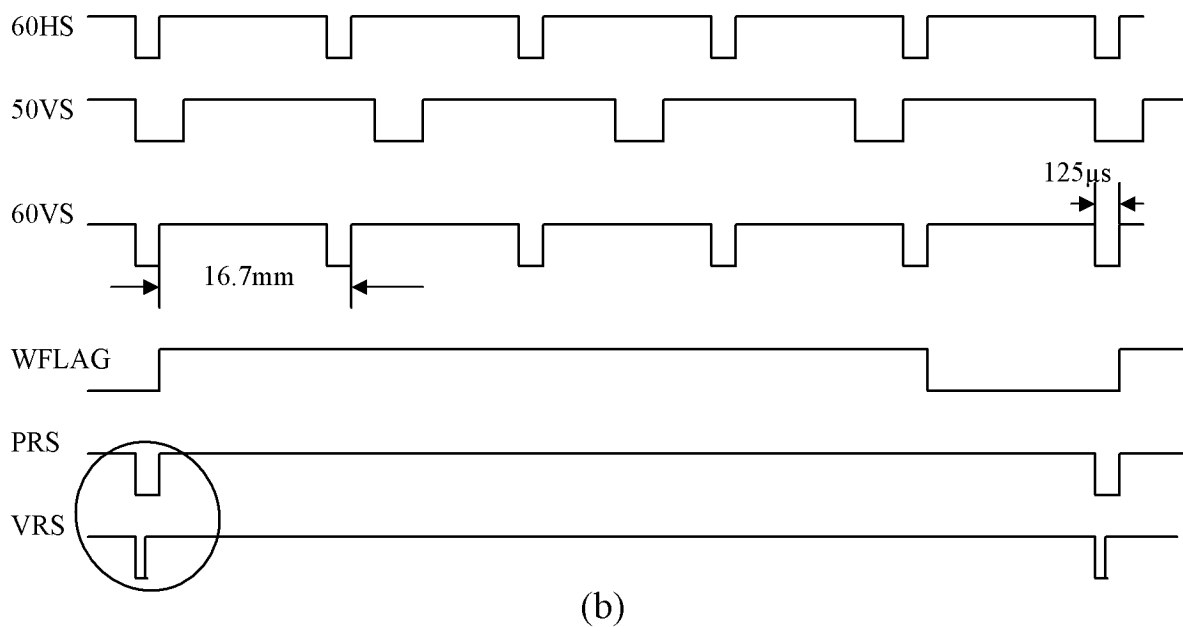
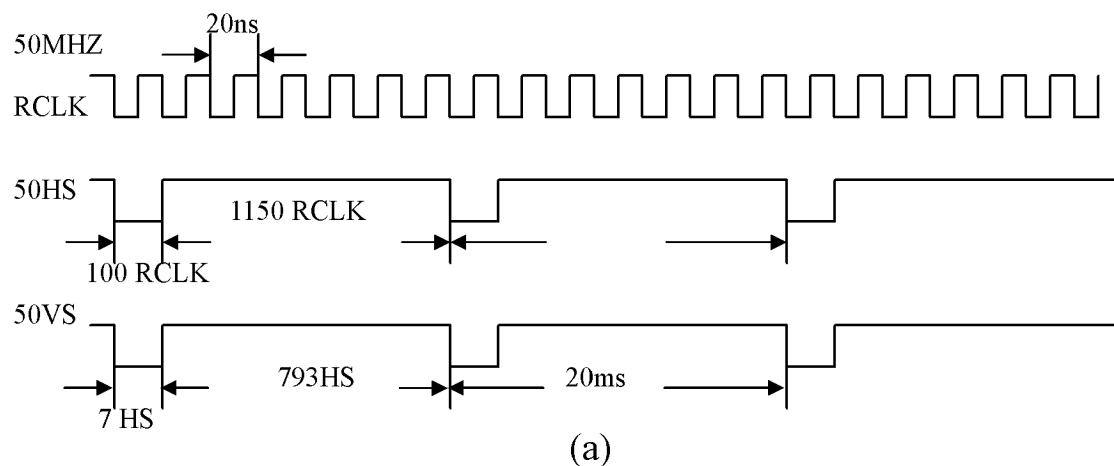


图 3