



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2024년07월19일  
(11) 등록번호 10-2685979  
(24) 등록일자 2024년07월12일

(51) 국제특허분류(Int. Cl.)  
G06F 3/041 (2006.01)  
(52) CPC특허분류  
G06F 3/0414 (2021.08)  
G06F 3/0416 (2021.08)  
(21) 출원번호 10-2016-0179482  
(22) 출원일자 2016년12월26일  
심사청구일자 2021년12월03일  
(65) 공개번호 10-2018-0075783  
(43) 공개일자 2018년07월05일  
(56) 선행기술조사문헌  
KR1020160002489 A  
KR1020150088002 A\*  
KR101541886 B1  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
삼성디스플레이 주식회사  
경기도 용인시 기흥구 삼성로 1 (농서동)  
울산과학기술원  
울산광역시 울주군 언양읍 유니스트길 50  
(72) 발명자  
임재익  
경기도 용인시 기흥구 삼성로 1 (농서동)  
박원상  
경기도 용인시 기흥구 삼성로 1 (농서동)  
(뒷면에 계속)  
(74) 대리인  
문용호, 오중한

전체 청구항 수 : 총 14 항

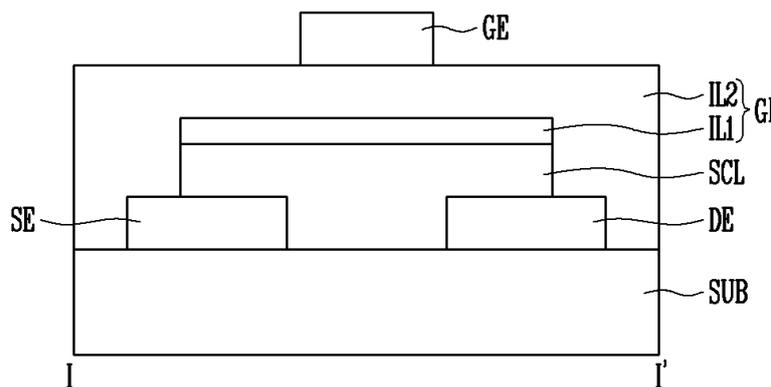
심사관 : 김진권

(54) 발명의 명칭 압력 센서 및 이를 구비하는 표시 장치

(57) 요약

압력 센서는 반도체층; 상기 반도체층과 중첩되는 게이트 전극; 상기 반도체층과 상기 게이트 전극 사이에 제공되는 게이트 절연막; 및 상기 반도체층의 양단에 접속되는 소스 전극 및 드레인 전극을 포함할 수 있다. 상기 게이트 절연막은 상기 반도체층의 상기 게이트 전극 방향의 면상에 제공되는 제1 절연막, 및 상기 제1 절연막 상에 제공되는 제2 절연막을 포함하고, 상기 제2 절연막은 탄성 물질을 포함할 수 있다.

대표도 - 도3



(52) CPC특허분류

*H01L 29/78606* (2013.01)

*H01L 29/78618* (2013.01)

(72) 발명자

**추혜용**

경기도 용인시 기흥구 삼성로 1 (농서동)

**박장웅**

울산광역시 울주군 언양읍 유니스트길 50

**신성호**

울산광역시 울주군 언양읍 유니스트길 50

**지상윤**

울산광역시 울주군 언양읍 유니스트길 50

**최세호**

울산광역시 울주군 언양읍 유니스트길 50

## 명세서

### 청구범위

#### 청구항 1

반도체층;

상기 반도체층과 중첩되는 게이트 전극;

상기 반도체층과 상기 게이트 전극 사이에 제공되는 게이트 절연막; 및

상기 반도체층의 양단에 접속되는 소스 전극 및 드레인 전극을 포함하고,

상기 게이트 절연막은 상기 반도체층의 상기 게이트 전극 방향의 면상에 제공되는 제1 절연막, 및 상기 제1 절연막 상에 제공되는 제2 절연막을 포함하고,

상기 제2 절연막은 단성 물질을 포함하고,

상기 제1 절연막은 알루미늄 산화물을 포함하고, 상기 제2 절연막은 실리콘계 수지(silicone resin)를 포함하는 압력 센서.

#### 청구항 2

삭제

#### 청구항 3

삭제

#### 청구항 4

제1 항에 있어서,

상기 제2 절연막은 폴리디메틸실록산(Polydimethylsiloxane) 및 폴리실록산(polysiloxane) 중 적어도 하나를 포함하는 압력 센서.

#### 청구항 5

제1 항에 있어서,

상기 반도체층은 산화물 반도체 물질, 유기 반도체 물질, 탄소를 포함하는 반도체 물질, 및 반도체 나노 와이어 중 하나를 포함하는 압력 센서.

#### 청구항 6

제1 항에 있어서,

상기 소스 전극 및 상기 드레인 전극은 기판 상에 서로 이격되어 배치되고,

상기 반도체층의 양단은 상기 소스 전극 및 상기 드레인 전극 상에 배치되는 압력 센서.

#### 청구항 7

제6 항에 있어서,

상기 제2 절연막은 상기 제1 절연막, 상기 소스 전극 및 상기 드레인 전극을 커버하고,

상기 게이트 전극은 상기 제2 절연막 상에 배치되는 압력 센서.

#### 청구항 8

압력 센싱 셀, 및 상기 압력 센싱 셀에 접속되는 제1 전극을 구비하는 제1 기판;

상기 제1 기판에 마주하고, 제2 전극을 구비하는 제2 기판; 및  
 상기 제1 기판과 상기 제2 기판 사이에 제공되는 액정층을 포함하며,  
 상기 압력 센싱 셀은

베이스 기판 상에 제공되는 반도체층;

상기 반도체층과 중첩되는 게이트 전극;

상기 반도체층과 상기 게이트 전극 사이에 제공되고, 상기 반도체층의 상기 게이트 전극 방향의 면상에 제공되는 제1 절연막, 및 상기 제1 절연막 상에 제공되는 제2 절연막을 포함하는 게이트 절연막; 및

상기 반도체층의 양단에 접속되는 소스 전극 및 드레인 전극을 포함하고,

상기 제2 절연막은 탄성 물질을 포함하는 표시 장치.

### 청구항 9

제8 항에 있어서,

상기 제1 절연막은 알루미늄 산화물을 포함하고, 상기 제2 절연막은 실리콘계 수지(silicone resine)를 포함하는 표시 장치.

### 청구항 10

제9 항에 있어서,

상기 제2 절연막은 폴리디메틸실록산(Polydimethylsiloxane) 및 폴리실록산(polysiloxane) 중 적어도 하나를 포함하는 표시 장치.

### 청구항 11

제9 항에 있어서,

상기 반도체층은 산화물 반도체 물질, 유기 반도체 물질, 탄소를 포함하는 반도체 물질, 및 반도체 나노 와이어 중 하나를 포함하는 표시 장치.

### 청구항 12

제9 항에 있어서,

상기 반도체층 및 상기 기판 사이에 제공되는 버퍼층을 더 구비하고,

상기 게이트 전극은 상기 제2 절연막 상에 배치되는 표시 장치.

### 청구항 13

기판;

압력 센싱 셀 및 상기 압력 센싱 셀에 의해 전류량이 제어되는 구동 트랜지스터를 구비하고, 상기 기판 상에 제공되는 구동층; 및

상기 구동 트랜지스터에 접속되는 제1 전극, 상기 제1 전극 상의 발광층, 및 상기 발광층 상의 제2 전극을 구비하는 표시 소자를 포함하며,

상기 압력 센싱 셀은

베이스 기판 상에 제공되는 반도체층;

상기 반도체층과 중첩되는 게이트 전극;

상기 반도체층과 상기 게이트 전극 사이에 제공되고, 상기 반도체층의 상기 게이트 전극 방향의 면상에 제공되는 제1 절연막, 및 상기 제1 절연막 상에 제공되는 제2 절연막을 포함하는 게이트 절연막; 및

상기 반도체층의 양단에 접속되는 소스 전극 및 드레인 전극을 포함하고,

상기 제2 절연막은 탄성 물질을 포함하는 표시 장치.

**청구항 14**

제13 항에 있어서,

상기 제1 절연막은 알루미늄 산화물을 포함하고, 상기 제2 절연막은 실리콘계 수지(silicone resin)를 포함하는 표시 장치.

**청구항 15**

제14 항에 있어서,

상기 제2 절연막은 폴리디메틸실록산(Polydimethylsiloxane) 및 폴리실록산(polysiloxane) 중 적어도 하나를 포함하는 표시 장치.

**청구항 16**

제14 항에 있어서,

상기 반도체층은 산화물 반도체 물질, 유기 반도체 물질, 탄소를 포함하는 반도체 물질, 및 반도체 나노 와이어 중 하나를 포함하는 표시 장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 압력 센서 및 이를 구비하는 표시 장치에 관한 것이다.

**배경 기술**

[0002] 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서, 표시 장치에 대한 연구 및 상업화가 중점적으로 이루어지고 있다.

[0003] 최근, 상기 표시 장치는 영상 표시 기능과 더불어 사용자의 터치를 입력받기 위한 터치 센서를 구비하고 있다. 이에 따라, 사용자는 상기 터치 센서를 통해 보다 편리하게 상기 표시 장치를 이용할 수 있게 되었다.

[0004] 또한 최근에는 터치 위치뿐만 아니라, 터치로 인하여 발생하는 압력을 이용하여 사용자에게 다양한 기능을 제공하고자 하였다.

**발명의 내용**

**해결하려는 과제**

[0005] 본 발명의 일 목적은 압력을 인식할 수 있는 압력 센서를 제공하는 것이다.

[0006] 또한, 본 발명의 다른 목적은 상기 압력 센서를 구비하는 표시 장치를 제공하는 것이다.

**과제의 해결 수단**

[0007] 본 발명의 일 실시예에 따른 압력 센서는 반도체층; 상기 반도체층과 중첩되는 게이트 전극; 상기 반도체층과 상기 게이트 전극 사이에 제공되는 게이트 절연막; 및 상기 반도체층의 양단에 접속되는 소스 전극 및 드레인 전극을 포함할 수 있다. 상기 게이트 절연막은 상기 반도체층의 상기 게이트 전극 방향의 면상에 제공되는 제1 절연막, 및 상기 제1 절연막 상에 제공되는 제2 절연막을 포함하고, 상기 제2 절연막은 탄성 물질을 포함할 수 있다.

[0008] 본 발명의 일 실시예에 있어서, 상기 제1 절연막은 알루미늄 산화물을 포함할 수 있다.

[0009] 본 발명의 일 실시예에 있어서, 상기 제2 절연막은 실리콘계 수지(silicone resin)를 포함할 수 있다.

[0010] 본 발명의 일 실시예에 있어서, 상기 제2 절연막은 폴리디메틸실록산(Polydimethylsiloxane) 및 폴리실록산

(polysiloxane) 중 적어도 하나를 포함할 수 있다.

- [0011] 본 발명의 일 실시예에 있어서, 상기 반도체층은 산화물 반도체 물질, 유기 반도체 물질, 탄소를 포함하는 반도체 물질, 및 반도체 나노 와이어 중 하나를 포함할 수 있다.
- [0012] 본 발명의 일 실시예에 있어서, 상기 소스 전극 및 상기 드레인 전극은 기판 상에 서로 이격되어 배치되고, 상기 반도체층의 양단은 상기 소스 전극 및 상기 드레인 전극 상에 배치될 수 있다.
- [0013] 본 발명의 일 실시예에 있어서, 상기 제2 절연막은 상기 제1 절연막, 상기 소스 전극 및 상기 드레인 전극을 커버하고, 상기 게이트 전극은 상기 제2 절연막 상에 배치될 수 있다.
- [0014] 본 발명의 일 실시예에 따른 표시 장치는 압력 센싱 셀, 및 상기 압력 센싱 셀에 접속되는 제1 전극을 구비하는 제1 기판; 상기 제1 기판에 마주하고, 제2 전극을 구비하는 제2 기판; 및 상기 제1 기판과 상기 제2 기판 사이에 제공되는 액정층을 포함할 수 있다. 상기 압력 센싱 셀은 베이스 기판 상에 제공되는 반도체층; 상기 반도체층과 중첩되는 게이트 전극; 상기 반도체층과 상기 게이트 전극 사이에 제공되고, 상기 반도체층의 상기 게이트 전극 방향의 면상에 제공되는 제1 절연막, 및 상기 제1 절연막 상에 제공되는 제2 절연막을 포함하는 게이트 절연막; 및 상기 반도체층의 양단에 접속되는 소스 전극 및 드레인 전극을 포함할 수 있다. 상기 제2 절연막은 탄성 물질을 포함할 수 있다.
- [0015] 본 발명의 일 실시예에 따른 표시 장치는 기판; 압력 센싱 셀 및 상기 압력 센싱 셀에 의해 전류량이 제어되는 구동 트랜지스터를 구비하고, 상기 기판 상에 제공되는 구동층; 및 상기 구동 트랜지스터에 접속되는 제1 전극, 상기 제1 전극 상의 발광층, 및 상기 발광층 상의 제2 전극을 구비하는 표시 소자를 포함할 수 있다. 상기 압력 센싱 셀은 베이스 기판 상에 제공되는 반도체층; 상기 반도체층과 중첩되는 게이트 전극; 상기 반도체층과 상기 게이트 전극 사이에 제공되고, 상기 반도체층의 상기 게이트 전극 방향의 면상에 제공되는 제1 절연막, 및 상기 제1 절연막 상에 제공되는 제2 절연막을 포함하는 게이트 절연막; 및 상기 반도체층의 양단에 접속되는 소스 전극 및 드레인 전극을 포함할 수 있다. 상기 제2 절연막은 탄성 물질을 포함할 수 있다.

**발명의 효과**

- [0016] 본 발명의 일 실시예에 따르면, 압력 센서는 트랜지스터로 구성되고, 게이트 절연막이 반도체층을 보호하는 절연막 및 탄성을 가지는 절연막을 구비한다. 따라서, 상기 압력 센서는 반도체층의 특성 저하를 방지할 수 있으며, 상기 탄성 절연막에 의해 반복 사용 가능하다.
- [0017] 또한, 본 발명의 일 실시예에 따르면, 상기 압력 센서를 구비하는 표시 장치는 화상 구현은 물론, 터치 압력의 세기 및 터치 위치를 감지할 수 있다.

**도면의 간단한 설명**

- [0018] 도 1은 본 발명의 일 실시예에 따른 압력 센서를 설명하기 위한 블록도이다.
- 도 2는 도 1에 도시된 압력 센싱 셀을 설명하기 위한 평면도이다.
- 도 3은 도 2의 I-I' 라인에 따른 단면도이다.
- 도 4 내지 도 7은 도 1 내지 도 3에 도시된 압력 센서의 제조 방법을 설명하기 위한 공정 단면도들이다.
- 도 8은 게이트 절연막에 따른 압력 센싱 셀의 전류-전압 특성을 설명하기 위한 그래프이다.
- 도 9는 압력에 따른 압력 센싱 셀의 전류 변화를 설명하기 위한 그래프이다.
- 도 10은 압력에 따른 전류 변화 및 문턱 전압 변화를 설명하기 위한 그래프이다.
- 도 11 내지 도 14는 압력 센싱 셀을 구비하는 표시 장치들을 설명하기 위한 단면도들이다.

**발명을 실시하기 위한 구체적인 내용**

- [0019] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.
- [0020] 각 도면을 설명하면서 유사한 참조부호를 유사한 구성요소에 대해 사용하였다. 첨부된 도면에 있어서, 구조물들

의 치수는 본 발명의 명확성을 위하여 실제보다 확대하여 도시한 것이다. 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

- [0021] 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. 또한, 층, 막, 영역, 판 등의 부분이 다른 부분 "상에" 있다고 할 경우, 이는 다른 부분 "바로 위에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 또한, 본 명세서에 있어서, 어느 층, 막, 영역, 판 등의 부분이 다른 부분 상(on)에 형성되었다고 할 경우, 상기 형성된 방향은 상부 방향만 한정되지 않으며 측면이나 하부 방향으로 형성된 것을 포함한다. 반대로 층, 막, 영역, 판 등의 부분이 다른 부분 "아래에" 있다고 할 경우, 이는 다른 부분 "바로 아래에" 있는 경우뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다.
- [0022] 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다.
- [0023] 도 1은 본 발명의 일 실시예에 따른 압력 센서를 설명하기 위한 블록도이다.
- [0024] 도 1을 참조하면, 본 발명의 일 실시예에 의한 압력 센서는 복수의 압력 센싱 셀들(PSC)을 포함하는 센싱부(PSR), 상기 압력 센싱 셀들(PSC)에 스캔 신호를 인가하는 스캔 구동부(SDV), 및 상기 압력 센싱 셀들(PSC)에 데이터 신호를 인가하는 데이터 구동부(DDV)를 포함할 수 있다.
- [0025] 상기 스캔 구동부(SDV)는 외부로부터 인가되는 스캔 제어 신호에 대응하여, 상기 압력 센싱 셀들(PSC)에 상기 스캔 신호를 공급할 수 있다. 예를 들어, 상기 스캔 구동부(SDV)는 스캔 라인들로 상기 스캔 신호를 순차적으로 공급할 수 있다. 상기 스캔 라인들로 상기 스캔 신호가 순차적으로 공급되면 상기 압력 센싱 셀들(PSC)이 수평 라인 단위로 순차적으로 선택될 수 있다.
- [0026] 상기 데이터 구동부(DDV)는 외부로부터 인가되는 데이터 제어 신호에 대응하여, 상기 압력 센싱 셀들(PSC)에 상기 데이터 신호를 공급할 수 있다. 예를 들어, 상기 데이터 구동부(DDV)는 데이터 라인들로 상기 데이터 신호를 공급할 수 있다. 상기 데이터 라인들로 공급된 상기 데이터 신호는 상기 스캔 신호에 의하여 선택된 상기 압력 센싱 셀들(PSC)로 공급될 수 있다.
- [0027] 상기 압력 센싱 셀들(PSC)은 복수 개로 제공될 수 있다. 상기 압력 센싱 셀들(PSC)은 상기 스캔 라인들 중 대응하는 스캔 라인 및 상기 데이터 라인들 중 대응하는 데이터 라인에 연결될 수 있다. 상기 압력 센싱 셀들(PSC)은 상기 스캔 라인들을 통하여 상기 스캔 신호가 공급될 때, 상기 데이터 라인들을 통하여 상기 데이터 신호를 공급받을 수 있다.
- [0028] 상기 압력 센싱 셀들(PSC)은 트랜지스터로 구현될 수 있다. 즉, 각 압력 센싱 셀(PSC)은 게이트 전극, 소스 전극 및 드레인 전극을 구비할 수 있다. 상기 게이트 전극은 상기 스캔 라인에 접속되고, 상기 소스 전극 및 드레인 전극 중 하나는 상기 데이터 라인에 접속될 수 있다.
- [0029] 상기 압력 센서에 압력이 가해지면, 압력이 가해지는 영역의 상기 압력 센싱 셀들(PSC)에 상기 데이터 라인을 통해 인가되는 상기 데이터 신호의 전류량이 변화될 수 있다. 이 경우, 상기 압력 센서는 상기 압력 센싱 셀들(PSC)에 인가되는 상기 데이터 신호의 전류량의 변화를 검출하는 리드 아웃 회로(미도시)를 더 구비할 수도 있다. 여기서, 상기 소스 전극 및 드레인 전극 중 다른 하나는 접지될 수 있다.
- [0030] 또는 상기 압력 센서에 압력이 가해지면, 압력이 가해지는 영역의 상기 압력 센싱 셀들(PSC)에서 출력되는 전류량이 변화될 수 있다. 이 경우, 상기 압력 센서는 상기 압력 센싱 셀들(PSC)에서 출력되는 전류량의 변화를 검출하는 신호 검출부(미도시)를 더 구비할 수도 있다.
- [0031] 따라서, 상기 압력 센서는 상기 전류량의 변화를 측정하여 압력의 세기를 판단할 수 있다. 또한, 상기 압력 센서는 상기 리드 아웃 회로 또는 상기 신호 검출부를 통하여 압력이 가해지는 위치를 파악할 수 있다.
- [0033] 도 2는 도 1에 도시된 압력 센싱 셀을 설명하기 위한 평면도이며, 도 3은 도 2의 I-I' 라인에 따른 단면도이다.
- [0034] 도 1 내지 도 3을 참조하면, 압력 센서는 기판(SUB) 상에 제공되는 복수의 압력 센싱 셀들(PSC)을 포함할 수 있

다.

- [0035] 상기 기판(SUB)은 경성(rigid) 기판일 수 있다. 예를 들면, 상기 기판(SUB)은 유리 기판, 석영 기판, 유리 세라믹 기판 및 결정질 유리 기판 중 하나일 수 있다.
- [0036] 또한, 상기 기판(SUB)은 가요성(flexible) 기판일 수도 있다. 여기서, 상기 기판(SUB)은 고분자 유기물을 포함하는 필름 기판 및 플라스틱 기판 중 하나일 수 있다. 예를 들면, 상기 기판(SUB)은 폴리스티렌(polystyrene), 폴리비닐알코올(polyvinyl alcohol), 폴리메틸 메타크릴레이트(Polymethyl methacrylate), 폴리에테르술폰(polyethersulfone), 폴리아크릴레이트(polyacrylate), 폴리에테르이미드(polyetherimide), 폴리에틸렌 나프탈레이트(polyethylene naphthalate), 폴리에틸렌 테레프탈레이트(polyethylene terephthalate), 폴리페닐렌 설파이드(polyphenylene sulfide), 폴리아릴레이트(polyarylate), 폴리이미드(polyimide), 폴리카보네이트(polycarbonate), 트리아세테이트 셀룰로오스(triacetate cellulose), 셀룰로오스아세테이트 프로피오네이트(cellulose acetate propionate) 중 적어도 어느 하나를 포함할 수 있다. 다만, 상기 기판(SUB)을 구성하는 재료는 다양하게 변화될 수 있으며, 섬유 강화플라스틱(FRP, Fiber reinforced plastic) 등을 포함할 수도 있다.
- [0037] 상기 기판(SUB)은 광을 투과시키거나, 또는 광을 차단할 수 있다. 예를 들면, 상기 기판(SUB)이 표시 장치의 기판에 적용되는 경우, 상기 기판(SUB)은 광을 투과시키는 투명 절연 물질을 포함할 수 있다. 또한, 상기 기판(SUB)이 광 투과가 불필요한 경우, 상기 기판(SUB)은 광을 차단할 수도 있다.
- [0038] 각 압력 센싱 셀(PSC)은 트랜지스터로 구성될 수 있다. 예를 들면, 상기 압력 센싱 셀(PSC)은 반도체층(SCL), 상기 반도체층(SCL)과 절연되는 게이트 전극(GE), 상기 반도체층(SCL)과 상기 게이트 전극(GE) 사이에 제공되는 게이트 절연막(GI), 및 상기 반도체층(SCL)에 접속하는 소스 전극(SE) 및 드레인 전극(DE)을 포함할 수 있다.
- [0039] 하기에서는 압력 센싱 셀(PSC)을 보다 상세히 설명한다.
- [0040] 상기 기판(SUB) 상에는 서로 이격되어 배치되는 상기 소스 전극(SE) 및 상기 드레인 전극(DE)이 제공될 수 있다.
- [0041] 상기 소스 전극(SE) 및 상기 드레인 전극(DE)은 저항이 낮은 도전성 물질을 포함할 수 있다. 예를 들면, 상기 소스 전극(SE) 및 상기 드레인 전극(DE)은 금(Au), 은(Ag), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 구리(Cu), 및 이들의 합금 중 적어도 하나를 포함할 수 있다.
- [0042] 상기 반도체층(SCL)은 상기 기판(SUB) 상에 제공되고, 상기 소스 전극(SE) 및 상기 드레인 전극(DE)에 접속될 수 있다. 예를 들면, 상기 반도체층(SCL)의 양단은 상기 소스 전극(SE) 및 상기 드레인 전극(DE) 상에 배치될 수 있다. 상기 반도체층(SCL)에서, 상기 소스 전극(SE)에 접속되는 영역은 소스 영역일 수 있으며, 상기 드레인 전극(DE)에 접속되는 영역은 드레인 영역일 수 있다. 또한, 상기 소스 영역 및 상기 드레인 영역 사이의 영역은 채널 영역일 수 있다. 상기 반도체층(SCL)에서 적어도 상기 채널 영역은 상기 게이트 전극(GE)과 중첩될 수 있다.
- [0043] 상기 반도체층(SCL)은 산화물 반도체 물질, 유기 반도체 물질, 탄소를 포함하는 반도체 물질, 및 반도체 나노 와이어 중 하나를 포함할 수 있다.
- [0044] 상기 산화물 반도체 물질은 Zn, In, Ga, Sn 및 이들의 혼합물 중 적어도 하나를 포함할 수 있다. 예를 들면, 상기 산화물 반도체는 IGZO(Indium-Gallium-Zinc Oxide)를 포함할 수 있다.
- [0045] 상기 유기 반도체 물질은 펜타센(pentacene)을 포함할 수 있다.
- [0046] 상기 탄소를 포함하는 반도체 물질은 탄소 나노 튜브 및 그래핀 중 하나를 포함할 수 있다.
- [0047] 상기 반도체 나노 와이어는 실리콘(Si) 나노 와이어, 게르마늄(Ge) 나노 와이어, GaAs 나노 와이어, GaP 나노 와이어, InP 나노 와이어, ZnS 나노 와이어, 및 ZnO 나노 와이어 중 하나를 포함할 수 있다.
- [0048] 상기 반도체층(SCL)은 포함되는 불순물에 따라 n형 반도체 또는 p형 반도체일 수 있다. 상기 반도체층(SCL)이 n형 불순물을 포함하는 n형 반도체인 경우, 상기 소스 전극(SE) 및 상기 드레인 전극(DE) 중 하나, 예를 들면, 상기 소스 전극(SE)은 접지 전압을 인가받고, 다른 하나, 예를 들면, 상기 드레인 전극(DE)은 데이터 전압을 인가받을 수 있다. 상기 반도체층(SCL)이 p형 불순물을 포함하는 p형 반도체인 경우, 상기 소스 전극(SE) 및 상기 드레인 전극(DE) 중 하나, 예를 들면, 상기 소스 전극(SE)은 데이터 전압을 인가받고, 다른 하나, 예를 들면, 상기 드레인 전극(DE)은 접지 전압을 인가받을 수 있다.

- [0049] 상기 반도체층(SCL)이 제공된 상기 기판(SUB) 상에는 상기 게이트 절연막(GI)이 제공될 수 있다. 상기 게이트 절연막(GI)은 제1 절연막(IL1), 및 상기 제1 절연막(IL1) 상에 제공되는 제2 절연막(IL2)을 포함할 수 있다.
- [0050] 상기 제1 절연막(IL1)은 상기 반도체층(SCL) 상에 제공될 수 있다. 예를 들면, 상기 제1 절연막(IL1)은 상기 반도체층(SCL)의 표면 상에 제공될 수 있다. 상기 제1 절연막(IL1)은 절연성을 가지는 산화물 또는 질화물을 포함할 수 있다. 예를 들면, 상기 제1 절연막(IL1)은 알루미늄 산화물(AlO<sub>x</sub>)을 포함할 수 있다. 상기 제1 절연막(IL1)은 상기 제2 절연막(IL2)에 포함된 물질이 상기 반도체층(SCL)으로 확산되거나 침투하는 것을 방지할 수 있다.
- [0051] 상기 제2 절연막(IL2)은 상기 제1 절연막(IL1), 상기 소스 전극(SE) 및 상기 드레인 전극(DE)를 커버할 수 있다. 상기 제2 절연막(IL2)은 실리콘계 수지(silicone resine)를 포함할 수 있다. 예를 들면, 상기 제2 절연막(IL2)은 폴리디메틸실록산(Polydimethylsiloxane) 및 폴리실록산(polysiloxane) 중 적어도 하나를 포함할 수 있다. 상기 실리콘계 수지는 탄성을 가질 수 있다. 따라서, 상기 제2 절연막(IL2)은 압력에 의해 변형되더라도, 압력이 제거되면, 원형이 회복될 수 있다.
- [0052] 상기 게이트 전극(GE)은 상기 게이트 절연막(GI), 특히, 상기 제2 절연막(IL2) 상에 제공될 수 있다. 또한, 상기 게이트 전극(GE)은 상기 반도체층(SCL)과 절연되고, 적어도 상기 채널 영역과 중첩될 수 있다. 상기 게이트 전극(GE)은 금(Au), 은(Ag), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 구리(Cu), 및 이들의 합금 중 적어도 하나를 포함할 수 있다.
- [0053] 한편, 본 실시예에서는 상기 압력 센싱 셀(PSC)의 상기 게이트 전극(GE)이 상기 반도체층(SCL) 상부에 제공되는 것을 예로서 설명하였으나, 이에 한정되는 것은 아니다. 예를 들면, 상기 압력 센싱 셀(PSC)의 상기 게이트 전극(GE)이 상기 반도체층(SCL) 하부에 제공될 수도 있다. 또한, 상기 게이트 전극(GE) 및 상기 반도체층(SCL)의 위치 관계는 상기 압력 센싱 셀(PSC)이 트랜지스터를 형성할 수 있도록 다양하게 변화 가능하다.
- [0054] 상기한 바와 같은 압력 센싱 셀들(PSC)을 구비하는 압력 센서는 상기 제2 절연막(IL2)이 탄성을 가지는 물질을 포함한다. 따라서, 상기 제2 절연막(IL2)은 압력에 의해 변형되더라도 압력이 제거되면, 원형이 회복될 수 있다. 따라서, 상기 압력 센싱 셀들(PSC)은 반복적으로 압력을 측정할 수 있다.
- [0056] 도 4 내지 도 7은 도 1 내지 도 3에 도시된 압력 센서의 제조 방법을 설명하기 위한 공정 단면도들이다.
- [0057] 도 4를 참조하면, 기판(SUB) 상에 소스 전극(SE) 및 드레인 전극(DE)을 형성한다.
- [0058] 상기 기판(SUB)은 경성 기판 또는 가요성 기판일 수 있다. 또한, 상기 기판(SUB)은 광을 투과시키거나, 또는 광을 차단할 수 있다.
- [0059] 상기 소스 전극(SE) 및 상기 드레인 전극(DE)은 서로 이격되어 배치될 수 있다. 상기 소스 전극(SE) 및 상기 드레인 전극(DE)은 상기 기판(SUB) 상에 도전성 물질을 포함하는 도전막을 형성하고, 상기 도전막을 패터닝하여 형성될 수 있다.
- [0060] 상기 소스 전극(SE) 및 상기 드레인 전극(DE)은 저항이 낮은 도전성 물질을 포함할 수 있다. 예를 들면, 상기 소스 전극(SE) 및 상기 드레인 전극(DE)은 금(Au), 은(Ag), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 구리(Cu), 및 이들의 합금 중 적어도 하나를 포함할 수 있다.
- [0061] 상기 소스 전극(SE) 및 상기 드레인 전극(DE) 중 하나는 데이터 라인과 연결될 수 있다. 상기 데이터 라인은 상기 소스 전극(SE) 및 상기 드레인 전극(DE)과 동일층 상에서 동일한 물질로 형성될 수 있다. 본 실시예에서는 상기 데이터 라인이 상기 소스 전극(SE) 및 상기 드레인 전극(DE)과 동일층 상에서 동일한 물질로 형성됨을 예로서 설명하였으나, 이에 한정되는 것은 아니다. 경우에 따라, 상기 데이터 라인은 상기 소스 전극(SE) 및 상기 드레인 전극(DE)과 다른 층 상에서 다른 물질로 형성될 수도 있다.
- [0062] 도 5를 참조하면, 상기 소스 전극(SE) 및 상기 드레인 전극(DE)을 형성한 후, 상기 소스 전극(SE) 및 상기 드레인 전극(DE)이 형성되는 상기 기판(SUB) 상에 반도체 물질층(SML)을 형성한다.
- [0063] 상기 반도체 물질층(SML)은 산화물 반도체 물질, 유기 반도체 물질, 탄소를 포함하는 반도체 물질, 및 반도체 나노 와이어 중 하나를 포함할 수 있다.
- [0064] 상기 반도체 물질층(SML)을 형성한 후, 상기 반도체 물질층(SML) 상에 제1 절연막(IL1)을 형성한다. 상기 제1 절연막(IL1)은 상기 반도체 물질층(SML)을 보호하기 위한 것으로, 산화물 또는 질화물을 포함할 수 있다. 예를

들면, 상기 제1 절연막(IL1)은 알루미늄 산화물( $AlO_x$ )을 포함할 수 있다.

- [0065] 도 6을 참조하면, 상기 제1 절연막(IL1)을 형성한 후, 상기 반도체 물질층(SML) 및 상기 제1 절연막(IL1)을 패터닝한다. 상기 패터닝에 의하여, 상기 반도체 물질층(SML)은 상기 소스 전극(SE) 및 상기 드레인 전극(DE)과 연결되는 반도체층(SCL)이 형성될 수 있다. 또한, 상기 패터닝에 의하여, 상기 제1 절연막(IL1)은 상기 반도체층(SCL) 상에만 배치될 수 있다.
- [0066] 상기 반도체 물질층(SML) 및 상기 제1 절연막(IL1)은 동시에 패터닝되거나, 순차적으로 패터닝될 수 있다. 예를 들면, 상기 반도체 물질층(SML)이 산화물 반도체 물질을 포함하면, 상기 반도체 물질층(SML) 및 상기 제1 절연막(IL1)은 건식 식각을 이용하여 동시에 패터닝될 수 있다. 또한, 상기 반도체 물질층(SML)이 유기 반도체 물질을 포함하면, 상기 반도체 물질층(SML) 및 상기 제1 절연막(IL1)의 패터닝은 상기 제1 절연막(IL1)을 패터닝하는 공정, 및 상기 반도체 물질층(SML)을 패터닝하는 공정을 이용하여 수행될 수 있다. 여기서, 상기 제1 절연막(IL1)의 패터닝은 건식 식각 공정을 이용할 수 있으며, 상기 반도체 물질층(SML)의 패터닝은 습식 식각 공정을 이용할 수 있다. 본 실시예에서는 상기 제1 절연막(IL1)의 패터닝에 건식 식각 공정을 이용하고, 상기 반도체 물질층(SML)의 패터닝에 습식 식각 공정을 이용함을 예로서 설명하였으나, 이에 한정되는 것은 아니다. 예를 들면, 상기 제1 절연막(IL1)의 패터닝에 습식 식각 공정이 이용될 수도 있다.
- [0067] 상기 반도체층(SCL)에서, 상기 소스 전극(SE)에 접속되는 영역은 소스 영역일 수 있으며, 상기 드레인 전극(DE)에 접속되는 영역은 드레인 영역일 수 있다. 또한, 상기 소스 영역 및 상기 드레인 영역 사이의 영역은 채널 영역일 수 있다.
- [0068] 상기 반도체 물질층(SML) 및 상기 제1 절연막(IL1)을 패터닝한 후, 상기 반도체층(SCL) 및 상기 제1 절연막(IL1)이 형성된 상기 기판(SUB) 상에 제2 절연막(IL2)을 형성한다.
- [0069] 상기 제2 절연막(IL2)은 실리콘계 수지(silicone resin)를 포함할 수 있다. 예를 들면, 상기 제2 절연막(IL2)은 폴리디메틸실록산(Polydimethylsiloxane) 및 폴리실록산(polysiloxane) 중 적어도 하나를 포함할 수 있다. 상기 실리콘계 수지는 탄성을 가질 수 있다. 따라서, 상기 제2 절연막(IL2)은 압력에 의해 변형되더라도, 압력이 제거되면, 원형이 회복될 수 있다.
- [0070] 도 7을 참조하면, 상기 제2 절연막(IL2)을 형성한 후, 상기 제2 절연막(IL2) 상에 게이트 전극(GE)을 형성한다. 상기 게이트 전극(GE)은 상기 제1 절연막(IL1) 및 상기 제2 절연막(IL2)에 의해 상기 반도체층(SCL)과 절연될 수 있다. 즉, 상기 게이트 전극(GE) 및 상기 반도체층(SCL)을 절연시키는 게이트 절연막(GI)은 상기 제1 절연막(IL1) 및 상기 제2 절연막(IL2)을 포함할 수 있다.
- [0071] 또한, 상기 게이트 전극(GE)은 적어도 상기 채널 영역과 중첩될 수 있다. 상기 게이트 전극(GE)은 금(Au), 은(Ag), 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 구리(Cu), 및 이들의 합금 중 적어도 하나를 포함할 수 있다.
- [0072] 상기 게이트 전극(GE)은 스캔 라인과 연결될 수 있다. 상기 스캔 라인은 상기 게이트 전극(GE)과 동일층 상에서 동일한 물질로 형성될 수 있다. 본 실시예에서는 상기 스캔 라인이 상기 게이트 전극(GE)과 동일층 상에서 동일한 물질로 형성됨을 예로서 설명하였으나, 이에 한정되는 것은 아니다. 경우에 따라, 상기 스캔 라인은 상기 게이트 전극(GE)과 다른 층 상에서 다른 물질로 형성될 수도 있다.
- [0074] 도 8은 게이트 절연막에 따른 압력 센싱 셀의 전류-전압 특성을 설명하기 위한 그래프이다. 도 8에 있어서, R1은 반도체층이 IGZO를 포함하고, 게이트 절연막이 폴리디메틸실록산을 포함하는 압력 센싱 셀의 전류-전압 특성을 나타낸다. 도 8에 있어서, R2는 반도체층이 IGZO를 포함하고, 게이트 절연막이 반도체층 상에 제공되고  $Al_2O_3$ 를 포함하는 제1 절연막과, 제1 절연막 상에 제공되고 폴리디메틸실록산을 포함하는 제2 절연막을 포함하는 압력 센싱 셀의 전류-전압 특성을 나타낸다.
- [0075] 도 8을 참조하면, IGZO와 같은 산화물 반도체 물질을 포함하는 반도체층을 구비하는 압력 센서는 제1 절연막의 유무에 따라 그 특성이 상이함을 알 수 있다.
- [0076] 예를 들면, R1과 같이, 반도체층 상에  $Al_2O_3$ 를 포함하는 제1 절연막이 없는 경우, 압력 센싱 셀은 게이트 전압의 변화에 따른 전류의 변화량이 매우 적음을 알 수 있다. 이는  $Al_2O_3$ 를 포함하는 절연막이 없는 경우, 상기 폴리디메틸실록산을 포함하는 게이트 절연막에서, 상기 게이트 절연막 내의 물질이 상기 반도체층으로 확산 또는 침투하기 때문이다. 상기 불순물이 상기 반도체층으로 확산 또는 침투되면, 상기 반도체층의 채널 영역 내부에 불순

물이 존재할 수 있다. 상기 채널 영역에서, 상기 불순물은 전류의 흐름을 방해할 수 있다.

- [0077] 그러나, R2와 같이, 게이트 절연막이 상기 반도체층 상에 제공되고 Al<sub>2</sub>O<sub>3</sub>를 포함하는 제1 절연막과, 상기 제1 절연막 상에 제공되고 폴리디메틸실록산을 포함하는 제2 절연막을 포함하면, 상기 압력 센싱 셀은 정상 작동함을 알 수 있다. 이는 상기 제1 절연막이 상기 제2 절연막에 포함된 물질이 상기 반도체층으로 확산 또는 침투하는 것을 방지하기 때문이다.
- [0079] 도 9는 압력에 따른 압력 센싱 셀의 전류 변화를 설명하기 위한 그래프이며, 도 10은 압력에 따른 전류 변화 및 문턱 전압 변화를 설명하기 위한 그래프이다. 도 9에 있어서, R3 내지 R6는 게이트 절연막이 반도체층 상에 제공되고 Al<sub>2</sub>O<sub>3</sub>를 포함하는 제1 절연막과, 제1 절연막 상에 제공되고 폴리디메틸실록산을 포함하는 제2 절연막을 포함하는 압력 센싱 셀의 전류-전압 특성을 나타내는 것이다. 여기서, R3은 압력을 가하지 않은 상태의 압력 센싱 셀의 전류-전압 특성을 나타낸다. R4는 100Kpa의 압력을 가한 압력 센싱 셀의 전류-전압 특성을 나타낸다. R5는 500Kpa의 압력을 가한 압력 센싱 셀의 전류-전압 특성을 나타낸다. R6은 1000Kpa의 압력을 가한 압력 센싱 셀의 전류-전압 특성을 나타낸다.
- [0080] 도 9 및 도 10을 참조하면, 압력 센싱 셀에 가해지는 압력이 높을수록 상기 압력 센싱 셀의 문턱 전압이 낮아짐을 알 수 있다. 이는 게이트 절연막의 제2 절연막이 압력에 의해 두께가 감소하기 때문이다. 동일한 게이트 전압 조건에서, 상기 게이트 절연막의 두께가 두꺼운 경우에 반도체층에 인가되는 전계의 세기보다 게이트 절연막의 두께가 작은 경우에 상기 반도체층에 인가되는 전계의 세기가 강할 수 있다. 즉, 압력이 증가할수록 상기 압력 센싱 셀의 문턱 전압은 낮아질 수 있다.
- [0081] 또한, 상기 압력 센싱 셀의 문턱 전압이 압력이 증가함에 따라 감소하므로, 드레인 전극에서 출력되는 전압을 고정시키면, 상기 드레인 전극에서 출력되는 전류가 증가할 수 있다. 따라서, 상기 게이트 전극에 인가되는 전압과 상기 드레인 전극에서 출력되는 전압을 고정하면, 압력에 따라 상기 압력 센싱 셀의 상기 드레인 전극에서 출력되는 전류의 변화를 측정하여 압력의 세기를 감지할 수 있다.
- [0083] 도 11 내지 도 14는 압력 센싱 셀을 구비하는 표시 장치들을 설명하기 위한 단면도들이다.
- [0084] 하기에서는 설명의 편의를 위하여, 표시 장치의 형태에 따라 도 11 및 도 12의 표시 장치를 함께 설명한 후, 도 13 및 도 14의 표시 장치를 함께 설명한다.
- [0085] 우선, 도 11 및 도 12를 참조하면, 표시 장치는 비자발광성 표시 장치일 수 있다. 예를 들면, 상기 표시 장치는 액정 표시 장치(liquid crystal display, LCD), 전기 영동 표시 장치(electrophoretic display, EPD), 및 전기 습윤 표시 장치(electrowetting display, EWD) 중 어느 하나일 수 있다. 한편, 하기에서는 설명의 편의를 위하여 상기 표시 장치로 상기 액정 표시 장치를 예로서 설명한다.
- [0086] 상기 표시 장치는 제1 기판(110), 상기 제1 기판(110)에 마주하는 제2 기판(120), 및 상기 제1 기판(110)과 상기 제2 기판(120) 사이에 제공되고 복수의 액정 분자들을 포함하는 액정층(LC)을 포함할 수 있다.
- [0087] 상기 제1 기판(110)은 제1 베이스 기판(SUB1) 및 상기 제1 베이스 기판(SUB1) 상에 배치된 적어도 하나의 압력 센싱 셀(PSC), 상기 압력 센싱 셀(PSC)을 커버하는 보호막(PSV), 및 상기 압력 센싱 셀(PSC)에 접속되는 제1 전극(PE)을 포함할 수 있다.
- [0088] 상기 제1 베이스 기판(SUB1)은 투명 절연 물질을 포함하여 광의 투과가 가능하다. 상기 제1 베이스 기판(SUB1)은 경성(rigid) 기판일 수 있다. 또한, 상기 제1 베이스 기판(SUB1)은 가요성(flexible) 기판일 수도 있다.
- [0089] 상기 압력 센싱 셀(PSC)은 상기 표시 장치의 스위칭 트랜지스터일 수 있다. 즉, 상기 압력 센싱 셀(PSC)은 상기 제1 전극(PE)에 인가되는 화상 신호를 온/오프시킬 수 있다.
- [0090] 상기 압력 센싱 셀(PSC)은 상기 제1 베이스 기판(SUB1) 상에 배치될 수 있다. 상기 압력 센싱 셀(PSC)은 게이트 전극(GE), 반도체층(SCL), 소스 전극(SE), 드레인 전극(DE), 및 상기 게이트 전극(GE)과 상기 반도체층(SCL) 사이에 제공되는 게이트 절연막(GI)을 포함할 수 있다. 상기 게이트 절연막(GI)은 상기 게이트 전극(GE) 및 상기 반도체층(SCL)을 절연시킬 수 있다. 상기 반도체층(SCL)은 상기 제1 베이스 기판(SUB1) 상에 제공되고, 산화물 반도체 물질, 유기 반도체 물질, 탄소를 포함하는 반도체 물질, 및 반도체 나노 와이어 중 하나를 포함할 수 있다. 상기 소스 전극(SE) 및 상기 드레인 전극(DE)은 서로 이격되어 배치되고, 상기 반도체층(SCL)에 접속될 수 있다.
- [0091] 상기 압력 센싱 셀(PSC)은 다양한 형태로 구성될 수 있다. 예를 들면, 도 11에 도시된 바와 같이, 상기 압력 센

싱 셀(PSC)은 상기 게이트 전극(GE)이 상기 반도체층(SCL) 상부에 제공된 형태로 구성될 수 있다. 여기서, 상기 게이트 절연막(GI)은 상기 반도체층(SCL) 상에 제공된 제1 절연막(IL1), 및 상기 제1 절연막(IL1)과 상기 제1 베이스 기판(SUB1) 상에 제공된 제2 절연막(IL2)을 포함할 수 있다. 상기 제1 절연막(IL1)은 절연성을 가지는 산화물 또는 질화물을 포함할 수 있다. 예를 들면, 상기 제1 절연막(IL1)은 알루미늄 산화물( $AlO_x$ )을 포함할 수 있다. 상기 제2 절연막(IL2)은 실리콘계 수지(silicone resin)를 포함할 수 있다. 예를 들면, 상기 제2 절연막(IL2)은 폴리디메틸실록산(Polydimethylsiloxane) 및 폴리실록산(polysiloxane) 중 적어도 하나를 포함할 수 있다.

- [0092] 또한, 상기 압력 센싱 셀(PSC)과 상기 제1 베이스 기판(SUB1) 사이에는 버퍼층(BFL)이 제공될 수 있다. 상기 버퍼층(BFL)은 상기 제1 베이스 기판(SUB1)에서 상기 반도체층(SCL)으로 불순물이 확산되어 침투하는 것을 방지하여, 상기 압력 센싱 셀(PSC)의 전기적 특성 저하를 방지할 수 있다.
- [0093] 또한, 도 12에 도시된 바와 같이, 상기 압력 센싱 셀(PSC)은 상기 게이트 전극(GE)이 상기 반도체층(SCL) 하부에 제공된 형태로 구성될 수 있다. 여기서, 상기 게이트 절연막(GI)은 상기 게이트 전극(GE) 상의 상기 제2 절연막(IL2), 및 상기 제2 절연막(IL2) 상의 상기 제1 절연막(IL1)을 포함할 수 있다.
- [0095] 상기 보호막(PSV)은 상기 압력 센싱 셀(PSC)을 커버하고, 상기 드레인 전극(DE)의 일부를 노출시킬 수 있다. 상기 보호막(PSV)은 적어도 하나의 막을 포함할 수 있다. 예를 들면, 상기 보호막(PSV)은 무기 보호막 및 유기 보호막 중 적어도 하나를 포함할 수 있다. 예를 들면, 상기 보호막(PSV)은 상기 압력 센싱 셀(PSC)을 커버하는 무기 보호막, 및 상기 무기 보호막 상에 배치되는 유기 보호막을 포함할 수 있다.
- [0096] 상기 무기 보호막은 실리콘 산화물( $SiO_x$ ) 및 실리콘 질화물( $SiN_x$ ) 중 적어도 하나를 포함할 수 있다. 예를 들면, 상기 무기 보호막은 상기 박막 트랜지스터를 커버하고 실리콘 산화물을 포함하는 제1 막, 및 상기 제1 막 상에 배치되고 실리콘 질화물을 포함하는 제2 막을 포함할 수 있다.
- [0097] 상기 유기 보호막은 광을 투과시킬 수 있는 유기 절연 물질을 포함할 수 있다. 예를 들면, 상기 유기 보호막은 아크릴계 수지(polyacrylates resin), 에폭시계 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드계 수지(polyamides resin), 폴리아미드계 수지(polyimides resin), 불포화 폴리에스테르계 수지(unsaturated polyesters resin), 폴리페닐렌 에테르계 수지(poly-phenylene ethers resin), 폴리페닐렌 설파이드계 수지(poly-phenylene sulfides resin), 및 벤조사이클로부텐 수지(enzocyclobutene resin) 중 적어도 하나를 포함할 수 있다.
- [0098] 상기 제1 전극(PE)은 상기 보호막(PSV) 상에 제공되고, 상기 드레인 전극(DE)에 접속될 수 있다. 또한, 상기 제1 전극(PE)은 투명 도전성 산화물을 포함할 수 있다. 예를 들면, 상기 제1 전극(PE)은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), AZO(Aluminum Zinc Oxide), GZO(gallium doped zinc oxide), ZTO(zinc tin oxide), GTO(Gallium tin oxide) 및 FTO(fluorine doped tin oxide) 중 적어도 하나를 포함할 수 있다.
- [0099] 상기 제2 기판(120)은 상기 제1 기판(110)에 마주하는 대향 기판일 수 있다. 상기 제2 기판(120)은 제2 베이스 기판(SUB2), 광 차단 패턴(BM), 컬러 필터(CF), 오버 코트층(OC) 및 제2 전극(CE)을 포함할 수 있다.
- [0100] 상기 제2 베이스 기판(SUB2)은 상기 제1 베이스 기판(SUB1)과 동일한 물질을 포함할 수 있다. 즉, 상기 제2 베이스 기판(SUB2)은 경성 기판 또는 가요성 기판일 수 있다.
- [0101] 상기 광 차단 패턴(BM)은 상기 제2 베이스 기판(SUB2)의 일면, 예를 들면, 상기 제1 기판(110)에 마주하는 면 상에 배치될 수 있다. 상기 광 차단 패턴(BM)은 상기 액정 분자들의 오배열로 인한 빛샘을 방지할 수 있다.
- [0102] 상기 컬러 필터(CF)는 상기 광 차단 패턴(BM)에 의해 노출된 상기 제2 베이스 기판(SUB2) 상에 제공될 수 있다. 상기 컬러 필터(CF)는 적색, 녹색, 청색, 사인, 마젠타 및 황색 중 하나의 색상을 가질 수 있다. 한편, 본 실시예에서는 상기 컬러 필터(CF)가 상기 제2 기판(120)에 포함되는 것을 예로서 설명하였으나, 이에 한정되는 것은 아니다. 예를 들면, 상기 컬러 필터(CF)는 상기 제1 기판(110)에 포함될 수도 있다.
- [0103] 상기 오버 코트층(OC)은 상기 컬러 필터(CF)를 커버하며, 상기 광 차단 패턴(BM) 및 상기 컬러 필터(CF)에 의한 단차를 감소시킬 수 있다.
- [0104] 상기 제2 전극(CE)은 상기 오버 코트층(OC) 상에 제공될 수 있다. 상기 제2 전극(CE)은 상기 제1 전극(PE)과 절연되며, 상기 제1 전극(PE)과 동일한 물질을 포함할 수 있다. 또한, 상기 제2 전극(CE)은 외부에서 제공되는 공통 전압(Vcom)을 인가받을 수 있다. 상기 제2 전극(CE)은 상기 제1 기판(110)에 마주하는 상기 제2 기판(120)의

일면에 배치될 수 있다.

- [0105] 한편, 본 실시예에서는 상기 제2 전극(CE)이 상기 제2 기판(120)에 포함되는 것을 예로서 설명하였으나, 이에 한정되는 것은 아니다. 예를 들면, 상기 제2 전극(CE)은 상기 제1 전극(PE)과 절연된 상태로 상기 제1 기판(110)에 포함될 수도 있다. 이 경우, 상기 제1 전극(PE) 및 상기 제2 전극(CE)중 적어도 하나는 복수의 슬릿을 구비하는 형상을 가질 수도 있다.
- [0106] 상기 액정층(LC)은 상기 제1 전극(PE) 및 상기 제2 전극(CE)에 의해 형성되는 전계에 의해 광의 투과도를 조절할 수 있다. 예를 들면, 상기 액정층(LC)의 상기 액정 분자들은 상기 제1 전극(PE) 및 상기 제2 전극(CE)에 의해 형성되는 전계에 의해 특정 방향으로 배열되어 광의 투과도를 조절할 수 있다. 따라서, 상기 액정층(LC)은 광을 투과시켜, 상기 표시 장치가 영상을 표시할 수 있도록 한다. 한편, 상기 액정층(LC)으로 공급되는 광은 외부, 예를 들면, 백라이트 유닛(미도시)에서 제공될 수 있다.
- [0107] 상기와 같은 표시 장치는 상기 압력 센싱 셀(PSC)을 통하여 상기 제1 전극(PE)에 화상 신호를 공급하여, 상기 화상을 구현할 수 있다. 또한, 상기 표시 장치는 상기 압력 센싱 셀(PSC)을 이용하여 터치 압력의 세기 및 터치 위치를 인식할 수 있다.
- [0109] 하기에서는 도 13 및 도 14를 참조하여, 도 11 및 도 12에 도시된 표시 장치와는 다른 표시 장치를 설명한다.
- [0110] 도 13 및 도 14를 참조하면, 표시 장치는 자발광성 표시 장치일 수 있다. 예를 들면, 상기 표시 장치는 유기 발광 표시 장치(organic light emitting display, OLED)일 수 있다.
- [0111] 상기 표시 장치는 기판(SUB), 상기 기판(SUB) 상에 제공되는 구동층(DVL), 상기 구동층(DVL) 상에 제공되는 표시층(DPL), 및 상기 표시층(DPL) 상에 제공되는 봉지층(TFE)을 포함할 수 있다.
- [0112] 상기 기판(SUB)은 투명 절연 물질을 포함하여 광의 투과가 가능하다. 상기 기판(SUB)은 경성(rigid) 기판일 수 있다. 또한, 상기 기판(SUB)은 가요성(flexible) 기판일 수도 있다.
- [0113] 상기 기판(SUB)과 상기 구동층(DVL) 사이에는 버퍼층(BFL)이 제공될 수 있다. 상기 버퍼층(BFL)은 유기 절연막 및 무기 절연막 중 적어도 하나를 포함할 수 있다.
- [0114] 상기 구동층(DVL)은 상기 버퍼층(BFL) 상에 제공될 수 있다. 상기 구동층(DVL)은 압력 센싱 셀(PSC), 구동 트랜지스터(TRD) 및 상기 압력 센싱 셀(PSC)과 상기 구동 트랜지스터(TRD)를 커버하는 보호막(PBV)을 포함할 수 있다. 여기서, 상기 압력 센싱 셀(PSC)은 상기 구동 트랜지스터(TRD)의 전류량을 제어하는 스위칭 트랜지스터일 수 있다. 상기 압력 센싱 셀(PSC)은 제1 게이트 전극(GE1), 제1 반도체층(SCL1), 제1 소스 전극(SE1) 및 제1 드레인 전극(DE1)을 포함할 수 있다. 상기 구동 트랜지스터(TRD)는 제2 게이트 전극(GE2), 제2 반도체층(SCL2), 제2 소스 전극(SE2) 및 제2 드레인 전극(DE2)을 포함할 수 있다.
- [0115] 여기서, 상기 압력 센싱 셀(PSC) 및 상기 구동 트랜지스터(TRD)는 다양한 형태로 구성될 수 있다. 예를 들면, 도 13에 도시된 바와 같이, 상기 압력 센싱 셀(PSC)은 상기 제1 게이트 전극(GE1)이 상기 제1 반도체층(SCL1) 하부에 제공된 형태로 구성되고, 상기 구동 트랜지스터(TRD)는 상기 제1 게이트 전극(GE1)이 상기 제1 반도체층(SCL1) 상부에 제공된 형태로 구성될 수 있다.
- [0116] 하기에서는 도 13에 도시된 상기 표시 장치의 상기 구동층(DVL)에 대하여 보다 상세히 설명한다.
- [0117] 우선, 상기 버퍼층(BFL) 상에 상기 제2 반도체층(SCL2)이 배치될 수 있다. 상기 반도체층(SCL)은 상기 기판(SUB) 상에 배치될 수 있다. 상기 제2 반도체층(SCL2)은 비정질 실리콘(a-Si) 및 다결정 실리콘(p-Si) 중 어느 하나를 포함할 수 있다.
- [0118] 상기 기판(SUB) 및 상기 제2 반도체층(SCL2) 상에는 상기 제2 반도체층(SCL2)을 커버하는 제1 게이트 절연막(GI1)이 배치될 수 있다. 상기 제1 게이트 절연막(GI1)은 상기 제2 반도체층(SCL2) 및 상기 제2 게이트 전극(GE2)을 절연시킬 수 있다. 상기 제1 게이트 절연막(GI1)은 상기 버퍼층(BFL)과 같이, 유기 절연막 및 무기 절연막 중 적어도 하나를 포함할 수 있다.
- [0119] 상기 제1 게이트 절연막(GI1) 상에는 상기 제1 게이트 전극(GE1) 및 상기 제2 게이트 전극(GE2)이 배치될 수 있다. 상기 제2 게이트 전극(GE2)은 적어도 일부가 상기 제2 반도체층(SCL2)에 중첩될 수 있다. 또한, 상기 제1 게이트 전극(GE1) 및 상기 제2 게이트 전극(GE2)은 도전성 물질을 포함할 수 있다.
- [0120] 상기 제1 게이트 전극(GE1), 상기 제2 게이트 전극 및 상기 제1 게이트 절연막(GI1) 상에는 제2 게이트 절연막

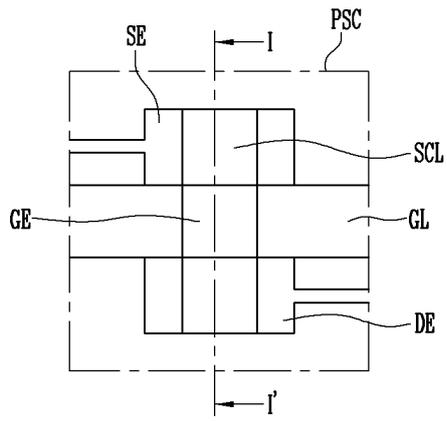
(GI2)이 배치될 수 있다. 상기 제2 게이트 절연막(GI2)은 상기 제1 게이트 전극(GE1) 및 상기 제2 게이트 전극(GE2)을 커버하는 제2 절연막(IL2), 및 상기 제2 절연막(IL2) 상에 배치되는 제1 절연막(IL1)을 포함할 수 있다. 상기 제1 절연막(IL1)은 절연성을 가지는 산화물 또는 질화물을 포함할 수 있다. 예를 들면, 상기 제1 절연막(IL1)은 알루미늄 산화물(AlO<sub>x</sub>)을 포함할 수 있다. 상기 제2 절연막(IL2)은 실리콘계 수지(silicone resin)를 포함할 수 있다. 예를 들면, 상기 제2 절연막(IL2)은 폴리디메틸실록산(Polydimethylsiloxane) 및 폴리실록산(polysiloxane) 중 적어도 하나를 포함할 수 있다. 따라서, 상기 제1 절연막(IL1)은 상기 제2 절연막(IL2)에 포함된 물질이 상기 제1 반도체층(SCL1)으로 확산되어 침투하는 것을 방지하여, 상기 압력 센싱 셀(PSC)의 전기적 특성 저하를 방지할 수 있다.

- [0121] 상기 제2 게이트 절연막(GI2) 상에는 상기 제1 반도체층(SCL1), 상기 제1 소스 전극(SE1), 상기 제1 드레인 전극(DE1), 상기 제2 소스 전극(SE2) 및 상기 제2 드레인 전극(DE2)이 배치될 수 있다.
- [0122] 상기 제1 반도체층(SCL1)은 산화물 반도체 물질, 유기 반도체 물질, 탄소를 포함하는 반도체 물질, 및 반도체 나노 와이어 중 하나를 포함할 수 있다. 상기 제1 소스 전극(SE1) 및 상기 제1 드레인 전극(DE1)은 서로 이격되어 배치되고, 상기 제1 반도체층(SCL1)에 접속될 수 있다. 상기 제2 소스 전극(SE2) 및 상기 제2 드레인 전극(DE2)은 서로 이격되어 배치되고, 콘택 홀을 통하여 상기 제2 반도체층(SCL2)에 접속될 수 있다.
- [0123] 또한, 도 14에 도시된 바와 같이, 상기 압력 센싱 셀(PSC)은 상기 제1 게이트 전극(GE1)이 상기 제1 반도체층(SCL1) 상부에 제공된 형태로 구성되고, 상기 구동 트랜지스터(TRD)는 상기 제1 게이트 전극(GE1)이 상기 제1 반도체층(SCL1) 상부에 제공된 형태로 구성될 수도 있다.
- [0124] 하기에서는 도 14에 도시된 상기 표시 장치의 상기 구동층(DVL)에 대하여 보다 상세히 설명한다.
- [0125] 우선, 상기 버퍼층(BFL) 상에 상기 제1 반도체층(SCL1) 및 상기 제2 반도체층(SCL2)이 배치될 수 있다.
- [0126] 상기 기판(SUB), 상기 제1 반도체층(SCL1) 및 상기 제2 반도체층(SCL2) 상에는 상기 제1 반도체층(SCL1) 및 상기 제2 반도체층(SCL2)을 커버하는 게이트 절연막(GI)이 배치될 수 있다.
- [0127] 상기 게이트 절연막(GI)은 상기 제1 반도체층(SCL1) 표면 상에 배치되는 제1 절연막(IL1), 및 상기 기판(SUB), 상기 제2 반도체층(SCL2) 및 상기 제1 절연막 상에 배치되는 제2 절연막(IL2)을 포함할 수 있다.
- [0128] 상기 게이트 절연막(GI) 상에는 상기 제1 게이트 전극(GE1) 및 상기 제2 게이트 전극(GE2)이 배치될 수 있다. 여기서, 상기 제1 게이트 전극(GE1)은 상기 제1 반도체층(SCL1)의 적어도 일부와 중첩되고, 상기 제2 게이트 전극(GE2)은 상기 제2 반도체층(SCL2)의 적어도 일부와 중첩될 수 있다.
- [0129] 상기 게이트 절연막(GI), 상기 제1 게이트 전극(GE1) 및 상기 제2 게이트 전극(GE2) 상에는 층간 절연막(ILD)이 배치될 수 있다. 즉, 상기 층간 절연막(ILD)은 상기 제1 게이트 전극(GE1) 및 상기 제2 게이트 전극(GE2)을 커버할 수 있다. 상기 층간 절연막(ILD)은 유기 절연막 및 무기 절연막 중 적어도 하나를 포함할 수 있다.
- [0130] 상기 층간 절연막(ILD) 상에는 상기 제1 소스 전극(SE1), 상기 제1 드레인 전극(DE1), 상기 제2 소스 전극(SE2) 및 상기 제2 드레인 전극(DE2)이 배치될 수 있다.
- [0131] 상기 제1 소스 전극(SE1) 및 상기 제1 드레인 전극(DE1)은 서로 이격되어 배치되고, 상기 제1 반도체층(SCL1)에 접속될 수 있다. 상기 제2 소스 전극(SE2) 및 상기 제2 드레인 전극(DE2)은 서로 이격되어 배치되고, 콘택 홀을 통하여 상기 제2 반도체층(SCL2)에 접속될 수 있다.
- [0132] 상기 압력 센싱 셀(PSC) 및 상기 구동 트랜지스터(TRD)는 보호막(PSV)에 의해 커버될 수 있다. 상기 보호막(PSV)은 상기 제2 드레인 전극(DE2)의 일부를 노출시킬 수 있다. 상기 보호막(PSV)은 적어도 하나의 막을 포함할 수 있다. 예를 들면, 상기 보호막(PSV)은 무기 보호막 및 유기 보호막 중 적어도 하나를 포함할 수 있다.
- [0133] 상기 보호막(PSV) 상에는 상기 표시층(DPL)이 제공될 수 있다. 상기 표시층(DPL)은 상기 제2 드레인 전극(DE2)과 접속되는 표시 소자(OLED)를 포함할 수 있다.
- [0134] 상기 표시 소자(OLED)는 상기 제2 드레인 전극(DE2)과 접속하는 제1 전극(PE), 상기 제1 전극(PE) 상에 배치되는 발광층(EML), 및 상기 발광층(EML) 상에 배치되는 제2 전극(CE)을 포함할 수 있다.
- [0135] 상기 제1 전극(PE) 및 상기 제2 전극(CE)중 하나는 애노드(anode) 전극일 수 있으며, 다른 하나는 캐소드 전극(cathode) 전극일 수 있다. 예를 들면, 상기 제1 전극(PE)은 애노드 전극일 수 있으며, 상기 제2 전극(CE)은 캐소드 전극일 수 있다.

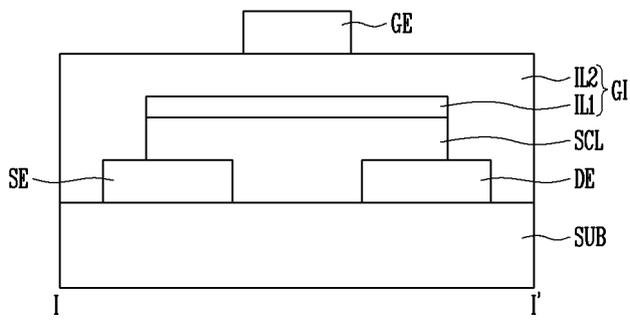
- [0136] 또한, 상기 제1 전극(PE) 및 상기 제2 전극(CE)중 적어도 하나는 투과형 전극일 수 있다. 예를 들면, 상기 표시 소자(OLED)가 배면 발광형 유기 발광 소자인 경우, 상기 제1 전극(PE)은 투과형 전극이며, 상기 제2 전극(CE)은 반사형 전극일 수 있다. 상기 표시 소자(OLED)가 전면 발광형 유기 발광 소자인 경우, 상기 제1 전극(PE)은 반사형 전극이며, 상기 제2 전극(CE)은 투과형 전극일 수 있다. 상기 표시 소자(OLED)가 양면 발광형 유기 발광 소자인 경우, 상기 제1 전극(PE) 및 상기 제2 전극(CE)모두 투과형 전극일 수 있다.
- [0137] 본 실시예에서는 상기 제1 전극(PE)이 애노드 전극이며, 상기 표시 소자(OLED)가 전면 발광형 경우를 예로서 설명한다.
- [0138] 상기 제1 전극(PE)은 상기 보호막(PSV) 상에 배치될 수 있다. 상기 제1 전극(PE)은 광을 반사시킬 수 있는 반사막(미도시), 및 상기 반사막의 상부 또는 하부에 배치되는 투명 도전막(미도시)을 포함할 수 있다. 상기 반사막 및 상기 투명 도전막 중 적어도 하나는 상기 드레인 전극(DE)과 접촉할 수 있다.
- [0139] 상기 반사막은 광을 반사시킬 수 있는 물질을 포함할 수 있다. 예를 들면, 상기 반사막은 알루미늄(Al), 은(Ag), 크롬(Cr), 몰리브덴(Mo), 백금(Pt), 니켈(Ni) 및 이들의 합금 중 적어도 하나를 포함할 수 있다.
- [0140] 상기 투명 도전막은 투명 도전성 산화물을 포함할 수 있다. 예를 들어, 상기 투명 도전막은 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide), AZO(Aluminum Zinc Oxide), GZO(gallium doped zinc oxide), ZTO(zinc tin oxide), GTO(Gallium tin oxide) 및 FTO(fluorine doped tin oxide) 중 적어도 하나의 투명 도전성 산화물을 포함할 수 있다.
- [0141] 상기 제1 전극(PE) 및 상기 보호막(PSV) 상에는 화소 정의막(PDL)이 배치될 수 있다. 상기 화소 정의막(PDL)은 상기 제1 전극(PE)의 일부를 노출시킬 수 있다. 예를 들면, 상기 화소 정의막(PDL)은 상기 제1 전극(PE)의 에지 및 상기 보호막(PSV)을 커버하는 형상을 가질 수 있다.
- [0142] 상기 화소 정의막(PDL)은 유기 절연 물질을 포함할 수 있다. 예를 들면, 상기 화소 정의막(PDL)은 폴리스티렌(polystyrene), 폴리메틸메타아크릴레이트(PMMA, Polymethylmethacrylate), 폴리아크릴로니트릴(PAN, Polyacrylonitrile), 폴리아미드(PA, Polyamide), 폴리이미드(PI, Polyimide), 폴리아릴에테르(PAE, Polyarylether), 헤테로사이클릭 폴리머(Heterocyclic Polymer), 파릴렌(Parylene), 에폭시 수지(Epoxy resin), 벤조시클로부텐(BCB, Benzocyclobutene), 실록산계 수지(Siloxane based resin) 및 실란계 수지(Silane based resin) 중 적어도 하나를 포함할 수 있다.
- [0143] 상기 발광층(EML)은 상기 제1 전극(PE)의 노출된 표면 상에 배치될 수 있다. 상기 발광층(EML)은 적어도 광 생성층(light generation layer, LGL)을 포함하는 다층 박막 구조를 가질 수 있다. 예를 들면, 상기 발광층(EML)은 정공을 주입하는 정공 주입층(hole injection layer, HIL), 정공의 수송성이 우수하고 광 생성층에서 결합하지 못한 전자의 이동을 억제하여 정공과 전자의 재결합 기회를 증가시키기 위한 정공 수송층(hole transport layer, HTL), 주입된 전자와 정공의 재결합에 의하여 광을 발하는 광 생성층, 광 생성층에서 결합하지 못한 정공의 이동을 억제하기 위한 정공 억제층(hole blocking layer, HBL), 전자를 광 생성층으로 원활히 수송하기 위한 전자 수송층(electron transport layer, ETL), 및 전자를 주입하는 전자 주입층(electron injection layer, EIL)을 구비할 수 있다. 또한, 상기 발광층(EML) 중 정공 주입층, 정공 수송층, 정공 억제층, 전자 수송층, 및 전자 주입층은 서로 인접하는 화소들에 공통으로 배치되는 공통층일 수 있다.
- [0144] 상기 광 생성층에서 생성되는 광의 색상은 적색(red), 녹색(green), 청색(blue) 및 백색(white) 중 하나일 수 있으나, 본 실시예에서 이를 한정하는 것은 아니다. 예를 들어, 상기 광 생성층에서 생성되는 광의 색상은 마젠타(magenta), 시안(cyan), 옐로(yellow) 중 하나일 수도 있다.
- [0145] 상기 제2 전극(CE)은 상기 발광층(EML) 상에 배치될 수 있다. 상기 제2 전극(CE)은 반투과 반사막일 수 있다. 예를 들면, 상기 제2 전극(CE)은 광을 투과시킬 수 있을 정도의 두께를 가지는 박형 금속층일 수 있다. 상기 제2 전극(CE)은 상기 발광층(EML)에서 생성된 광의 일부는 투과시키고, 상기 발광층(EML)에서 생성된 광의 나머지는 반사시킬 수 있다. 상기 제2 전극(CE)에서 반사된 광은 상기 제1 전극(PE)의 상기 반사막에서 반사되어 보강 간섭에 의해 상기 제2 전극(CE)을 투과할 수 있다.
- [0146] 상기 제2 전극(CE)은 상기 제1 전극(PE)의 상기 투명 도전막에 비하여 일함수가 낮은 물질을 포함할 수 있다. 예를 들면, 상기 제2 전극(CE)은 몰리브덴(Mo), 텅스텐(W), 은(Ag), 마그네슘(Mg), 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 금(Au), 니켈(Ni), 네오디뮴(Nd), 이리듐(Ir), 크롬(Cr), 니켈(Li), 칼슘(Ca) 및 이들의 합금 중 적어도 하나를 포함할 수 있다.



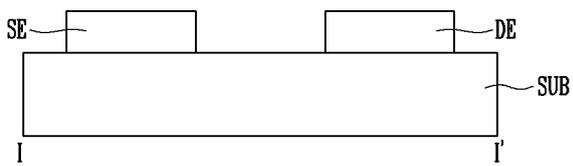
도면2



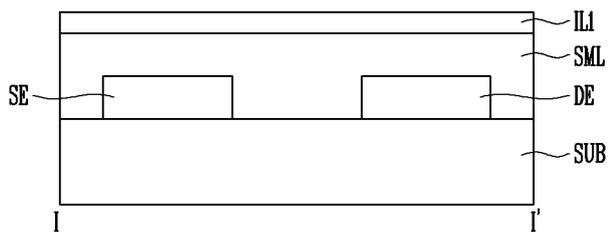
도면3



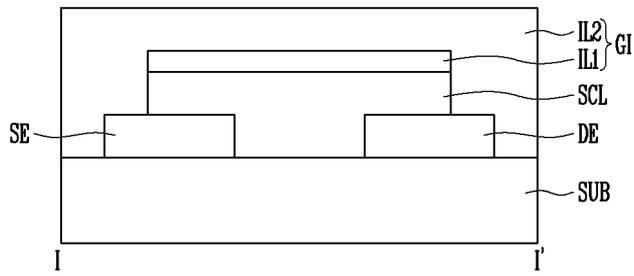
도면4



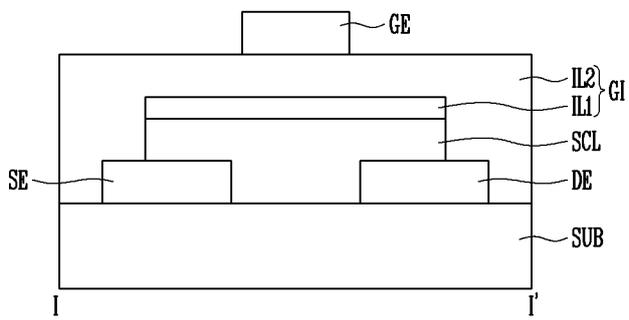
도면5



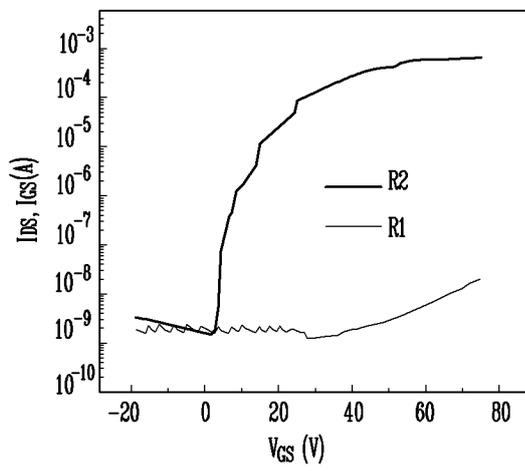
도면6



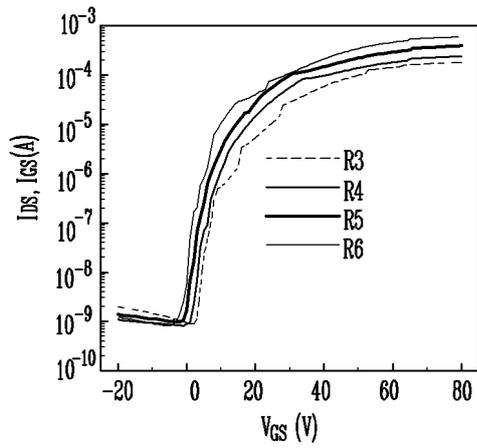
도면7



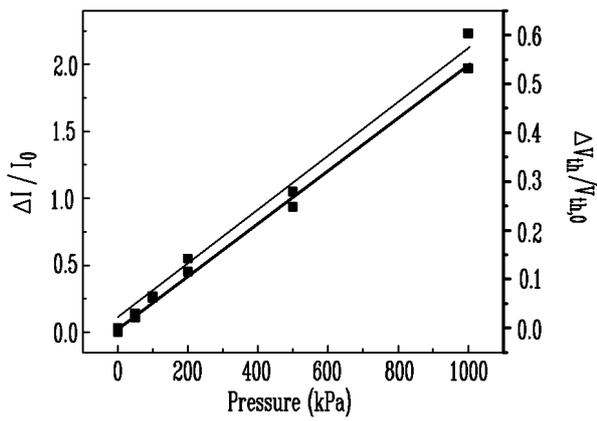
도면8



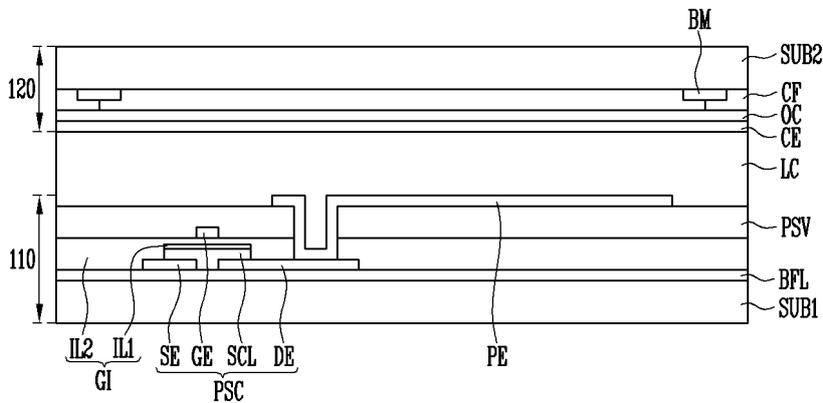
도면9



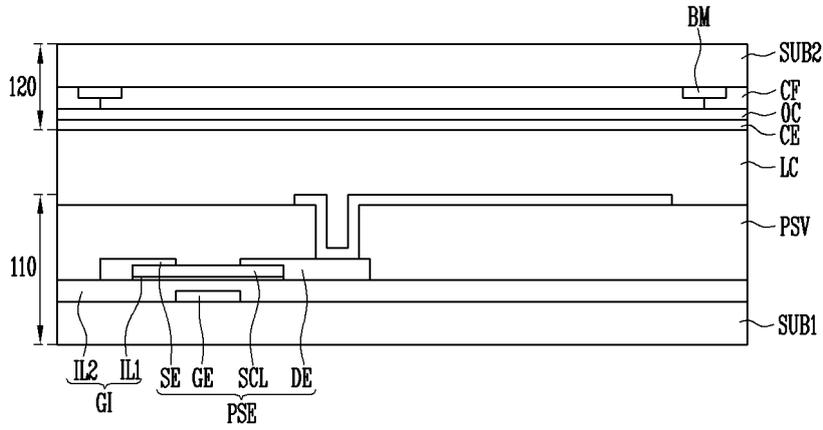
도면10



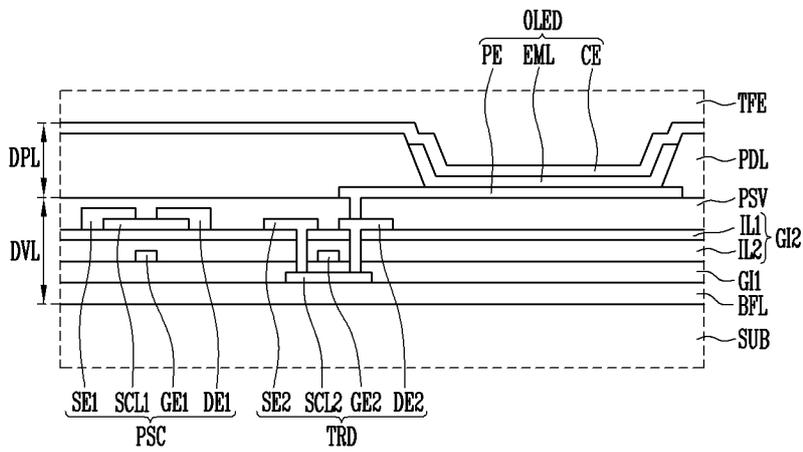
도면11



도면12



도면13



도면14

