

A1

**DEMANDE
DE BREVET D'INVENTION**

(21)

N° 81 10768

(54) Circuit amplificateur intégré à suppression d'amplification de tension continue.

(51) Classification internationale (Int. Cl. ³). H 03 F 3/347; H 04 N 5/50.

(22) Date de dépôt..... 1^{er} juin 1981.

(33) (32) (31) Priorité revendiquée : *Pays-Bas, 2 juin 1980, n° 80 03197.*

(41) Date de la mise à la disposition du
public de la demande..... B.O.P.I. — « Listes » n° 49 du 4-12-1981.

(71) Déposant : NV PHILIPS' GLOEILAMPENFABRIEKEN, société anonyme de droit néerlandais,
résidant aux Pays-Bas.

(72) Invention de : Wolfdietrich Georg Kasperkovitz.

(73) Titulaire : *Idem* (71)

(74) Mandataire : Jean Caron, Société civile SPID,
209, rue de l'Université, 75007 Paris.

"CIRCUIT AMPLIFICATEUR INTEGRE A SUPPRESSION
D'AMPLIFICATION DE TENSION CONTINUE"

L'invention concerne un circuit amplificateur intégré comportant un premier et un deuxième transistor dont les bases sont reliées à des entrées de ce circuit amplificateur, dont les émetteurs sont interconnectés et dont les collecteurs enfin sont reliés d'une part à une sortie du circuit amplificateur chargé par une impédance de sortie et d'autre part à une borne d'alimentation à travers un circuit de charge, tandis que pour accentuer l'amplification des fréquences les plus élevées, ledit circuit de charge comporte un troisième et un quatrième transistor dont le type de conduction est le même que celui des premier et deuxième transistors, le trajet de courant principal du troisième transistor étant branché en série avec le trajet de courant principal du premier transistor et le trajet de courant principal du quatrième transistor étant branché en série avec le trajet de courant principal du deuxième transistor, du fait que l'émetteur du troisième transistor est raccordé au collecteur du premier transistor et que l'émetteur du quatrième transistor est raccordé au collecteur du deuxième transistor, tandis que le collecteur du troisième transistor est raccordé à ladite borne d'alimentation à travers une première impédance, et que le collecteur du quatrième transistor est raccordé à ladite borne à travers une deuxième impédance, une troisième impédance étant incorporée dans le circuit de base du troisième transistor, et une quatrième impédance étant incorporée dans le circuit de base du quatrième transistor.

Un tel circuit amplificateur est connu d'un article de J. Choma dans la publication "IEE Proceeding", Volume 127,

n° 2, pages 61 à 66, parue en Avril 80, intitulé : "Actively peaked broad-banded monolithic amplifier" ; voir en particulier la figure 7. Dans le cas d'un tel circuit amplificateur, le caractère inductif de l'ensemble formé par les troisième et quatrième transistors et les troisième et quatrième impédances incorporées dans les circuits de base de ces transistors est mis à profit pour obtenir, à des fréquences déterminées, un accroissement de l'amplification afin de compenser des pertes d'amplification aux fréquences élevées dues aux propriétés des transistors et aux capacités parasites, ledit caractère inductif étant même utilisé pour obtenir, à des fréquences déterminées l'augmentation brusque du coefficient d'amplification de l'étage d'amplification. Les bases desdits troisième et quatrième transistors sont en outre connectées à un point de potentiel constant à travers lesdites troisième et quatrième impédances.

Pour différentes applications d'amplificateurs haute fréquence, telles les applications dans les circuits d'accord équipant par exemple des récepteurs de télévision, il est indésirable que l'amplificateur donne lieu à une amplification basse fréquence. L'amplification de tension continue et basse fréquence a comme conséquence que des tensions continues d'entrée éventuelles, provoquées par les dissymétries du fonctionnement des premier et deuxième transistors ou par des circuits qui précèdent les premier et deuxième transistors apparaissent amplifiées à la sortie, de sorte qu'un couplage galvanique avec un circuit suivant a entrée différentielle devient difficile à réaliser. Une solution à cela est l'établissement d'un couplage capacitif avec le circuit suivant, ce qui toutefois présente les inconvénients que le circuit intégré doit être muni de broches de connexion supplémentaires pour la connexion des deux condensateurs indispensables dans le but en question, que le circuit amplificateur doit comporter des composants extérieurs, que ceci a comme conséquence une influence parasite en haute fréquence, et que de ce fait le risque d'instabilité de fonctionnement

augmente. Une autre solution possible est la suppression de l'amplification de tension continue à laide d'une contre-réaction basse fréquence établie à travers un réseau RC à élaborer au moins en partie à l'extérieur du circuit amplificateur, ce qui conduit à des inconvénients similaires à ceux cités ci-dessus.

Les inconvénients cités ci-dessus ont comme conséquence que sur un même substrat semiconducteur, il est difficile de combiner des amplificateur sensibles en haute fréquence avec d'autres circuits, par exemple des diviseurs de fréquence destinés à des unités d'accord utilisées en télévision.

Lors de la combinaison desdits amplificateurs avec d'autres circuits sur un même substrat semiconducteur, il est en outre important de maintenir aussi réduit que possible le nombre de composants nécessaires et de maintenir minimale la dissipation d'énergie.

L'invention a pour but de procurer un circuit amplificateur qui appartient au genre mentionné dans le préambule mais dans lequel l'amplification de tension continue est supprimée sans l'obligation d'utiliser des composants à connecter à l'extérieur du circuit amplificateur, et de plus avec un nombre minimal de composants et une dissipation d'énergie minimale.

A cet effet, le circuit amplificateur conforme à l'invention est remarquable en ce que la base du troisième transistor est raccordée au collecteur du quatrième transistor à travers ladite troisième impédance, et que la base du quatrième transistor est raccordée au collecteur du troisième transistor à travers ladite quatrième impédance.

Grâce à l'agencement préconisé selon l'invention, l'amplification de tension continue est supprimée du fait qu'une variation de l'intensité du courant continu dans un des trajets de collecteur des premier et deuxième transistors est à même de compenser la variation de tension sur le collecteur de l'autre desdits premier et deuxième transistors, au moyen des troisième et quatrième transistors couplés en croix.

Que cela ne supprime pas l'amplification haute fréquence est dû au caractère inductif des troisième et quatrième transistors, entraînant que l'impédance du circuit de charge formé par les troisième et quatrième transistors augmente avec la fréquence, et que le courant de signal s'écoule alors à travers une charge, entre les collecteurs des premier et deuxième transistors. En outre, l'agencement préconisé selon l'invention ne nécessite pas l'emploi de composants supplémentaires mais permet même de réaliser un gain de composants du fait que la source de tension continue ajustable qui, dans ledit circuit connu, est indispensable pour les bases des troisième et quatrième transistors, est devenue superflue.

La description suivante, en regard du dessin annexé, le tout donné à titre d'exemple, fera bien comprendre comment l'invention peut être réalisée.

La figure unique du dessin montre un circuit amplificateur conforme à l'invention.

Le circuit amplificateur selon la figure 1 comporte un premier transistor (T_1) ainsi qu'un deuxième transistor (T_2) qui sont branchés en amplificateur différentiel du fait que les émetteurs des transistors en question sont raccordés à une source de courant de repos 6 débitant un courant $2I$. Les bases desdits transistors T_1 , T_2 sont raccordées à des entrées différentielles 1, 2, tandis que leurs collecteurs sont reliés à une sortie 3, 4, dans laquelle se trouve une charge 11 de valeur ohmique R_1 , cette charge 11 pouvant être formée par l'entrée d'un circuit suivant. Le collecteur du transistor T_1 est reliée à une borne d'alimentation 5 à travers le trajet émetteur-collecteur d'un transistor T_3 , en série avec l'impédance 7, tandis que le collecteur du transistor T_2 est relié à ladite borne 5 à travers le trajet émetteur-collecteur d'un transistor T_4 , en série avec l'impédance 8 ; dans l'exemple envisagé, la valeur ohmique de chacune des impédances 7, 8 est égale à R_c . A travers une impédance 10 dont la valeur ohmique est dans cet exemple égale à R_b , la base du transistor T_3 est reliée au collecteur du transistor T_4 ,

tandis qu'à travers une impédance 9 qui dans l'exemple envisagé a la même valeur ohmique R_b , la base du transistor T_4 est reliée au collecteur du transistor T_3 .

5 A l'égard du courant continu ou d'un courant de signal à fréquence relativement basse, l'impédance d'entrée d'émetteur des transistors T_3 et T_4 est relativement faible comparativement à la valeur ohmique de la charge 11. Par conséquent, les courants continus de collecteur et les courants alternatifs basse fréquence des transistors T_1 et T_2 passent
10 donc principalement par les trajets émetteur-collecteur des transistors T_3 et T_4 .

Lorsque le circuit de collecteur du transistor T_1 est parcouru par le courant $I+i$ alors que le circuit de collecteur du transistor T_2 est parcouru par le courant $I-i$, la
15 référence i indiquant la composante due, soit à la différence entre les tensions continues d'entrée $2V_i$, soit à une dissymétrie dans les transistors T_1 et T_2 , l'expression suivante est valable pour les écarts de tension $+V_u$ et $-V_u$ des bornes de sortie 3 par suite de la composante de courant
20 continu i :

$$V_u = ir_o + R_b \frac{i}{\beta} + R_c \frac{i}{\beta} - iR_c + \frac{i}{\beta} R_c,$$

expression dans laquelle la référence β indique le coefficient d'amplification de courant des transistors T_3 et T_4 alors que la référence r_o indique la résistance différentielle en courant continu des jonctions base-émetteur de ces
25 transistors. Cette tension V_u est donc formée par la tension ir_o sur la jonction base-émetteur du transistor T_3 , la tension $i(R_b + R_c)/\beta$ engendrée aux extrémités des impédances 10 et 8 par le courant de base du transistor T_3 , et la tension $-iR_c(1 - \frac{1}{\beta})$ engendrée aux extrémités de l'impédance 8
30 par le courant de collecteur du transistor T_4 . Cette tension qui est la conséquence de la composante différentielle de courant continu i peut être rendue égale à zéro si les différents paramètres sont choisis de façon que :

35

$$r_o + \frac{R_b}{\beta} - (1 - \frac{2}{\beta})R_c = 0.$$

La résistance différentielle r_o en courant continu répond à l'expression $r_o = \frac{25 \text{ mV}}{I}$, ce qui signifie donc que la condition régissant la suppression de la différence de tension continue de sortie est donnée par la formule :

$$5 \quad I \left[\left(1 - \frac{2}{\beta}\right) R_C - \frac{R_b}{\beta} \right] = 25 \text{ mV}$$

Cette condition est réalisable par le choix adéquat de trois paramètres I , R_C et R_b que l'on peut choisir librement. De ce fait, tout en supprimant la tension continue différentielle, on dispose d'une liberté suffisante pour pouvoir optimiser le comportement haute fréquence du circuit en question.

Dans le cas d'un courant de signal à fréquence plus élevée, l'impédance d'entrée d'émetteur des transistors T_3 et T_4 utilisés de la façon illustrée, présente un caractère inductif et augmente, et une tension de signal amplifiée est obtenue aux extrémités de l'impédance de sortie l_1 .

- REVENDICATION -

1.- Circuit amplificateur intégré comportant un premier et un deuxième transistor (T_1, T_2) dont les bases sont reliées à des entrées de ce circuit amplificateur (1,2) dont les émetteurs sont interconnectés et dont les collecteurs
5 enfin sont reliés d'une part à une sortie (3,4) du circuit amplificateur chargée par une impédance de sortie (11) et d'autre part à une borne d'alimentation (5) à travers un circuit de charge, tandis que pour accentuer l'amplification des fréquences les plus élevées, ledit circuit de charge
10 comporte un troisième et un quatrième transistors (T_3, T_4) dont le type de conduction est le même que celui des premier et deuxième transistors, le trajet de courant principal du troisième transistor étant branché en série avec le trajet de courant principal du premier transistor et le trajet de
15 courant principal du quatrième transistor étant branché en série avec le trajet de courant principal du deuxième transistor, du fait que l'émetteur du troisième transistor est raccordé au collecteur du premier transistor et que l'émetteur du quatrième transistor est raccordé au collecteur du
20 deuxième transistor, tandis que le collecteur du troisième transistor est raccordé à ladite borne d'alimentation à travers une première impédance (7) et que le collecteur du quatrième transistor est raccordé à ladite borne à travers une deuxième impédance (8), une troisième impédance (10) étant
25 incorporée dans le circuit de base du troisième transistor, et une quatrième impédance (9) étant incorporée dans le circuit de base du quatrième transistor, circuit caractérisé en ce que la base du troisième transistor (T_3) est raccordée au collecteur du quatrième transistor (T_4) à travers ladite
30 troisième impédance (10), et que la base du quatrième transistor (T_4) est raccordée au collecteur du troisième transistor (T_3) à travers ladite quatrième impédance (9).

R. H. H. H.

2483706

PL. 1/1

