

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：95141587

※申請日期：95.11.9

※IPC分類：G09G3/18 (2006.01)

一、發明名稱：(中文/英文)

閘極驅動電路 / GATE DRIVING CIRCUIT OF LIQUID CRYSTAL
DISPLAY

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

友達光電股份有限公司/AU Optronics Corporation

代表人：(中文/英文)

李焜耀/LEE, KUNYAO

住居所或營業所地址：(中文/英文)

300 新竹科學工業園區新竹市力行二路 1 號

NO.1, LI-HSIN ROAD II, SCIENCE-BASED INDUSTRIAL PARK,
HSIN-CHU, TAIWAN, R.O.C.

國籍：(中文/英文)

中華民國 R.O.C.

三、發明人：(共 1 人)

姓名：(中文/英文)

1. 許勝凱/ HSU, SHENGKAI

國籍：(中文/英文)

1. 中華民國 R.O.C.

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1.

2.

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明是有關於一種閘極驅動電路，且特別是有關於一種用於液晶顯示裝置中之閘極驅動電路。

【先前技術】

在一般的液晶顯示器中，驅動電路的設計往往是重要的關鍵技術之一，也是決定液晶顯示器的品質及製造成本的重要因素。請參照第 1 圖，係繪示一般液晶顯示器中閘極驅動電路的示意圖。此閘極驅動電路 100 包含複數個驅動信號輸出電路 102，其中各個驅動信號輸出電路 102 係藉由互為反相之時序信號 CK1 和 CK2 來控制，並依此輸出驅動信號至相對應的掃描線中。

在閘極驅動電路 100 中，上一級的驅動信號輸出電路 102 所輸出的驅動信號，會傳送至下一級的驅動信號輸出電路 102，藉以驅動下一級的驅動信號輸出電路 102 而輸出驅動信號。然而，由於在電路的操作過程中，時序信號 CK1 和 CK2 係持續不斷地被傳送至每一個驅動信號輸出電路 102，如此使得位處線路後段而尚未輪到的驅動信號輸出電路 102 也會接收到該些時序信號 CK1 和 CK2，因而造成不必要的電流耗損。因此，需要一種可減少電流耗損的閘極驅動電路。

【發明內容】

依照本發明一實施例，提出一種閘極驅動電路，包含複數個驅動電路單元以及複數個開關單元。每一個驅動電路單元依序輸出複數個驅動信號至複數條掃瞄線中，而每一個開關單元則分別介於兩相鄰之驅動電路單元間，用以導通或阻絕被傳送至驅動電路單元之一第一時序信號及一第二時序信號。其中，每一個開關單元接收由前級之驅動電路單元所輸出之驅動信號之一而導通，使得後級之驅動電路單元開始接收第一時序信號及第二時序信號。

依照本發明另一實施例，提出一種液晶顯示裝置之閘極驅動電路，包含複數個驅動電路單元、一時序控制器、一時序信號產生器以及複數個開關單元。每一個驅動電路單元依序輸出複數個驅動信號之一，以傳送至一液晶顯示裝置中相對應之一掃瞄線。時序控制器係用以產生一參考時序信號，而時序信號產生器則用以接收參考時序信號，並根據參考時序信號而輸出一第一時序信號及一第二時序信號至驅動電路單元中。另外，每一個開關單元則分別介於兩相鄰之驅動電路單元間，用以導通或阻絕由時序信號產生器所傳送之第一時序信號及第二時序信號。

依照本發明又一實施例，提出一種閘極驅動電路，包含複數個驅動電路單元以及一時序信號輸出單元。每一個驅動電路單元依序輸出複數個驅動信號，且每一驅動信號依序傳送至相對應之一掃瞄線。時序信號輸出單元則針對每一個驅動電路單元分別傳送驅動電路單元所對應之一時序信號，依序控制驅動電路單元。其中，時序信號輸出單

元一次僅傳送時序信號之一至驅動電路單元之一。

依照本發明再一實施例，提出一種開關單元，包含一開關以及一正反器電路。開關係用以導通或阻絕一傳輸信號。正反器電路則藉由一偏壓控制且電性耦接於開關，並用以接收一觸發信號以開啟開關而導通傳輸信號，或接收一停止信號以關閉開關而阻絕傳輸信號。正反器電路包含一輸入單元、一輔助輸出單元以及一輸出單元。其中，輸入單元耦接於偏壓，並用以接收觸發信號或停止信號而輸出一第一信號。輔助輸出單元耦接於偏壓以及輸入單元，並用以接收第一信號而輸出一第二信號。輸出單元則是耦接於偏壓、輔助輸出單元以及開關，並用以接收第二信號而輸出一第三信號以控制開關。

【實施方式】

請參照第 2 圖，係繪示依照本發明一第一實施例之閘極驅動電路的示意圖。此閘極驅動電路 200 包含複數個驅動電路單元 210 以及複數個開關單元 230a。在此為了方便說明起見，係以四級驅動電路單元 210 為例，並假設每一級驅動電路單元 210 均輸出 N 個驅動信號。

在閘極驅動電路 200 中，每一個驅動電路單元 210 係包含 N 個驅動信號輸出電路(未繪示)，用以依序對應輸出 N 個驅動信號至 N 條掃瞄線中。每個開關單元 230a 則分別介於兩相鄰之驅動電路單元 210 間，用以導通或阻絕被傳送至驅動電路單元之一第一時序信號 CK1 以及一第二時序信

號 CK2。其中，每個開關單元 230a 係接收由前級的驅動電路單元 210 所輸出之其中之一驅動信號而導通，使後級的驅動電路單元 210 得以開始接收時序信號 CK1 和 CK2。

此外，閘極驅動電路 200 更可包含一時序信號輸出單元 220，用以傳送上述之時序信號 CK1 和 CK2 至每個驅動電路單元 210 中。而時序信號輸出單元 220 可更包含一時序控制器 222 以及一時序信號產生器 224a。其中，時序控制器 222 係用以產生一參考時序信號，而時序信號產生器 224a 則接收此參考時序信號，並根據參考時序信號而產生上述之時序信號 CK1 和 CK2。

另一方面，本發明另一實施例則提出一種液晶顯示裝置之閘極驅動電路，包含複數個驅動電路單元 210、時序控制器 222、時序信號產生器 224a 以及複數個開關單元 230a。每一個驅動電路單元 210 係包含複數個驅動信號輸出電路(未繪示)，用以依序輸出複數個驅動信號之一至液晶顯示裝置中相對應的一條掃瞄線。時序控制器 222 係用以產生一參考時序信號，而時序信號產生器 224a 則用以接收此參考時序信號，並根據參考時序信號而產生第一時序信號 CK1 及第二時序信號 CK2，以傳送至每一個驅動電路單元 210 中。其中，時序控制器 222 以及時序信號產生器 224a 可製作於一印刷電路板組件或一基板之上。此外，每個開關單元 230a 分別介於兩相鄰之驅動電路單元 210 間，用以導通或阻絕由時序信號產生器 224a 所傳送之時序信號 CK1 和 CK2。

以下將藉由一實施例來舉例說明開極驅動電路 200 的一種操作方式。首先，第一級驅動電路單元 210 係由時序信號 CK1 和 CK2 所控制。接著，當時序信號產生器 224a 傳送一啟始信號 ST 至第一級驅動電路單元 210 時，第一級驅動電路單元 210 受到驅動，依序輸出驅動信號 $G_1 \cdots G_N$ 至掃描線中，並且將最後輸出的驅動信號 G_N 傳送至第二級驅動電路單元 210 中，藉以驅動第二級驅動電路單元 210。

此時，介於第一級和第二級驅動電路單元 210 之間的開關單元 230a，因為接收由第一級驅動電路單元 210 所輸出的其中之一驅動信號，如 G_{N-2} ，而被導通開啟，使第二級驅動電路單元 210 得以接收時序信號 CK1 和 CK2。接著，在第二級驅動電路單元 210 受到驅動信號 G_N 的驅動之後，第二級驅動電路單元 210 再依序輸出驅動信號 $G_{N+1} \cdots G_{2N}$ 至掃描線中，並將最後輸出的驅動信號 G_{2N} 傳送至第三級驅動電路單元 210 中，藉以驅動第三級驅動電路單元 210。第三級和第四級驅動電路單元 210 則依同樣的方法，依序輸出驅動信號 $G_{2N+1} \cdots G_{3N}$ 以及 $G_{3N+1} \cdots G_{4N}$ 。

然後，在最後一級驅動電路單元 210 輸出最後一個驅動信號 G_{4N} 後，由最後一級驅動電路單元 210 將驅動信號 G_{4N} 回授至時序信號產生器 224a，藉以停止時序信號產生器 224a 所傳送的時序信號 CK1 和 CK2，並等待下一次操作時，再由時序信號產生器 224a 輸出時序信號 CK1 和 CK2。

第 3 圖係繪示一種時序信號之傳遞情形之時序圖。請參照第 2 圖與第 3 圖，並以第一時序信號 CK1 的傳輸情形

為例。首先，第一時序信號 CK1 至第一級驅動電路單元 210 中，此時由於第一級開關單元 230a 仍為關閉狀態，因此第一時序信號 CK1 僅經由節點 A 傳遞，並不會經由節點 B、C、D。接著，當第一級開關單元 230a 因為接收由第一級驅動電路單元 210 所輸出的其中之一驅動信號，如 G_{N-2} ，而被導通開啟後，則第一時序信號 CK1 會經由節點 A 與 B 傳遞。亦即，信號 CK1 會經由第一級開關單元 230a 而被傳送至第二級驅動電路單元 210 中。此時，由於第二級開關單元 230a 仍為關閉狀態，因此第一時序信號 CK1 並不會經由節點 C 與 D 傳遞。而每一級開關單元 230a 便依此方式依序被導通，將第一時序信號 CK1 傳遞至後級的驅動電路單元 210。

請參照第 4 圖，係繪示第 2 圖中開關單元的示意圖。此開關單元 230a 係接受 V_{bias} 的偏壓，並且接收一觸發信號而開啟，使輸入的信號得以經由此開啟的開關單元 230a 輸出。在此，觸發信號係指前級驅動電路單元 210 所輸出的其中之一驅動信號，而輸入及輸出信號均係指時序信號 CK1 和 CK2。

請參照第 5 圖，係繪示依照本發明一第二實施例之開極驅動電路的示意圖。其中第 5 圖與第 2 圖最大之不同處在於，此開極驅動電路 500 更包含複數個補償電路 510。每個補償電路 510 分別位於各驅動電路單元 210 之前，用以補償時序信號 CK1 和 CK2，接著再將補償後之時序信號 CK1 和 CK2 傳送至驅動電路單元 210 中，藉此避免當時序

信號 CK1 和 CK2 傳送至愈後級時，信號強度會逐漸衰減而無法正常操作的問題。

請參照第 6 圖，係繪示依照本發明一第三實施例之開極驅動電路的示意圖。其中第 6 圖與第 2 圖最大之不同處在於，當最後一級驅動電路單元 210 輸出最後一個驅動信號 G_{4N} 後，最後一級驅動電路單元 210 係將最後輸出之驅動信號 G_{4N} 回授至各個開關單元 230b，使得每個開關單元 230b 均因此關閉，以阻絕時序信號 CK1 和 CK2 的傳遞。

請參照第 7A 圖，係繪示第 6 圖中開關單元的示意圖。此開關單元 230b 與第 4 圖中的開關單元 230a 最大之不同處在於，此開關單元 230b 更用以接收一停止信號，使得開關單元 230b 會因接收停止信號而被關閉，以阻絕時序信號 CK1 和 CK2。

請參照第 7B 圖，係繪示第 7A 圖中開關單元之構造的示意圖。開關單元 230b 包含一開關 700 以及一正反器電路 702。開關 700 係用以導通或阻絕所傳輸的信號，且可為一 NAND 邏輯閘或一傳輸閘。正反器 702 則接受 V_{bias} 的偏壓且電性耦接於開關 700，並用以接收一觸發信號以開啟開關 700 而導通所傳輸的信號，或接收一停止信號以關閉開關 700 而阻絕所傳輸的信號。在第 6 圖中，觸發信號係指前級的驅動電路單元 210 所輸出的其中之一驅動信號，停止信號係指由最後一級驅動電路單元 210 所輸出的最後一個驅動信號，而輸入及輸出信號均係指時序信號 CK1 和 CK2。

請參照第 8 圖，係繪示第 7B 圖中正反器電路的示意

圖。正反器電路 702 包含一輸入單元 802、一輔助輸出單元 804 以及一輸出單元 806。輸入單元 802 耦接於偏壓 V_{bias} ，並用以接收觸發信號或停止信號而輸出一第一信號 S1。輔助輸出單元 804 耦接於偏壓 V_{bias} 以及輸入單元 802，並用以接收第一信號 S1 而輸出一第二信號 S2。輸出單元 806 則是耦接於偏壓 V_{bias} 、輔助輸出單元 804 以及開關 700，並用以接收第二信號 S2 而輸出一第三信號 S3 以控制開關 700。

輸入單元 802 包含一電晶體 M1 以及一電晶體 M2。電晶體 M1 之閘極端係用以接收觸發信號，其第一源/汲極端耦接於偏壓 V_{bias} ，其第二源/汲極端用以輸出第一信號 S1。另外，電晶體 M2 之閘極端係用以接收停止信號，其第一源/汲極端耦接電晶體 M1 之第二源/汲極端，並用以輸出第一信號 S1，而其第二源汲極端則耦接一電壓源 VSS。

輔助輸出單元 804 包含一電晶體 M3 以及一電晶體 M4。電晶體 M3 之閘極端與第一源/汲極端耦接於偏壓 V_{bias} ，而其第二源/汲極端用以輸出第二信號 S2。另外，電晶體 M4 之閘極端用以接收第一信號 S1，其第一源/汲極端耦接電晶體 M3 之第二源/汲極端，並用以輸出第二信號 S2，而其第二源/汲極端則耦接電壓源 VSS。

另一方面，輸出單元 806 包含一電晶體 M5 以及一電晶體 M6。電晶體 M5 之閘極端與第一源/汲極端耦接於偏壓 V_{bias} ，而其第二源/汲極端用以輸出第三信號 S3 以控制開關 700。另外，電晶體 M6 之閘極端用以接收第二信號 S2，其

第一源汲極端用以輸出第三信號 S3，而其第二源/汲極端則耦接電壓源 VSS。

以下將藉由一實施例來舉例說明正反器電路 702 的一種操作情形。當正反器電路 702 接收觸發信號時，電晶體 M1 導通，而電晶體 M2 關閉，使得輸出的第一信號 S1 為高位準狀態。此時，電晶體 M3 與 M4 均導通，使得輸出的第二信號 S2 為低位準狀態，以致於電晶體 M6 關閉，又電晶體 M5 為導通，因此輸出的第三信號 S3 為高位準狀態，藉以開啟開關 700。當正反器電路 702 接收完短暫的觸發信號後，此時正反器電路 702 不接收任何信號，因此電晶體 M1 與 M2 關閉，且第一信號 S1 維持在高位準狀態。此時，電晶體 M3 與 M4 亦為導通，第二信號 S2 為低位準狀態，以致於電晶體 M6 關閉，又電晶體 M5 為導通，因此第三信號 S3 亦為高位準狀態。接著，當正反器電路 702 接收停止信號時，電晶體 M2 導通，而電晶體 M1 關閉，使得第一信號 S1 為低位準狀態。此時，電晶體 M3 導通，而電晶體 M4 關閉，使得第二信號 S2 為高位準狀態，以致於電晶體 M6 導通，又電晶體 M5 為導通，因此第三信號 S3 為低位準狀態，藉以關閉開關 700。如此一來，便可藉由觸發信號或停止信號來決定正反器 702 電路的輸出，進而決定開關單元 230b 的開啟或關閉。

請參照第 9 圖，係繪示依照本發明一第四實施例之閘極驅動電路的示意圖。其中第 9 圖與第 6 圖最大之不同處在於，最後一級驅動電路單元 210 輸出最後一個驅動信號

G_{4N} 之後，係由時序信號產生器 224c 傳送一停止信號至每個開關單元 230c，藉此關閉每個開關單元 230c，以阻絕時序信號 CK1 和 CK2 的傳遞。另外，亦可於最後一級驅動電路單元 210 輸出最後一個驅動信號 G_{4N} 之後，直接由時序信號產生器 224c 停止輸出時序信號 CK1 和 CK2。

請參照第 10 圖，係繪示依照本發明一第五實施例之閘極驅動電路的示意圖。此閘極驅動電路 900 包含複數個驅動電路單元 910 以及一時序信號輸出單元 920。在此為了方便說明起見，同樣以四級驅動電路單元 910 為例，並同樣假設每一級驅動電路單元 910 均輸出 N 個驅動信號。

在閘極驅動電路 900 中，每個驅動電路單元 910 包含 N 個驅動信號輸出電路(未繪示)，以輸出 N 個驅動信號，且每一個驅動信號依序傳送至相對應的一條掃描線。此外，時序信號輸出單元 920 針對每個驅動電路單元 910，分別傳送各驅動電路單元 910 所對應的時序信號 CK1、CK2、CK3 和 CK4，依序控制各個驅動電路單元 910。其中，時序信號輸出單元 920 一次僅傳送其中之一時序信號至相對應的一個驅動電路單元 910。

另外，時序信號輸出單元 920 可更包括一時序控制器 922 以及一時序信號產生器 924。時序控制器 922 係用以產生一參考時序信號，而時序信號產生器 924 則接收此參考時序信號，並根據參考時序信號而輸出時序信號 CK1、CK2、CK3 和 CK4。

以下將藉由一實施例來舉例說明閘極驅動電路 900 的

一種操作方式。首先，時序信號產生器 924 僅輸出時序信號 CK1，藉以控制第一級驅動電路單元 910。接著，當時序信號產生器 924 傳送一啟始信號 ST 至第一級驅動電路單元 910 時，第一級驅動電路單元 910 受到驅動，依序輸出驅動信號 $G_1 \cdots G_N$ 至掃描線中，並且將最後輸出的驅動信號 G_N 傳送至第二級驅動電路單元 910 中，藉以驅動第二級驅動電路單元 910。

此時，時序信號產生器 924 轉換成僅輸出時序信號 CK2，藉以控制第二級驅動電路單元 910。在第二級驅動電路單元 210 受到驅動信號 G_N 的驅動之後，第二級驅動電路單元 210 再依序輸出驅動信號 $G_{N+1} \cdots G_{2N}$ 至掃描線中，並將最後輸出的驅動信號 G_{2N} 傳送至第三級驅動電路單元 210 中，藉以驅動第三級驅動電路單元 210。第三級和第四級驅動電路單元 210 則依同樣的方法，依序輸出驅動信號 $G_{2N+1} \cdots G_{3N}$ 以及 $G_{3N+1} \cdots G_{4N}$ 。

第 11 圖係繪示另一種時序信號之傳遞情形之時序圖。請參照第 10 圖與第 11 圖。首先，時序信號產生器 924 僅輸出第一時序信號 CK1，並經由節點 A 傳送至第一級驅動電路單元 910 中。接著，當第一級驅動電路單元 910 輸出驅動信號之後，時序信號產生器 924 轉換成僅輸出第二時序信號 CK2，並經由節點 B 傳送至第二級驅動電路單元 910 中。因此，時序信號產生器 924 便是依此方式依序輸出相對應的時序信號至各驅動電路單元 910。

另外，為了減少開極驅動電路的反應時間，亦即增加

液晶顯示裝置中影像顯示的速度，上述依照本發明實施例之閘極驅動電路，均可製作於一玻璃基板上，藉以增加其反應速度。

由上述本發明之實施例可知，應用本發明之閘極驅動電路可減少不必要的電流耗損，以節省所需提供的電源。

雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

為讓本發明之上述和其他目的、特徵、優點與實施例能更明顯易懂，所附圖式之詳細說明如下：

第 1 圖係繪示一般液晶顯示器中閘極驅動電路的示意圖。

第 2 圖係繪示依照本發明一第一實施例之閘極驅動電路的示意圖。

第 3 圖係繪示一種時序信號之傳遞情形之時序圖。

第 4 圖係繪示第 2 圖中開關單元的示意圖。

第 5 圖係繪示依照本發明一第二實施例之閘極驅動電路的示意圖。

第 6 圖係繪示依照本發明一第三實施例之閘極驅動電路的示意圖。

五、中文發明摘要

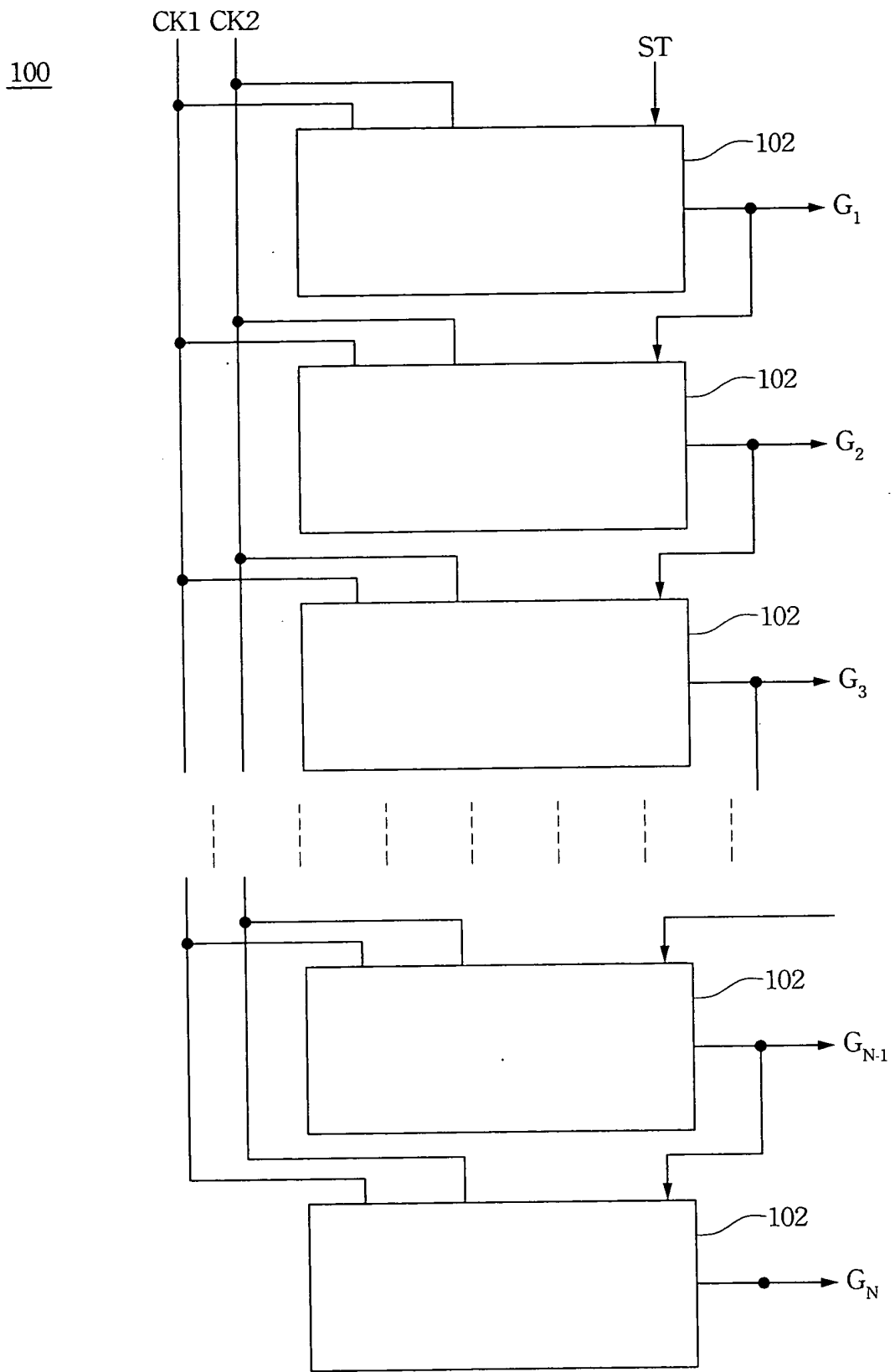
閘極驅動電路

一種閘極驅動電路，包含複數個驅動電路單元以及複數個開關單元。每個驅動電路單元依序輸出複數個驅動信號至複數條掃瞄線中。每個開關單元則分別介於兩相鄰之驅動電路單元間，用以導通或阻絕被傳送至驅動電路單元之一第一時序信號及一第二時序信號。

六、英文發明摘要

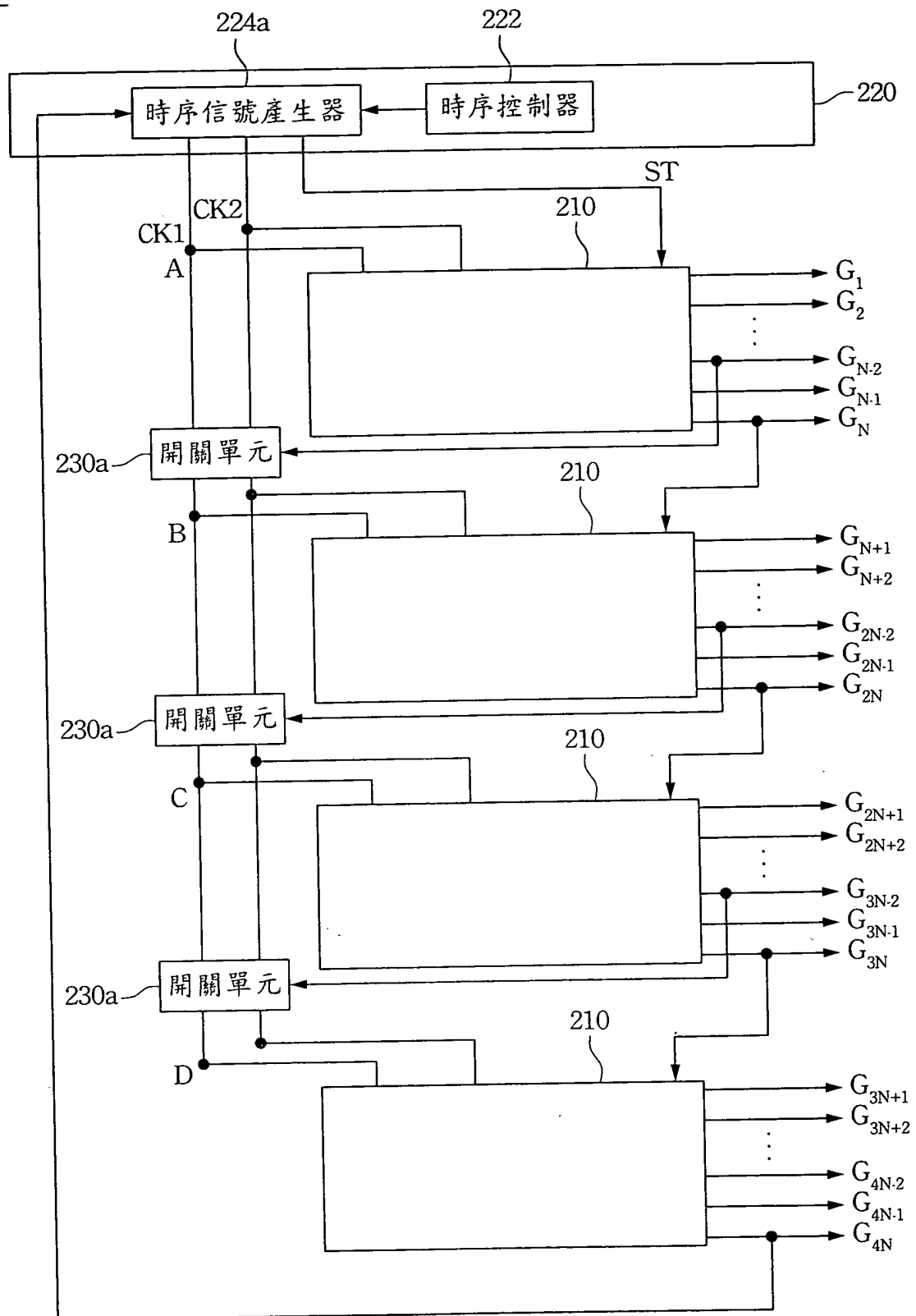
GATE DRIVING CIRCUIT OF LIQUID CRYSTAL DISPLAY

A gate driving circuit includes several driving circuit units and several switch units. Each driving circuit unit outputs several driving signals to several scan lines sequentially. One of the switch units is respectively placed between two adjacent driving circuit units and used for conducting or blocking a first and a second clock signals transmitted to driving circuit units.

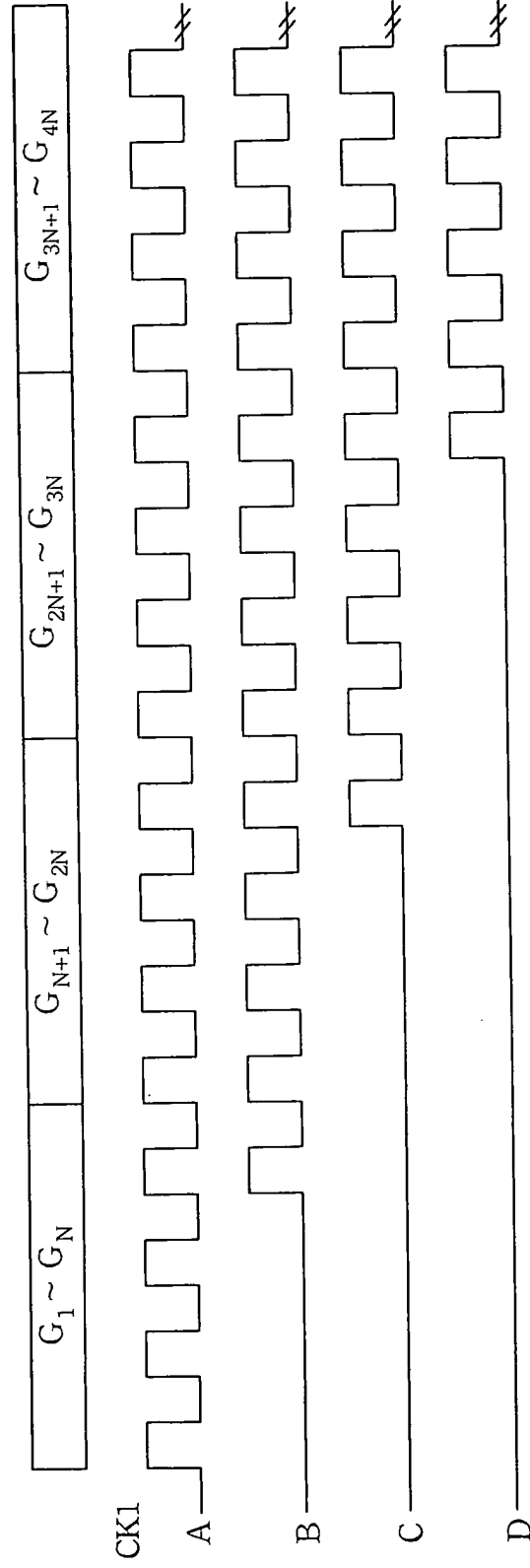


第 1 圖

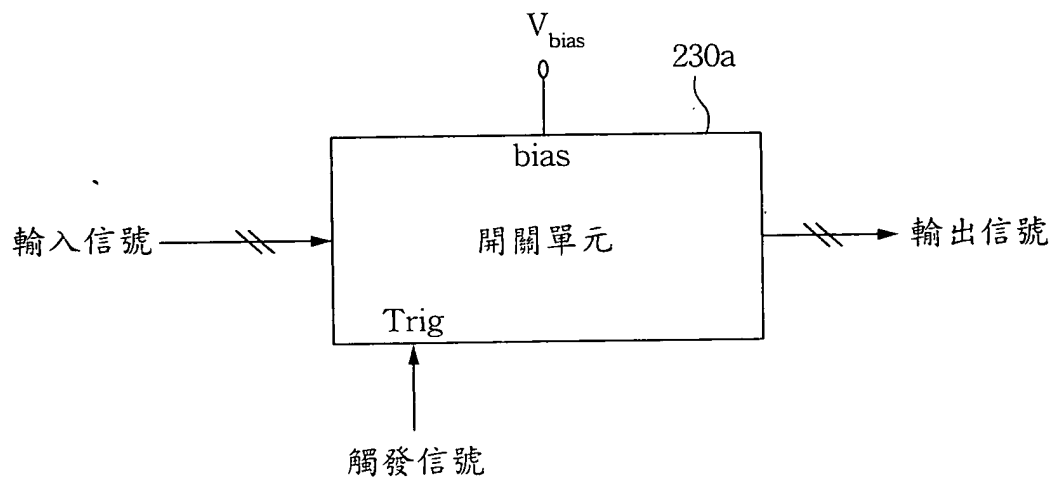
200



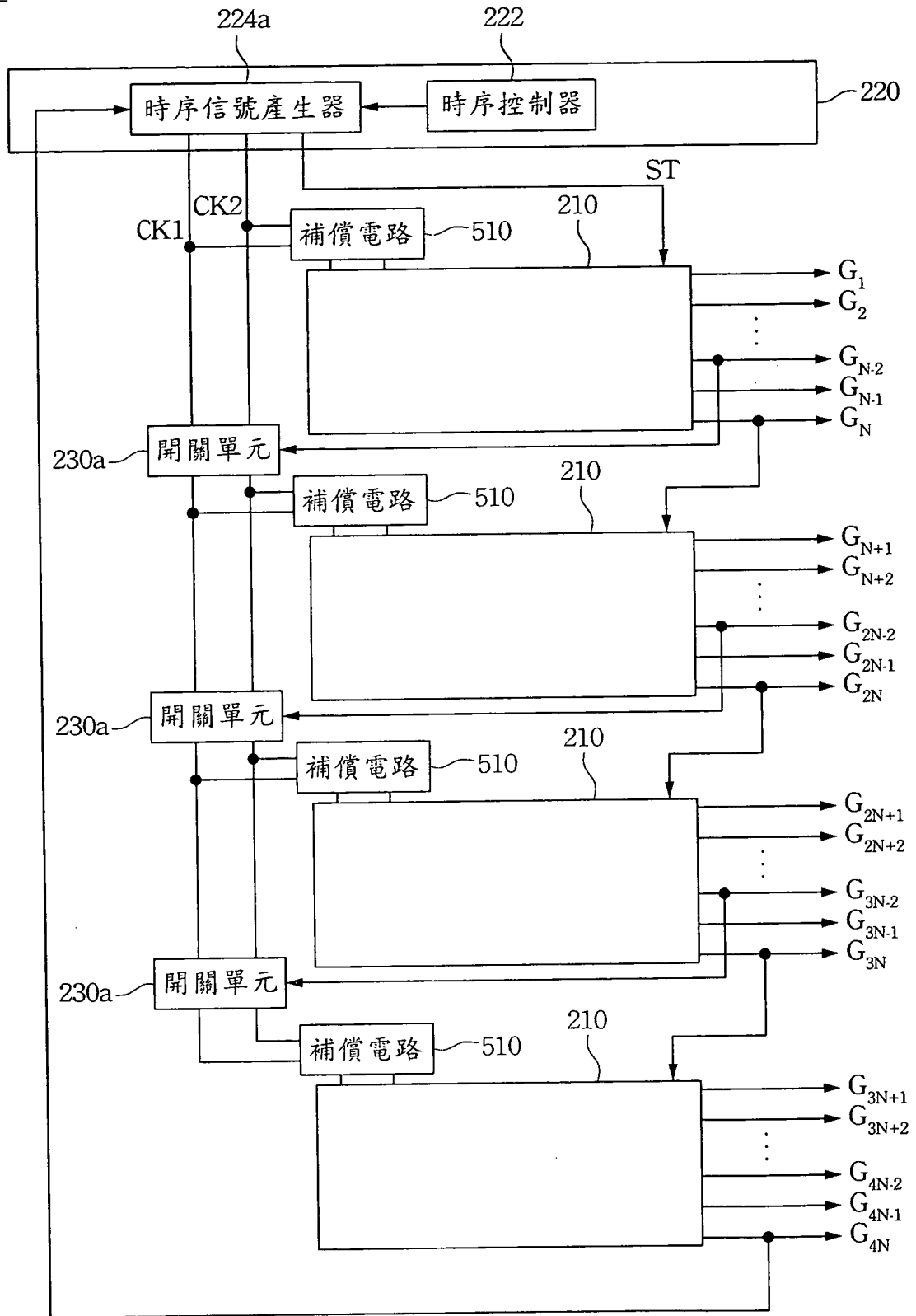
第 2 圖



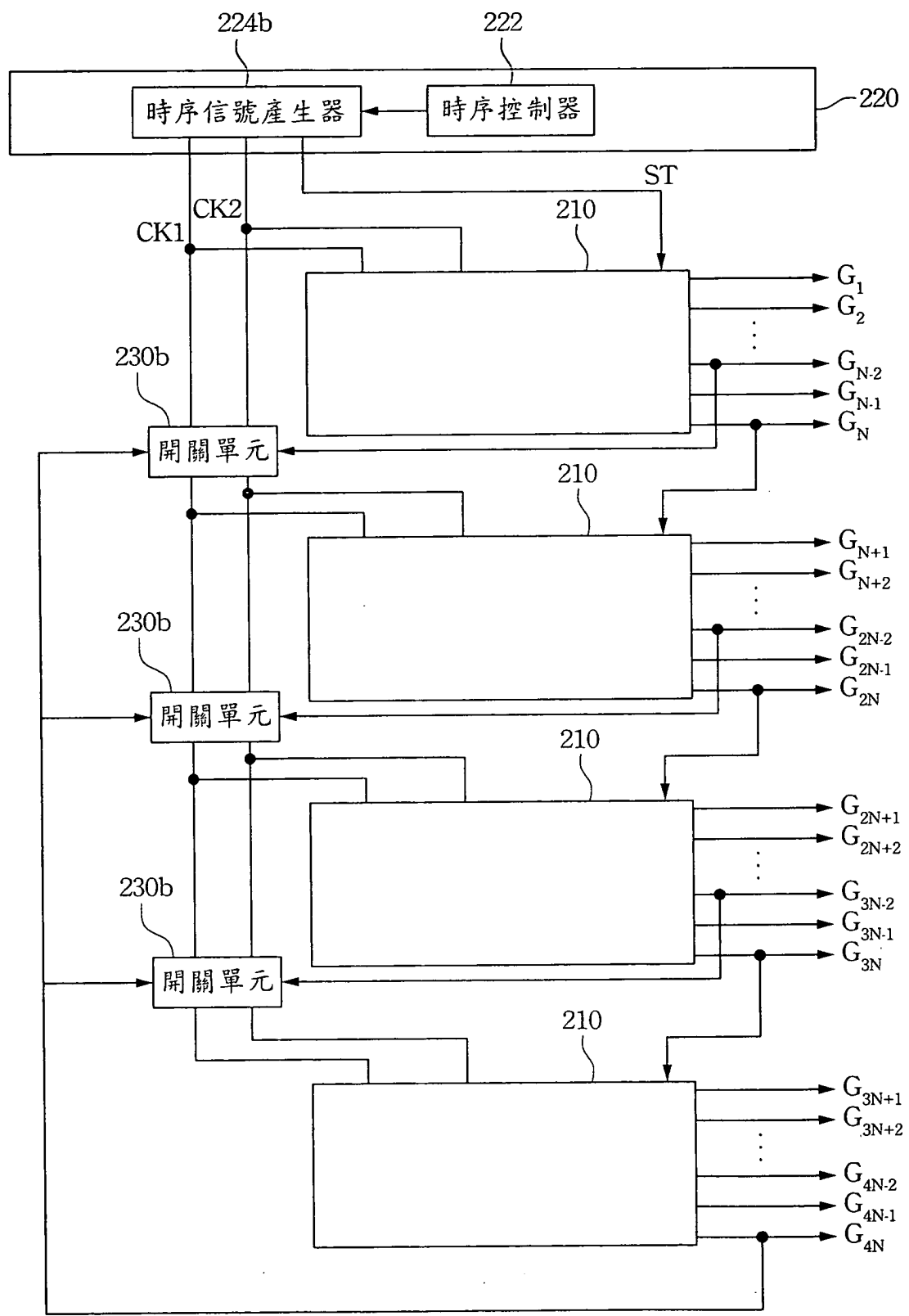
第 3 圖



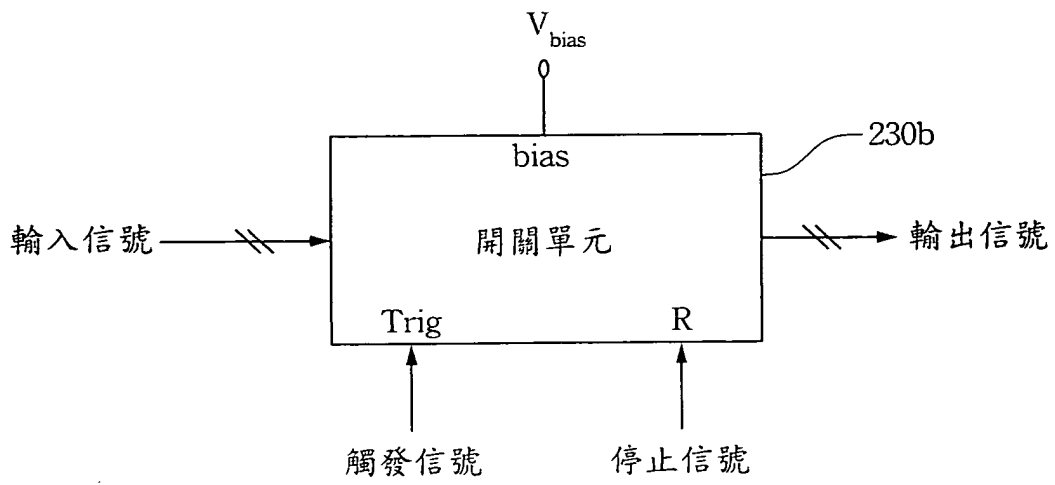
第 4 圖



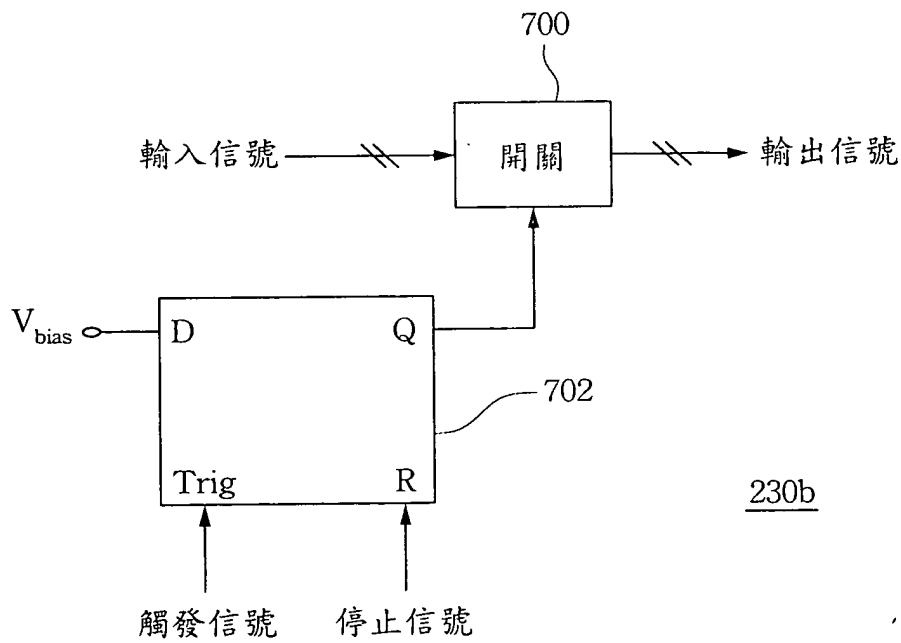
第 5 圖



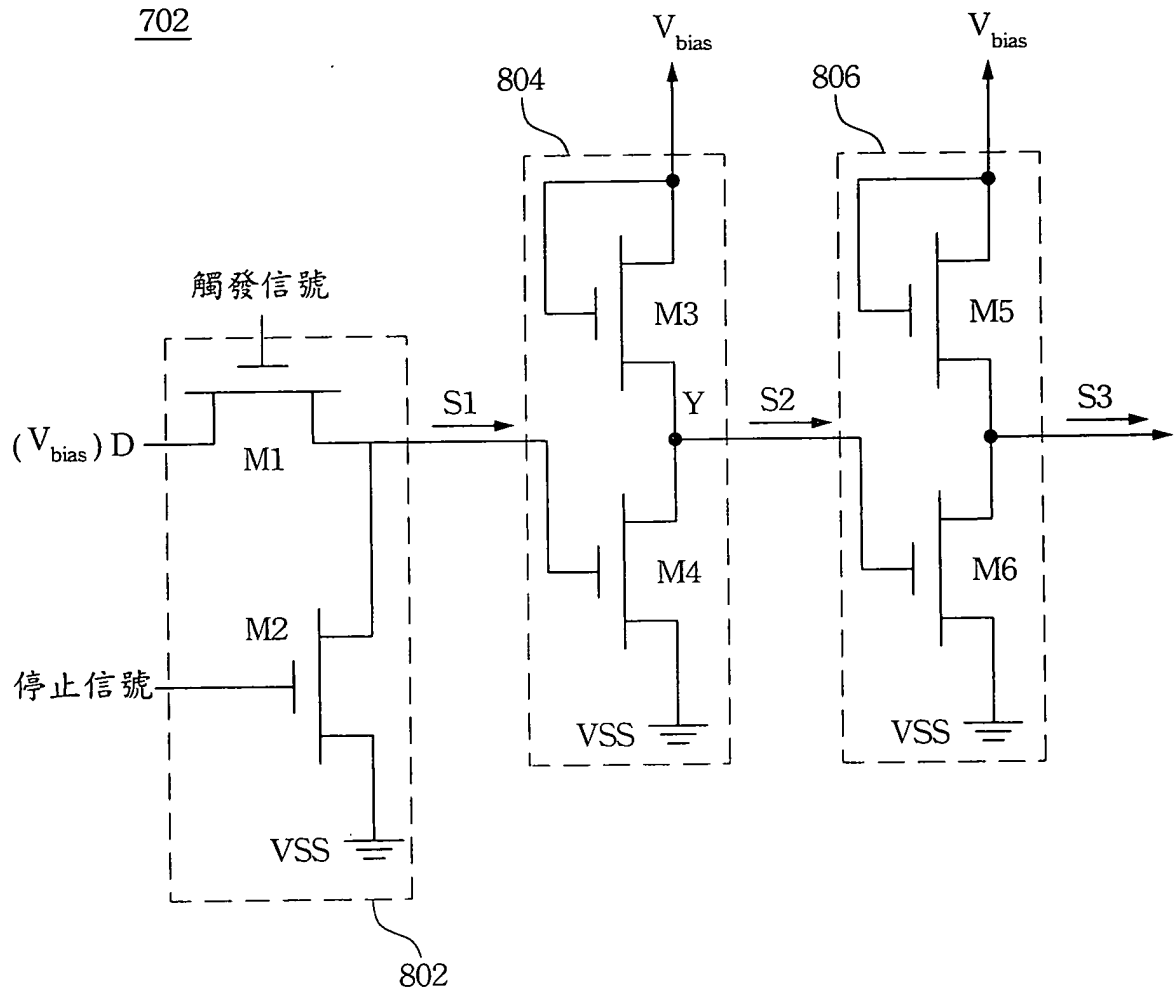
第 6 圖



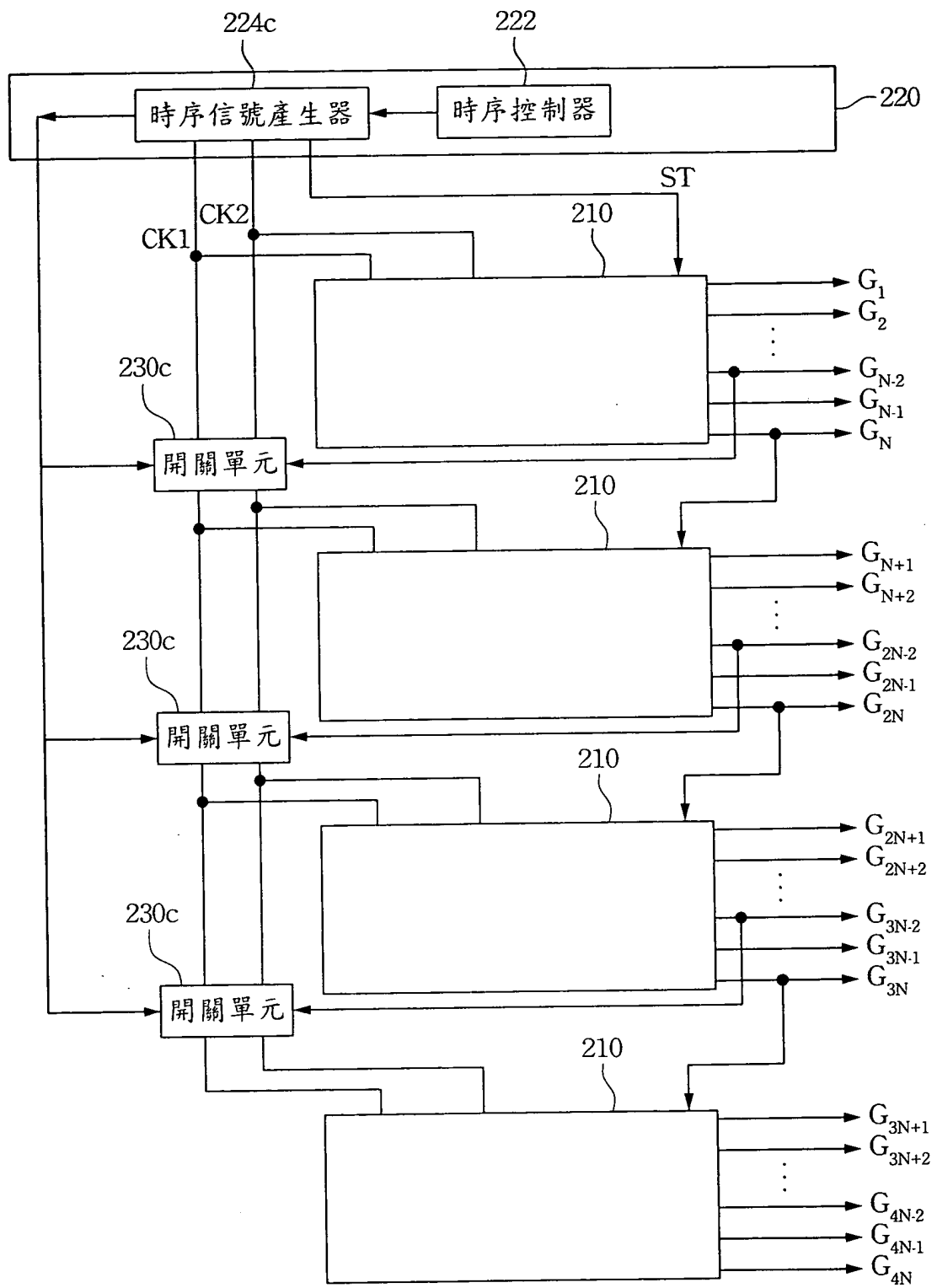
第 7A 圖



第 7B 圖

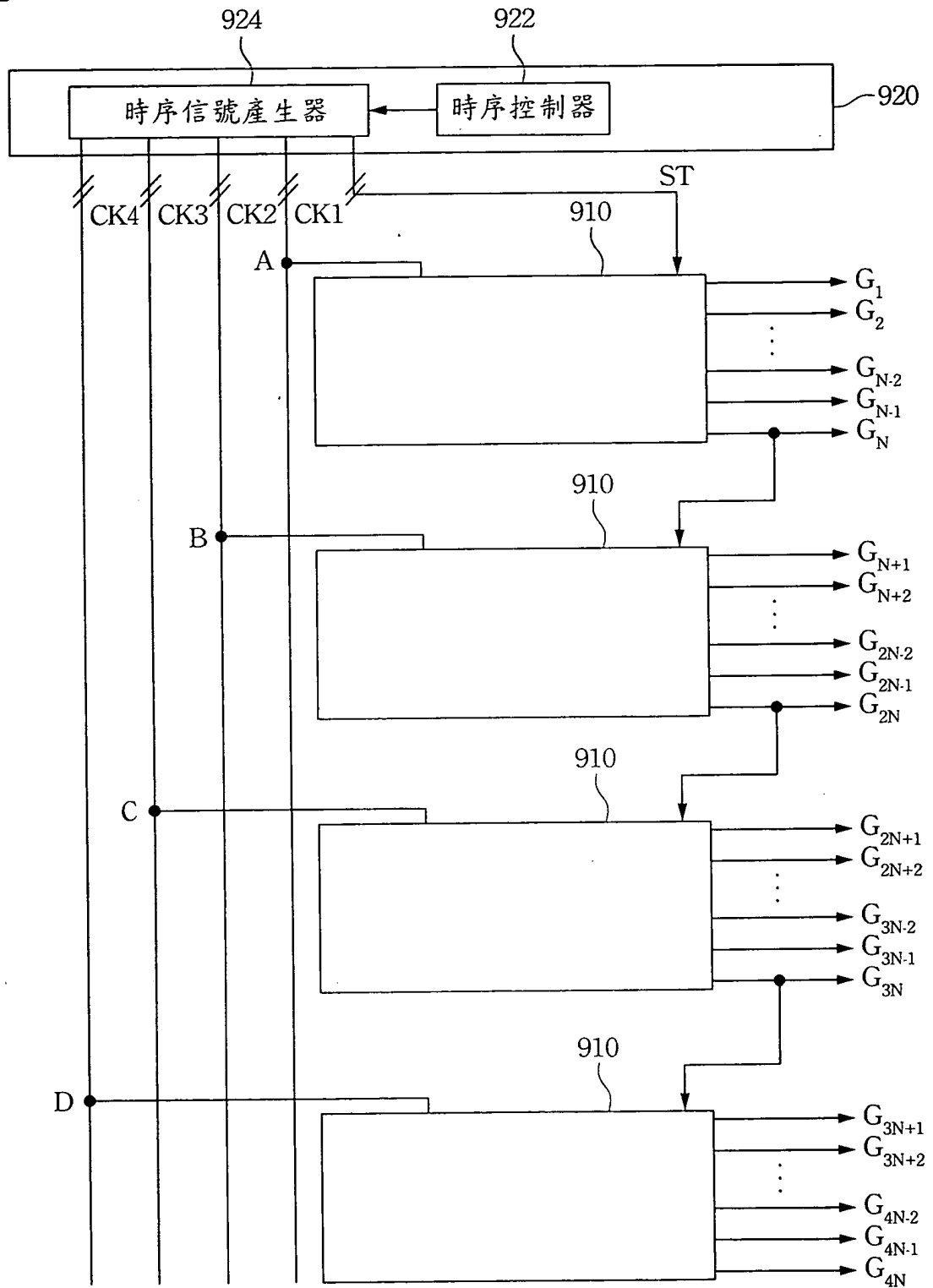


第 8 圖

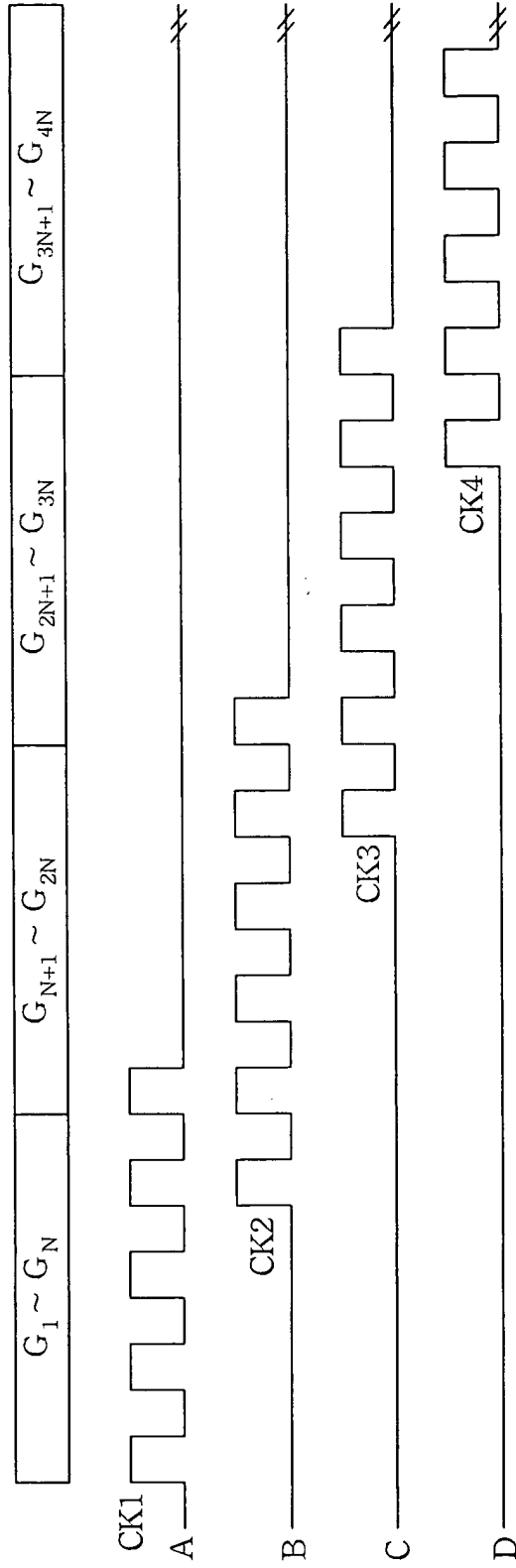


第 9 圖

900



第 10 圖



第 11 圖

七、指定代表圖：

(一)、本案指定代表圖為：第(6)圖

(二)、本案代表圖之元件符號簡單說明：

210：驅動電路單元

224b：時序信號產生器

220：時序信號輸出單元

230b：開關單元

222：時序控制器

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

第 7A 圖係繪示第 6 圖中開關單元的示意圖。

第 7B 圖係繪示第 7A 圖中開關單元之構造的示意圖。

第 8 圖係繪示第 7B 圖中正反器電路的示意圖。

第 9 圖係繪示依照本發明一第四實施例之閘極驅動電路的示意圖。

第 10 圖係繪示依照本發明一第五實施例之閘極驅動電路的示意圖。

第 11 圖係繪示另一種時序信號之傳遞情形之時序圖。

【主要元件符號說明】

100、200、500、900：閘極驅動電路

102：驅動信號輸出電路

210、910：驅動電路單元

220、920：時序信號輸出單元

222、922：時序控制器

224a、224b、224c、924：時序信號產生器

230a、230b、230c：開關單元

510：補償電路

700：開關

702：正反器電路

802：輸入單元

804：輔助輸出單元

806：輸出單元

M1～M6：電晶體

十、申請專利範圍：

1. 一種閘極驅動電路，包含：

複數個驅動電路單元，其中每一該些驅動電路單元依序輸出複數個驅動信號至複數條掃瞄線中；以及

複數個開關單元，分別介於兩相鄰之驅動電路單元間，用以導通或阻絕被傳送至該些驅動電路單元之一第一時序信號及一第二時序信號；

其中，每一該些開關單元接收由前級之驅動電路單元所輸出之該些驅動信號之一而導通，並於導通時傳送該第一時序信號和該第二時序信號至該些開關單元中相鄰之下一者以及後級之驅動電路單元。

2. 如申請專利範圍第 1 項所述之閘極驅動電路，更包含：

一時序信號輸出單元，用以傳送該第一時序信號以及該第二時序信號至該些驅動電路單元中。

3. 如申請專利範圍第 2 項所述之閘極驅動電路，其中該時序信號輸出單元更包含：

一時序控制器，用以產生一參考時序信號；以及

一時序信號產生器，接收該參考時序信號，並根據該參考時序信號而產生該第一時序信號及該第二時序信號輸出。

4.如申請專利範圍第2項所述之閘極驅動電路，其中該時序信號輸出單元傳送一啟始信號至該些驅動電路單元中之第一級驅動電路單元，以啟始該第一級驅動電路單元。

5.如申請專利範圍第2項所述之閘極驅動電路，其中最後一級驅動電路單元係回授該些驅動信號之一至該時序信號輸出單元，以停止該時序信號輸出單元傳送該第一時序信號及該第二時序信號。

6.如申請專利範圍第2項所述之閘極驅動電路，其中在最後一級驅動電路單元輸出最後之驅動信號之後，該時序信號輸出單元傳送一停止信號至每一該些開關單元，以關閉該些開關單元。

7.如申請專利範圍第2項所述之閘極驅動電路，其中在最後一級驅動電路單元輸出最後之驅動信號之後，該時序信號輸出單元停止傳送該第一時序信號及該第二時序信號。

8.如申請專利範圍第1項所述之閘極驅動電路，其中最後一級驅動電路單元係回授該些驅動信號之一至該些開關單元，以關閉該些開關單元。

9.如申請專利範圍第1項所述之閘極驅動電路，其中更

包含：

複數個補償電路，分別位於每一該些驅動電路單元之前，用以補償該第一時序信號及該第二時序信號，再將補償後之該第一時序信號及該第二時序信號傳送至每一該些驅動電路單元中。

10.如申請專利範圍第1項所述之閘極驅動電路，其中該閘極驅動電路係製作於一玻璃基板上。

11.一種液晶顯示裝置之閘極驅動電路，包含：

複數個驅動電路單元，用以輸出多個連續驅動信號，其中每一該些驅動電路單元依序輸出該些連續驅動信號中複數個驅動信號至一液晶顯示裝置中相對應之複數條掃瞄線；

一時序控制器，用以產生一參考時序信號；

一時序信號產生器，用以接收該參考時序信號，並根據該參考時序信號而輸出一第一時序信號及一第二時序信號至該些驅動電路單元中；以及

複數個開關單元，配置於該些驅動電路單元之外，並分別介於兩相鄰之驅動電路單元間，用以導通或阻絕由該時序信號產生器所傳送之該第一時序信號及該第二時序信號；

其中每一該些開關單元接收由前級之驅動電路單元所輸出之該些驅動信號之一而導通，並於導通時傳送該第一

時序信號和該第二時序信號至該些開關單元中相鄰之下一者以及後級之驅動電路單元。

12.如申請專利範圍第 11 項所述之閘極驅動電路，其中該時序信號產生器傳送一啟始信號至該些驅動電路單元中之第一級驅動電路單元，以啟始該第一級驅動電路單元。

13.如申請專利範圍第 11 項所述之閘極驅動電路，其中最後一級驅動電路單元係回授該些驅動信號之一至該時序信號產生器，以停止該時序信號產生器傳送該第一時序信號及該第二時序信號。

14.如申請專利範圍第 11 項所述之閘極驅動電路，其中最後一級驅動電路單元係回授該些驅動信號之一至該些開關單元，以關閉該些開關單元。

15.如申請專利範圍第 11 項所述之閘極驅動電路，其中在最後一級驅動電路單元輸出最後之驅動信號之後，該時序信號產生器傳送一停止信號至每一該些開關單元，以關閉該些開關單元。

16.如申請專利範圍第 11 項所述之閘極驅動電路，其中在最後一級驅動電路單元輸出最後之驅動信號之後，該時序信號產生器停止傳送該第一時序信號及該第二時序信

號。

17.如申請專利範圍第 11 項所述之閘極驅動電路，其中該閘極驅動電路更包含：

複數個補償電路，分別位於每一該些驅動電路單元之前，用以補償該第一時序信號及該第二時序信號，再將補償後之該第一時序信號及該第二時序信號傳送至每一該些驅動電路單元中。

18.如申請專利範圍第 11 項所述之閘極驅動電路，其中該時序控制器以及該時序信號產生器係位於一印刷電路板組件或一基板上。

19.如申請專利範圍第 11 項所述之閘極驅動電路，其中該閘極驅動電路係製作於一玻璃基板上。

20.一種閘極驅動電路，包含：

複數個驅動電路單元，其中每一該些驅動電路單元依序輸出複數個驅動信號，且每一該些驅動信號依序傳送至相對應之一掃瞄線；以及

一時序信號輸出單元，用以輸出複數個時序信號，並針對每一該些驅動電路單元分別傳送該驅動電路單元所對應之該些時序信號中相對應之一時序信號，依序控制該些驅動電路單元；

其中，該時序信號輸出單元係於該些驅動電路單元中相對應之單一者的操作期間僅傳送該些時序信號之一至該些驅動電路單元中相對應之單一者。

21.如申請專利範圍第20項所述之閘極驅動電路，其中該時序信號輸出單元更包含：

一時序控制器，用以產生一參考時序信號；以及

一時序信號產生器，接收該參考時序信號，並根據該參考時序信號而產生該些時序信號輸出。

22.如申請專利範圍第20項所述之閘極驅動電路，其中該閘極驅動電路係製作於一玻璃基板上。

23.一種開關單元，包含：

一開關，用以導通或阻絕一傳輸信號；以及

一正反器電路，藉由一偏壓控制且電性耦接於該開關，並用以接收一觸發信號以開啟該開關而導通該傳輸信號，或接收一停止信號以關閉該開關而阻絕該傳輸信號，該正反器電路包含：

一輸入單元，耦接於該偏壓，並用以接收該觸發信號或該停止信號而輸出一第一信號；

一輔助輸出單元，耦接於該偏壓以及該輸入單元，並用以接收該第一信號而輸出一第二信號；以及

一輸出單元，耦接於該偏壓、該輔助輸出單元以

及該開關，並用以接收該第二信號而輸出一第三信號以控制該開關。

24.如申請專利範圍第23項所述之開關單元，其中該輸入單元更包含：

一第一電晶體，該第一電晶體之閘極端用以接收該觸發信號，該第一電晶體之第一源/汲極端耦接於該偏壓，該第一電晶體之第二源/汲極端用以輸出該第一信號；以及

一第二電晶體，該第二電晶體之閘極端用以接收該停止信號，該第二電晶體之第一源/汲極端耦接該第一電晶體之第二源/汲極端並用以輸出該第一信號，該第二電晶體之第二源/汲極端耦接一電壓源。

25.如申請專利範圍第23項所述之開關單元，其中該輔助輸出單元更包含：

一第三電晶體，該第三電晶體之閘極端與第一源/汲極端耦接於該偏壓，該第三電晶體之第二源/汲極端用以輸出該第二信號；以及

一第四電晶體，該第四電晶體之閘極端用以接收該第一信號，該第四電晶體之第一源/汲極端耦接該第三電晶體之第二源/汲極端並用以輸出該第二信號，該第四電晶體之第二源/汲極端耦接一電壓源。

26.如申請專利範圍第23項所述之開關單元，其中該輸

出單元更包含：

一 第五電晶體，該第五電晶體之閘極端與第一源汲極端耦接於該偏壓，該第五電晶體之第二源汲極端用以輸出該第三信號；以及

一 第六電晶體，其中該第六電晶體之閘極端用以接收該第二信號，該第六電晶體之第一源汲極端耦接該第五電晶體之第二源汲極端並用以輸出該第三信號，該第六電晶體之第二源汲極端耦接一電壓源。

27.如申請專利範圍第23項所述之開關單元，其中該開關係為一 NAND 邏輯閘或一傳輸閘。