



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2022년04월11일
(11) 등록번호 10-2384773
(24) 등록일자 2022년04월05일

(51) 국제특허분류(Int. Cl.)
G06F 11/34 (2006.01) G06F 11/07 (2006.01)
(52) CPC특허분류
G06F 11/348 (2013.01)
G06F 11/0727 (2013.01)
(21) 출원번호 10-2017-0132780
(22) 출원일자 2017년10월12일
심사청구일자 2020년08월19일
(65) 공개번호 10-2019-0041331
(43) 공개일자 2019년04월22일
(56) 선행기술조사문헌
US20160378579 A1*
KR1020170055395 A*
KR1020160143986 A
KR1020160143987 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
윤덕용
경기도 화성시 동탄공원로 21-12, 905동 2501호
(능동, 푸른마을 포스코더샵2차)
이철우
경기도 수원시 팔달구 중부대로223번길 92, 205동 207호 (우만동, 주공아파트)
(74) 대리인
특허법인 고려

전체 청구항 수 : 총 17 항

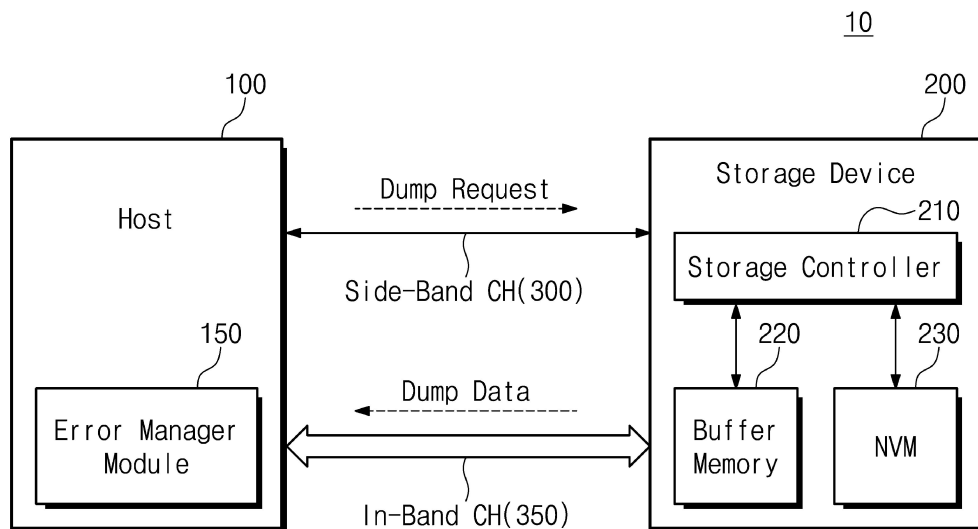
심사관 : 김계준

(54) 발명의 명칭 스토리지 장치, 컴퓨팅 시스템, 그리고 그것의 디버깅 방법

(57) 요약

본 발명에 따른 오류 발생시에 디버깅을 위한 덤프 데이터를 생성하는 스토리지 장치는, 상기 덤프 데이터를 저장하기 위한 덤프 영역을 포함하는 메모리 장치, 그리고 제 1 호스트 인터페이스를 통해서 호스트로부터 덤프 저장 요청을 수신하고, 상기 덤프 저장 요청에 응답하여 상기 덤프 데이터를 상기 덤프 영역에 저장하고, 제 2 호스트 인터페이스를 리셋한 후에 상기 제 2 호스트 인터페이스를 사용하여 상기 덤프 데이터를 상기 호스트로 전송하는 스토리지 컨트롤러를 포함하는 스토리지 장치를 포함한다.

대표도



(52) CPC특허분류

G06F 11/079 (2013.01)

G06F 11/0793 (2013.01)

G06F 11/3476 (2013.01)

명세서

청구범위

청구항 1

오류 발생시에 디버깅을 위한 덤프 데이터를 생성하는 스토리지 장치에 있어서:

상기 덤프 데이터를 저장하기 위한 덤프 영역을 포함하는 메모리 장치; 및

제 1 호스트 인터페이스를 통해서 호스트로부터 덤프 저장 요청을 수신하고, 상기 덤프 저장 요청에 응답하여 상기 덤프 데이터를 상기 덤프 영역에 저장하고, 제 2 호스트 인터페이스를 리셋한 후에 상기 제 2 호스트 인터페이스를 사용하여 상기 저장된 덤프 데이터를 상기 호스트로 전송하는 스토리지 컨트롤러를 포함하되,

상기 제 1 호스트 인터페이스는 사이드-밴드 인터페이스에 대응하고, 그리고 상기 제 2 호스트 인터페이스는 인-밴드 인터페이스에 대응하고,

상기 덤프 데이터는 상기 제 2 호스트 인터페이스의 리셋 시에 소실되는 제 1 덤프 데이터와 상기 리셋 시에도 소실되지 않는 제 2 덤프 데이터를 포함하되, 상기 제 1 덤프 데이터와 상기 제 2 덤프 데이터는 서로 다른 영역에 저장되는 스토리지 장치.

청구항 2

제 1 항에 있어서,

상기 스토리지 컨트롤러는 상기 덤프 데이터를 상기 덤프 영역에 저장한 후, 상기 스토리지 장치의 구성들 중 적어도 하나를 추가적으로 리셋하는 스토리지 장치.

청구항 3

삭제

청구항 4

제 1 항에 있어서,

상기 스토리지 컨트롤러는 상기 덤프 데이터를 상기 덤프 영역에 저장한 후, 상기 제 1 호스트 인터페이스를 사용하여 완료 응답을 상기 호스트에 전달하는 스토리지 장치.

청구항 5

제 1 항에 있어서,

상기 스토리지 컨트롤러는 상기 제 2 호스트 인터페이스를 사용하여 상기 호스트로부터 상기 제 2 호스트 인터페이스의 리셋 요청을 수신하는 스토리지 장치.

청구항 6

제 1 항에 있어서,

상기 스토리지 컨트롤러는:

상기 덤프 저장 요청에 응답하여 상기 덤프 데이터를 수집하여 상기 덤프 영역에 저장하는 덤프 저장 모듈과, 상기 저장된 덤프 데이터를 상기 제 2 호스트 인터페이스를 사용하여 상기 호스트로 전송하는 덤프 전송 모듈을 로드하는 워킹 메모리; 및

상기 덤프 저장 모듈과 상기 덤프 전송 모듈을 실행하는 중앙처리장치를 더 포함하는 스토리지 장치.

청구항 7

제 6 항에 있어서,

상기 덤프 전송 모듈의 실행에 따라 상기 중앙처리장치는 상기 제 2 호스트 인터페이스를 리셋한 후에 상기 저장된 덤프 데이터를 상기 호스트로 전송하는 스토리지 장치.

청구항 8

제 1 항에 있어서,

상기 제 1 호스트 인터페이스는, I2C, SMBus(System Management Bus), UART(Universal Asynchronous Receiver Transmitter), SPI(Serial Peripheral Interface), 그리고 HSIC(High-Speed Inter-Chip) 중 적어도 하나를 포함하는 스토리지 장치.

청구항 9

제 1 항에 있어서,

상기 제 2 호스트 인터페이스는 SATA(Serial AT Attachment), SAS(Serial Attached SCSI), PCI(Peripheral Component Interconnection), PCIe(PCI express), NVMe(NonVolatile Memory express), UFS(Universal Flash Storage), 그리고 eMMC(embedded MMC) 중 적어도 하나를 포함하는 스토리지 장치.

청구항 10

제 1 항에 있어서,

상기 메모리 장치는 버퍼 메모리와 불휘발성 메모리 장치를 포함하고, 상기 덤프 데이터는 상기 버퍼 메모리 또는 상기 불휘발성 메모리 장치에 저장되는 스토리지 장치.

청구항 11

호스트와 사이드-밴드 인터페이스 및 인-밴드 인터페이스를 통해서 통신하는 스토리지 장치의 디버깅 방법에 있어서:

오류 발생시에 상기 사이드-밴드 인터페이스를 통해서 덤프 저장 요청을 수신하는 단계;

상기 덤프 저장 요청에 응답하여 디버깅을 위한 덤프 데이터를 생성하여 메모리 장치에 저장하는 단계;

상기 인-밴드 인터페이스의 리셋을 위한 리셋 요청을 수신하는 단계; 그리고

상기 인-밴드 인터페이스의 상기 리셋이 완료된 후에, 상기 인-밴드 인터페이스를 통해서 상기 저장된 덤프 데이터를 상기 호스트에 전송하는 단계를 포함하고,

상기 덤프 데이터는 상기 리셋 시에 소실되는 제 1 덤프 데이터와, 상기 리셋 시에도 소실되지 않는 제 2 덤프 데이터를 포함하며, 상기 스토리지 장치는 상기 제 1 덤프 데이터를 먼저 상기 메모리 장치에 저장하는 디버깅 방법.

청구항 12

삭제

청구항 13

제 11 항에 있어서,

상기 덤프 데이터가 상기 메모리 장치에 저장된 이후, 상기 스토리지 장치에 포함되는 중앙처리장치, 워킹 메모리, 그리고 상기 메모리 장치 중 적어도 하나를 리셋하는 단계를 더 포함하는 디버깅 방법.

청구항 14

제 11 항에 있어서,

상기 인-밴드 인터페이스의 상기 리셋 요청은 상기 인-밴드 인터페이스의 명령어 또는 제어 신호를 통해서 전달 받는 디버깅 방법.

청구항 15

디버깅을 위한 제 1 호스트 인터페이스와, 데이터 교환을 위한 제 2 호스트 인터페이스를 포함하고, 오류 발생 시 덤프 요청에 응답하여 상기 디버깅을 위한 덤프 데이터를 수집하고 저장하는 스토리지 장치; 그리고

상기 제 1 호스트 인터페이스를 사용하여 상기 덤프 요청을 상기 스토리지 장치에 전송하고, 상기 제 2 호스트 인터페이스의 리셋 요청 후에 리셋된 상기 제 2 호스트 인터페이스를 사용하여 상기 저장된 덤프 데이터를 독출하는 호스트를 포함하되,

상기 스토리지 장치는 상기 제 2 호스트 인터페이스의 상기 리셋 요청을 수신하기 전에 상기 스토리지 장치의 일부 구성을 리셋하는 컴퓨팅 시스템.

청구항 16

제 15 항에 있어서,

상기 스토리지 장치 상기 제 2 호스트 인터페이스가 리셋되기 전에 상기 제 2 호스트 인터페이스의 상태 정보를 먼저 저장하는 컴퓨팅 시스템.

청구항 17

삭제

청구항 18

제 15 항에 있어서,

상기 스토리지 장치는 상기 덤프 데이터를 저장하는 불휘발성 메모리 장치를 더 포함하는 컴퓨팅 시스템.

청구항 19

제 15 항에 있어서,

상기 호스트는 상기 리셋 요청을 상기 제 2 호스트 인터페이스에 제공되는 제어 신호를 사용하여 상기 스토리지 장치에 전달하는 컴퓨팅 시스템.

청구항 20

제 15 항에 있어서,

상기 호스트는 상기 독출된 덤프 데이터를 네트워크를 통해서 원격의 디버깅 호스트에 전송하는 컴퓨팅 시스템.

발명의 설명

기술 분야

[0001] 본 발명은 반도체 메모리 장치에 관한 것으로, 좀 더 구체적으로는 스토리지 장치, 컴퓨팅 시스템, 그리고 그것의 디버깅 방법에 관한 것이다.

배경 기술

[0002] 플래시 메모리 장치는 컴퓨터, 스마트폰, PDA, 디지털 카메라, 캠코더, 보이스 리코더, MP3 플레이어, 휴대용 컴퓨터(Handheld PC)와 같은 정보 기기들의 음성 및 영상 데이터 저장 매체로서 널리 사용되고 있다. 그러나 플래시 메모리에 데이터를 기입하기 위해서는 소거 동작이 반드시 선행되어야 하며, 기입되는 데이터의 단위보다 삭제되는 데이터의 단위가 크다는 특징이 있다. 이러한 특징은 플래시 메모리가 보조기억장치로 사용되는 경우에도 일반 하드디스크용 파일 시스템(File System)을 그대로 활용하는 것을 저해하는 요인이 된다. 더불어, 이러한 특징은 플래시 메모리로의 연속적인(Sequential) 입출력 처리가 비연속적 입출력 처리보다 효율적임을 암시한다.

[0003] 플래시 메모리 기반의 대용량 스토리지 장치의 대표적인 예로 솔리드 스테이트 드라이브(Solid State Drive: 이하, SSD)가 있다. 솔리드 스테이트 드라이브(SSD)의 폭발적인 수요 증가와 함께 그 용도는 다양하게 분화되고

있다. 예를 들면, 서버용 SSD, 클라이언트용 SSD, 데이터 센터용 SSD 등으로 용도가 세분화될 수 있다. 이러한 용도들에서 사용되는 솔리드 스테이트 드라이브(SSD)는 높은 신뢰성과 최적 서비스 품질을 제공할 수 있도록 관리 및 유지되어야 한다.

[0004] 하지만, 상술한 솔리드 스테이트 드라이브(SSD)의 동작 중에 하드웨어 또는 소프트웨어 문제에 기인한 예상치 못한 고장이나 오류가 발생할 수 있다. 이 경우, 솔리드 스테이트 드라이브(SSD)는 오류 또는 고장이 발생한 시점에서의 장치 상태를 수집하여 덤프 데이터(Dump data)로 저장하게 된다. 수집된 덤프 데이터는 솔리드 스테이트 드라이브(SSD)가 연결된 호스트로 전달된다. 호스트에 전달된 덤프 데이터는 디버깅 툴이나 디버깅 장비에 제공되고, 덤프 데이터(Dump data) 기반의 디버깅이 수행된다.

[0005] 하지만, 솔리드 스테이트 드라이브(SSD)의 용량 증가와 복잡도의 증가에 따라 덤프 데이터의 사이즈도 커지게 된다. 특히, 면밀한 고장 분석을 위해서는 가능한 큰 사이즈의 덤프 데이터의 수집 및 추출이 요구된다. 이 경우, 솔리드 스테이트 드라이브(SSD)의 고장 분석을 위해 제공되는 디버깅 채널로의 덤프 데이터 전송은 전송 속도의 제한에 의해 신속한 분석에 어려움을 야기한다. 따라서, 고장이나 오류가 발생한 시점에서 실시간 상태 정보를 신속하게 획득하여 솔리드 스테이트 드라이브(SSD)에 대한 정확한 디버깅을 수행하기는 어려운 실정이다.

발명의 내용

해결하려는 과제

[0006] 본 발명의 목적은 문제가 발생하는 경우의 덤프 데이터 또는 로그 정보의 손실을 최소화하여 디버깅의 정확도를 높일 수 있는 스토리지 장치, 컴퓨팅 시스템, 그리고 그것의 디버깅 방법을 제공하는데 있다.

과제의 해결 수단

[0007] 상기 목적을 달성하기 위한 본 발명에 따른 오류 발생시에 디버깅을 위한 덤프 데이터를 생성하는 스토리지 장치는, 상기 덤프 데이터를 저장하기 위한 덤프 영역을 포함하는 메모리 장치, 그리고 제 1 호스트 인터페이스를 통해서 호스트로부터 덤프 저장 요청을 수신하고, 상기 덤프 저장 요청에 응답하여 상기 덤프 데이터를 상기 덤프 영역에 저장하고, 제 2 호스트 인터페이스를 리셋한 후에 상기 제 2 호스트 인터페이스를 사용하여 상기 덤프 데이터를 상기 호스트로 전송하는 스토리지 컨트롤러를 포함하는 스토리지 장치를 포함한다.

[0008] 상기 목적을 달성하기 위한 본 발명에 따른 호스트와 사이드-밴드 인터페이스를 사용하여 디버깅을 수행하고, 인-밴드 인터페이스를 통해서 데이터를 교환하는 스토리지 장치의 디버깅 방법은, 오류 발생시에 상기 사이드-밴드 인터페이스를 통해서 덤프 저장 요청을 수신하는 단계, 상기 덤프 저장 요청에 응답하여 디버깅을 위한 덤프 데이터를 생성하여 메모리 장치에 저장하는 단계, 상기 인-밴드 인터페이스의 리셋을 위한 리셋 요청을 수신하는 단계, 그리고 상기 인-밴드 인터페이스의 상기 리셋이 완료된 후에, 상기 인-밴드 인터페이스를 통해서 상기 저장된 덤프 데이터를 상기 호스트에 전송하는 단계를 포함한다.

[0009] 상기 목적을 달성하기 위한 본 발명에 따른 컴퓨팅 시스템은, 디버깅을 위한 제 1 호스트 인터페이스와, 데이터 교환을 위한 제 2 호스트 인터페이스를 포함하고, 오류 발생시 덤프 요청에 응답하여 상기 디버깅을 위한 덤프 데이터를 수집하고 저장하는 스토리지 장치, 그리고 상기 제 1 호스트 인터페이스를 사용하여 상기 덤프 요청을 상기 스토리지 장치에 전송하고, 상기 제 2 호스트 인터페이스의 리셋 요청 후에 리셋된 상기 제 2 호스트 인터페이스를 사용하여 상기 덤프 데이터를 독출하는 호스트를 포함한다.

발명의 효과

[0010] 상술한 본 발명의 실시 예에 따르면, 스토리지 장치의 고장이나 오류 발생시에 생성되는 덤프 데이터를 고속으로 획득할 수 있다. 더불어, 본 발명의 스토리지 장치는 고장이나 오류가 발생한 시점의 인터페이스의 상태 데이터의 소실없이 디버깅을 위한 덤프 데이터로 생성할 수 있다. 따라서, 본 발명의 스토리지 장치는 높은 신뢰성의 디버깅을 가능케 하며, 디버깅에 소요되는 비용을 획기적으로 줄일 수 있다.

도면의 간단한 설명

[0011] 도 1은 본 발명의 실시 예에 따른 스토리지 장치 및 그것을 포함하는 컴퓨팅 시스템을 보여주는 블록도이다.

도 2는 도 1의 스토리지 장치의 구성을 구체적으로 보여주는 블록도이다.

도 3은 본 발명의 스토리지 장치의 덤프 데이터를 저장하는 과정을 보여주는 블록도이다.

도 4는 덤프 데이터가 저장된 영역을 보여주는 도면이다.

도 5는 본 발명의 실시 예에 따른 호스트의 동작을 보여주는 순서도이다.

도 6은 본 발명의 일 실시 예에 따른 스토리지 장치의 덤프 데이터 관리 방법을 보여주는 순서도이다.

도 7은 도 5 및 도 6에서 각각 설명된 호스트 및 스토리지 장치의 오류 이벤트시 동작을 보여주는 도면이다.

도 8은 본 발명의 다른 실시 예에 따른 스토리지 장치의 덤프 데이터 관리 방법을 보여주는 순서도이다.

도 9는 도 8의 스토리지 장치와 호스트와의 동작을 보여주는 도면이다.

도 10은 본 발명의 실시 예에 따른 서버 시스템을 보여주는 도면이다.

도 11은 도 1에서 설명된 불휘발성 메모리의 구성을 보여주는 블록도이다.

도 12는 도 11의 메모리 셀 어레이에 포함된 메모리 블록들 중 제 1 메모리 블록의 예를 보여주는 회로도이다.

도 13은 본 발명에 따른 디버깅 방법이 적용되는 SSD(Solid State Drive) 시스템을 예시적으로 보여주는 블록도이다.

도 14는 본 발명에 따른 스토리지 장치를 포함하는 사용자 시스템을 보여주는 블록도이다.

발명을 실시하기 위한 구체적인 내용

- [0012] 앞의 일반적인 설명 및 다음의 상세한 설명 모두 예시적이라는 것이 이해되어야 하며, 청구된 발명의 추가적인 설명이 제공되는 것으로 여겨져야 한다. 참조 부호들이 본 발명의 바람직한 실시 예들에 상세히 표시되어 있으며, 그것의 예들이 참조 도면들에 표시되어 있다. 가능한 어떤 경우에도, 동일한 참조 번호들이 동일한 또는 유사한 부분을 참조하기 위해서 설명 및 도면들에 사용된다.
- [0013] 이하에서는, 플래시 메모리 장치를 사용하는 솔리드 스테이트 드라이브가 본 발명의 특징 및 기능을 설명하기 위한 스토리지 장치의 예로서 사용될 것이다. 하지만, 이 기술 분야에 정통한 사람은 여기에 기재된 내용에 따라 본 발명의 다른 이점들 및 성능을 쉽게 이해할 수 있을 것이다. 본 발명은 다른 실시 예들을 통해 또한, 구현되거나 적용될 수 있을 것이다. 게다가, 상세한 설명은 본 발명의 범위, 기술적 사상 그리고 다른 목적으로부터 상당히 벗어나지 않고 관점 및 응용에 따라 수정되거나 변경될 수 있다.
- [0014] 도 1은 본 발명의 실시 예에 따른 스토리지 장치를 포함하는 컴퓨팅 시스템을 보여주는 블록도이다. 도 1을 참조하면, 본 발명의 컴퓨팅 시스템(10)은 호스트(100)와 스토리지 장치(200)를 포함할 수 있다.
- [0015] 호스트(100)는 스토리지 장치(200)에 데이터를 쓰거나, 스토리지 장치(200)에 저장된 데이터를 읽어낸다. 호스트(100)는 스토리지 장치(200)에 데이터를 기입하거나, 스토리지 장치(200)에 저장된 데이터를 독출하기 위한 명령어를 생성할 수 있다. 호스트(100)는 개인용 컴퓨터 또는 서버일 수 있다. 예를 들면, 호스트(100)는 클라이언트로부터의 요청에 따라 스토리지 장치(200)에 저장된 자료를 검색하고, 검색 결과를 클라이언트에 전달할 수 있다.
- [0016] 본 발명의 호스트(100)는 스토리지 장치(200)의 고장이나 오류를 검출하고, 덤프 데이터를 추출하기 위한 오류 관리 모듈(150)을 포함할 수 있다. 오류 관리 모듈(150)은 스토리지 장치(200)로부터의 오류 이벤트를 모니터링한다. 오류 이벤트가 발생하면, 오류 관리 모듈(150)은 사이드-밴드 채널(350)을 통해서 스토리지 장치(200)에 디버깅을 위한 덤프 데이터의 수집과 저장을 요청한다. 그리고 오류 관리 모듈(150)은 덤프 데이터의 저장 완료되면, 인-밴드 채널(350)을 리셋한다. 인-밴드 채널(350)의 리셋이 완료되면, 오류 관리 모듈(150)은 스토리지 장치(200)에 저장된 덤프 데이터를 인-밴드 채널(350)을 통해서 수신할 수 있다.
- [0017] 스토리지 장치(200)는 호스트(100)가 요청한 데이터를 제공하거나, 호스트(100)에 의해서 쓰기 요청된 데이터를 저장한다. 특히, 스토리지 장치(200)는 다양한 오류나 문제가 발생하면 오류 발생 시점의 스토리지 장치(200)의 상태 정보를 포함하는 덤프 데이터를 생성하여 버퍼 메모리(220) 또는 불휘발성 메모리(230)에 저장한다. 덤프 데이터는 오류 컨텍스트(Error or Failure context)를 포함한다. 스토리지 장치(200)는 버퍼 메모리(220) 또는 불휘발성 메모리(230)에 저장된 덤프 데이터(Dump data)를 호스트(100)로 전달할 수 있다. 특히, 스토리지 장치(200)는 오류 발생시에 호스트(100)로부터 사이드-밴드 채널(350)을 통해서 디버깅을 위한 덤프 데이터의 저장 요청(Dump Request)을 수신한다. 스토리지 장치(200)는 덤프 저장 요청에 응답하여, 오류가 발생한 시점의 스토

리지 장치(200)의 상태를 보존하기 위한 덤프 데이터를 저장한다. 덤프 데이터의 저장이 완료되면, 스토리지 장치(200)는 스토리지 컨트롤러(210)를 리셋한 후에 덤프 데이터의 저장이 완료되었음을 사이드-밴드 채널(350)을 통해서 호스트(100)에 전달한다. 이후, 호스트(100)에 의한 인-밴드 채널(350)의 리셋 및 초기화가 수행된다. 인-밴드 채널(350)의 리셋 및 초기화가 완료되면, 호스트(100)의 요청에 따라 스토리지 컨트롤러(200)는 저장된 덤프 데이터를 인-밴드 채널(350)을 통해서 전송한다.

- [0018] 상술한 덤프 데이터의 전달을 위하여 스토리지 장치(200)는 스토리지 컨트롤러(210), 버퍼 메모리(220), 그리고 불휘발성 메모리 장치(230)를 포함할 수 있다. 호스트(100)의 쓰기 요청에 따라 제공되는 데이터는 버퍼 메모리(220)를 경유하여 불휘발성 메모리 장치(230)에 프로그램될 것이다. 그리고 호스트(230)의 읽기 요청이 발생하면, 불휘발성 메모리 장치(230) 또는 버퍼 메모리(220)에 존재하는 데이터가 호스트(100)로 제공될 수 있다. 스토리지 컨트롤러(210)는 이러한 호스트(210)의 요청에 응답하여 버퍼 메모리(220) 및 불휘발성 메모리 장치(230)를 제어할 수 있다. 버퍼 메모리(220)는, 예를 들면, 디램(DRAM)으로 제공될 수 있다.
- [0019] 스토리지 컨트롤러(210)는 오류 발생시에 오류를 분석하기 위한 덤프 데이터를 수집하여 버퍼 메모리(220) 또는 불휘발성 메모리 장치(230)에 저장한다. 덤프 데이터(Dump data)의 저장이 완료되면, 스토리지 컨트롤러(210)는 스토리지 컨트롤러(210)의 리셋을 수행할 수 있다. 이때, 스토리지 컨트롤러(210)의 리셋은 전원 사이클(Power cycle)의 리셋 수준으로 진행될 수 있다. 따라서, 리셋에 의하여 스토리지 컨트롤러(210)에서 발생할 수 있는 다양한 오류들이 초기화될 수 있을 것이다. 일부 실시 예에서는 덤프 데이터(Dump data)의 저장 이후, 스토리지 컨트롤러(210)의 리셋은 생략될 수 있다.
- [0020] 스토리지 컨트롤러(210)는 리셋 이후에 호스트(100)에 덤프 데이터(Dump data)의 저장이 완료되었음을 알린다. 호스트(100)로부터 인-밴드 채널(350)의 물리 계층의 리셋 요청을 받으면, 스토리지 컨트롤러(210)는 인-밴드 채널(350)을 사용하기 위한 인터페이스를 리셋한다. 그리고 호스트(100)로부터 덤프 데이터(Dump data)의 전송을 요청받으면, 버퍼 메모리(220)이나 불휘발성 메모리(230)에 저장된 덤프 데이터를 인-밴드 채널(350)을 통해서 전송할 것이다. 호스트(100)에 전송된 덤프 데이터(Dump data)를 사용하여 디버깅 장치는 스토리지 장치(200)에서 발생한 오류를 분석할 수 있다.
- [0021] 상술한 본 발명의 스토리지 장치(200)의 구성 및 기능에 의하여 디버깅을 위한 덤프 데이터의 저장 요청은 지속의 사이드-밴드 채널(300)을 통해서 제공받을 수 있다. 그리고 덤프 데이터의 저장이 완료된 이후에, 인-밴드 채널(350)을 사용하기 위한 인터페이스의 리셋 후에 덤프 데이터는 고속으로 호스트(100)에 전송될 수 있다.
- [0022] 도 2는 도 1의 스토리지 장치의 구성을 구체적으로 보여주는 블록도이다. 도 2를 참조하면, 스토리지 장치(200)는 스토리지 컨트롤러(210), 버퍼 메모리(220), 그리고 불휘발성 메모리 장치(230)를 포함한다.
- [0023] 스토리지 컨트롤러(210)는 사이드-밴드 인터페이스(211), 중앙처리장치(212), 워킹 메모리(213), 인-밴드 인터페이스(214), 버퍼 매니저(216), 플래시 인터페이스(218)를 포함할 수 있다. 사이드-밴드 인터페이스(211) 및 인-밴드 인터페이스(214)는 호스트 인터페이스(Host Interface)를 구성한다.
- [0024] 사이드-밴드 인터페이스(211)는 스토리지 컨트롤러(210)와 호스트(100) 사이에서 인터페이스를 제공할 수 있다. 사이드-밴드 인터페이스(211)는, 예를 들면, 직렬 데이터 라인(SDA) 1개와 직렬 클록 라인(SCL) 1개를 구비하며 양방향 통신이 가능한 I²C 인터페이스일 수 있다. I²C 인터페이스 프로토콜에서 통신 상대는 버스 마스터가 통신 상대의 고유 어드레스를 지정함으로써 결정된다. I²C 인터페이스는 풀업 저항(Pull-up Resistor)이 연결된 직렬 데이터 라인(SDA)과 직렬 클록 라인(SCL)의 양방향 오픈 컬렉터 라인을 사용할 수 있다.
- [0025] 하지만, 사이드-밴드 인터페이스(211)는 SMBus(System Management Bus), UART(Universal Asynchronous Receiver Transmitter), SPI(Serial Peripheral Interface), HSIC(High-Speed Inter-Chip) 등과 같이 다양한 프로토콜들로 대체될 수 있음을 잘 이해될 것이다. 사이드-밴드 인터페이스(211)에서는 버스 마스터가 지정하는 임의의 장치와 데이터 송수신이 가능하다. 또, 사이드-밴드 인터페이스(211) 프로토콜에서는 버스 경합을 회피하는 메커니즘이 정의되어 있으므로, 임의로 지정된 장치가 마스터로 동작할 수 있다.
- [0026] 중앙처리장치(212)는 불휘발성 메모리 장치(230)에 대한 읽기 및 쓰기 동작에 필요한 다양한 제어 정보를 사이드-밴드 인터페이스(211), 인-밴드 인터페이스(214), 그리고 플래시 인터페이스(218)의 레지스터들에 전달한다. 중앙처리장치(212)는 스토리지 컨트롤러(210)의 다양한 제어 동작을 위해 제공되는 펌웨어에 따라 동작할 수 있다. 예를 들면, 중앙처리장치(212)는 불휘발성 메모리 장치(230)를 관리하기 위한 가비지 컬렉션(Garbage collection)이나, 주소 맵핑, 웨어 레벨링 등을 수행하기 위한 플래시 변환 계층(FTL)을 실행할 수 있다.

- [0027] 중앙처리장치(212)는 워킹 메모리(213) 또는 롬으로부터 제공되는 덤프 저장 모듈(215) 및 덤프 전송 모듈(217)을 실행할 수 있다. 덤프 저장 모듈(215)은 호스트(100)로부터의 덤프 저장 요청(Dump request)에 응답하여 오류나 고장이 발생한 시점의 상태를 저장하기 위한 덤프 데이터를 저장한다. 덤프 데이터(Dump data)는 리셋에 의해서 소실될 수 있는 데이터와 리셋 이후에도 소실되지 않는 데이터가 있다. 덤프 저장 모듈(215)은 리셋에 의해서 소실되는 데이터를 우선적으로 버퍼 메모리(220) 또는 불휘발성 메모리(230)에 저장할 것이다.
- [0028] 덤프 전송 모듈(217)의 구동에 따라 중앙처리장치(212)는 인-밴드 인터페이스(214)를 리셋시킨다. 리셋 이후에, 덤프 전송 모듈(217)에 의해 중앙처리장치(212)는 버퍼 메모리(220)나 불휘발성 메모리(230)에 저장된 덤프 데이터를 인-밴드 인터페이스(214)를 사용하여 호스트(100)로 전송한다.
- [0029] 워킹 메모리(213)는 중앙처리장치(212)의 동작 메모리, 캐시 메모리 또는 버퍼 메모리로 사용될 수 있다. 워킹 메모리(213)는 중앙처리장치(212)가 실행하는 코드들 및 명령들을 저장할 수 있다. 워킹 메모리(213)는 중앙처리장치(212)에 의해 처리되는 데이터를 저장할 수 있다. 워킹 메모리(213)는 예시적으로 SRAM(Static RAM)으로 구현될 수 있다. 특히, 워킹 메모리(213)에는 오류나 고장 이벤트 발생시에 덤프 데이터를 추출하여 저장하는 덤프 저장 모듈(215)과 저장된 덤프 데이터를 전송하기 위한 덤프 전송 모듈(217)이 로드된다. 덤프 저장 모듈(215)과 덤프 전송 모듈(217)은 중앙처리장치(212)에 의해서 실행되며, 덤프 데이터의 저장과 호스트(100)로의 전송을 제어한다. 이뿐 아니라, 워킹 메모리(213)에는 플래시 변환 계층(FTL)이나 다양한 메모리 관리 모듈이 저장될 수 있다. 여기서, 덤프 저장 모듈(215)이나 덤프 전송 모듈(217)은 소프트웨어로 구현된 것으로 설명되었다. 하지만, 덤프 저장 모듈(215)이나 덤프 전송 모듈(217)이 기능 블록(IP Block)과 같은 하드웨어로도 구현될 수 있음은 잘 이해될 것이다.
- [0030] 인-밴드 인터페이스(214)는 호스트(100)와 데이터를 교환하기 위한 메인 채널을 제공한다. 사이드-밴드 인터페이스(211)가 관리 및 오류 제어를 위한 채널을 제공하는 반면, 인-밴드 인터페이스(214)는 고속의 데이터 전송 채널을 제공한다. 인-밴드 인터페이스(214)는 USB(Universal Serial Bus), SATA(Serial AT Attachment), SAS(Serial Attached SCSI), HSIC(High Speed Interchip), SCSI(Small Computer System Interface), PCI(Peripheral Component Interconnection), PCIe(PCI express), NVMe(NonVolatile Memory express), UFS(Universal Flash Storage), SD(Secure Digital), MMC(MultiMedia Card), eMMC (embedded MMC), DIMM(Dual In-line Memory Module), RDIMM(Registered DIMM), LRDIMM(Load Reduced DIMM) 등과 같은 다양한 통신 방식들 중 적어도 하나를 이용하여 통신하도록 구성될 수 있다.
- [0031] 버퍼 매니저(216)는 버퍼 메모리(220)의 읽기 및 쓰기 동작들을 제어한다. 예를 들면, 버퍼 매니저(216)는 쓰기 데이터(Write data)나 읽기 데이터(Read data)를 버퍼 메모리(220)에 일시 저장한다. 더불어, 버퍼 매니저(216)는 중앙처리장치(212)의 제어에 따라 덤프 데이터를 버퍼 메모리(220)의 덤프 영역(225)에 저장할 수 있다.
- [0032] 플래시 인터페이스(218)는 플래시 메모리 장치(230)와 데이터를 교환한다. 플래시 인터페이스(218)는 버퍼 메모리(220)로부터 전달되는 데이터를 플래시 메모리 장치(230)에 기입한다. 플래시 인터페이스(218)는 플래시 메모리 장치(230)로부터의 읽기 데이터(Read data)를 버퍼 메모리(220)나 호스트(100)로 전달할 수 있다. 특히, 플래시 인터페이스(218)는 중앙처리장치(212)의 제어에 따라 덤프 데이터를 불휘발성 메모리 장치(230)의 덤프 영역(235)에 저장하거나 독출할 수 있다.
- [0033] 버퍼 메모리(220)는 스토리지 장치(200)의 입출력 버퍼로 제공된다. 더불어, 버퍼 메모리(220)는 스토리지 장치(200)의 덤프 데이터(Dump data)를 저장할 수 있다. 만일, 스토리지 장치(200)에 오류가 발생하는 경우, 스토리지 컨트롤러(210)는 덤프 데이터를 추출하여 버퍼 메모리(220)의 덤프 영역(225)에 기입하게 될 것이다. 버퍼 메모리(220)는 더불어, 스토리지 장치(200)의 동작 상태(Status)나 모니터링된 다양한 정보를 저장할 수 있을 것이다.
- [0034] 불휘발성 메모리 장치(230)는 호스트(100)에 의해서 기입 요청된 데이터가 최종적으로 저장되는 저장 매체이다. 불휘발성 메모리 장치(230)는 스토리지 장치(200)의 플래시 인터페이스(218)와 연결된다. 불휘발성 메모리 장치(230)에도 덤프 데이터(Dump data)를 저장하기 위한 덤프 영역(235)을 포함할 수 있다. 예를 들면, 덤프 데이터(Dump data)의 추출 후에 덤프 저장 모듈(215)에 의해서 수행되는 리셋 대상에 버퍼 메모리(220)가 포함되는 경우에, 덤프 데이터(Dump data)는 불휘발성 메모리 장치(230)에 저장되는 것이 바람직하다. 하지만, 덤프 저장 모듈(215)에 의해서 수행되는 리셋 대상에 버퍼 메모리(220)가 포함되지 않더라도, 덤프 데이터(Dump data)를 저장하기 위한 덤프 영역(235)이 불휘발성 메모리 장치(230)에 포함될 수 있다.
- [0035] 불휘발성 메모리 장치(230)는 예를 들면, 하나 이상의 플래시 메모리로 제공될 수 있다. 예시적으로, 불휘발성

메모리 장치(230)는 EEPROM(Electrically Erasable and Programmable ROM), 낸드 플래시 메모리, 노어 플래시 메모리, PRAM(Phase-change RAM), ReRAM(Resistive RAM), FRAM(Ferroelectric RAM), STT-MRAM(Spin-Torque Magnetic RAM) 등과 같은 다양한 불휘발성 메모리 소자들로 구현될 수 있다. 간결한 설명을 위하여, 불휘발성 메모리 장치(230)는 낸드 플래시 메모리를 포함하는 것으로 가정한다.

[0036] 예시적으로, 본 발명의 기술적 사상에 따른 예시적인 실시 예로서, 불휘발성 메모리 장치(230)는 3차원 메모리 어레이를 포함할 수 있다. 3차원 메모리 어레이는, 실리콘 기판 및 메모리 셀들의 동작에 연관된 회로의 위에 배치되는 활성 영역을 갖는 메모리 셀들의 어레이들의 하나 또는 그 이상의 물리 레벨들에 모놀리식(Monolithically) 형성될 수 있다. 메모리 셀들의 동작에 연관된 회로는 기판 내에 또는 기판 위에 위치할 수 있다. 모놀리식(Monolithical)이란 용어는, 3차원 어레이의 각 레벨의 층들이 3차원 어레이의 하위 레벨의 층들 위에 직접 증착됨을 의미한다.

[0037] 본 발명의 기술적 사상에 따른 예시적인 실시 예로서, 3차원 메모리 어레이는 수직의 방향성을 가지며, 적어도 하나의 메모리 셀이 다른 하나의 메모리 셀 위에 위치하는 수직 NAND 스트링들(Vertical NAND Strings)을 포함한다. 적어도 하나의 메모리 셀은 전하 트랩 층을 포함한다. 각각의 수직 NAND 스트링은 메모리 셀들 위에 위치하는 적어도 하나의 선택 트랜지스터를 포함할 수 있다. 적어도 하나의 선택 트랜지스터는 메모리 셀들과 동일한 구조를 갖고, 메모리 셀들과 함께 모놀리식으로 형성될 수 있다.

[0038] 3차원 메모리 어레이가 복수의 레벨들로 구성되고, 레벨들 사이에 공유된 워드 라인들 또는 비트 라인들을 갖고, 3차원 메모리 어레이에 적합한 구성은 미국등록특허공보 제7,679,133호, 미국등록특허공보 제8,553,466호, 미국등록특허공보 제8,654,587호, 미국등록특허공보 제8,559,235호, 그리고 미국공개특허공보 제2011/0233648호에 개시되어 있으며, 본 발명의 레퍼런스로 포함된다.

[0039] 이상의 구조를 통해서 스토리지 장치(200)는 저속으로 동작하는 사이드-밴드 인터페이스(211)를 통해서 덤프 저장 요청을 받고, 덤프 데이터를 버퍼 메모리(220)나 불휘발성 메모리 장치(230)에 저장한다. 이후, 스토리지 장치(200)는 인-밴드 인터페이스(214)의 리셋 후에 저장된 덤프 데이터를 인-밴드 인터페이스(214)를 사용하여 호스트(100)로 전송한다. 따라서, 본 발명의 스토리지 장치(200)는 인-밴드 인터페이스(214)에서의 고장이나 오류가 발생하더라도, 고장 상태를 최대한 반영하는 덤프 데이터의 저장이 가능하다. 또한, 저장된 덤프 데이터를 고속의 인-밴드 인터페이스(214)를 통해서 전송하기 때문에, 방대한 사이즈의 덤프 데이터라 할지라도 신속하게 호스트(100)로 전달할 수 있다.

[0040] 도 3은 본 발명의 스토리지 장치의 덤프 데이터를 저장하는 과정을 예시적으로 보여주는 블록도이다. 도 3을 참조하면, 스토리지 장치(200)는 호스트(100)의 덤프 저장 요청에 응답하여 덤프 데이터를 추출하고, 추출된 덤프 데이터를 버퍼 메모리(220) 또는 불휘발성 메모리 장치(230)에 저장한다.

[0041] 스토리지 컨트롤러(210)는 사이드-밴드 인터페이스(211)를 통해서 수신한 덤프 저장 요청(Dump request)에 응답하여 덤프 데이터(219)를 수집한다. 스토리지 장치(200)의 하드웨어적인 문제나, 소프트웨어의 프로세싱 오류, 또는 인터페이스(예를 들면, 인-밴드 인터페이스)의 응답 지연 오류가 발생할 수 있다. 이러한 오류나 문제는 호스트(100)가 검출할 수도 있고, 스토리지 장치(200)에서 검출하여 오류 이벤트로 호스트(100)에 보고할 수도 있다. 호스트(100)는 사이드-밴드 인터페이스(211)를 사용하여 덤프 저장 요청(Dump request)을 스토리지 컨트롤러(210)에 전달한다.

[0042] 스토리지 컨트롤러(210)는 덤프 저장 요청(Dump request)에 응답하여 문제나 오류가 발생한 시점의 제반 스토리지 상태를 덤프 데이터로 작성한다. 그리고 작성된 덤프 데이터는 버퍼 메모리(220)의 덤프 영역(225)에 기입될 것이다. 덤프 데이터의 덤프 영역(225)으로의 쓰기 동작은 참조번호 ①로 도시되어 있다. 오류가 발생한 시점에 덤프 데이터를 작성하는 방식에 관해서는 구체적인 설명은 생략하기로 한다.

[0043] 덤프 데이터(219)는 버퍼 메모리의 덤프 영역(225)에 저장된 후에 다시 불휘발성 메모리의 덤프 영역(235)으로 이동(Migration)될 수 있다. 덤프 데이터(219)의 덤프 영역(225)으로의 쓰기 동작은 참조번호 ②로 도시되어 있다. 덤프 데이터(219)의 저장이 완료된 후에 버퍼 메모리(220)가 리셋되는 경우에는 버퍼 메모리(220)에 저장된 덤프 데이터는 소실될 수 있다. 따라서, 리셋시에도 안전하게 덤프 데이터를 유지하기 위해서는 불휘발성 메모리 장치(230)의 덤프 영역(235)에 저장되는 것이 바람직하다.

[0044] 덤프 데이터(219)의 저장은 버퍼 메모리(220)를 사용하지 않고도 이루어질 수 있다. 예를 들면, 불휘발성 메모리 장치(230)가 고속의 쓰기 성능을 제공하는 경우라면, 덤프 데이터(219)는 스토리지 컨트롤러(210)로부터 불휘발성 메모리 장치(230)의 덤프 영역(235)에 직접 기입될 수 있다. 이러한 덤프 데이터(219)의 쓰기 동작은 참

조번호 ③으로 도시되어 있다.

- [0045] 이상에서는 덤프 저장 요청에 응답하여 스토리지 장치(200)에서 수행되는 덤프 데이터(219)의 저장 방법이 설명되었다. 다만, 덤프 데이터(219)는 덤프 데이터의 저장 이후에 수행되는 리셋 동작에 따라 저장 위치가 달라질 수 있다. 리셋 동작시 버퍼 메모리(220)가 리셋 대상에서 제외되는 경우라면, 덤프 데이터(219)는 불휘발성 메모리 장치(230)로 이동될 필요는 없다. 하지만, 버퍼 메모리(220)가 리셋 대상에 포함되는 경우라면, 덤프 데이터(219)는 불휘발성 메모리 장치(230)에 저장되어야 할 것이다.
- [0046] 도 4는 본 발명의 덤프 데이터가 저장된 영역을 예시적으로 보여주는 도면이다. 도 4를 참조하면, 불휘발성 메모리 장치(230)의 덤프 영역(235)의 구성이 도시되어 있다. 여기서, 버퍼 메모리(220)의 덤프 영역(225)도 불휘발성 메모리 장치(230)의 덤프 영역(235)과 동일한 방식으로 덤프 데이터의 속성에 따라 구분될 수 있을 것이다.
- [0047] 먼저, 제 1 덤프 영역(237)에는 리셋 과정에서 소실 가능한 제 1 덤프 데이터(Dump_data_1)가 저장될 수 있다. 덤프 저장 모듈(215)은 덤프 저장 요청(Dump request)을 수신하면, 최초 오류나 고장, 또는 불량이 감지된 순간의 스토리지 장치(200)의 상태 정보나, 관리 데이터, 유저 데이터 등을 저장할 것이다. 이들 데이터 중에서 덤프 데이터의 저장이 완료된 이후에 수행되는 리셋 동작시에 변경되는 데이터가 존재할 수 있다. 예를 들면, 인-밴드 인터페이스(214)를 통한 데이터 전송 중에 오류가 발생한 경우, 인-밴드 인터페이스(214)의 레지스터들에 로드된 명령어나 상태 정보들은 인-밴드 인터페이스(214)의 리셋 이후에 사라지게 될 것이다. 덤프 저장 모듈(215)은 이러한 데이터를 제 1 덤프 데이터(Dump_data_1)로 간주하고 제 1 덤프 영역(237)에 우선적으로 저장한다. 제 1 덤프 데이터(Dump_data_1)는 예를 들면, 인-밴드 인터페이스(214)의 컨텍스트(Context), 데이터 전송을 수행하는 펌웨어 컨텍스트, 그리고 명령어 이력(Command history)를 포함할 수 있다. 덤프 저장 모듈(215)은 제 1 덤프 데이터(Dump_data_1)를 덤프해서 생성된 스냅샷(Snapshot) 데이터를 제 1 덤프 영역(237)에 저장할 수 있다.
- [0048] 반면, 제 2 덤프 영역(239)에는 덤프 데이터의 저장 후에 발생하는 리셋에 의해서도 소실되거나 변경되지 않는 제 2 덤프 데이터(Dump_data_2)가 저장될 수 있다. 예를 들면, 스토리지 장치(200)에 업데이트되는 어드레스 맵핑 정보와 같은 메타 데이터나 사용자 데이터는 인-밴드 인터페이스(214)의 리셋 이전이나 이후에도 동일한 값을 유지할 것이다. 이러한 제 2 덤프 데이터(Dump_data_2)는 제 2 덤프 영역(239)에 저장된 후에 호스트(100)에 전달될 수 있다. 제 2 덤프 데이터(Dump_data_2)는 실질적으로 별도의 덤프 동작없이, 원래 저장된 위치에서 호스트(100)로 전송될 수도 있을 것이다.
- [0049] 오류나 고장 발생시, 스토리지 장치(200)의 제반 상태를 분석하기 위해서는 실질적으로 제 1 덤프 데이터(Dump_data_1)와 제 2 덤프 데이터(Dump_data_2)가 모두 필요하다. 하지만, 실질적으로 정확한 오류 분석 또는 고장 분석을 위해 필요한 덤프 데이터의 사이즈는 커질 수밖에 없다. 대용량의 덤프 데이터를 저속의 사이드-밴드 채널(300)을 통해서 호스트(100)에 제공하기 위해서는 수 시간 또는 수일이 걸릴 수도 있다. 하지만, 본 발명의 실시 예에 따르면, 대용량의 덤프 데이터라도 고속으로 전달받을 수 있어, 신속한 고장 분석이 가능하다.
- [0050] 도 5는 본 발명의 실시 예에 따른 호스트(100)의 동작을 보여주는 순서도이다. 도 5를 참조하면, 호스트(100)는 스토리지 장치(200)와의 통신중에 고장이나 오류가 검출되면 사이드-밴드 채널(300)로 덤프 저장 요청을 보내고, 인-밴드 채널(350)로 저장된 덤프 데이터를 제공 받는다.
- [0051] S110 단계에서, 호스트(100)는 스토리지 장치(200)의 고장이나 오류를 검출한다. 예를 들면, 스토리지 장치(200)로부터 제공되는 데이터로부터 오류를 검출하거나, 스토리지 장치(200)의 오류 보고를 통해서 호스트(100)는 고장이나 오류를 인식할 수 있다. 스토리지 장치(200)는 고장이나 오류를 검출할 수 있고, 그 결과를 호스트(100)에 보고할 수도 있다. 또는, 호스트(100)가 비동기 이벤트 요청 명령(Asynchronous event request)과 같은 상태 확인 명령을 스토리지 장치(200)에 제공할 수 있다. 호스트(100)는 스토리지 장치(200)의 고장이나 오류 보고, 또는 자체적인 검출을 통해서 스토리지 장치(200)의 문제나 통신상의 문제를 판단할 수 있다. 만일, 오류나 고장이 존재하지 않는 경우, 절차는 S110 단계로 복귀하여 지속적으로 오류나 고장을 모니터링할 것이다. 하지만, 오류나 고장이 검출되면, 절차는 S120 단계로 이동한다.
- [0052] S120 단계에서, 호스트(100)는 고장이나 오류가 발생한 시점의 스토리지 장치(200)의 상태를 보존하기 위한 덤프 데이터(Dump data) 또는 불량 컨텍스트(Failure context)를 추출하여 저장할 것을 스토리지 장치(200)에 요청한다. 즉, 호스트(100)는 스토리지 장치(200)에 덤프 데이터의 저장 요청을 사이드-밴드 채널(300)을 통해서 전송한다. 그러면, 스토리지 장치(200)는 인-밴드 인터페이스(214)를 포함하는 각 구성들이나 펌웨어(Firmware)

e)의 고장이나 오류 당시의 상태를 추출하여 덤프 데이터로 작성한다. 작성된 덤프 데이터는 덤프 영역(225 또는 325)에 저장된다. 선택적으로, 스토리지 장치(200)는 일부 또는 모든 구성들에 대해 리셋 동작을 수행할 수 있을 것이다. 리셋 동작이 완료되면, 스토리지 장치(200)는 덤프 데이터의 저장이 완료되었음을 호스트(100)에 알린다.

[0053] S130 단계에서, 호스트(100)는 덤프 데이터의 저장이 완료되었음을 스토리지 장치(200)로부터 보고받는다. 스토리지 장치(200)로부터 덤프 데이터의 저장이 완료(Complete)되었음을 보고받지 못한 경우(No 방향), 호스트(100)는 완료 보고를 받을 때까지 대기한다. 반면, 스토리지 장치(200)로부터 덤프 데이터의 저장이 완료되었음을 보고 받으면(Yes 방향), 절차는 S140 단계로 이동한다.

[0054] S140 단계에서, 호스트(100)는 스토리지 장치(200)로부터의 덤프 저장 완료 보고에 응답하여, 스토리지 장치(200)의 인-밴드 인터페이스(214)의 리셋 및 초기화 요청을 전송한다. 인-밴드 인터페이스(214)에 오류나 고장이 존재하는 경우, 고속으로 덤프 데이터를 전달받기 위해서는 인-밴드 인터페이스(214)의 리셋이 선행되어야 한다. 인-밴드 인터페이스(214)가 사용 가능한 상태로 복구되기 위해서 호스트(100)로부터의 리셋이나 초기화 명령을 제공받을 수 있다. 이때, 리셋이나 초기화 명령은 명령어 시퀀스뿐 아니라, 리셋 신호와 같은 제어 신호를 통해서 제공될 수도 있음은 잘 이해될 것이다. 인-밴드 인터페이스(214)의 리셋이 완료되면, 스토리지 장치(200)로부터 인-밴드 인터페이스(214)의 리셋 완료 보고를 받는다.

[0055] S150 단계에서, 인-밴드 인터페이스(214)의 리셋 완료 보고에 따라 호스트(100)는 인-밴드 인터페이스(214)가 사용 가능한 상태로 복구된 것으로 인식한다. 그리고 호스트(100)는 저장된 덤프 데이터를 인-밴드 인터페이스(214)를 사용하여 요청한다. 이때에는 일반적인 읽기 명령어를 사용하여 덤프 데이터가 요청될 수 있을 것이다. 덤프 데이터의 사이즈가 크더라도, 고속의 인-밴드 인터페이스(214)를 통해서 제공받을 수 있기 때문에 신속하게 덤프 데이터의 획득이 가능하다.

[0056] 이상에서는 스토리지 장치(200)의 오류 발생시 호스트(100)는 사이드-밴드 인터페이스(211)를 사용하여 덤프 저장 요청을 스토리지 장치(200)에 전송한다. 그리고 호스트(100)는 인-밴드 인터페이스(214)를 리셋하고, 리셋된 인-밴드 인터페이스(214)를 통해서 저장된 덤프 데이터를 제공받는다. 이러한 절차를 통해서 호스트(100)는 인-밴드 인터페이스의 오류나 고장 발생시에도 고속으로 오류 정보를 포함하는 덤프 데이터를 제공받을 수 있다.

[0057] 도 6은 본 발명의 일 실시 예에 따른 스토리지 장치의 덤프 데이터 관리 방법을 보여주는 순서도이다. 도 6을 참조하면, 스토리지 장치(200)는 사이드-밴드 인터페이스(211)를 통해서 덤프 저장 요청을 수신하고, 인-밴드 인터페이스(214)를 통해서 덤프 데이터를 호스트(100)에 전송한다.

[0058] S210 단계에서, 스토리지 장치(200)는 고장이나 오류를 검출할 수 있다. 예를 들면, 스토리지 장치(200)는 호스트(100)의 명령이나 자체적인 메모리 관리 동작시 발생하는 오류나 고장을 검출한다. 더불어, 스토리지 장치(200)는 소프트웨어적인 오류뿐만 아니라 전원 오류를 비롯한 다양한 하드웨어적인 고장도 검출할 수 있다. 오류가 검출되지 않으면(No 방향), 스토리지 장치(200)는 지속적으로 오류를 모니터링한다. 반면, 오류가 검출되면(Yes 방향), 절차는 S220 단계로 이동한다.

[0059] S220 단계에서, 스토리지 장치(200)는 사이드-밴드 인터페이스(211)를 통해서 호스트(100)에 오류 이벤트를 보고한다. 스토리지 장치(200)는 호스트(100)로부터의 오류 이벤트 보고 요청에 응답하거나, 또는 자체적인 오류 보고 방식에 따라 호스트(100)에 오류 발생을 보고할 수 있을 것이다. 오류 보고에 응답하여, 호스트(100)는 덤프 저장 요청을 스토리지 장치(200)에 전달한다.

[0060] S230 단계에서, 스토리지 장치(200)는 사이드-밴드 인터페이스(211)를 통해서 전달되는 호스트(100)로부터의 덤프 저장 요청을 수신한다.

[0061] S240 단계에서, 스토리지 장치(200)의 덤프 저장 모듈(215, 도 2 참조)은 사이드-밴드 인터페이스(211)를 통해서 전달되는 덤프 저장 요청에 응답하여 덤프 데이터를 생성한다. 스토리지 장치(200)는 덤프 저장 요청에 따라 고장이나 오류가 발생한 시점에서의 스토리지 장치(200)의 동작 상태를 지시하는 제반 데이터를 수집할 수 있다. 특히, 호스트(100)로부터의 명령어를 처리하기 위한 펌웨어의 상태 정보나, 인터페이스들(211, 214, 218)의 레지스터 정보가 수집되고 덤프 데이터로 저장될 수 있다. 이러한 인터페이스들(211, 214, 218)의 레지스터 정보는 이후 수행되는 리셋 동작시에 소실될 수 있는 데이터이다. 따라서, 이러한 데이터의 추출이 덤프 데이터의 생성시 최우선적으로 진행될 수 있다. 더불어, 스토리지 장치(200)는 리셋 과정에서 소실되지 않는 데이터들도 덤프 데이터에 포함시킬 수 있다. 예를 들면, 스토리지 장치(200)는 각종 사용자 데이터나 어드레스 맵핑 정보와 같은 메타 데이터들을 덤프 데이터에 포함시킬 수 있을 것이다. 덤프 데이터는 버퍼 메모리(220)의

덤프 영역(225)이나 불휘발성 메모리 장치(230)의 덤프 영역(235)에 저장될 수 있다.

- [0062] S250 단계에서, 호스트(100)로부터 인-밴드 인터페이스(214)의 리셋 요청을 수신한다. 예를 들면, 호스트(100)로부터 제공되는 인-밴드 인터페이스(214)의 리셋 요청은 덤프 전송 모듈(217, 도 2 참조)에 의해서 감지될 수 있다. 인-밴드 인터페이스(214)의 리셋 요청은 인-밴드 인터페이스(214)를 통해서 전달될 수도 있을 것이다.
- [0063] S260 단계에서, 스토리지 장치(200)는 호스트(100)로부터 전달되는 리셋 요청에 따라 인-밴드 인터페이스(214)를 리셋한다. 이때, 리셋 이후에 인-밴드 인터페이스(214)의 설정 파라미터들은 디폴트값으로 초기화될 수 있다. 인-밴드 인터페이스(214)는 리셋에 의해서 이전에 오류 상태나 고장 상태에 있더라도 사용 가능한 상태로 복구될 것이다. 리셋이 완료되면, 스토리지 장치(200)는 리셋 완료 응답을 전송한다.
- [0064] S270 단계에서, 스토리지 장치(200)는 호스트(100)로부터 덤프 데이터 전송 요청을 기다린다. 호스트(100)로부터 덤프 데이터 전송 요청이 수신되지 않으면(No 방향), 지속적으로 덤프 데이터 전송 요청을 기다린다. 호스트(100)로부터 덤프 데이터 전송 요청이 수신되면(Yes 방향), 절차는 S280 단계로 이동한다.
- [0065] S280 단계에서, 스토리지 장치(200)는 덤프 영역(225 또는 235)에 저장된 덤프 데이터를 인-밴드 인터페이스(214)를 사용하여 호스트(100)로 전송한다.
- [0066] 이상에서는 스토리지 장치(200)의 사이드-밴드 인터페이스(211)를 통한 덤프 저장 요청 수신과, 인-밴드 인터페이스(214)를 사용한 덤프 데이터의 전송 절차들이 간략히 설명되었다. 본 발명의 디버깅 방법에 따르면, 덤프 데이터의 용량이 크더라도 고속으로 덤프 데이터의 획득이 가능하다. 따라서, 본 발명의 스토리지 장치(200)에 따르면, 대용량의 덤프 데이터가 오류 정보의 소실없이 신속히 추출될 수 있으며, 원거리의 디버깅 호스트에게 전송될 수 있다. 따라서, 본 발명의 스토리지 장치(200)는 원격 진단이나 원격 디버깅으로 관리될 수 있다.
- [0067] 도 7은 도 5 및 도 6에서 각각 설명된 호스트 및 스토리지 장치의 오류 관리 동작 보여주는 도면이다. 도 7을 참조하면, 사이드-밴드 인터페이스(211)를 통해서 덤프 저장 요청이 전달되고, 인-밴드 인터페이스(214)를 통해서 덤프 데이터가 호스트(100)에 전달될 수 있다.
- [0068] S1 단계에서, 스토리지 장치(200)의 내부의 오류나 고장이 검출될 수 있다. 예를 들면, 호스트(100)는 사이드-밴드 인터페이스(211)를 통해서 고장이나 오류 이벤트의 발생을 모니터링할 수 있다. 호스트(100)는 다양한 오류 검출 동작을 통해서 스토리지 장치(200)와의 트랜잭션에서의 오류나 고장을 감지할 수 있다.
- [0069] S2 단계에서, 호스트(100)는 고장이나 오류에 대응하여 덤프 데이터 저장 요청을 스토리지 장치(200)에 전달한다. 스토리지 장치(200)는 오류 발생시에 호스트(100)로부터 사이드-밴드 채널(350)을 통해서 디버깅을 위한 덤프 데이터의 저장 요청을 수신한다.
- [0070] S3 단계에서, 스토리지 장치(200)는 덤프 저장 요청에 응답하여, 오류 발생 상태를 보존하기 위한 덤프 데이터 또는 오류 컨텍스트(Failure context)를 저장한다. 스토리지 장치(200)는 덤프 데이터를 추출하여 버퍼 메모리(220)의 덤프 영역(225)이나 불휘발성 메모리 장치(230)의 덤프 영역(235)에 저장한다. 특히, 오류나 고장이 발생한 시점의 스토리지 장치(200)의 상태 데이터를 중에서 추후에 수행될 인-밴드 인터페이스(214)의 리셋시에 소실될 데이터가 우선적으로 저장될 수 있을 것이다.
- [0071] S4 단계에서, 스토리지 장치(200)는 덤프 데이터의 저장이 완료되었음을 호스트(100)에 통지한다. 덤프 데이터의 저장이 완료되면, 스토리지 장치(200)는 덤프 데이터의 저장이 완료되었음을 사이드-밴드 인터페이스(211)를 통해서 호스트(100)에 전달할 것이다.
- [0072] S5 단계에서, 호스트(100)는 인-밴드 인터페이스(214)의 리셋 요청을 스토리지 장치(200)로 전송한다. 검출된 오류나 고장이 인-밴드 인터페이스(214)에서 발생한 경우라면, 인-밴드 인터페이스(214)의 재사용이 가능한 상태로 복원하기 위해서는 리셋이 우선되어야 한다. 인-밴드 인터페이스(214)의 리셋 요청은 별도의 핀을 통해서 제공되는 제어 신호나 하위 레벨의 명령어를 통해서 전달 가능하다. 따라서, 인-밴드 인터페이스(214)의 리셋은 인-밴드 인터페이스(214)를 사용하여 전달 가능하다.
- [0073] S6 단계에서, 스토리지 장치(200)는 인-밴드 인터페이스(214)에 대한 리셋 동작을 수행한다. 리셋에 의해서 인-밴드 인터페이스(214)의 동작 상태는 초기화될 수 있다. 그리고 인-밴드 인터페이스(214)의 레지스터 값들이나 설정 값들은 디폴트값으로 초기화될 수 있을 것이다.
- [0074] S7 단계에서, 스토리지 장치(200)는 인-밴드 인터페이스(214)의 리셋 완료 응답을 호스트(100)에 전달한다. 리셋된 인-밴드 인터페이스(214)에 의해서 고속의 데이터 전송이 가능한 상태임을 호스트(100)에 알리기 위한 절

차이다.

- [0075] S8 단계에서, 호스트(100)는 덤프 영역(225 또는 235)에 저장된 덤프 데이터의 읽기 요청을 스토리지 장치(200)에 전달한다. 이때, 덤프 데이터의 읽기 요청은 인-밴드 인터페이스(214)를 사용하여 전달될 수 있다.
- [0076] S9 단계에서, 스토리지 장치(200)는 덤프 데이터를 인-밴드 인터페이스(214)를 통해서 호스트(100)에 전송한다. 덤프 데이터의 사이즈가 크더라도 인-밴드 인터페이스(214)를 사용하기 때문에 고속으로 전송 가능하다.
- [0077] 여기서, S1~S4 단계에서 수행되는 호스트(100)와 스토리지 장치(200) 간의 통신은 사이드-밴드 인터페이스(211)를 통해서 수행될 수 있다. 왜냐하면, 검출된 고장이나 오류가 인-밴드 인터페이스(214)에 기인할 수 있기 때문이다. 그리고 S5~S9 단계에서 수행되는 호스트(100)와 스토리지 장치(200) 간의 통신은 인-밴드 인터페이스(214)를 통해서 수행될 수 있다. 덤프 데이터가 모두 저장된 이후에는 인-밴드 인터페이스(214)가 리셋되어 재사용 가능해지기 때문이다.
- [0078] 도 8은 본 발명의 다른 실시 예에 따른 스토리지 장치의 덤프 데이터 관리 방법을 보여주는 순서도이다. 도 8을 참조하면, 스토리지 장치(200)는 사이드-밴드 인터페이스(211)를 통해서 덤프 저장 요청을 수신하고, 인-밴드 인터페이스(214)를 통해서 덤프 데이터를 호스트(100)에 전송한다. 더불어, 스토리지 장치(200)는 덤프 데이터의 저장이 완료되면, 스토리지 장치(100)의 일부 또는 모든 하드웨어를 리셋한 후에 호스트(100)에 덤프 완료 응답을 전송한다.
- [0079] S310 단계에서, 스토리지 장치(200)는 고장이나 오류를 검출한다. 스토리지 장치(200)는 펌웨어의 동작이나 인터페이스들의 응답 지연과 같은 소프트웨어적인 오류뿐만 아니라 하드웨어적인 고장도 검출할 수 있다. 오류가 검출되지 않으면(No 방향), 스토리지 장치(200)는 지속적으로 오류를 모니터링한다. 반면, 오류가 검출되면(Yes 방향), 절차는 S320 단계로 이동한다.
- [0080] S320 단계에서, 스토리지 장치(200)는 사이드-밴드 인터페이스(211)를 통해서 호스트(100)에 오류 이벤트가 발생했음을 보고한다. 오류 이벤트의 보고에 응답하여, 호스트(100)는 덤프 저장 요청을 사이드-밴드 인터페이스(211)를 통해서 스토리지 장치(200)에 전달할 것이다.
- [0081] S330 단계에서, 스토리지 장치(200)는 사이드-밴드 인터페이스(211)를 통해서 전달되는 덤프 저장 요청을 수신한다. 덤프 저장 요청이 호스트(100)로부터 전달되지 않으면(No 방향), 스토리지 장치(200)는 덤프 저장 요청의 전송을 기다린다. 반면, 호스트(100)로부터 덤프 저장 요청이 전달되면(Yes 방향), 스토리지 장치(200)는 덤프 저장 요청을 인식한다. 그리고 절차는 S340 단계로 이동한다.
- [0082] S340 단계에서, 스토리지 장치(200)의 덤프 저장 모듈(215)은 사이드-밴드 인터페이스(211)를 통해서 전달되는 덤프 저장 요청에 응답하여 덤프 데이터를 추출한다. 덤프 저장 모듈(215)은 덤프 저장 요청에 따라 고장이나 오류가 발생한 시점에서의 스토리지 장치(200)의 동작 상태를 지시하는 제반 데이터를 수집할 수 있다. 특히, 호스트(100)로부터의 명령어를 처리하기 위한 펌웨어의 상태 정보나, 인터페이스들(211, 214, 218)의 레지스터 정보가 수집되고 덤프 데이터로 저장될 수 있다. 이러한 인터페이스들(211, 214, 218)의 레지스터 정보는 이후 수행되는 스토리지 장치(200)의 일부 하드웨어 리셋 동작시에 소실될 수 있는 상태 데이터이다. 따라서, 이러한 소실 가능한 상태 데이터의 추출이 덤프 데이터의 생성시 최우선적으로 진행될 수 있다. 더불어, 스토리지 장치(200)는 리셋 과정에서도 소실되지 않는 데이터들도 덤프 데이터에 포함시킬 수 있다. 예를 들면, 각종 사용자 데이터나 맵핑 정보와 같은 메타 데이터들을 덤프 데이터에 포함시킬 수 있을 것이다. 덤프 데이터는 버퍼 메모리(220)의 덤프 영역(225)이나 불휘발성 메모리 장치(230)의 덤프 영역(235)에 저장될 수 있다.
- [0083] S342 단계에서, 스토리지 장치(200)는 스토리지 장치(200)에 포함되는 일부 구성 또는 모든 구성에 대한 리셋을 수행한다. 검출된 고장이나 오류는 인-밴드 인터페이스(214)에서 발생한 것이 아닐 수도 있다. 즉, 덤프 데이터의 호스트(100)로의 전송이 가능하기 위해서는, 스토리지 장치(200)의 하드웨어나 펌웨어 리셋이 수행될 수 있을 것이다. S342 단계에서, 인-밴드 인터페이스(214)의 리셋은 스kip될 수도 있다.
- [0084] S344 단계에서, 스토리지 장치(200)는 리셋이 완료되면, 스토리지 장치(200)는 호스트(100)로 리셋 완료 응답을 전송한다.
- [0085] S350 단계에서, 스토리지 장치(200)는 호스트(100)로부터 인-밴드 인터페이스(214)의 리셋 요청을 수신한다. 예를 들면, 호스트(100)로부터 제공되는 인-밴드 인터페이스(214)의 리셋 요청은 덤프 전송 모듈(217)에 의해서 감지될 수 있다. 인-밴드 인터페이스(214)의 리셋 요청은 인-밴드 인터페이스(214)를 통해서 전달될 수도 있을 것이다. 인-밴드 인터페이스(214)의 리셋 요청이 아직 수신되지 않았으면(No 방향), 스토리지 장치(200)는 지속

적으로 리셋 요청의 전송을 기다린다. 반면, 인-밴드 인터페이스(214)의 리셋 요청이 수신되면(Yes 방향), 절차는 S360 단계로 이동한다.

- [0086] S360 단계에서, 스토리지 장치(200)는 호스트(100)로부터 전달되는 리셋 요청에 따라 인-밴드 인터페이스(214)를 리셋한다. 이때, 리셋 이후에 인-밴드 인터페이스(214)의 설정 파라미터들은 디폴트값으로 초기화될 수 있다. 인-밴드 인터페이스(214)는 리셋에 의해서 이전에 오류 상태나 고장 상태에 있더라도 사용 가능한 상태로 복구할 것이다. 리셋이 완료되면, 스토리지 장치(200)는 리셋 완료 응답을 전송한다.
- [0087] S370 단계에서, 스토리지 장치(200)는 호스트(100)로부터 덤프 데이터 전송 요청을 기다린다. 호스트(100)로부터 덤프 데이터 전송 요청이 수신되지 않으면(No 방향), 지속적으로 덤프 데이터 전송 요청을 기다린다. 호스트(100)로부터 덤프 데이터 전송 요청이 수신되면(Yes 방향), 절차는 S380 단계로 이동한다.
- [0088] S380 단계에서, 스토리지 장치(200)는 덤프 영역(225 또는 235)에 저장된 덤프 데이터를 인-밴드 인터페이스(214)를 사용하여 호스트(100)로 전송한다.
- [0089] 이상에서는 스토리지 장치(200)의 사이드-밴드 인터페이스(211)를 통한 덤프 저장 요청 수신과, 인-밴드 인터페이스(214)를 사용한 덤프 데이터의 전송 방법이 간략히 설명되었다. 스토리지 장치(200)는 호스트(100)로부터 인-밴드 인터페이스(214)의 리셋 요청의 수신 이전에, 그리고 덤프 데이터의 저장이 완료된 직후에 일부 구성을 리셋할 수 있을 것이다. 이러한 리셋 과정의 실행을 통해서 덤프 데이터의 전송 성공률이 높아질 수 있다.
- [0090] 도 9는 도 8의 스토리지 장치와 호스트와의 상호 동작을 보여주는 도면이다. 도 9를 참조하면, 사이드-밴드 인터페이스(211)를 통해서 덤프 저장 요청이 전달되면, 스토리지 장치(200)는 덤프 데이터의 저장 이후에 일부 하드웨어에 대한 리셋 동작을 수행한다.
- [0091] S11 단계에서, 스토리지 장치(200) 또는 호스트(100)에 의해서 오류나 고장이 검출될 수 있다. 스토리지 장치(200)의 오류 검출시, 사이드-밴드 인터페이스(211)를 통해서 고장이나 오류 이벤트의 발생이 호스트(100)에 전달될 수 있을 것이다. 또는 호스트(100)의 모니터링에 의해서 고장 및 오류 이벤트의 발생이 검출될 수도 있을 것이다.
- [0092] S12 단계에서, 호스트(100)는 고장이나 오류 이벤트에 응답하여 덤프 저장 요청을 스토리지 장치(200)에 전달한다. 그러면, 스토리지 장치(200)는 사이드-밴드 채널(350)를 통해서 디버깅을 위한 덤프 데이터의 저장 요청을 수신한다.
- [0093] S13 단계에서, 스토리지 장치(200)는 덤프 저장 요청에 응답하여, 오류 상태를 보존하기 위한 덤프 데이터 또는 오류 컨텍스트(Failure context)를 저장한다. 스토리지 장치(200)는 덤프 데이터를 추출하여 버퍼 메모리(220)의 덤프 영역(225)이나 불휘발성 메모리 장치(230)의 덤프 영역(235)에 저장한다.
- [0094] S14 단계에서, 스토리지 장치(200)는 덤프 데이터의 저장 이후에 스토리지 장치(200)의 일부 또는 모든 구성들을 리셋할 수 있다. 리셋을 통해서 스토리지 장치(200)에서 발생한 오류나 고장으로부터 복구할 수 있다.
- [0095] S15 단계에서, 스토리지 장치(200)는 덤프 데이터의 저장이 완료되었음을 호스트(100)에 통지한다. 덤프 데이터의 저장이 완료되면, 스토리지 장치(200)는 덤프 데이터의 저장이 완료되었음을 사이드-밴드 인터페이스(211)를 통해서 호스트(100)에 전달할 것이다.
- [0096] S16 단계에서, 호스트(100)는 인-밴드 인터페이스(214)의 리셋 요청을 스토리지 장치(200)로 전송한다. 검출된 오류나 고장이 인-밴드 인터페이스(214)에서 발생한 경우라면, 인-밴드 인터페이스(214)의 재사용이 가능한 상태로 복구하기 위해서는 리셋이 우선되어야 한다. 인-밴드 인터페이스(214)의 리셋 요청은 별도의 핀을 통해서 제공되는 제어 신호를 통해서 전달 가능하다. 따라서, 인-밴드 인터페이스(214)의 리셋 요청은 인-밴드 인터페이스(214)를 사용하여 전달될 수도 있을 것이다.
- [0097] S17 단계에서, 스토리지 장치(200)는 인-밴드 인터페이스(214)에 대한 리셋 동작을 수행한다. 리셋에 의해서 인-밴드 인터페이스(214)의 동작 상태는 초기화될 수 있다. 그리고 인-밴드 인터페이스(214)의 레지스터 값들이나 설정 값들은 디폴트값으로 초기화될 수 있을 것이다.
- [0098] S18 단계에서, 스토리지 장치(200)는 인-밴드 인터페이스(214)의 리셋 완료 응답을 호스트(100)에 전달한다. 리셋된 인-밴드 인터페이스(214)에 의해서 고속의 데이터 전송이 가능한 상태임을 호스트(100)에 알리기 위한 절차이다.
- [0099] S19 단계에서, 호스트(100)는 덤프 영역(225 또는 235)에 저장된 덤프 데이터의 읽기 요청을 스토리지 장치

(200)에 전달한다. 이때, 덤프 데이터의 읽기 요청은 인-밴드 인터페이스(214)를 사용할 것이다.

- [0100] S20 단계에서, 스토리지 장치(200)는 덤프 데이터를 인-밴드 인터페이스(214)를 통해서 호스트(100)에 전송한다. 덤프 데이터의 사이즈가 크더라도 인-밴드 인터페이스(214)를 사용하기 때문에 고속으로 전송 가능하다.
- [0101] 여기서, S11~S15 단계에서 수행되는 호스트(100)와 스토리지 장치(200) 간의 통신은 사이드-밴드 인터페이스(211)를 통해서 수행될 수 있다. 그리고 S16~S20 단계에서 수행되는 호스트(100)와 스토리지 장치(200) 간의 통신은 인-밴드 인터페이스(214)를 통해서 수행될 수 있다.
- [0102] 도 10은 본 발명의 실시 예에 따른 서버 시스템을 보여주는 도면이다. 도 10을 참조하면, 서버 시스템(400)은 스토리지(410)와 서버 호스트(420)를 포함할 수 있다.
- [0103] 스토리지(410)는 서버 호스트(420)에 연결되어 데이터를 교환할 것이다. 스토리지(410)는 복수의 솔리드 스테이트 드라이브들(411, 413, 415, 417, 419)을 포함할 수 있다. 복수의 솔리드 스테이트 드라이브들(411, 413, 415, 417, 419) 각각은 앞서 설명된 도 1의 스토리지 장치(200)와 동일한 방식으로 서버 호스트(420)에 오류를 보고하고 덤프 데이터를 전송할 수 있다. 즉, 복수의 솔리드 스테이트 드라이브들(411, 413, 415, 417, 419) 각각은 사이드-밴드 인터페이스를 통해서 덤프 저장 요청을 수신할 수 있다. 복수의 솔리드 스테이트 드라이브들(411, 413, 415, 417, 419) 각각은 인-밴드 인터페이스의 리셋 이후에는 저장된 덤프 데이터를 인-밴드 인터페이스를 사용하여 전달할 수 있다.
- [0104] 예시적으로, 고장이나 오류가 발생한 솔리드 스테이트 드라이브(419)는 사이드-밴드 인터페이스를 통해서 서버 호스트(420)로부터 덤프 저장 요청을 수신할 것이다. 솔리드 스테이트 드라이브(419)는 덤프 저장 요청에 응답하여 오류 컨텍스트를 수집하고 저장하여 덤프 데이터를 생성한다. 솔리드 스테이트 드라이브(419)는 인-밴드 인터페이스를 리셋한 후에 덤프 데이터를 서버 호스트(420)에 전송할 것이다.
- [0105] 서버 호스트(420)는 덤프 데이터의 수신시에 네트워크(500)를 통해서 디버깅 호스트(600)에 전달한다. 서버 호스트(420)는 고속의 인-밴드 인터페이스를 사용하여 솔리드 스테이트 드라이브(419)의 덤프 데이터를 수신할 수 있기 때문에, 신속하게 디버깅 호스트(600)에 전달 가능하다. 이 경우, 덤프 데이터는 네트워크(500)를 통해서 원격에 위치하는 디버깅 호스트(600)에 신속하게 전달될 수 있다.
- [0106] 도 11은 도 1에서 설명된 불휘발성 메모리의 구성을 예시적으로 보여주는 블록도이다. 도 11을 참조하면, 불휘발성 메모리 장치(230)는 메모리 셀 어레이(231), 어드레스 디코더(232), 제어 로직 및 전압 발생 회로(235), 페이지 버퍼(233), 및 입출력 회로(234)를 포함한다.
- [0107] 메모리 셀 어레이(231)는 복수의 메모리 블록들을 포함할 수 있다. 복수의 메모리 블록들 각각은 복수의 셀 스트링들을 포함할 수 있다. 복수의 셀 스트링들 각각은 복수의 메모리 셀들을 포함한다. 복수의 메모리 셀들은 복수의 워드 라인들(WL)과 연결될 수 있다. 복수의 메모리 셀들 각각은 1-비트를 저장하는 단일 레벨 셀(SLC; Single Level Cell) 또는 적어도 2-비트를 저장하는 멀티 레벨 셀(MLC; Multi Level Cell)을 포함할 수 있다.
- [0108] 어드레스 디코더(232)는 복수의 워드 라인들(WL), 스트링 선택 라인들(SSL), 및 접지 선택 라인들(GSL)을 통해 메모리 셀 어레이(231)와 연결된다. 어드레스 디코더(232)는 외부 장치(예를 들어, 장치 컨트롤러(110))로부터 물리 어드레스(ADD)를 수신하고, 수신된 물리 어드레스(ADD)를 디코딩하여, 복수의 워드 라인들(WL)을 구동할 수 있다. 예를 들어, 어드레스 디코더(232)는 외부 장치로부터 수신된 물리 어드레스(ADD)를 디코딩하고, 디코딩된 물리 어드레스(ADD)를 기반으로 복수의 워드 라인들(WL) 중 적어도 하나의 워드 라인을 선택하고, 선택된 적어도 하나의 워드 라인을 구동할 수 있다.
- [0109] 제어 로직 및 전압 발생 회로(235)는 외부 장치로부터 스토리지 커맨드(CMD) 및 제어 신호(CTRL)를 수신하고, 수신된 신호들에 응답하여 어드레스 디코더(232), 페이지 버퍼(233), 및 입출력 회로(234)를 제어할 수 있다. 예를 들어, 제어 로직 및 전압 발생 회로(235)는 신호들(CMD, CTRL)에 응답하여 데이터(DATA)가 메모리 셀 어레이(231)에 저장되도록 다른 구성 요소들을 제어할 수 있다. 또는 제어 로직 및 전압 발생 회로(235)는 신호들(CMD, CTRL)에 응답하여 메모리 셀 어레이(231)에 저장된 데이터(DATA)가 외부 장치로 전송되도록 다른 구성 요소들을 제어할 수 있다.
- [0110] 페이지 버퍼(233)는 복수의 비트 라인들(BL)을 통해 메모리 셀 어레이(231)와 연결된다. 페이지 버퍼(233)는 제어 로직 및 전압 발생 회로(235)의 제어에 따라 입출력 회로(234)로부터 수신된 데이터(DATA)가 메모리 셀 어레이(231)에 저장되도록 비트 라인들(BL)을 제어할 수 있다. 페이지 버퍼(233)는 제어 로직 및 전압 발생 회로

(235)의 제어에 따라 메모리 셀 어레이(231)에 저장된 데이터를 읽고, 읽은 데이터를 입출력 회로(234)로 전달할 수 있다. 예시적으로, 페이지 버퍼(233)는 입출력 회로(234)로부터 페이지 단위로 데이터를 수신하거나 또는 메모리 셀 어레이(231)로부터 페이지 단위로 데이터를 읽을 수 있다.

- [0111] 입출력 회로(234)는 외부 장치로부터 데이터(DATA)를 수신하고, 수신된 데이터(DATA)를 페이지 버퍼(233)로 전달할 수 있다. 또는 입출력 회로(234)는 페이지 버퍼(233)로부터 데이터(DATA)를 수신하고, 수신된 데이터(DATA)를 외부 장치로 전달할 수 있다. 예시적으로, 입출력 회로(234)는 제어 신호(CTRL)와 동기되어 외부 장치와 데이터(DATA)를 송수신할 수 있다.
- [0112] 제어 로직 및 전압 발생 회로(235)는 불휘발성 메모리(230)가 동작하는데 요구되는 다양한 전압들을 생성할 수 있다. 예를 들어, 제어 로직 및 전압 발생 회로(235)는 복수의 프로그램 전압들, 복수의 패스 전압들, 복수의 선택 읽기 전압들, 복수의 비선택 읽기 전압들, 복수의 소거 전압들, 복수의 검증 전압들과 같은 다양한 전압들을 생성할 수 있다. 제어 로직 및 전압 발생 회로(235)는 생성된 다양한 전압들을 어드레스 디코더(232)로 제공하거나 또는 메모리 셀 어레이(231)의 기관으로 제공할 수 있다.
- [0113] 도 12는 도 11의 메모리 셀 어레이에 포함된 메모리 블록들 중 제 1 메모리 블록의 예를 보여주는 회로도이다. 예시적으로, 도 12를 참조하여 3차원 구조의 제 1 메모리 블록(BLK1)이 설명된다. 그러나, 본 발명의 범위가 이에 한정되는 것은 아니며, 불휘발성 메모리 장치(230) 각각에 포함된 다른 메모리 블록들 또한 제 1 메모리 블록(BLK1)과 유사한 구조를 가질 수 있다.
- [0114] 도 12를 참조하면, 제 1 메모리 블록(BLK1)은 복수의 셀 스트링들(CS11, CS12, CS21, CS22)을 포함한다. 복수의 셀 스트링들(CS11, CS12, CS21, CS22)은 행 방향(row direction) 및 열 방향(column direction)을 따라 배치되어 행들 및 열들을 형성할 수 있다.
- [0115] 예를 들어, 셀 스트링들(CS11, CS12)은 스트링 선택 라인들(SSL1a, SSL1b)과 연결되어, 제 1 행을 형성할 수 있다. 셀 스트링들(CS21, CS22)은 스트링 선택 라인들(SSL2a, SSL2b)과 연결되어 제 2 행을 형성할 수 있다.
- [0116] 예를 들어, 셀 스트링들(CS11, CS21)은 제 1 비트 라인(BL1)과 연결되어 제 1 열을 형성할 수 있다. 셀 스트링들(CS12, CS22)은 제 2 비트 라인(BL2)과 연결되어 제 2 열을 형성할 수 있다.
- [0117] 복수의 셀 스트링들(CS11, CS12, CS21, CS22) 각각은 복수의 셀 트랜지스터들을 포함한다. 예를 들어, 복수의 셀 스트링들(CS11, CS12, CS21, CS22) 각각은 스트링 선택된 트랜지스터들(SSTa, SSTb), 복수의 메모리 셀들(MC1~MC8), 접지 선택된 트랜지스터들(GSTa, GSTb), 및 더미 메모리 셀들(DMC1, DMC2)을 포함할 수 있다.
- [0118] 예시적으로, 복수의 셀 스트링들(CS11, CS12, CS21, CS22)에 포함된 복수의 셀 트랜지스터들 각각은 전하 트랩형 플래시(CTF; charge trap flash) 메모리 셀일 수 있다.
- [0119] 복수의 메모리 셀들(MC1~MC8)은 직렬 연결되며, 행 방향 및 열 방향에 의해 형성된 평면과 수직 방향인 높이 방향(height direction)으로 적층된다. 스트링 선택된 트랜지스터들(SSTa, SSTb)은 직렬 연결되고, 직렬 연결된 스트링 선택된 트랜지스터들(SSTa, SSTb)은 복수의 메모리 셀들(MC1~MC8) 및 비트 라인(BL) 사이에 제공된다. 접지 선택된 트랜지스터들(GSTa, GSTb)은 직렬 연결되고, 직렬 연결된 접지 선택된 트랜지스터들(GSTa, GSTb)은 복수의 메모리 셀들(MC1~MC8) 및 공통 소스 라인(CSL) 사이에 제공된다.
- [0120] 예시적으로, 복수의 메모리 셀들(MC1~MC8) 및 접지 선택된 트랜지스터들(GSTa, GSTb) 사이에 제 1 더미 메모리 셀(DMC1)이 제공될 수 있다. 예시적으로, 복수의 메모리 셀들(MC1~MC8) 및 스트링 선택된 트랜지스터들(SSTa, SSTb) 사이에 제 2 더미 메모리 셀(DMC2)이 제공될 수 있다.
- [0121] 셀 스트링들(CS11, CS12, CS21, CS22)의 접지 선택된 트랜지스터들(GSTa, GSTb)은 접지 선택 라인(GSL)에 공통으로 연결될 수 있다.
- [0122] 예시적으로, 동일한 행의 접지 선택된 트랜지스터들은 동일한 접지 선택 라인에 연결될 수 있고, 다른 행의 접지 선택된 트랜지스터들은 다른 접지 선택 라인에 연결될 수 있다. 예를 들어, 제 1 행의 셀 스트링들(CS11, CS12)의 제 1 접지 선택된 트랜지스터들(GSTa)은 제1 접지 선택 라인에 연결될 수 있고, 제 2 행의 셀 스트링들(CS21, CS22)의 제 1 접지 선택된 트랜지스터들(GSTa)은 제 2 접지 선택 라인에 연결될 수 있다.
- [0123] 예시적으로, 도면에 도시되지는 않았으나, 기관(미도시)으로부터 동일한 높이에 제공되는 접지 선택된 트랜지스터들은 동일한 접지 선택 라인에 연결될 수 있고, 다른 높이에 제공되는 접지 선택된 트랜지스터들은 다른 접지 선택 라인에 연결될 수 있다. 예를 들어, 셀 스트링들(CS11, CS12, CS21, CS22)의 제 1 접지 선택된 트랜지스터

들(GSTa)은 제 1 접지 선택 라인에 연결되고, 제 2 접지 선택 트랜지스터들(GSTb)은 제 2 접지 선택 라인에 연결될 수 있다.

- [0124] 기관(또는 접지 선택된 트랜지스터(GSTa, GSTb)로부터 동일한 높이의 메모리 셀들은 동일한 워드 라인에 공통으로 연결되고, 서로 다른 높이의 메모리 셀들은 서로 다른 워드 라인에 연결된다. 예를 들어, 셀 스트링들(CS11, CS12, CS21, CS22)의 제 1 내지 제 8 메모리 셀들(MC8)은 제 1 내지 제 8 워드 라인들(WL1~WL8)에 각각 공통으로 연결된다.
- [0125] 동일한 높이의 제 1 스트링 선택된 트랜지스터들(SSTa) 중 동일한 행의 스트링 선택된 트랜지스터들은 동일한 스트링 선택 라인과 연결되고, 다른 행의 스트링 선택된 트랜지스터들은 다른 스트링 선택 라인과 연결된다. 예를 들어, 제 1 행의 셀 스트링들(CS11, CS12)의 제 1 스트링 선택된 트랜지스터들(SSTa)은 스트링 선택 라인(SSL1a)과 공통으로 연결되고, 제 2 행의 셀 스트링들(CS21, CS22)의 제 1 스트링 선택된 트랜지스터들(SSTa)은 스트링 선택 라인(SSL1a)과 공통으로 연결된다.
- [0126] 마찬가지로, 동일한 높이의 제 2 스트링 선택된 트랜지스터들(SSTb) 중 동일한 행의 스트링 선택된 트랜지스터들은 동일한 스트링 선택 라인과 연결되고, 다른 행의 스트링 선택된 트랜지스터들은 다른 스트링 선택 라인과 연결된다. 예를 들어, 제 1 행의 셀 스트링들(CS11, CS12)의 제 2 스트링 선택된 트랜지스터들(SSTb)은 스트링 선택 라인(SSL1b)과 공통으로 연결되고, 제 2 행의 셀 스트링들(CS21, CS22)의 제 2 스트링 선택된 트랜지스터들(SSTb)은 스트링 선택 라인(SSL2b)과 공통으로 연결된다.
- [0127] 비록 도면에 도시되지는 않았으나, 동일한 행의 셀 스트링들의 스트링 선택된 트랜지스터들은 동일한 스트링 선택 라인에 공통으로 연결될 수 있다. 예를 들어, 제 1 행의 셀 스트링들(CS11, CS12)의 제 1 및 제 2 스트링 선택된 트랜지스터들(SSTa, SSTb)은 동일한 스트링 선택 라인에 공통으로 연결될 수 있다. 제 2 행의 셀 스트링들(CS21, CS22)의 제 1 및 제 2 스트링 선택된 트랜지스터들(SSTa, SSTb)은 동일한 스트링 선택 라인에 공통으로 연결될 수 있다.
- [0128] 예시적으로, 동일한 높이의 더미 메모리 셀들은 동일한 더미 워드 라인과 연결되고, 다른 높이의 더미 메모리 셀들은 다른 더미 워드 라인과 연결된다. 예를 들어, 제 1 더미 메모리 셀들(DMC1)은 제 1 더미 워드 라인(DWL1)과 연결되고, 제 2 더미 메모리 셀들(DMC2)은 제 2 더미 워드 라인(DWL2)과 연결된다.
- [0129] 제 1 메모리 블록(BLK1)에서, 읽기 및 쓰기는 행 단위로 수행될 수 있다. 예를 들어, 스트링 선택 라인들(SSL1a, SSL1b, SSL2a, SSL2b)에 의해 메모리 블록(BLK1)의 하나의 행이 선택될 수 있다.
- [0130] 예를 들어, 스트링 선택 라인들(SSL1a, SSL1b)이 턴-온 전압이 공급되고 스트링 선택 라인들(SSL2a, SSL2b)에 턴-오프 전압이 공급될 때, 제 1 행의 셀 스트링들(CS11, CS12)이 비트 라인들(BL1, BL2)에 연결된다. 스트링 선택 라인들(SSL2a, SSL2b)에 턴-온 전압이 공급되고 스트링 선택 라인들(SSL1a, SSL1b)에 턴-오프 전압이 공급될 때, 제 2 행의 셀 스트링들(CS21, CS22)이 비트 라인들(BL1, BL2)에 연결되어 구동된다. 워드 라인을 구동함으로써 구동되는 행의 셀 스트링의 메모리 셀들 중 동일한 높이의 메모리 셀들이 선택된다. 선택된 메모리 셀들에서 읽기 및 쓰기 동작이 수행될 수 있다. 선택된 메모리 셀들은 물리 페이지 단위를 형성할 수 있다.
- [0131] 제 1 메모리 블록(BLK1)에서, 소거는 메모리 블록 단위 또는 서브 블록의 단위로 수행될 수 있다. 메모리 블록 단위로 소거가 수행될 때, 제 1 메모리 블록(BLK1)의 모든 메모리 셀들(MC)이 하나의 소거 요청에 따라 동시에 소거될 수 있다. 서브 블록의 단위로 수행될 때, 제1 메모리 블록(BLK1)의 메모리 셀들(MC) 중 일부는 하나의 소거 요청에 따라 동시에 소거되고, 나머지 일부는 소거 금지될 수 있다. 소거되는 메모리 셀들에 연결된 워드 라인에 저전압(예를 들어, 접지 전압)이 공급되고, 소거 금지된 메모리 셀들에 연결된 워드 라인은 플로팅될 수 있다.
- [0132] 도 12에 도시된 제 1 메모리 블록(BLK1)은 예시적인 것이며, 셀 스트링들의 개수는 증가 또는 감소할 수 있으며, 셀 스트링들의 개수에 따라 셀 스트링들이 구성하는 행들 및 열들의 개수는 증가 또는 감소할 수 있다. 또한, 제 1 메모리 블록(BLK1)의 셀 트랜지스터들(GST, MC, DMC, SST 등)의 개수는 각각 증가 또는 감소될 수 있으며, 셀 트랜지스터들의 개수들에 따라 제 1 메모리 블록(BLK1)의 높이가 증가 또는 감소할 수 있다. 또한, 셀 트랜지스터들의 개수들에 따라 셀 트랜지스터들과 연결된 라인들(GSL, WL, DWL, SSL 등)의 개수들이 증가 또는 감소될 수 있다.
- [0133] 도 13은 본 발명에 따른 불휘발성 메모리 시스템이 적용된 솔리드 스테이트 드라이브(Solid State Drive) 시스템을 예시적으로 보여주는 블록도이다. 도 13을 참조하면, SSD 시스템(1000)은 호스트(1100) 및 SSD(1200)를 포함한다. SSD(1200)는 신호 커넥터(1001)를 통해 호스트(1100)와 신호(SIG)를 주고받고, 전원 커넥터(1002)를 통

해 전원(PWR)을 입력받는다. SSD(1200)는 SSD 컨트롤러(1210), 복수의 플래시 메모리들(1221~122n), 보조 전원 장치(1230), 버퍼 메모리(1240), 그리고 무선 모듈(1250)을 포함할 수 있다.

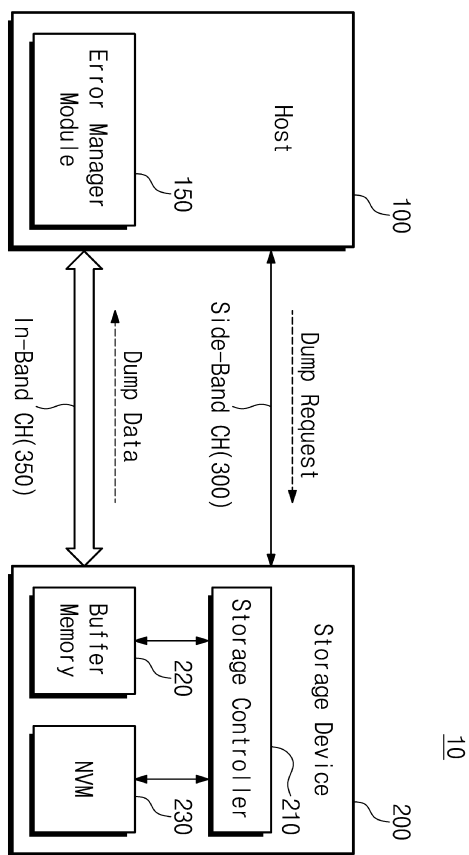
- [0134] SSD 컨트롤러(1210)는 호스트(1100)로부터 수신된 신호(SIG)에 응답하여 복수의 플래시 메모리들(1221~122n)을 제어할 수 있다. 예시적으로, SSD 컨트롤러(1210)는 도 2를 참조하여 설명된 구성들을 기반으로 덤프 데이터를 생성하고, 생성된 덤프 데이터를 호스트(1100)로 전송할 수 있다. SSD 컨트롤러(1210)는 고장이나 오류 발생시에 호스트(1100)에 사이드-밴드 인터페이스를 사용하여 오류 이벤트를 보고하고, 사이드-밴드 인터페이스를 사용하여 덤프 저장 요청을 수신할 것이다. 덤프 데이터의 저장이 완료되면, SSD 컨트롤러(1210)는 인-밴드 인터페이스를 리셋하고, 리셋된 인-밴드 인터페이스를 사용하여 호스트(1100)에 덤프 데이터를 전송한다.
- [0135] 보조 전원 장치(1230)는 전원 커넥터(1002)를 통해 호스트(1100)와 연결된다. 보조 전원 장치(1230)는 호스트(1100)로부터 전원(PWR)을 입력받고, 충전할 수 있다. 보조 전원 장치(1230)는 호스트(1100)로부터의 전원 공급이 원활하지 않을 경우, SSD 시스템(1000)의 전원을 제공할 수 있다. 예시적으로, 보조 전원 장치(1230)는 SSD(1200) 내에 위치할 수도 있고, SSD(1200) 밖에 위치할 수도 있다. 예를 들면, 보조 전원 장치(1230)는 메인 보드에 위치하며, SSD(1200)에 보조 전원을 제공할 수도 있다.
- [0136] 버퍼 메모리(1240)는 SSD(1200)의 버퍼 메모리로 동작한다. 예를 들어, 버퍼 메모리(1240)는 호스트(1100)로부터 수신된 데이터 또는 복수의 플래시 메모리들(1221~122n)로부터 수신된 데이터를 임시 저장하거나, 플래시 메모리들(1221~122n)의 메타 데이터(예를 들어, 매핑 테이블)를 임시 저장할 수 있다. 버퍼 메모리(1240)는 DRAM, SDRAM, DDR SDRAM, LPDDR SDRAM, SRAM 등과 같은 휘발성 메모리 또는 FRAM ReRAM, STT-MRAM, PRAM 등과 같은 불휘발성 메모리들을 포함할 수 있다.
- [0137] 도 14는 본 발명에 따른 스토리지 장치를 포함하는 사용자 시스템을 보여주는 블록도이다. 도 14를 참조하면, 사용자 시스템(2000)은 애플리케이션 프로세서(2100), 메모리 모듈(2200), 네트워크 모듈(2300), 스토리지 모듈(2400), 및 사용자 인터페이스(2500)를 포함한다.
- [0138] 애플리케이션 프로세서(2100)는 사용자 시스템(2000)에 포함된 구성 요소들, 운영체제(OS; Operating System)를 구동시킬 수 있다. 예시적으로, 애플리케이션 프로세서(2100)는 사용자 시스템(2000)에 포함된 구성 요소들을 제어하는 컨트롤러들, 인터페이스들, 그래픽 엔진 등을 포함할 수 있다. 애플리케이션 프로세서(2100)는 시스템-온-칩(SoC; System-on-Chip)으로 제공될 수 있다.
- [0139] 메모리 모듈(2200)은 사용자 시스템(2000)의 주메모리, 동작 메모리, 버퍼 메모리 또는 캐쉬 메모리로 동작할 수 있다. 메모리 모듈(2200)은 DRAM, SDRAM, DDR SDRAM, DDR2 SDRAM, DDR3 SDRAM, LPDDR SDRAM, LPDDR3 SDRAM, LPDDR3 SDRAM 등과 같은 휘발성 랜덤 액세스 메모리 또는 PRAM, ReRAM, MRAM, FRAM 등과 같은 불휘발성 랜덤 액세스 메모리를 포함할 수 있다.
- [0140] 네트워크 모듈(2300)은 외부 장치들과 통신을 수행할 수 있다. 예시적으로, 네트워크 모듈(2300)은 CDMA(Code Division Multiple Access), GSM(Global System for Mobile communication), WCDMA(wideband CDMA), CDMA-2000, TDMA(Time Division Multiple Access), LTE(Long Term Evolution), Wimax, WLAN, UWB, 블루투스, WI-DI 등과 같은 무선 통신을 지원할 수 있다. 예시적으로, 네트워크 모듈(2300)은 애플리케이션 프로세서(2100)에 포함될 수 있다.
- [0141] 스토리지 모듈(2400)은 데이터를 저장할 수 있다. 예를 들어, 스토리지 모듈(2400)은 애플리케이션 프로세서(2100)로부터 수신한 데이터를 저장할 수 있다. 또는 스토리지 모듈(2400)은 스토리지 모듈(2400)에 저장된 데이터를 애플리케이션 프로세서(2100)로 전송할 수 있다. 예시적으로, 스토리지 모듈(2400)은 PRAM(Phase-change RAM), MRAM(Magnetic RAM), RRAM(Resistive RAM), NAND flash, NOR flash, 3차원 구조의 NAND 플래시 등과 같은 불휘발성 반도체 메모리 소자들을 포함할 수 있다.
- [0142] 스토리지 모듈(2400)은 내부에 불휘발성 메모리 장치와 스토리지 컨트롤러를 포함할 수 있다. 스토리지 모듈(2400)은 애플리케이션 프로세서(2100)와 인-밴드 인터페이스와 사이드-밴드 인터페이스를 통해서 통신할 수 있다. 스토리지 모듈(2400)은 오류 발생시에 사이드-밴드 인터페이스를 사용하여 덤프 저장 요청을 수신한다. 스토리지 모듈(2400)은 덤프 데이터의 저장이 완료되면, 인-밴드 인터페이스를 리셋한다. 스토리지 모듈(2400)은 리셋된 인-밴드 인터페이스를 사용하여 덤프 데이터를 애플리케이션 프로세서(2100)나 디버깅 장치에 전송할 수 있다.
- [0143] 사용자 인터페이스(2500)는 애플리케이션 프로세서(2100)에 데이터 또는 명령어를 입력하거나 또는 외부 장치로 데이터를 출력하는 인터페이스들을 포함할 수 있다. 예시적으로, 사용자 인터페이스(2500)는 키보드, 키패드,

버튼, 터치 패널, 터치 스크린, 터치 패드, 터치 볼, 카메라, 마이크, 자이로스코프 센서, 진동 센서, 압전 소자 등과 같은 사용자 입력 인터페이스들을 포함할 수 있다. 사용자 인터페이스(2500)는 LCD (Liquid Crystal Display), OLED (Organic Light Emitting Diode) 표시 장치, AMOLED (Active Matrix OLED) 표시 장치, LED, 스피커, 모터 등과 같은 사용자 출력 인터페이스들을 포함할 수 있다.

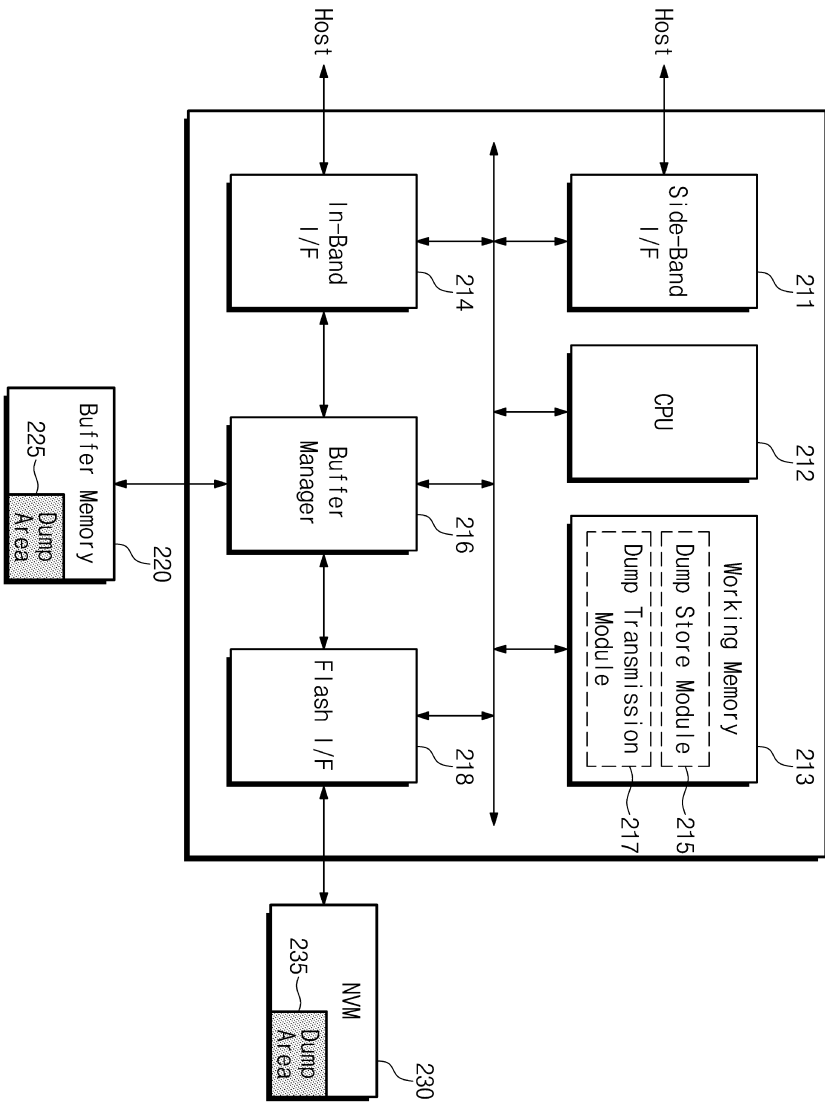
[0144] 이상에서와 같이 도면과 명세서에서 실시 예가 개시되었다. 여기서 특정한 용어들이 사용되었으나, 이는 단지 본 발명을 설명하기 위한 목적에서 사용된 것이지 의미 한정이나 특허 청구범위에 기재된 본 발명의 범위를 제한하기 위하여 사용된 것은 아니다. 그러므로 본 기술분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시 예가 가능하다는 점을 이해할 것이다. 따라서 본 발명의 진정한 기술적 보호 범위는 첨부된 특허 청구범위의 기술적 사상에 의해 정해져야 할 것이다.

도면

도면1

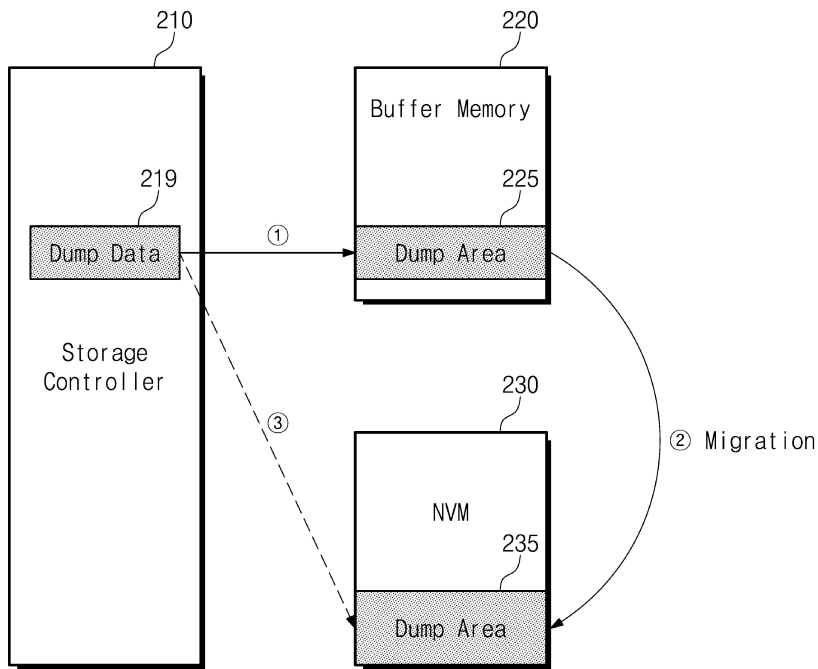


도면2

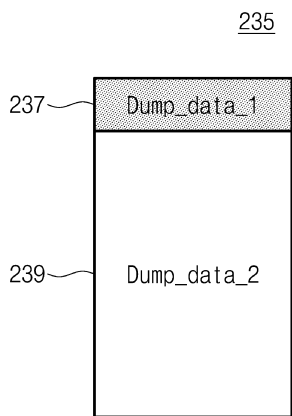


200

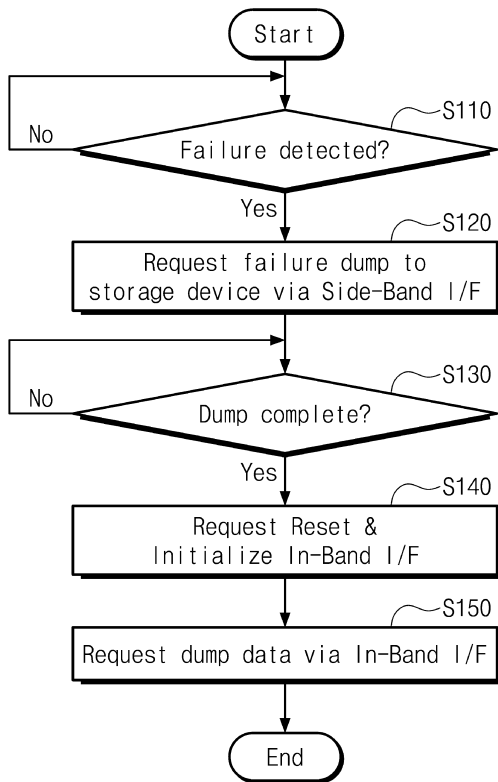
도면3



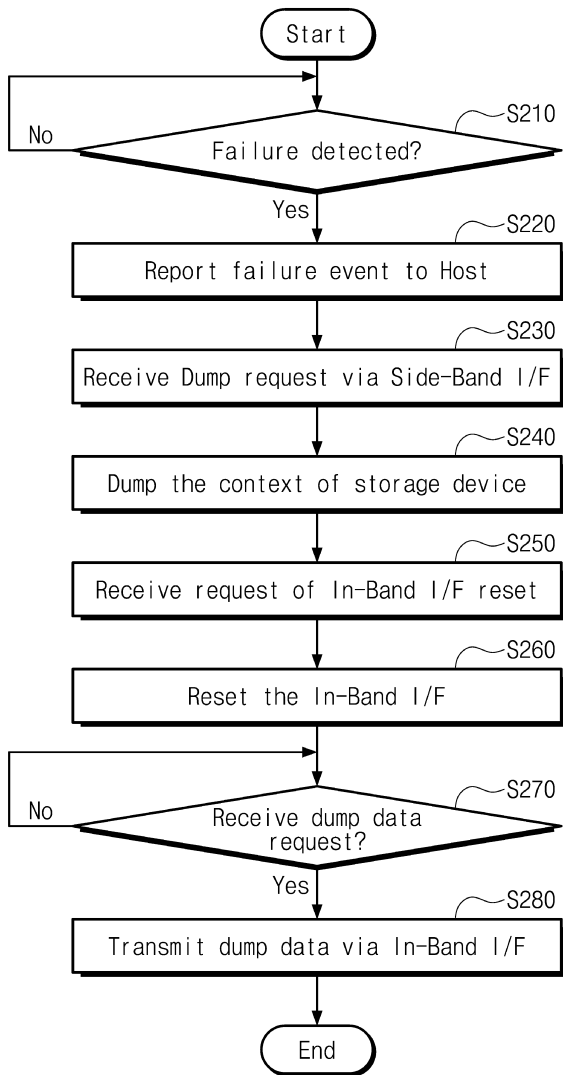
도면4



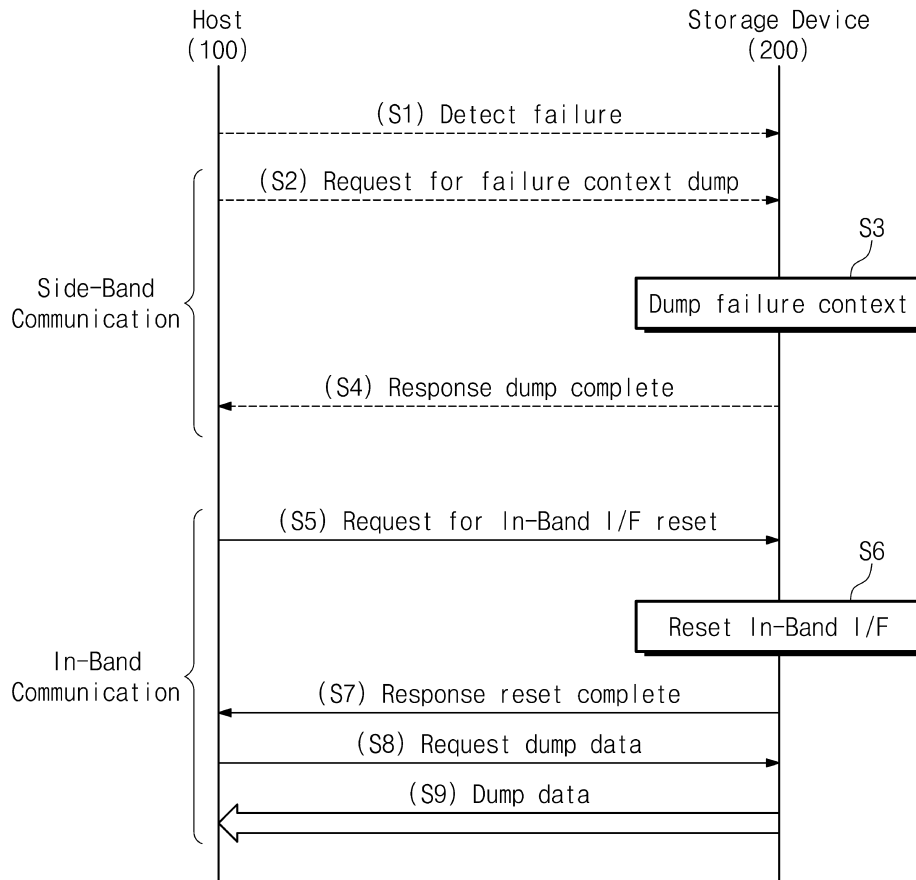
도면5



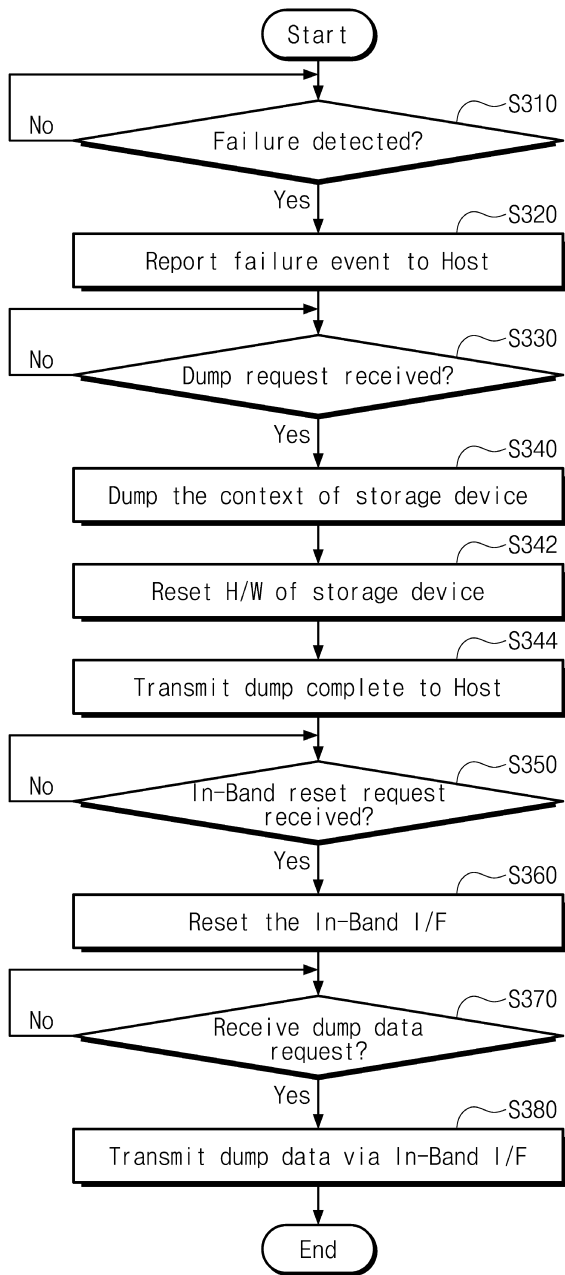
도면6



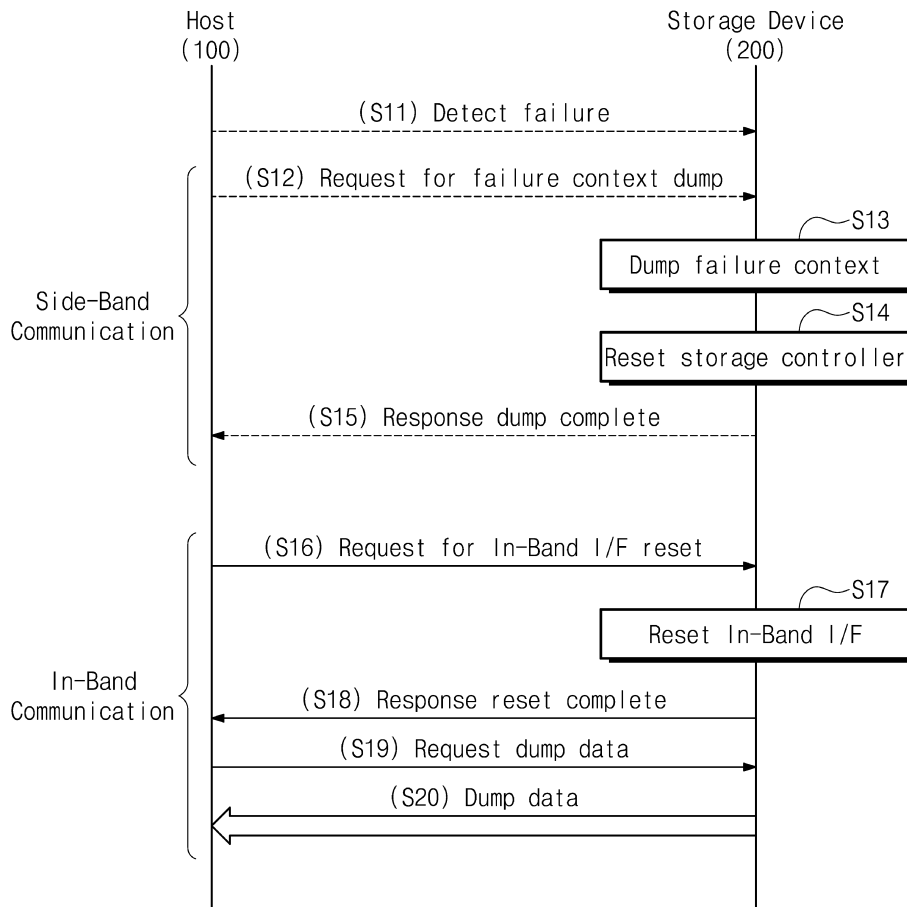
도면7



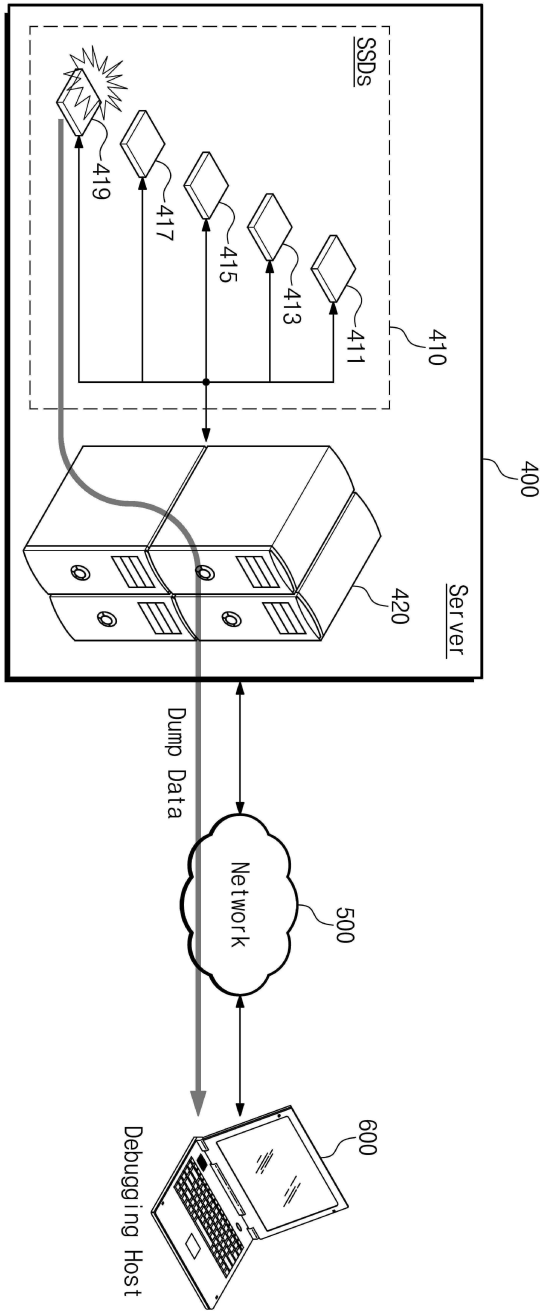
도면8



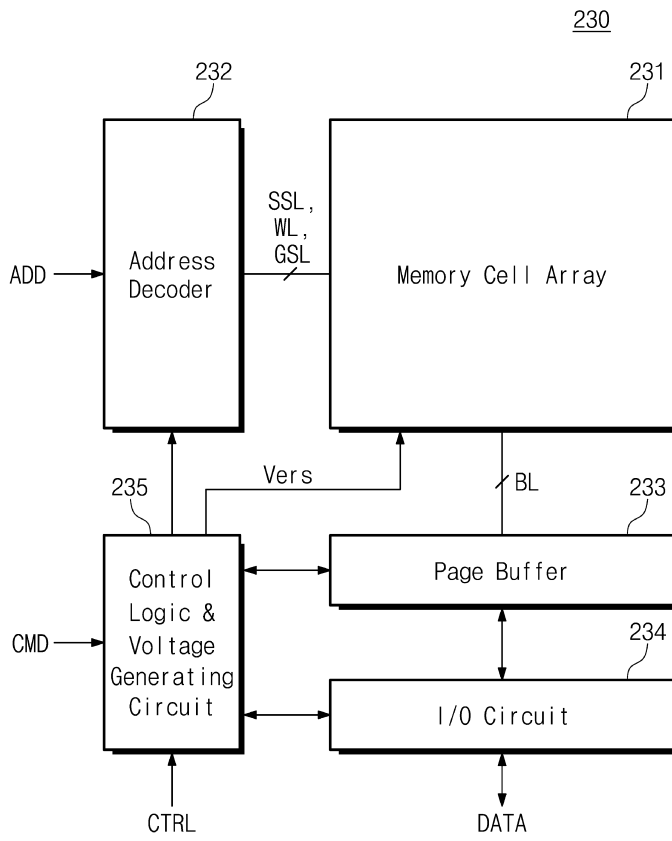
도면9



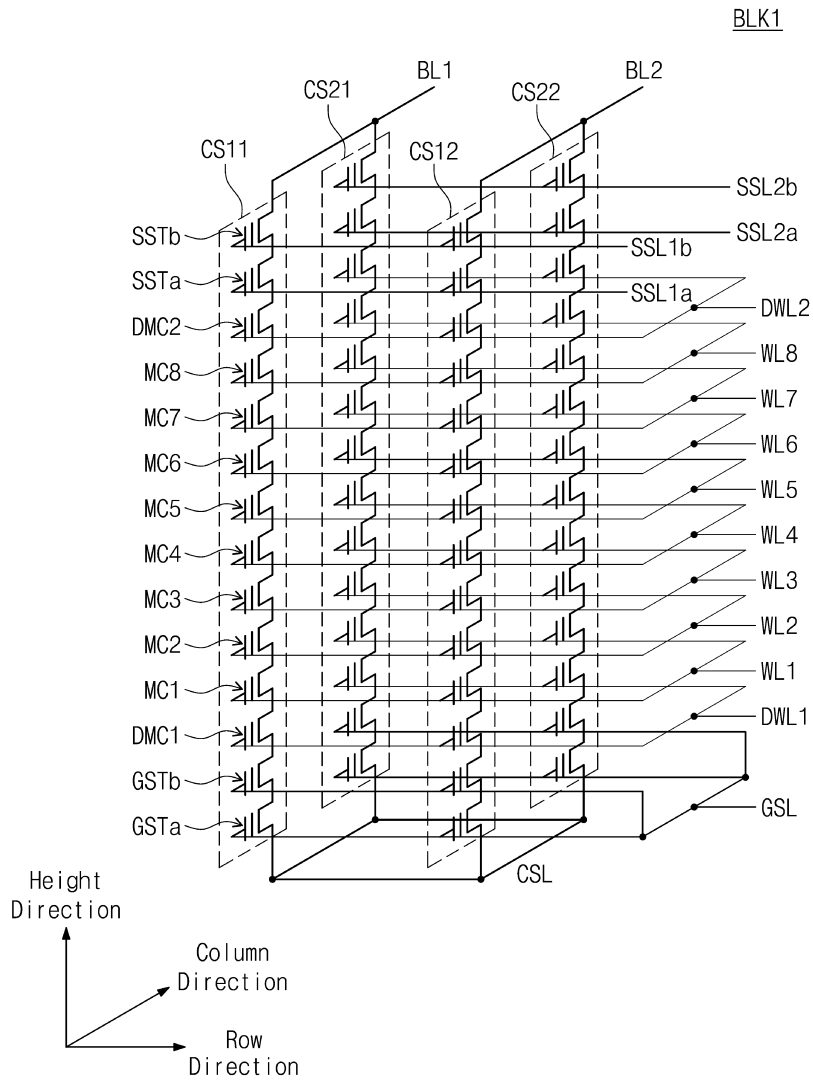
도면10



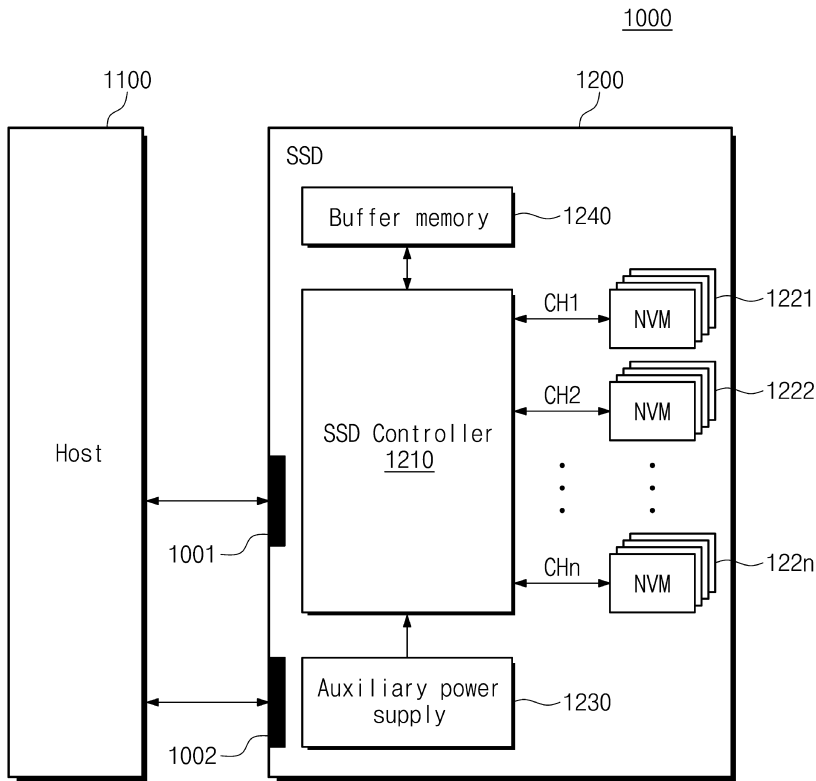
도면11



도면12



도면13



도면14

