

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4109098号
(P4109098)

(45) 発行日 平成20年6月25日(2008.6.25)

(24) 登録日 平成20年4月11日(2008.4.11)

(51) Int.Cl.	F I
G09G 3/28 (2006.01)	G09G 3/28 H
G09G 3/20 (2006.01)	G09G 3/28 E
G09G 3/288 (2006.01)	G09G 3/20 622C
	G09G 3/20 624M
	G09G 3/20 641E
請求項の数 34 (全 34 頁) 最終頁に続く	

(21) 出願番号 特願2002-356439 (P2002-356439)	(73) 特許権者 502032105 エルジー エレクトロニクス インコーポ レイティド 大韓民国, ソウル 150-721, ヨン ドンポーク, ヨイドードン, 20
(22) 出願日 平成14年12月9日(2002.12.9)	(74) 代理人 100064621 弁理士 山川 政樹
(65) 公開番号 特開2003-255888 (P2003-255888A)	(74) 代理人 100067138 弁理士 黒川 弘朗
(43) 公開日 平成15年9月10日(2003.9.10)	(74) 代理人 100076392 弁理士 紺野 正幸
審査請求日 平成14年12月9日(2002.12.9)	(74) 代理人 100081743 弁理士 西山 修
(31) 優先権主張番号 2001-77382	(74) 代理人 100098394 弁理士 山川 茂樹
(32) 優先日 平成13年12月7日(2001.12.7)	
(33) 優先権主張国 韓国(KR)	
(31) 優先権主張番号 2002-14501	
(32) 優先日 平成14年3月18日(2002.3.18)	
(33) 優先権主張国 韓国(KR)	
(31) 優先権主張番号 2002-18545	
(32) 優先日 平成14年4月4日(2002.4.4)	
(33) 優先権主張国 韓国(KR)	
	最終頁に続く

(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法

(57) 【特許請求の範囲】

【請求項1】

スキャン電極、サスティン電極、及びアドレス電極を備えるPDP（プラズマディスプレイパネル）の駆動方法において、

セットアップ期間に、前記スキャン電極に所定の壁電荷を生成させるランプアップ波形のリセットパルスを前記スキャン電極に供給する第1の段階と、

前記セットアップ期間に、前記スキャン電極と前記サスティン電極間の電圧差を減らすパルスとして、基底電圧からサスティンパルスの電圧レベルまで上昇するランプアップ波形のパルスを前記サスティン電極に供給する第2の段階と、

セットダウン期間に、ランプダウン波形のリセットパルスを前記スキャン電極に供給する第3の段階と、

前記セットダウン期間とアドレス期間に、所定のレベルの直流電圧を前記サスティン電極に供給する第4の段階とを有し、

前記第2の段階において前記サスティン電極に供給されるランプアップ波形のパルスは、前記スキャン電極に供給されるランプアップ波形のリセットパルスの傾きよりも小さい傾きを有すると共に、前記スキャン電極に供給されるランプアップ波形のリセットパルスのピーク電圧レベルよりも小さいピーク電圧レベルを有することを特徴とするPDP駆動方法。

【請求項2】

前記第1の段階は、各サブフィールドで壁電荷発生を安定化させるために、

前記サスティンパルスの電圧レベルより高いピーク電圧レベルまで上昇する前記ランプアップ波形のリセットパルスを前記スキャン電極に供給する段階と、

前記ピーク電圧レベルを維持する直流電圧を前記スキャン電極に供給する段階とを含むことを特徴とする請求項 1 記載の P D P 駆動方法。

【請求項 3】

前記第 2 の段階は、前記スキャン電極に供給されるランプアップ波形のリセットパルスの上昇区間の後に、基底電圧からサスティンパルスの電圧レベルまで上昇するランプアップ波形のパルスを前記サスティン電極に供給することを特徴とする請求項 2 記載の P D P 駆動方法。

【請求項 4】

前記第 2 の段階は、前記ピーク電圧レベルを維持する直流電圧が前記スキャン電極に供給されている間に、基底電圧からサスティンパルスの電圧レベルまで上昇するランプアップ波形のパルスを前記サスティン電極に供給することを特徴とする請求項 3 記載の P D P 駆動方法。

【請求項 5】

前記第 3 の段階は、前記リセットパルスより低いレベルからリセットダウン電圧まで下降するランプダウン波形のリセットパルスを前記スキャン電極に供給し、

前記第 4 の段階は、前記セットダウン期間に、第 1 の直流電圧を前記サスティン電極に供給する (B) 段階と、

前記アドレス期間に、第 2 の直流電圧を前記サスティン電極に供給する (C) 段階とを更に含むことを特徴とする請求項 1 記載の P D P 駆動方法。

【請求項 6】

前記 (B) 段階は、前記サスティンパルスの電圧レベルと同一のレベルを維持する前記第 1 直流電圧を前記サスティン電極に供給することを特徴とする請求項 5 記載の P D P 駆動方法。

【請求項 7】

前記 (B) 段階は、前記サスティンパルスの電圧レベルと異なるレベルの前記第 1 直流電圧を前記サスティン電極に供給することを特徴とする請求項 5 記載の P D P 駆動方法。

【請求項 8】

前記 (C) 段階は、前記サスティンパルスの電圧レベルと同一のレベルを維持する前記第 2 直流電圧を前記サスティン電極に供給することを特徴とする請求項 5 記載の P D P 駆動方法。

【請求項 9】

前記 (C) 段階は、前記サスティンパルスの電圧レベルと異なるレベルの前記第 2 直流電圧を前記サスティン電極に供給することを特徴とする請求項 5 記載の P D P 駆動方法。

【請求項 10】

前記スキャン電極と前記サスティン電極間の電圧差を減らすパルスは、一つのフレームに対する前記 P D P の駆動が多数のサブフィールドに区分される時、最初のサブフィールドを除いた残りのサブフィールドの前記セットアップ期間に供給されることを特徴とする請求項 1 記載の P D P 駆動方法。

【請求項 11】

前記各サブフィールドで前記電極に残留する壁電荷を消去するための消去パルスを、前記第 2 の段階のランプアップ波形のパルスとして前記サスティン電極に供給することを特徴とする請求項 10 記載の P D P 駆動方法。

【請求項 12】

前記第 2 の段階は、前記スキャン電極に供給されるランプアップ波形のリセットパルスと同期して、前記基底電圧から前記サスティンパルスの電圧レベルまで上昇するランプアップ波形のパルスを前記サスティン電極に供給することを特徴とする請求項 1 記載の P D P 駆動方法。

【請求項 13】

10

20

30

40

50

前記セットアップ期間に、前記スキャン電極に供給されるランプアップ波形のリセットパルスは、前記サスティン電極に供給されるランプアップ波形のパルスの電圧レベルより高いピーク電圧レベルまで上昇することを特徴とする請求項 1 2 記載の P D P 駆動方法。

【請求項 1 4】

前記スキャン電極と前記サスティン電極間の電圧差を減らすパルスは、一つのフレームに対する前記 P D P の駆動が多数のサブフィールドに区分される時、最初のサブフィールドを除いた残りのサブフィールドの前記セットアップ期間に供給されることを特徴とする請求項 1 2 記載の P D P 駆動方法。

【請求項 1 5】

前記各サブフィールドで前記電極に残留する壁電荷を消去するための消去パルスが供給されないことを特徴とする請求項 1 4 記載の P D P 駆動方法。

10

【請求項 1 6】

前記セットダウン期間で、前記スキャン電極にランプダウン波形のリセットパルスが供給される間に、前記サスティン電極に供給される直流電圧は前記ランプダウン波形のリセットパルスが負極性 (-) のリセットダウン電圧に下降する時まで正極性 (+) の電圧レベルを維持することを特徴とする請求項 1 2 記載の P D P 駆動方法。

【請求項 1 7】

前記スキャン電極と前記サスティン電極間の電圧差を減らすパルスのピーク電圧が、前記セットアップ期間に続くセットダウン期間と、そのセットダウン期間に続くアドレス期間まで維持されることを特徴とする請求項 1 2 記載の P D P 駆動方法。

20

【請求項 1 8】

前記スキャン電極と前記サスティン電極間の電圧差を減らすパルスのピーク電圧が、前記セットアップ期間に続くセットダウン期間の間に維持される段階と、前記スキャン電極と前記サスティン電極間の電圧差を減らすパルスのピーク電圧と異なるレベルの電圧が、前記セットダウン期間に続くアドレス期間の間に供給される段階とが更に含まれることを特徴とする請求項 1 2 記載の P D P 駆動方法。

【請求項 1 9】

前記スキャン電極と前記サスティン電極間の電圧差を減らすパルスのピーク電圧より低いレベルの電圧が、前記セットダウン期間に続くアドレス期間の間に供給されることを特徴とする請求項 1 8 記載の P D P 駆動方法。

30

【請求項 2 0】

前記各サブフィールドで前記電極に残留する壁電荷を消去するための消去パルスを、前記第 2 の段階のランプアップ波形のパルスとして前記サスティン電極に供給することを特徴とする請求項 1 4 記載の P D P 駆動方法。

【請求項 2 1】

前記第 2 段階は、前記スキャン電極と前記サスティン電極間の電圧差を減らすためのパルスとして、基底電圧から表示放電のために後に供給されるサスティンパルスの電圧レベルと異なるレベルまで上昇するランプアップ波形のパルスを、前記リセットパルスと同期して、前記サスティン電極に供給することを特徴とする請求項 1 2 記載の P D P 駆動方法。

40

【請求項 2 2】

前記スキャン電極と前記サスティン電極間の電圧差を減らすためのランプアップ波形のパルスは、前記サスティンパルスの電圧レベルより高いレベルまで上昇する波形で供給されることを特徴とする請求項 2 1 記載の P D P 駆動方法。

【請求項 2 3】

前記スキャン電極と前記サスティン電極間の電圧差を減らすためのランプアップ波形のパルスのピーク電圧レベルより低い電圧レベルの直流電圧が、前記セットアップ期間に続くセットダウン期間と、そのセットダウン期間に続くアドレス期間まで維持されることを特徴とする請求項 2 2 記載の P D P 駆動方法。

【請求項 2 4】

50

前記第 2 段階は、前記スキャン電極と前記サスティン電極間の電圧差を減らすためのパルスとして、基底電圧から前記リセットパルスと異なる傾きで上昇するランプアップ波形のパルスを、前記リセットパルスと同期して、前記サスティン電極に供給することを特徴とする請求項 1 2 記載の P D P 駆動方法。

【請求項 2 5】

前記第 2 段階は、前記スキャン電極と前記サスティン電極間の電圧差を減らすためのパルスとして、基底電圧から前記リセットパルスと同じ傾きで上昇するランプアップ波形のパルスを、前記リセットパルスと同期して、前記サスティン電極に供給することを特徴とする請求項 1 2 記載の P D P 駆動方法。

【請求項 2 6】

前記第 2 の段階は、前記ランプアップ波形のリセットパルスが供給された後の所定の時点 (t) から、前記スキャン電極と前記サスティン電極間の電圧差を減らすランプアップ波形の前記パルスを前記サスティン電極に供給することを特徴とする請求項 1 記載の P D P 駆動方法。

【請求項 2 7】

前記第 1 段階は、前記セットアップ期間に、壁電荷の生成のためのランプアップ波形のリセットパルスをスキャン電極に供給する段階と、所定の時点 (t 2) から壁電荷の生成を安定化させる直流電圧をスキャン電極に供給する段階とからなることを特徴とする請求項 1 記載の P D P 駆動方法。

【請求項 2 8】

前記直流電圧が供給される時、前記スキャン電極と前記サスティン電極間の電圧差を減らすランプアップ波形のパルスが前記サスティン電極に供給されることを特徴とする請求項 2 7 記載の P D P 駆動方法。

【請求項 2 9】

前記ランプアップ波形のリセットパルスが供給された後の所定の時点 (t) から前記サスティン電極に供給されていたランプアップ波形のパルスは、前記スキャン電極に直流電圧が供給される時からそのパルスのピーク電圧を維持することを特徴とする請求項 2 7 記載の P D P 駆動方法。

【請求項 3 0】

前記第 2 段階は、前記ランプアップ波形のリセットパルスが供給された後の所定の時点 (t) に、基底電圧から表示放電のために後で供給されるサスティンパルスの電圧レベルより低いレベルまで上昇するランプアップ波形のパルスが前記サスティン電極に供給されることを特徴とする請求項 2 6 記載の P D P 駆動方法。

【請求項 3 1】

前記セットアップ期間に続くセットダウン期間に、前記リセットパルスより低いレベルからリセットダウン電圧まで下降するランプダウン波形のリセットパルスが前記スキャン電極に供給される (A) 段階と、前記ランプダウン波形のリセットパルスが供給されている間に、前記スキャン電極と前記サスティン電極間の電圧差を減らすためのパルスのピーク電圧と同一のレベルの第 1 直流電圧が前記サスティン電極に供給される (B) 段階とが更に含まれることを特徴とする請求項 2 6 記載の P D P 駆動方法。

【請求項 3 2】

前記スキャン電極と前記サスティン電極間の電圧差を減らすためのパルスのピーク電圧と同一のレベルの第 2 直流電圧が前記セットダウン期間に続くアドレス期間に供給される段階が更に含まれることを特徴とする請求項 3 1 記載の P D P 駆動方法。

【請求項 3 3】

前記セットダウン期間に続くアドレス期間に、表示放電のために追って供給されるサスティンパルスの電圧レベルと同一のレベルの第 2 直流電圧が前記サスティン電極に供給される段階が更に含まれることを特徴とする請求項 3 1 記載の P D P 駆動方法。

【請求項 3 4】

前記スキャン電極と前記サスティン電極間の電圧差を減らすランプアップ波形のパルス

10

20

30

40

50

が供給されるように、前記ランプアップ波形のリセットパルスが供給された後の所定の時点 (t) から前記リセットパルスがピーク電圧に至るまでに、前記サスティン電極がフローティングされることを特徴とする請求項 2 6 記載の P D P 駆動方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明はプラズマディスプレイパネルに関し、特に、プラズマディスプレイパネルのコントラスト特性を向上させることができるプラズマディスプレイパネルの駆動方法に関する。

【 0 0 0 2 】

【従来の技術】

プラズマディスプレイパネル (P D P) は不活性混合ガス (H e + X e 又は N e + X e 又は H e + X e + N e) の放電時に発生する紫外線によって蛍光体を発光させ、文字やグラフィックを含めた画像を表示する装置である。

かかる P D P は薄膜化や大型化が容易であるという長所を有し、最近の技術開発の発展に伴ってより向上した画質を提供している。

【 0 0 0 3 】

P D P は 3 電極を備えて A C 電圧によって駆動する形態が最も代表的である。これを交流面放電型 P D P と称する。

3 電極交流面放電型 P D P は放電時に表面に壁電荷を誘電体に蓄積するようにし、誘電体を覆うように保護膜を形成させて放電によって発生するスパッタリングから電極を保護するため、低電圧駆動と長寿命の長所を有する。

【 0 0 0 4 】

従来の 3 電極交流面放電型 P D P の放電セルは、上部基板上に形成されるスキャン電極 (Y) 及びサスティン電極 (Z) と、下部基板上に形成されるアドレス電極 (X) を備える。アドレス電極 (X) はスキャン電極 (Y) 及びサスティン電極 (Z) と交差する方向に形成される。

スキャン電極 (Y) とサスティン電極 (Z) とが並列に形成された上部基板には、上部誘電層と保護膜が積層される。上部誘電層にはプラズマ放電時に発生した壁電荷が蓄積される。

【 0 0 0 5 】

保護膜はプラズマ放電時に発生したスパッタリングによる上部誘電層の損傷を防止し、且つ 2 次電子の放出効率を高める。保護膜としては通常酸化マグネシウム (M g O) が用いられる。

アドレス電極 (X) が形成された下部基板上には下部誘電層、隔壁が形成される。下部誘電層と隔壁の表面には蛍光体が塗布される。

【 0 0 0 6 】

隔壁はアドレス電極 (X) と並列に形成され、下部基板上で隣接したセル間の光学的又は電氣的な混信を防止する。即ち、隔壁は放電により生成された紫外線及び可視光が隣接した放電セルに漏洩することを防止する。

【 0 0 0 7 】

蛍光体はプラズマ放電時に発生した紫外線により励起され、赤、緑、青のうち何れかの可視光線を発生する。2つの基板と隔壁との間に備えられた放電空間には、ガス放電のための不活性の混合ガス (H e + X e 又は N e + X e 又は H e + X e + N e) が注入される。

【 0 0 0 8 】

以上で説明した放電セルはマトリックス形態で配置される。多数のスキャン電極 (Y 1 ~ Y m) と、多数のサスティン電極 (Z 1 ~ Z m) とが平行するように配置され、また、その平行した 2 つの電極 (Y 1 ~ Y m 、 Z 1 ~ Z m) とアドレス電極 (X 1 ~ X n) との交差部に放電セルが配置される。

スキャン電極 (Y 1 ~ Y m) を順次に駆動し、サスティン電極 (Z 1 ~ Z m) は共通に駆

10

20

30

40

50

動する。アドレス電極 (X 1 ~ X n) は奇数番目のラインと偶数番目のラインとに分割され駆動する。

【 0 0 0 9 】

かかる 3 電極交流面放電型 P D P で一つのフレームに対して特定の階調を表現するための駆動時間は多数のサブフィールドに分離される。そして、各サブフィールド期間にはビデオデータの加重値に比例させた回数の発光を行わせることで階調の表示が行われる。

【 0 0 1 0 】

図 1 は従来の P D P 駆動によるフレーム構成の一例を示す図面である。

図 1 を参照すると、3 電極交流面放電型 P D P の駆動による一つのフレームは時間的に多数のサブフィールドに分割される。より詳細には、一つのフレームは発光の回数の互いに異なる多数のサブフィールドに分けられて駆動される。

10

【 0 0 1 1 】

各サブフィールド (S F) は全体の画面を初期化させる初期化期間と、スキャン電極ラインを走査し、スキャン電極ラインの走査とアドレス電極へのデータとで発光させる放電セルを選択するアドレス期間と、アドレス放電により選択された放電セルに対して放電の回数に従って階調を表示するサスティン期間とに分けられる。

【 0 0 1 2 】

例えば、図 1 に例示したように、8 ビットのビデオデータを用いて 2 5 6 階調で画像を表示する場合であれば、1 / 6 0 秒に該当するフレーム期間 (1 6 . 6 7 m s) は 8 つのサブフィールド (S F 1 ~ S F 8) に分割される。8 つの各サブフィールドは、上述したように、初期化期間と、アドレス期間と、サスティン期間とに分けて駆動される。ここで、各サブフィールドにおいて初期化期間とアドレス期間は各サブフィールドごとに同一の比率に設定されている。

20

【 0 0 1 3 】

これに対して、各サブフィールドのサスティン期間は、各サブフィールドで 2^N (ここで、 $N = 0, 1, 2, 3, 4, 5, 6, 7$) の比率で時間加重値を異にしている。即ち、第 1 サブフィールド (S F 1) から第 8 サブフィールド (S F 8) まで 1 : 2 : 4 : 8 : 1 6 : 3 2 : 6 4 : 1 2 8) の比率で各サスティン期間が増加する。

【 0 0 1 4 】

図 2 は図 1 のフレームで P D P 駆動による駆動波形の一例を示す波形図である。図 2 で Y はスキャン電極を示し、Z はサスティン電極を示す。そして、X はアドレス電極を示す。図 2 を参照すると、従来の P D P の各サブフィールドは全体の画面を初期化させるためのリセット期間、セルを選択するためのアドレス期間、選択されたセルの放電を維持させるためのサスティン期間とに分けて駆動される。

30

【 0 0 1 5 】

リセット期間はセットアップ期間とセットダウン期間とに区分される。セットアップ期間にはスキャン電極にランプアップ波形のリセットパルスが同時に供給され、セットダウン期間にはランプダウン波形のリセットパルスが供給される。

リセット期間にはセットアップ期間 (S U) にランプアップ波形のリセットパルス (R P) がスキャン電極 (Y) に供給される。ランプアップ波形のリセットパルス (R P) によって全体の画面の放電セル内でセットアップ放電が起こる。そして、そのセットアップ放電によってアドレス電極 (X) とサスティン電極 (Z) 上には正極性 (+) の壁電荷が蓄積され、スキャン電極 (Y) 上には負極性 (-) の壁電荷が蓄積される。

40

【 0 0 1 6 】

次いで、セットダウン期間 (S D) にはランプダウン波形のリセットパルス (- R P) がそのスキャン電極 (Y) に供給される。そのランプダウン波形のリセットパルス (- R P) は、ランプアップ波形のリセットパルス (R P) が供給された後にそのランプアップ波形のリセットパルス (R P) のピーク電圧より低い正極性の電圧から下降する波形を有する。

【 0 0 1 7 】

50

ランプダウン波形のリセットパルス（-RP）は放電セル内に微弱な消去放電（=セットダウン放電）を起こさせることによって各電極（X，Y，Z）で過度に形成された壁電荷の一部を消去させ、空間電荷中の不必要な電荷を消去させる。これにより、そのセットダウン放電によってアドレス放電を安定して起こさせる程度の壁電荷が放電セル内に均一に残留する。

【0018】

スキャン電極（Y）にランプダウン波形のリセットパルス（-RP）が供給されている間に、サスティン電極（Z）には正極性（+）の直流電圧（DCSC）が供給される。即ち、そのランプダウン波形のリセットパルス（-RP）が供給される時点で正極性（+）の直流電圧（DCSC）がサスティン電極（Z）に供給され始める。そして、その直流電圧（DCSC）はそのランプダウン波形のリセットパルス（-RP）が負極性（-）のリセットダウン電圧（Vrd）に至るまで維持され、次のアドレス期間にもその直流電圧（DCSC）は続けて供給される。

10

【0019】

アドレス期間の間、サスティン電極（Z）に直流電圧（DCSC）が供給されている間に、負極性（-）のスキャンパルス（SP）がスキャン電極（Y）に順次供給され、その負極性（-）のスキャンパルス（SP）と同期される正極性（+）のデータパルス（DP）がアドレス電極（X）に供給される。

【0020】

上記のスキャンパルス（SP）とデータパルス（DP）との電圧差がリセット期間に生成された壁電荷による電圧に加えて、データパルス（DP）が供給された放電セル内にアドレス放電が起こる。

20

そのアドレス放電により選択された放電セル内には、後にサスティン電圧が印加される時に放電を起こせる程度の壁電荷が形成される。

【0021】

アドレス放電により選択された放電セルに対してサスティン放電が起こるように、サスティン期間にはサスティンパルス（SUSPy，SUSPz）がスキャン電極（Y）とサスティン電極（Z）とに交互に供給される。

アドレス放電により選択された放電セルは、放電セル内の壁電圧（壁電荷による電圧）にサスティンパルス（SUSPy，SUSPz）による電圧が加えられて、毎回サスティンパルス（SUSPy，SUSPz）が印加される毎にスキャン電極（Y）とサスティン電極（Z）との間にサスティン放電、つまり、表示放電が起こる。

30

【0022】

サスティン放電が完了した後は、パルス幅や電圧レベルの小さいランプ波形（図示せず）の消去パルスがサスティン電極（Z）に供給され、画面全体のセル内に残留する壁電荷を消去させる。

その消去パルスがサスティン電極（Z）に供給されると、サスティン電極（Z）とスキャン電極（Y）間の電位差が次第に大きくなり、サスティン電極（Z）とスキャン電極（Y）との間に弱放電が連続的に起こる。このときに発生する弱放電によってサスティン放電が起こったセル内に存在する壁電荷が消去される。

40

【0023】

【発明が解決しようとする課題】

しかしながら、上述した従来技術によるPDPは、初期化期間にスキャン電極（Y）とサスティン電極（Z）上に過剰な壁電荷が形成され、コントラスト特性が低くなるという問題があった。

このような問題に対して図3を参照してより詳細に説明する。図3は図2に示す矩形波形によるセットアップ期間とセットダウン期間の壁電荷の生成形態を示す図面である。

【0024】

セットアップ期間（SU）にスキャン電極（Y）に印加されるランプアップ波形のリセットパルス（RP）が印加されると、全体の画面の放電セル内でセットアップ放電が起こる

50

。これにより、図3Aに示すように、スキャン電極(Y)には負極性(-)の壁電荷が形成され、サスティン電極(Z)及びアドレス電極(X)には正極性(+)の壁電荷が形成される。

【0025】

その後、セットダウン期間(SD)にスキャン電極(Y)に印加されるランプダウン波形のリセットパルス(-RP)と、サスティン電極(Z)に印加される正極性(+)直流電圧(DCC)によって各電極に形成された壁電荷の極性が反転し、過度に生成された壁電荷が図3Bに示すように一定量に減る。

【0026】

上記の初期化期間が終わると、スキャン電極(Y)に印加される負極性(-)のスキャンパルス(SP)と、そのスキャンパルス(SP)と同期してアドレス電極(X)に印加される正極性(+)のデータパルス(DP)とがセットダウン期間(SD)に蓄積されていた壁電荷による電圧に加えられて、データパルス(DP)が供給される放電セル内にアドレス放電が起こる。

スキャン電極(Y)とサスティン電極(Z)間の放電はスキャン電極(Y)とアドレス電極(X)間の放電より更に低電圧で発生する。スキャン電極(Y)とサスティン電極(Z)との間で発生する放電によって観察者側に進む光の放出量はスキャン電極(Y)とアドレス電極(X)との間で発生する放電による光の放出量より多い。結局、階調の非表示期間の初期化期間とアドレス期間に光の放出量が増加し、その光放出量が増加しただけコントラストの特性が低下する。

【0027】

コントラストの特性を低下させないためには、スキャン電極(Y)とアドレス電極(X)との間で非表示放電のアドレス放電が垂直方向に発生することが望ましい。しかしながら、スキャン電極(Y)とサスティン電極(Z)間の電圧差が初期化期間に生成された壁電荷による電圧に加えられて、そのスキャン電極(Y)とサスティン電極(Z)の間には面方向に放電が発生する。結局、従来のPDPはスキャン電極(Y)とサスティン電極(Z)の間で面方向に発生する放電による光が殆ど放電セルの全体の領域から発生するため、コントラスト特性の低下を避けられない。

【0028】

そこで、本発明の目的は、特に、スキャン電極(Y)とサスティン電極(Z)間の電圧差を減らして、その電極(Y,Z)の間で発生する放電による光の放出量を減らすことにより、全体的なPDPのコントラストの特性を向上させることができるPDP駆動方法を提供することである。

【0029】

【課題を解決するための手段】

上記目的を達成するための本発明は、スキャン電極、サスティン電極、及びアドレス電極を備えるPDPの駆動方法において、セットアップ期間に、前記スキャン電極に所定の壁電荷を生成させるランプアップ波形のリセットパルスを前記スキャン電極に供給する第1の段階と、前記セットアップ期間に、前記スキャン電極と前記サスティン電極間の電圧差を減らすパルスとして、基底電圧からサスティンパルスの電圧レベルまで上昇するランプアップ波形のパルスを前記サスティン電極に供給する第2の段階と、セットダウン期間に、ランプダウン波形のリセットパルスを前記スキャン電極に供給する第3の段階と、前記セットダウン期間とアドレス期間に、所定のレベルの直流電圧を前記サスティン電極に供給する第4の段階とを有し、前記第2の段階において前記サスティン電極に供給されるランプアップ波形のパルスは、前記スキャン電極に供給されるランプアップ波形のリセットパルスの傾きよりも小さい傾きを有すると共に、前記スキャン電極に供給されるランプアップ波形のリセットパルスのピーク電圧レベルよりも小さいピーク電圧レベルを有することを特徴とする。

【0030】

より望ましくは、第1段階は、セットアップ期間に、ランプアップ波形のリセットパル

10

20

30

40

50

スが所定の時点 (t) まで供給され、次いで、壁電荷の生成を安定化させるためのピーク電圧レベルを維持する直流電圧が残りのセットアップ期間に供給されることを特徴とする。ここで、ピーク電圧レベルを維持する直流電圧が供給されている間に、スキャン電極とサスティン電極間の電圧差を減らすための所定のレベルのパルスがサスティン電極に供給されることを特徴とする。

【 0 0 3 1 】

より望ましくは、第 2 段階は、リセットパルスが供給された以後の所定の時点に、スキャン電極とサスティン電極間の電圧差を減らすための所定のレベルのパルスがサスティン電極に供給される段階であることを特徴とする。

また、第 2 段階は、リセットパルスが供給されている間に、基底電圧から上昇するランプアップ波形のパルスがサスティン電極に供給されることを特徴とする。

10

【 0 0 3 2 】

より望ましくは、セットアップ期間に続くセットダウン期間に、リセットパルスより低いレベルからリセットダウン電圧まで下降するランプダウン波形のリセットパルスがスキャン電極に供給される (A) 段階と、ランプダウン波形のリセットパルスが供給されている間に、所定のレベルを維持する第 1 直流電圧がサスティン電極に供給される (B) 段階と、 (B) 段階の以後、所定のレベルを維持する第 2 直流電圧がサスティン電極に供給される (C) 段階とが更に含まれることを特徴とする。

【 0 0 3 3 】

より望ましくは、 (B) 段階は、スキャン電極とサスティン電極間の電圧差を減らすためのパルスのピーク電圧レベルを維持する第 1 直流電圧がサスティン電極に供給されることを特徴とする。

20

【 0 0 3 4 】

また、 (B) 段階は、スキャン電極とサスティン電極間の電圧差を減らすためのパルスのピーク電圧レベルと異なるレベルの第 1 直流電圧がサスティン電極に供給されることを特徴とする。

【 0 0 3 5 】

また、 (C) 段階は、スキャン電極とサスティン電極間の電圧差を減らすためのパルスのピーク電圧レベルを維持する第 2 直流電圧がサスティン電極に供給されることを特徴とする。

30

さらに、 (C) 段階は、第 1 直流電圧のレベルと異なるレベルの第 2 直流電圧がサスティン電極に供給されることを特徴とする。

【 0 0 3 6 】

より望ましくは、スキャン電極とサスティン電極間の電圧差を減らすためのパルスは、一つのフレームに対する P D P の駆動が多数のサブフィールドに区分される時、最初のサブフィールドを除いた残りのサブフィールドのセットアップ期間に供給されることを特徴とする。ここで、各サブフィールドで電極に残留する壁電荷を消去するための消去パルスがスキャン電極とサスティン電極間の電圧差を減らすためのパルスとして供給されることを特徴とする。

【 0 0 3 7 】

40

【 発明の実施の形態 】

以下、本発明の実施形態を図面に基づいて詳細に説明する。

【 0 0 3 8 】

以下の図 4 ~ 図 2 0 に亘って説明される本発明による P D P 駆動方法は、一つのフレームを形成する各サブフィールドが全体の画面を初期化させるためのリセット期間、セルを選択するためのアドレス期間、選択されたセルの放電を維持させるためのサスティン期間に分けて駆動される。そして、以下の説明で記述されるスキャン電極 (Y) は時にスキャン / サスティン電極としても知られており、また、サスティン電極 (Z) は共通サスティン電極として知られている。従って、それらの間の機能の差異は殆どなく、用語記載上の違いがあるだけである。

50

【 0 0 3 9 】

本発明による以下の実施形態は、セットアップ期間にスキャン電極（Y）とサスティン電極（Z）間の電圧差を減らすためのパルスがサスティン電極（Z）に印加して、コントラスト特性の低下を防止する。

【 0 0 4 0 】

本発明実施形態による各電極に供給されるパルスによる駆動を以下説明する。セットアップ期間にはサスティンパルス（Sus）の電圧レベル（Vs）より高いピーク電圧（Vr）まで上昇するランプアップ波形のリセットパルスがスキャン電極（Y）に供給される。次いで、セットダウン期間にはランプアップリセットパルスのピーク電圧（Vr）より低い正極性の電圧レベルから負極性のリセットダウン電圧まで下降するランプダウン波形のリセットパルスがスキャン電極（Y）に供給される。

10

【 0 0 4 1 】

上記したランプアップリセットパルスが供給されている間に、スキャン電極（Y）とサスティン電極（Z）の間の電圧差を減らすためのパルスがサスティン電極（Z）に供給される。そのパルスはセットアップ期間に他の電極（Y, X）に供給されるパルスによって、又は、PDP特性によって多様な波形で供給され、且つそれらによって多様な時点から供給される。

そして、上記したランプダウンリセットパルスが供給されている間に、正極性（+）の直流電圧がサスティン電極（Z）に供給される。その直流電圧のレベルはランプダウンリセットパルスがリセットダウン電圧に至るまでに維持される。

20

【 0 0 4 2 】

続くアドレス期間に、直流電圧がサスティン電極（Z）に供給され、その直流電圧が供給されている間に負極性（-）のスキャンパルスがスキャン電極（Y）に順次に供給され、正極性（+）のデータパルスがその負極性（-）のスキャンパルスと同期されてアドレス電極（X）に供給される。

【 0 0 4 3 】

最後に、サスティン期間にはサスティンパルス（Sus）がスキャン電極（Y）に供給され、特に、そのスキャン電極（Y）に供給されるサスティンパルス（Sus）と交互に他のサスティンパルス（Sus）がサスティン電極（Z）に供給される。

【 0 0 4 4 】

上記のように各電極に供給されるパルスによる駆動を以下に説明する。

30

【 0 0 4 5 】

スキャン電極（Y）に供給されるランプアップリセットパルスは画面全体のセル内にセットアップ放電を起こし、そのセットアップ放電によって各電極（X, Y, Z）に壁電荷が生成される。即ち、そのセットアップ放電によってアドレス電極（X）とサスティン電極（Z）上には正極性（+）の壁電荷が蓄積され、スキャン電極（Y）上には負極性（-）の壁電荷が蓄積される。

このとき、スキャン電極（Y）とサスティン電極（Z）の間の電圧差を減らすためのパルスによってスキャン電極（Y）とサスティン電極（Z）間には放電が抑えられる。

【 0 0 4 6 】

また、上記したスキャン電極（Y）に供給されるランプダウンリセットパルスはセル内に微弱な消去放電（=セットダウン放電）を起こさせ、そのセットダウン放電によって各電極（X, Y, Z）に過度に形成された壁電荷の一部が消去され、また、空間電荷中で不必要な電荷が消去される。結局、セットダウン期間が終了すると、画面全体のセル内にアドレス放電に必要な壁電荷が均一に残留する。

40

【 0 0 4 7 】

アドレス期間にスキャン電極（Y）及びアドレス電極（X）にスキャンパルスとデータパルスとがそれぞれ供給されてアドレス放電が起こる程度の壁電荷が蓄積される。特に、スキャンパルスとデータパルスとの電圧差が初期化期間に生成された壁電荷による電圧に加えられて、データパルスが供給される放電セル内にアドレス放電が起こる。

50

【 0 0 4 8 】

上記発生したアドレス放電により、選択された放電セル内にその後サスティンパルス (S u s) が印加される時にサスティン放電を起こさせる程度の壁電荷が形成される。アドレス放電により選択された放電セルは、放電セル内の壁電圧 (壁電荷による電圧) にサスティンパルス (S u s) による電圧 (V s) が加えられて、サスティンパルス (S u s) が印加される毎にスキャン電極 (Y) とサスティン電極 (Z) の間にサスティン放電、つまり、表示放電が起こる。

【 0 0 4 9 】

サスティン放電が完了した後は、パルス幅や電圧レベルの小さいランプ波形の消去パルスがサスティン電極 (Z) に供給され、全体画面のセル内に残留する壁電荷を消去させる。

10

【 0 0 5 0 】

上記のように各電極に供給されるパルスによる駆動は以下で説明する全ての実施形態に適用される。勿論、図 5 の第 2 実施形態、図 7 の第 4 実施形態、そして、図 1 0 の第 6 実施形態でのように、壁電荷の生成の安定化のためセットアップ期間の間にランプアップリセットパルスとフラットトップ直流電圧とが順次に供給される場合にはある程度駆動の変形が生じる。

【 0 0 5 1 】

以下では本発明の核心となるスキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らすための駆動を中心に説明する。

20

【 0 0 5 2 】

本発明スキャン電極 (Y) とサスティン電極 (Z) 間の電圧差が初期化期間に生成された壁電荷による電圧に加えられてそのスキャン電極 (Y) とサスティン電極 (Z) の間に発生する面方向の放電を防止するためのものである。本実施形態ではスキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らすための一つのパルス (Z r a m p) がサスティン電極 (Z) に供給される。その供給時点は初期化期間のうちセットアップ期間である。

【 0 0 5 3 】

より詳細には、スキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らすためにサスティン電極 (Z) に供給されるパルス (Z r a m p) の供給時点は、ランプアップリセットパルスが供給されるセットアップ期間の一部の時点から供給される場合 (第 1 ~ 第 6 実施形態) と、ランプアップリセットパルスと同期されて供給される場合 (第 7 ~ 第 1 5 実施形態) とに区分される。

30

そして、そのパルス (Z r a m p) は基底電圧から特定の電圧レベルまで上昇するランプアップ波形と一定の電圧レベルを維持する直流波形である。

【 0 0 5 4 】

本発明ではセットアップ期間にランプアップリセットパルスと共に供給されるパルス (Z r a m p) により、スキャン電極 (Y) とサスティン電極 (Z) 間の電圧差が減り、それらの電極 (Y , Z) の間で発生する放電が抑えられる。そして、アドレス放電が発生する時、サスティン電極 (Z) に残留する壁電荷量が他の電極 (Y) に比べて少ないため、アドレス放電により選択されたセル内には放電が起こらないか起こっても微弱である。

40

【 0 0 5 5 】

まず、ランプアップリセットパルスが供給されるセットアップ期間の一部の時点からスキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らすためのサスティン電極にパルス (Z r a m p) が供給される場合 (第 1 ~ 第 6 実施形態) の例を以下に説明する。

【 0 0 5 6 】

図 4 は本発明の第 1 実施形態による P D P 駆動方法を示す図であって、各サブフィールドのセットアップ期間にランプアップ波形のパルス (Z r a m p) を供給して、スキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らす例を説明するためのものである。

図 4 を参照して本発明の第 1 実施形態をより具体的に説明すると、スキャン電極 (Y) にランプアップリセットパルスが供給されている間に、所定の時点 (特に、セットアップ期

50

間の後期時点)からランプアップパルス(Z_{ramp})がサスティン電極(Z)に供給される。そのランプアップパルス(Z_{ramp})は基底電圧からサスティンパルス(Sus)の電圧レベル(V_s)まで上昇する。そのランプアップパルス(Z_{ramp})によってスキャン電極(Y)とサスティン電極(Z)間の放電が抑えられるので、セットアップ放電によってスキャン電極(Y)とサスティン電極(Z)の間に蓄積される壁電荷はスキャン電極(Y)とアドレス電極(X)の間に蓄積される壁電荷量より少なくなる。

【0057】

次にセットダウン期間にはサスティンパルス(Sus)の電圧レベル(V_s)と同一のレベルの直流電圧がサスティン電極(Z)に供給され、その直流電圧が同一のレベル(V_s)でアドレス期間まで供給される。

10

【0058】

注目すべき点は、上記のようにサスティン電極(Z)にランプアップパルス(Z_{ramp})を供給するための別の駆動回路が本発明では不必要なことである。

なぜなら、サスティン放電が完了した後に残留の壁電荷を消去するために供給される消去パルスをセットアップ期間にサスティン電極(Z)に供給すれば良いからである。ただ消去パルスを供給するためのスイッチ素子のみをセットアップ期間にターンオンさせれば良い。

【0059】

このように以前のサブフィールドの消去パルスを次のサブフィールドのセットアップ期間にサスティン電極(Z)に供給する構造は本発明の全実施形態で適切に使用される。

20

【0060】

図5は本発明の第2実施形態によるPDP駆動方法を示す図である。第1実施形態のように、セットアップ期間の一部の時点でランプアップパルス(Z_{ramp})を供給してスキャン電極(Y)とサスティン電極(Z)間の電圧差を減らす例を説明するためのものである。

しかしながら、図5の第2実施形態ではサスティン電極(Z)にランプアップパルスが供給される時点を次のように定める。

【0061】

本実施形態では各サブフィールドで壁電荷の生成を安定化させるために、セットアップ期間の間にランプアップリセットパルスとフラットトップの直流電圧とが順次に供給される

30

。セットアップ期間の初期にランプアップリセットパルスはサスティンパルス(Sus)の電圧レベルより高いピーク電圧(V_r)まで上昇する波形を有する。そして、続くセットアップ期間の後期に同じピーク電圧(V_r)を維持するフラットトップ直流電圧が供給される。スキャン電極(Y)にフラットトップ直流電圧が供給される以前に、スキャン電極(Y)とアドレス電極(X)の間と、スキャン電極(Y)とサスティン電極(Z)の間で必要な放電が全て終了する。

【0062】

各サブフィールドでスキャン電極(Y)とサスティン電極(Z)間の電圧差を減らすためのランプアップ波形のパルス(Z_{ramp})は、フラットトップ直流電圧が供給されている間にサスティン電極(Z)へ供給される。即ち、フラットトップ直流電圧が供給されている間に、ランプアップパルス(Z_{ramp})が基底電圧からサスティンパルス(Sus)の電圧レベル(V_s)まで上昇する。

40

【0063】

上記した図5の第2実施形態のように、ランプアップ波形のパルス(Z_{ramp})がサスティン電極(Z)に供給されると、フラットトップ直流電圧が供給されている間にスキャン電極(Y)とサスティン電極(Z)の間で発生可能な不必要な放電が抑えられる。

【0064】

図6は本発明の第3実施形態によるPDP駆動方法を示す図である。第1実施形態のようにセットアップ期間の一部の時点でランプアップパルス(Z_{ramp})を供給して、スキ

50

キャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らす例を説明するためのものである。

【 0 0 6 5 】

しかしながら、図 6 の第 3 実施形態ではサスティン電極 (Z) に供給されるランプアップパルス (Z r a m p) がサスティンパルス (S u s) の電圧レベル (V s) より低いレベルまで上昇する波形を有する。そして、セットダウン期間に供給される直流電圧はサスティンパルス (S u s) の電圧レベル (V s) より低いそのレベルを維持する。これはより安定したアドレス放電のためのものである。

【 0 0 6 6 】

図 6 の第 3 実施形態をより詳細に説明すると、スキャン電極 (Y) にランプアップリセットパルスが供給されることにより、スキャン電極 (Y) とアドレス電極 (X) の間と、スキャン電極 (Y) とサスティン電極 (Z) との間でそれぞれ放電が起こる。これにより、アドレス電極 (X) とサスティン電極 (Z) には正極性 (+) の壁電荷が各々蓄積され、スキャン電極 (Y) には負極性 (-) の壁電荷が蓄積される。このとき、スキャン電極 (Y) とサスティン電極 (Z) の間に発生する放電は他の放電に影響を与え、コントラストの特性を低下させるので、スキャン電極 (Y) とサスティン電極 (Z) 間の放電は微弱で短く起こるべきである。

【 0 0 6 7 】

このために、各サブフィールドでスキャン電極 (Y) にランプアップリセットパルスが供給されている間に、所定の時点 (t 1) からランプアップパルス (Z r a m p) がサスティン電極 (Z) に供給される。

そのランプアップパルス (Z r a m p) は基底電圧からサスティンパルス (S u s) の電圧レベル (V s) より低いレベルまで上昇する。そのランプアップパルス (Z r a m p) によってスキャン電極 (Y) とサスティン電極 (Z) 間の放電が抑えられるので、セットアップ放電によってスキャン電極 (Y) とサスティン電極 (Z) の間に蓄積される壁電荷は、スキャン電極 (Y) とアドレス電極 (X) の間に蓄積される壁電荷量より少ない。

【 0 0 6 8 】

次に、各サブフィールドのセットダウン期間にはサスティンパルス (S u s) の電圧レベル (V s) より低い電圧レベル (V z 2) の直流電圧がサスティン電極 (Z) に供給され続ける。これは、セットダウン期間にスキャン電極 (Y) へ供給されるランプダウンリセットパルスにより減少する壁電荷量はサスティン電極 (Z) に供給される直流電圧により左右されるため、そのランプダウンリセットパルスにより減少する壁電荷の量を減らすために、サスティンパルス (S u s) の電圧レベル (V s) より低い電圧レベル (V z 2) の直流電圧をサスティン電極 (Z) に供給する。このように、ランプダウンリセットパルスによる壁電荷の減少量を減らすことで、アドレス期間のアドレス放電がより安定する。

【 0 0 6 9 】

しかしながら、以後のアドレス期間にはサスティンパルス (S u s) の電圧レベル (V s) と同一の電圧レベル (V z 3 = V s) の直流電圧がサスティン電極 (Z) に供給される。このように、アドレス期間にサスティンパルス (S u s) の電圧レベル (V s) に上昇した直流電圧をサスティン電極 (Z) に供給する理由は、スキャン電極 (Y) に供給されるスキャンパルスの低電圧との電圧差をより大きくして、スキャン電極 (Y) とアドレス電極 (X) 間に発生するアドレス放電がスキャン電極 (Y) とサスティン電極 (Z) 間の面方向の放電に繋がる可能性を防止するためである。

【 0 0 7 0 】

図 7 は本発明の第 4 実施形態による P D P 駆動方法を示す図であって、第 1 実施形態のように、セットアップ期間の一部の時点でランプアップパルス (Z r a m p) を供給して、スキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らす例を説明するためのものである。

【 0 0 7 1 】

図 7 の第 4 実施形態ではサスティン電極 (Z) に供給されるランプアップパルス (Z r a

10

20

30

40

50

m p) がサスティンパルス (S u s) の電圧レベル (V s) より低いレベル (V z 2) までだけ上昇する波形を有する。そして、より安定したアドレス放電のために、セットダウン期間に供給される直流電圧がサスティンパルス (S u s) の電圧レベル (V s) より低いレベル (V z 2) を維持する。

これは上述した第 3 実施形態と同様である。

【 0 0 7 2 】

しかしながら、図 7 の図 4 実施形態ではサスティン電極 (Z) にランプアップパルス (Z r a m p) が供給される時点を次のように定める。

本実施形態では各サブフィールドで壁電荷の生成を安定化させるために、セットアップ期間の間にランプアップリセットパルスとフラットトップ直流電圧とが順次に供給される。セットアップ期間の初期にランプアップリセットパルスはサスティンパルス (S u s) の電圧レベルより高いピーク電圧 (V r) まで上昇する波形を有する。そして、続くセットアップ期間の後期にそのピーク電圧 (V r) を維持するフラットトップ直流電圧が供給される。

【 0 0 7 3 】

各サブフィールドでスキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らすためのランプアップ波形のパルス (Z r a m p) はフラットトップ直流電圧が供給される時点 (t 1) からサスティン電極 (Z) に供給される。

即ち、フラットトップ直流電圧が供給されている間に、ランプアップパネルパルス (Z r a m p) は基底電圧からサスティンパルス (S u s) の電圧レベル (V s) より低いレベル (V z 2) まで上昇する。そのランプアップパルス (Z r a m p) によってフラットトップ直流電圧が供給されている間に発生するであろうスキャン電極 (Y) とサスティン電極 (Z) 間の不必要な放電が抑えられる。

【 0 0 7 4 】

図 7 の第 4 実施形態ではまたサスティンパルス (S u s) の電圧レベル (V s) より低いレベル (V z 2) を維持する直流電圧がセットダウン期間にサスティン電極 (Z) に供給される。そのセットダウン期間にサスティン電極 (Z) に供給される直流電圧はランプダウンリセットパルスにより減少する壁電荷の量を減らす。このようにランプダウンリセットパルスによる壁電荷の減少量を減らすことで、アドレス期間のアドレス放電がより安定して発生する。

しかしながら、以後のアドレス期間にはサスティンパルス (S u s) の電圧レベル (V s) と同一の電圧レベル (V z 3 = V s) の直流電圧がサスティン電極 (Z) に供給される。

【 0 0 7 5 】

図 8 は本発明の第 5 実施形態による P D P 駆動方法を示す図であって、第 1 実施形態のように、セットアップ期間の一部の時点でランプアップパルス (Z r a m p) を供給して、スキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らす例を説明するためのものである。

しかしながら、図 8 の第 5 実施形態ではサスティン電極 (Z) に供給されるランプアップパルス (Z r a m p) は、サスティンパルス (S u s) の電圧レベル (V s) より低いレベルまでだけ上昇する波形を有する。そして、セットダウン期間に供給される直流電圧がサスティンパルス (S u s) の電圧レベル (V s) を維持する。

【 0 0 7 6 】

図 8 の第 5 実施形態をより詳細に説明すると、スキャン電極 (Y) にランプアップリセットパルスが供給されることにより、スキャン電極 (Y) とアドレス電極 (X) の間と、スキャン電極 (Y) とサスティン電極 (Z) の間でそれぞれ放電が起こる。このとき、スキャン電極 (Y) とサスティン電極 (Z) の間に放電する放電が微弱で短く起こるように、各サブフィールドからスキャン電極 (Y) にランプアップリセットパルスが供給されている間に、所定の時点 (t 1) からランプアップパルス (Z r a m p) がサスティン電極 (Z) に供給される。

そのランプアップパルス (Z r a m p) はセットアップ期間の初期に基底電圧レベルを維持してから、所定の時点 (t 1) からはサスティンパネル (S u s) の電圧レベル (V s) より低いレベルまで上昇する波形を有する。

【 0 0 7 7 】

従って、セットアップ期間のランプアップパルス (Z r a m p) が供給される時点の以前には、スキャン電極 (Y) に供給されるランプアップリセットパルスによって画面全体のセル内でセットアップ放電が起こる。そして、ランプアップパルス (Z r a m p) が供給される時点 (t 1) からはスキャン電極 (Y) とサスティン電極 (Z) 間の放電が抑えられる。

【 0 0 7 8 】

ランプアップパルス (Z r a m p) を供給するため、サスティン電極 (Z) はセットアップ期間の所定の時点 (t 1) からランプアップリセットパルスがピーク電圧 (V r) に至るまでフローティング状態を維持する。サスティン電極 (Z) がフローティング状態を維持することで、サスティン電極 (Z) にランプアップパルス (Z r a m p) が誘導される。このとき、サスティン電極 (Z) は図 9 に示すエネルギー回収回路によりフローティングされる。

【 0 0 7 9 】

図 9 は本発明の P D P 駆動でフローティングのためのエネルギー回収回路を示す回路図である。

図 9 を参照すると、サスティン電極 (Z) に設けられるエネルギー回収回路はソースキャパシタ (C s) と、第 1 ~ 第 4 スイッチ (S 1 , S 2 , S 3 , S 4) と、第 1 及び第 2 ダイオード (D 1 , D 2) と、インダクター (L) 及びパネルキャパシタ (C p) から構成される。

ソースキャパシタ (C s) はパネルキャパシタ (C p) に充電された電圧により充電されると共に、自分に充電された電圧をパネルキャパシタ (C p) へ供給する。

【 0 0 8 0 】

第 1 及び第 2 ダイオード (D 1 , S 2) は電流の流れを制御する。

第 1 ~ 第 4 スイッチ (S 1 , S 2 , S 3 , S 4) はコントローラ (図示せず) の制御信号によってターンオン/ターンオフされる。

ランプアップリセットパルスのみ供給されるセットアップ期間の所定の時点 (t 1) までは第 4 スイッチ (S 4) がターンオンされ、サスティン電極 (Z) に基底電位 (G N D) が供給される。

ランプアップパルス (Z r a m p) が供給される上記した所定の時点 (t 1) からは第 4 スイッチ (S 4) がターンオフされ、第 1 ~ 第 3 スイッチ (S 1 , S 2 , S 3) もターンオフ状態をそのまま維持する。それにより、サスティン電極 (Z) はフローティング状態を維持する。

【 0 0 8 1 】

セットダウン期間には第 3 スイッチ (S 3) がターンオンされ、サスティンパルス (S u s) 電圧レベル (V s) の直流電圧がサスティン電極 (Z) に供給される。

そして、第 3 スイッチ (S 3) はアドレス期間までターンオンされ続け、サスティン電極 (Z) にサスティンパルス (S u s) の電圧レベル (V s) と同一の直流電圧が維持されるようにする。従って、各サブフィールドのセットダウン期間にはサスティンパルス (S u s) の電圧レベル (V s) と同一の電圧レベルの直流電圧がサスティン電極 (Z) に供給される。

【 0 0 8 2 】

図 1 0 は本発明の第 6 実施形態による P D P 駆動方法を示す図であって、第 1 実施形態のように、セットアップ期間の一部の時点で (注意 : 以前の実施形態と異なって「ランプアップ」という用語がない) パルス (Z r a m p) を供給してスキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らす例を説明するためのものである。

【 0 0 8 3 】

10

20

30

40

50

図10の第6実施形態ではサスティン電極(Z)に供給されるパルス(Z ramp)がサスティンパルス(Sus)の電圧レベル(Vs)より低いレベルまでだけ上昇した後、所定の時間の間そのピーク電圧を維持する波形を有する。

そして、セットダウン期間には供給される直流電圧がサスティンパルス(Sus)の電圧レベル(Vs)と同一のレベルを維持する。

【0084】

図10の第6実施形態ではサスティン電極(Z)にパルス(Z ramp)が供給される時点を次のように定める。

本実施形態では、各サブフィールドで壁電荷の生成を安定化させるために、セットアップ期間の間にランプアップリセットパルスとフラットトップ直流電圧とが順次に供給される

10

。セットアップ期間の初期にランプアップリセットパルスはサスティンパルス(Sus)の電圧レベルより高いピーク電圧(Vr)まで上昇する波形を有する。そして、続くセットアップ期間の後期にそのピーク電圧(Vr)を維持するフラットトップ直流電圧がスキャン電極(Y)に供給される。

【0085】

各サブフィールドでスキャン電極(Y)とサスティン電極(Z)との間の電圧差を減らすためのパルス(Z ramp)はランプアップリセットパルスが供給されている間の所定の時点(t2)から供給される。特に、電圧差を減らすためのパルス(Z ramp)が供給されるように、サスティン電極(Z)はセットアップ期間の所定の時点(t2)からセットアップ期間の終了時点までフローティング状態を維持する。

20

【0086】

図10の第6実施形態で、スキャン電極(Y)とサスティン電極(Z)間の電圧差を減らすためのパルス(Z ramp)は、上述したように、ランプアップ波形と直流波形を有する。即ち、ランプアップリセットパルスが供給されている間の所定の時点(t2)からフラットトップ直流電圧が供給され始める時点までは、基底電位からピーク電圧まで上昇するランプアップ波形のパルス(Z ramp)がサスティン電極(Z)に供給され、フラットトップ直流電圧が供給される時点からセットアップ期間が終了するまでそのピーク電圧が維持される。

【0087】

30

言い換えると、サスティン電極(Z)はランプアップリセットパルスが供給され始める時点から一定の時間の間基底電圧を維持する。以後、そのランプアップリセットパルスが供給される所定の時点(t2)からランプアップ波形のパルス(Z ramp)がサスティン電極(Z)に供給され、次いで、スキャン電極(Y)にフラットトップ直流電圧が供給され始めると、サスティン電極(Z)にはパルス(Z ramp)のピーク電圧が続けて維持される。

このように、セットアップ期間にサスティン電極(Z)に供給されるパルス(Z ramp)はフラットトップ直流電圧がスキャン電極(Y)に供給されている間に発生し得るスキャン電極(Y)とサスティン電極(Z)間の不必要な放電を抑える。

【0088】

40

セットダウン期間及びそれ以後の駆動は図8の第5実施形態と同様であるのでその説明は省略する。

【0089】

次は、スキャン電極(Y)とサスティン電極(Z)間の電圧差を減らすためのパルス(Z ramp)がセットアップ期間にスキャン電極(Y)へ供給されるランプアップリセットパルスと同期されて供給される場合(第7~第15実施形態)の例を以下に説明する。

【0090】

図11は本発明の第7実施形態によるPDP駆動方法を示す図であって、各サブフィールドのセットアップ期間にランプアップリセットパルスと同期するランプアップ波形のパルス(Z ramp)をサスティン電極(Z)に供給して、スキャン電極(Y)とサスティン

50

電極 (Z) 間の電圧差を減らす例を説明するためのものである。

【 0 0 9 1 】

図 1 1 を参照して本発明の第 7 実施形態をより具体的に説明すると、セットアップ期間にはスキャン電極 (Y) にランプアップリセットパルスが供給され、そのランプアップリセットパルスと同期するランプアップパルス (Z r a m p) がサスティン電極 (Z) に供給される。セットダウン期間にはスキャン電極 (Y) にランプダウンリセットパルスが供給され、スキャン電極 (Y) にランプダウンリセットパルスが供給されている間に、サスティン電極 (Z) には正極性 (+) の直流電圧 (V s) が供給される。即ち、そのランプダウンリセットパルスがスキャン電極 (Y) に供給される時点で正極性 (+) の直流電圧がサスティン電極 (Z) に供給され始めて、そのランプダウンリセットパルスが負極性 (-) のリセットダウン電圧に至るまでその電圧レベル (V s) を維持する。サスティン電極 (Z) に供給される正極性 (+) の直流電圧のレベルはサスティンパルス (S u s) の電圧レベル (V s) と同一である。

10

【 0 0 9 2 】

セットアップ期間に全てのスキャン電極 (Y) に供給されるランプアップリセットパルスは、そのセットアップ期間にサスティン電極 (Z) に供給されるランプアップパルス (Z r a m p) の電圧レベル (V s) より高いピーク電圧 (V r) まで上昇する。上記したランプアップリセットパルスと比較して、サスティン電極 (Z) に供給されるランプアップパルス (Z r a m p) はランプアップリセットパルスに比べて小さい傾きを有し、ピーク電圧レベル (V r > V s) がより低い。

20

【 0 0 9 3 】

上記のようにスキャン電極 (Y) に供給されるランプアップリセットパルスによって全体の画面の放電セル内でセットアップ放電が起こる。このとき、サスティン電極 (Z) に供給されるランプアップパルス (Z r a m p) はスキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を低くする。

結局、サスティン電極 (Z) とスキャン電極 (Y) の間に形成される壁電荷の蓄積量がスキャン電極 (Y) とアドレス電極 (X) に比べて相対的に小さく形成され、サスティン電極 (Z) とスキャン電極 (Y) の間で発生し得る面放電が抑えられる。

そして、セットダウン期間からサスティン電極 (Z) に供給されていた直流電圧はアドレス期間にもその電圧レベル (V s) を続けて維持する。

30

続く次のサブフィールドでも上述したものと同様に駆動する。

【 0 0 9 4 】

図 1 2 は本発明の第 8 実施形態による P D P 駆動方法を示す図であって、各サブフィールドのセットアップ期間にランプアップリセットパルスと同期するランプアップパルスの (Z r a m p) をサスティン電極 (Z) に供給して、スキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らす例を説明するためのものである。これは、その電圧差を減らすためのランプアップパルス (Z r a m p) のピーク電圧レベル (V z) がサスティンパルス (S u s) の電圧レベル (V s) より小さいという点が上述した第 7 実施形態と異なる。

40

【 0 0 9 5 】

図 1 2 を参照して説明すると、セットアップ期間にはスキャン電極 (Y) にランプアップリセットパルスが供給され、そのランプアップリセットパルスに同期するランプアップパルス (Z r a m p) がサスティン電極 (Z) に供給される。サスティン電極 (Z) に供給されるランプアップパルス (Z r a m p) はサスティン期間に供給されるサスティンパルス (S u s) の電圧 (V s) より低いピーク電圧 (V z) まで上昇する波形である。

【 0 0 9 6 】

セットダウン期間にはスキャン電極 (Y) にランプダウンリセットパルスが供給され、スキャン電極 (Y) にランプダウンリセットパルスが供給されている間に、サスティン電極 (Z) には正極性 (+) の直流電圧が供給される。

即ち、そのランプダウンリセットパルスがスキャン電極 (Y) に供給される時点で正極性

50

(+)の直流電圧がサスティン電極(Z)に供給され始め、そのランプダウンリセットパルスが負極性(-)のリセットダウン電圧に至るまで続けて供給される。正極性(+)の直流電圧はサスティンパルス(Sus)の電圧(Vs)より低い電圧レベル(Vz)である。

【0097】

セットアップ期間に全てのスキャン電極(Y)に供給されるランプアップリセットパルスは、そのセットアップ期間にサスティン電極(Z)に供給されるランプアップパルス(Zramp)の電圧レベル(Vz)は勿論、サスティン期間に供給されるサスティンパルス(Sus)の電圧レベル(Vs)より高いピーク電圧(Vr)まで上昇する。上記したランプアップリセットパルスと比較して、サスティン電極(Z)に供給されるランプアップパルス(Zramp)はランプアップリセットパルスに比べて小さい傾きを有し、且つピーク電圧レベル($V_r > V_s > V_z$)がより低い。

10

【0098】

上記のようにスキャン電極(Y)に供給されるランプアップリセットパルスによって画面全体の放電セル内でセットアップ放電が起こる。このとき、サスティン電極(Z)に供給されるランプアップパルス(Zramp)はスキャン電極(Y)とサスティン電極(Z)間の電圧差を低くする。

結局、サスティン電極(Z)とスキャン電極(Y)の間に形成される壁電荷の蓄積量がスキャン電極(Y)とアドレス電極(X)に比べて相対的に小さく形成され、サスティン電極(Z)とスキャン電極(Y)の間で発生し得る面放電が抑えられる。

20

そして、セットダウン期間からサスティン電極(Z)に供給されていた直流電圧はアドレス期間にもその電圧レベル(Vz)を続けて維持する。

【0099】

アドレス期間にはセットダウン期間から供給されていた直流電圧(Vz)がサスティン電極(Z)に続けて供給され、サスティン電極(Z)にその直流電圧(Vz)が供給されている間に、負極性(-)のスキャンパルスがスキャン電極(Y)に順次に供給される。また、その負極性(-)のスキャンパルスと同期する正極性(+)のデータパルスがアドレス電極(X)に供給される。そのスキャンパルスとデータパルスが供給されると、アドレス放電を起こさせる程度の壁電荷が蓄積される。特に、スキャンパルスとデータパルスとの電圧差がリセット期間に生成された壁電荷による電圧に加えられて、データパルスが供給される放電セル内にアドレス放電が起こる。このとき、サスティン電極(Z)とスキャン電極(Y)の間には、上述したように、蓄積する壁電荷の残留量が少ないため、放電が起こらないか起こっても微弱である。

30

続く次のサブフィールドでも上述したものと同様に駆動する。

【0100】

図13は本発明の第9実施形態によるPDP駆動方法を示す図であって、最初のサブフィールド(SF1)を除いた残りのサブフィールド(SF2~)のセットアップ期間にランプアップリセットパルスと同期するランプアップ波形のパルス(Zramp)をサスティン電極(Z)に供給して、スキャン電極(Y)とサスティン電極(Z)間の電圧差を減らす例を説明するためのものである。

40

これは、その電圧差を減らすためのランプアップパルス(Zramp)のピーク電圧レベル(Vd)がサスティンパルス(Sus)の電圧レベル(Vs)より大きいという点と、そのランプアップパルス(Zramp)が最初のサブフィールド(SF1)には供給されないという点と、画面全体のセル内に残留する壁電荷を消去するための消去パルスが供給されないという点とが上述した第7及び第8実施形態と異なる。

【0101】

図13を参照して説明すると、第1サブフィールド(SF1)がサスティン電極(Y)に消去パルスが供給されないということを除いては、図2を通じて説明したものと同様に駆動する。従って、第1サブフィールド(SF1)の駆動は説明を省略する。

但し、第1サブフィールド(SF1)が終了する時、放電セルに形成された壁電荷が除去

50

されない状態が第2サブフィールド(SF2)に繋がる。

【0102】

次は第9実施形態による第2サブフィールド(SF2)の駆動について説明する。

【0103】

第2サブフィールド(SF2)のセットアップ期間にはスキャン電極(Y)にランプアップリセットパルスが供給され、そのランプアップリセットパルスに同期されるランプアップパルス(Zramp)がサスティン電極(Z)に供給される。サスティン電極(Z)に供給されるランプアップパルス(Zramp)は基底電圧からサスティン期間に供給されるサスティンパルス(Sus)の電圧(Vs)より高いピーク電圧(Vd)まで上昇する波形である。

10

【0104】

セットダウン期間にはスキャン電極(Y)にランプダウンリセットパルスが供給され、スキャン電極(Y)にランプダウンリセットパルスが供給されている間に、サスティン電極(Z)には正極性(+)の直流電圧が供給される。即ち、そのランプダウンリセットパルスがスキャン電極(Y)に供給される時点で正極性(+)の直流電圧がサスティン電極(Z)に供給され始め、そのランプダウンリセットパルスが負極性(-)のリセットダウン電圧に至るまで続けて供給される。正極性(+)の直流電圧はサスティンパルス(Sus)の電圧(Vs)より高い電圧レベル(Vd)である。

【0105】

セットアップ期間に全てのスキャン電極(Y)へ供給されるランプアップリセットパルスは、サスティン期間に供給されるサスティンパルス(Sus)の電圧レベル(Vs)より高いピーク電圧(Vr)まで上昇する。サスティン電極(Z)に供給されるランプアップパルス(Zramp)はランプアップリセットパルスに比べて大きい傾きを有し、且つサスティンパルス(Sus)の電圧レベル(Vs)よりそのピーク電圧(Vd)が高い。

20

【0106】

上記したように、本発明では消去パルスが以前のサブフィールドで供給されないため、セットアップ期間でスキャン電極(Y)とサスティン電極(Z)の間にサスティンパルス(Sus)の電圧レベル(Vs)だけ電圧差が発生すると、そのセットアップ期間でスキャン電極(Y)とサスティン電極(Z)の間にサスティン放電が発生する。

このとき、セットアップ期間に発生し得るサスティン放電を防止するために、サスティン電極(Z)に供給されるランプアップパルス(Zramp)の傾きをランプアップリセットパルスのそれより大きくする。すると、ランプアップリセットパルスのピーク電圧(Vr)からサスティン電極(Z)に供給されるランプアップリセットパルス(Zramp)のピーク電圧(Vd)を減じた値はサスティンパルス(Sus)の電圧レベル(Vs)より低い。結局、スキャン電極(Y)とサスティン電極(Z)の間にサスティンパルス(Sus)の電圧レベル(Vs)だけ電圧差が発生することがない。

30

【0107】

このようにサスティン電極(Z)に供給されるランプアップパルス(Zramp)によってサスティン電極(Z)とスキャン電極(Y)の間に形成される壁電荷の蓄積量がスキャン電極(Y)とアドレス電極(X)に比べて相対的に小さく形成され、サスティン電極(Z)とスキャン電極(Y)の間で発生し得る面放電が抑えられる。

40

そして、セットダウン期間からサスティン電極(Z)に供給されていた直流電圧はアドレス期間にもその電圧レベル(Vd)を続けて維持する。

【0108】

アドレス期間にはセットダウン期間から供給されていた直流電圧(Vd)が続けてサスティン電極(Z)に供給され、サスティン電極(Z)にその直流電圧(Vd)が供給されている間に、負極性(-)のスキャンパルスがスキャン電極(Y)に順次に供給される。また、その負極性(-)のスキャンと同期される正極性(+)のデータパルスがアドレス電極(X)に供給される。スキャンパルスとデータパルスが供給されると、アドレス放電を起こすことができる程度の壁電荷が蓄積される。特に、スキャンパルスとデータパルスと

50

の電圧差がリセット期間に生成された壁電荷による電圧に加えられて、データパルスが供給される放電セル内にアドレス放電が起こる。このとき、サスティン電極（Z）とスキャン電極（Y）の間には、上述したように、蓄積する壁電荷の残留量が少ないため、放電が起こらないか起こっても微弱である。

続く次のサブフィールドでも上述したものと同様に駆動する。特に、第2サブフィールド（SF2）のサスティン放電が完了した後も消去パルスは供給されない。

【0109】

図14は本発明の第10実施形態によるPDP駆動方法を示す図であって、最初のサブフィールド（SF1）を除いた残りのサブフィールド（SF2～）のセットアップ期間にランプアップリセットパルスと同期するランプアップ波形のパルス（Zramp）をサスティン電極（Z）に供給して、スキャン電極（Y）とサスティン電極（Z）間の電圧差を減らす例を説明するためのものである。

10

【0110】

これは、その電圧差を減らすためのランプアップパルス（Zramp）のピーク電圧レベル（Vd）がサスティンパルス（Sus）の電圧レベル（Vs）より大きいという点と、そのランプアップパルス（Zramp）が最初のサブフィールド（SF1）には供給されないという点と、画面全体のセル内に残留する壁電荷を消去するための消去パルスが供給されないという点とが上述した第7及び第8実施形態と異なる。

【0111】

また、第10実施形態を上述した第9実施形態と比較すると、第2サブフィールド（SF2）のセットダウン期間とアドレス期間の間に供給される直流電圧のレベルがサスティンパルスの電圧レベル（Vs）に下がって維持されるという点が第9実施形態と異なる。

20

【0112】

図14を参照して説明すると、第1サブフィールド（SF1）はサスティン電極（Y）に消去パルスが供給されないということを除いては、図2を通じて説明したものと同様に駆動する。従って、第1サブフィールド（SF1）の駆動は説明を省略する。

上述した第9実施形態と同様に、第1サブフィールド（SF1）が終了する時、放電セルに形成された壁電荷が除去されない状態が第2サブフィールド（SF2）に続く。

【0113】

次は、第10実施形態による第2サブフィールド（SF2）の駆動について説明する。

30

【0114】

第2サブフィールド（SF2）のセットアップ期間にはスキャン電極（Y）にランプアップリセットパルスが供給され、そのランプアップリセットパルスに同期されるランプアップパルス（Zramp）がサスティン電極（Z）に供給される。サスティン電極（Z）に供給されるランプアップパルス（Zramp）は基底電圧からサスティン期間に供給されるサスティンパルス（Sus）の電圧（Vs）より高いピーク電圧（Vd）まで上昇する波形である。

【0115】

セットダウン期間にはスキャン電極（Y）にランプダウンリセットパルスが供給され、スキャン電極（Y）にランプダウンリセットパルスが供給されている間に、サスティン電極（Z）には正極性（+）の直流電圧が供給される。

40

即ち、そのランプダウンリセットパルスがスキャン電極（Y）に供給される時点で正極性（+）の直流電圧がサスティン電極（Z）に供給され始め、そのランプダウンリセットパルスが負極性（-）のリセットダウン電圧に至るまで続けて供給される。その正極性（+）の直流電圧は、第9実施形態と異なって、サスティンパルス（Sus）の電圧（Vs）と同一の電圧レベル（Vs）である。

【0116】

セットアップ期間に全てのスキャン電極（Y）に供給されるランプアップリセットパルスは、サスティン期間に供給されるサスティンパルス（Sus）の電圧レベル（Vs）より高いピーク電圧（Vr）まで上昇する。サスティン電極（Z）に供給されるランプアップ

50

パルス (Z r a m p) はランプアップリセットパルスに比べて傾斜が大きく、且つそのランプアップパルス (Z r a m p) のピーク電圧はサスティンパルス (S u s) の電圧レベル (V s) より高い。

【 0 1 1 7 】

上記のように本実施形態では、セットアップ期間に発生し得るサスティン放電を防止するために、サスティン電極 (Z) に供給されるランプアップパルス (Z r a m p) の傾きをランプアップリセットパルスの傾きより大きくする。すると、スキャン電極 (Y) とサスティン電極 (Z) の間にサスティンパルス (S u s) の電圧レベル (V s) だけ電圧差が発生しないため、サスティン電極 (Z) とスキャン電極 (Y) の間で発生し得る面放電が抑えられる。

10

そして、セットダウン期間からサスティン電極 (Z) に供給されていた直流電圧はアドレス期間にもその電圧レベル (V s) を続けて維持する。

【 0 1 1 8 】

アドレス期間にはセットダウン期間から供給されていた直流電圧 (V s) が続けてサスティン電極 (Z) に供給され、サスティン電極 (Z) にその直流電圧 (V s) が供給されている間に、負極性 (-) のスキャンパルスがスキャン電極 (Y) に順次に供給される。また、その負極性 (-) のスキャンと同期される正極性 (+) のデータパルスがアドレス電極 (X) に供給される。そのスキャンパルスとデータパルスが供給されると、アドレス放電を起こすことができる程度の壁電荷が蓄積される。特に、スキャンパルスとデータパルスとの電圧差がリセット期間に生成された壁電荷による電圧に加えられて、データパルスが供給される放電セル内にアドレス放電が起こる。このとき、サスティン電極 (Z) とスキャン電極 (Y) の間には、上述したように、蓄積する壁電荷の残留量が少ないため、放電が起こらないか起こっても微弱である。

20

続く次のサブフィールドでも上述の駆動と同様に駆動する。特に、第 2 サブフィールド (S F 2) のサスティン放電が完了した後も消去パルスは供給されない。

【 0 1 1 9 】

図 1 5 は本発明の第 1 1 実施形態による P D P 駆動方法を示す図であって、最初のサブフィールド (S F 1) を除いた残りのサブフィールド (S F 2 ~) のセットアップ期間にランプアップリセットパルスと同期するランプアップ波形のパルス (Z r a m p) をサスティン電極 (Z) に供給して、スキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らす例を説明するためのものである。

30

【 0 1 2 0 】

これは、ランプアップリセットパルスと同期するランプアップパルス (Z r a m p) がサスティンパルスの電圧レベル (V s) より低いピーク電圧 (V 0) までしか上昇しない波形であるという点と、そのピーク電圧 (V 0) がセットダウン期間とアドレス期間の間に維持されるという点が第 9 実施形態と異なる。

【 0 1 2 1 】

図 1 5 を参照して説明すると、第 1 サブフィールド (S F 1) はサスティン電極 (Y) に消去パルスが供給されないということを除いては、図 2 を通じて説明したものと同様に駆動するので、第 1 サブフィールド (S F 1) の駆動は説明を省略する。

40

上述した第 9 実施形態と同様に、第 1 サブフィールド (S F 1) が終了する時、放電セルに形成された壁電荷が除去されない状態が第 2 サブフィールド (S F 2) に続く。

【 0 1 2 2 】

特に、第 1 1 実施形態では第 1 サブフィールド (S F 1) のサスティン期間のうち消去パルスが供給される期間が遅延され、第 2 サブフィールドのセットアップ期間として用いられる。これに対しては以下でより詳細に説明する。

【 0 1 2 3 】

第 1 1 実施形態による第 2 サブフィールド (S F 2) の駆動について説明すると、第 2 サブフィールド (S F 2) のセットアップ期間にはスキャン電極 (Y) にランプアップリセットパルスが供給される。そして、そのランプアップリセットパルスに同期されるランプ

50

アップパルス (Z r a m p) がサスティン電極 (Z) に供給される。これらの2つのパルスは第1サブフィールド (S F 1) のサスティン期間で消去パルスとして供給される最後のサスティンパルスとして供給されたものである。言い換えると、第1サブフィールド (S F 1) のサスティン放電が起こった後に供給されるランプアップ波形の最後のサスティンパルスがスキャン電極 (Y) 及びサスティン電極 (Z) にそれぞれ供給される。

従って、スキャン電極 (Y) に供給されるランプアップリセットパルスと、サスティン電極 (Z) に供給されるランプアップパルス (Z r a m p) とは互いに同期して供給され、同一の傾きで上昇する波形である。

【 0 1 2 4 】

スキャン電極 (Y) に供給されるランプアップリセットパルスはサスティンパルスの電圧レベル (V s) から上昇して、サスティンパルス (S u s) の電圧レベル (V s) より高いピーク電圧 (V r) まで上昇する波形である。また、サスティン電極 (Z) に供給されるランプアップパルスは基底電圧からサスティン期間に供給されるサスティンパルス (S u s) の電圧レベル (V s) より低い電圧レベル (V 0) まで上昇する波形である。

【 0 1 2 5 】

このようにスキャン電極 (Y) にランプアップリセットパルスが供給されると、スキャン電極 (Y) とサスティン電極 (Z) の間に放電が発生することがあるが、スキャン電極 (Y) に供給されるランプアップリセットパルスと同一の傾きを有するランプアップパルス (Z r a m p) がサスティン電極に供給されるため、スキャン電極 (Y) とサスティン電極 (Z) の間にサスティン放電が発生しない。

【 0 1 2 6 】

第2サブフィールド (S F 2) のセットダウン期間にはスキャン電極 (Y) にランプダウンリセットパルスが供給され、スキャン電極 (Y) にランプダウンリセットパルスが供給されている間に、サスティン電極 (Z) には正極性 (+) の直流電圧が供給される。即ち、そのランプダウンリセットパルスがスキャン電極 (Y) に供給される時点で正極性 (+) の直流電圧がサスティン電極 (Z) に供給され始め、そのランプダウンリセットパルスが負極性 (-) のリセットダウン電圧に至るまで続けて供給される。正極性 (+) の直流電圧は第9実施形態と異なって、サスティンパルス (S u s) の電圧 (V s) より低い電圧レベル (V 0) であり、その電圧レベル (V 0) はランプダウンリセットパルスのピーク電圧 (V r) からサスティンパルスの電圧 (V s) を引いた値である。

そして、そのセットダウン期間に全てのスキャン電極 (Y) に供給されるランプダウンリセットパルスは、ランプアップリセットパルスのピーク電圧 (V r) より低い正極性の電圧レベルから負極性のリセットダウン電圧まで下降する波形である。

【 0 1 2 7 】

アドレス期間にはセットダウン期間から供給されていた直流電圧 (V 0) が続けてサスティン電極 (Z) に供給され、サスティン電極 (Z) にその直流電圧 (V 0) が供給されている間に、負極性 (-) のスキャンパルスがスキャン電極 (Y) に順次に供給される。また、その負極性 (-) のスキャンパルスと同期される正極性 (+) のデータパルスがアドレス電極 (X) に供給される。そのスキャンパルスとデータパルスが供給されると、アドレス放電を起こすことができる程度の壁電荷が蓄積される。特に、スキャンパルスとデータパルスとの電圧差がリセット期間に生成された壁電荷による電圧に加えられて、データパルスが供給される放電セル内にアドレス放電が起こる。このとき、サスティン電極 (Z) とスキャン電極 (Y) の間には、上述したように、蓄積する壁電荷の残留量が少ないため、放電が起こらないか起こっても微弱である。

続く次のサブフィールドでも上述したものと同様に駆動する。特に、第2サブフィールド (S F 2) のサスティン放電が完了した後も消去パルスは供給されない。

【 0 1 2 8 】

図16は本発明の第12実施形態によるPDP駆動方法を示す図であって、各サブフィールドのセットアップ期間にランプアップリセットパルスと同期するランプアップ波形のパルス (Z r a m p) をサスティン電極 (Z) に供給して、スキャン電極 (Y) とサスティ

10

20

30

40

50

ン電極（Z）間の電圧差を減らす例を説明するためのものである。

これは、サスティン電極（Z）に供給されるランプアップパルス（Z r a m p）がサスティンパルス（S u s）の電圧レベル（V s）より低いレベルのピーク電圧（V z 2）まで上昇する波形であるという点と、セットダウン期間にサスティンパルス（S u s）の電圧レベル（V s）より低いランプアップパルス（Z r a m p）のピーク電圧レベル（V z 2）を維持するという点と、アドレス期間にはセットダウン期間に供給される電圧レベルと異なるレベルの電圧が供給されるという点が上述した図11の第7実施形態と異なる。

【0129】

図16を参照して本発明の第12実施形態をより具体的に説明すると、各サブフィールドのセットアップ期間にはスキャン電極（Y）にランプアップリセットパルスが供給され、そのランプアップリセットパルスと同期されるランプアップパルス（Z r a m p）がサスティン電極（Z）に供給される。

10

【0130】

セットアップ期間に全てのスキャン電極（Y）に供給されるランプアップリセットパルスは、サスティン期間にサスティン電極（Z）に供給されるサスティンパルスの電圧レベル（V s）より高いピーク電圧（V r）まで上昇する波形である。また、サスティン電極（Z）に供給されるランプアップパルス（Z r a m p）は基底電圧からサスティンパルスの電圧レベル（V s）より低いピーク電圧レベル（V z 2）まで上昇する波形である。そのランプアップパルス（Z r a m p）はランプアップリセットパルスのランプの傾きを更に小さくさせるため、スキャン電極（Y）とサスティン電極（Z）の間に放電を減らす。そして、サスティン電極（Z）に供給されるランプアップパルス（Z r a m p）によってスキャン電極（Y）とサスティン電極（Z）間の電圧差が低くなり、サスティン電極（Z）とスキャン電極（Y）の間に形成される壁電荷の蓄積量がスキャン電極（Y）とアドレス電極（X）に比べて相対的に小さく形成される。

20

【0131】

セットダウン期間にはスキャン電極（Y）にランプダウンリセットパルスが供給され、スキャン電極（Y）にランプダウンリセットパルスが供給されている間に、サスティン電極（Z）には正極性（+）の直流電圧（V z 2）が供給される。即ち、そのランプダウンリセットパルスがスキャン電極（Y）に供給される時点で正極性（+）の直流電圧がサスティン電極（Z）に供給され始め、そのランプダウンリセットパルスが負極性（-）のリセットダウン電圧に至るまでにその電圧レベル（V z 2）を維持する。サスティン電極（Z）に供給される正極性（+）の直流電圧はサスティンパルス（S u s）の電圧レベル（V s）より低い電圧レベル（V s > V z 2）が維持される波形である。

30

【0132】

このように、セットダウン期間にサスティン電極（Z）に供給される直流電圧がサスティンパルス（S u s）の電圧レベル（V s）より低いレベルを維持することで、アドレス放電がより安定して発生する。より詳細に説明すると、セットダウン期間にスキャン電極（Y）に供給されるランプダウンリセットパルスにより減少する壁電荷量はサスティン電極（Z）に供給される直流電圧により左右されるため、そのランプダウンリセットパルスにより減少する壁電荷の量を減らすためにサスティンパルス（S u s）の電圧レベル（V s）より低い電圧レベル（V z 2）の直流電圧がサスティン電極（Z）に供給される。サスティンパルス（S u s）の電圧レベル（V s）より低い電圧レベル（V z 2）の直流電圧がサスティン電極（Z）に供給されることにより、ランプダウンリセットパルスによる壁電荷の減少量が減ってアドレス放電がより安定して発生する。

40

【0133】

上記のようにスキャン電極（Y）に供給されるランプアップリセットパルスによって全体の画面の放電セル内でセットアップ放電が起こる。このとき、サスティン電極（Z）に供給されるランプアップパルス（Z r a m p）はスキャン電極（Y）とサスティン電極（Z）間の電圧差を低くする。

結局、サスティン電極（Z）とスキャン電極（Y）の間に形成される壁電荷の蓄積量がス

50

キャン電極 (Y) とアドレス電極 (X) に比べて相対的に小さく形成され、サスティン電極 (Z) とスキャン電極 (Y) の間で発生し得る面放電が抑えられる。

【 0 1 3 4 】

そして、アドレス期間にはセットダウン期間にサスティン電極 (Z) へ供給されていた直流電圧のレベル (V_{z2}) より高い電圧レベル (V_{z3}) を維持する。そのアドレス期間に供給される直流電圧はサスティンパルス (S_{us}) の電圧レベル (V_s) と同一の電圧レベル ($V_{z3} = V_s$) である。

このように、アドレス期間にサスティンパルス (S_{us}) の電圧レベル (V_s) に上昇した直流電圧をサスティン電極 (Z) に供給する理由に対しては図 6 の第 3 実施形態で説明されている。

10

【 0 1 3 5 】

アドレス期間からサスティン電極 (Z) に直流電圧 (V_{z3}) が供給されている間に、負極性 (-) のスキャンパルスがスキャン電極 (Y) に順次に供給される。また、負極性 (-) のスキャンと同期される正極性 (+) のデータパルスがアドレス電極 (X) に供給される。スキャンパルスとデータパルスが供給されると、アドレス放電を起こすことができる程度の壁電荷が蓄積される。

特に、スキャンパルスとデータパルスとの電圧差がリセット期間に生成された壁電荷による電圧に加えられて、データパルスが供給される放電セル内にアドレス放電が起こる。このとき、サスティン電極 (Z) とスキャン電極 (Y) の間には、蓄積する壁電荷の残留量が少ないため、放電が起こらないか起こっても微弱である。

20

続く次のサブフィールドでも上述したものと同様に駆動する。

【 0 1 3 6 】

図 1 7 は本発明の第 1 3 実施形態による P D P 駆動方法を示す図であって、最初のサブフィールド ($S F 1$) を除いた残りのサブフィールド ($S F 2 \sim$) のセットアップ期間に直流電圧 (Z_{dc}) をサスティン電極 (Z) に供給して、スキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らす例を説明するためのものである。

その電圧差を減らすための直流電圧 (Z_{dc}) のレベルはサスティンパルス (S_{us}) の電圧レベル (V_s) と同一である。

そして、図 1 7 の第 1 3 実施形態では各サブフィールドから画面全体のセル内に残留する壁電荷を消去するための消去パルスが供給されない。

30

【 0 1 3 7 】

図 1 7 を参照して説明すると、第 1 サブフィールド ($S F 1$) はサスティン電極 (Y) に消去パルスが供給されないということを除いては、図 2 を通じて説明されたものと同様に駆動する。従って、第 1 サブフィールド ($S F 1$) の駆動は説明を省略する。

但し、第 1 サブフィールド ($S F 1$) が終了する時、放電セルに形成された壁電荷が除去されない状態が第 2 サブフィールド ($S F 2$) に続く。

【 0 1 3 8 】

次は、第 9 実施形態による第 2 サブフィールド ($S F 2$) の駆動について説明する。

【 0 1 3 9 】

第 2 サブフィールド ($S F 2$) のセットアップ期間にはスキャン電極 (Y) にランプアップリセットパルスが供給されることは勿論、サスティン電極 (Z) に直流電圧 (Z_{dc}) が供給される。サスティン電極 (Z) に供給される直流電圧 (Z_{dc}) はサスティン期間に供給されるサスティンパルス (S_{us}) の電圧 (V_s) と同一の電圧レベルの直流波形である。

40

【 0 1 4 0 】

セットアップ期間に全てのスキャン電極 (Y) に供給されるランプアップリセットパルスは、サスティン期間に供給されるサスティンパルス (S_{us}) の電圧レベル (V_s) より高いピーク電圧 (V_r) まで上昇する。サスティン電極 (Z) に供給される直流電圧 (Z_{dc}) はランプアップリセットパルスより低いサスティンパルス (S_{us}) の電圧レベル (V_s) である。

50

このようにサスティン電極 (Z) に供給される直流電圧 (Z d c) によってサスティン電極 (Z) とスキャン電極 (Y) の間に形成される壁電荷の蓄積量がスキャン電極 (Y) とアドレス電極 (X) に比べて相対的に小さく形成され、サスティン電極 (Z) とスキャン電極 (Y) の間で発生し得る面放電が抑えられる。

【 0 1 4 1 】

セットダウン期間にはスキャン電極 (Y) にランプダウンリセットパルスが供給され、そのスキャン電極 (Y) にランプダウンリセットパルスが供給されている間に、サスティン電極 (Z) にはセットアップ期間に供給されていた正極性 (+) の直流電圧 (Z d c) が同一の電圧レベル (V s) で続けて供給される。

そして、セットダウン期間からサスティン電極 (Z) に供給されていた直流電圧 (Z d c) はアドレス期間にもその電圧レベル (V s) を続けて維持する。

10

【 0 1 4 2 】

アドレス期間にはセットダウン期間から供給されていた直流電圧 (Z d c) が続けてサスティン電極 (Z) に供給され、サスティン電極 (Z) にその直流電圧 (Z d c) が供給されている間に、負極性 (-) のスキャンパルスがスキャン電極 (Y) に順次に供給される。また、その負極性 (-) のスキャンパルスと同期される正極性 (+) のデータパルスがアドレス電極 (X) に供給される。

スキャンパルスとデータパルスが供給されると、アドレス放電を起こすことができる程度の壁電荷が蓄積される。スキャンパルスとデータパルスとの電圧差がリセット期間に生成された壁電荷による電圧に加えられて、データパルスが供給される放電セル内にアドレス放電が起こる。このとき、サスティン電極 (Z) とスキャン電極 (Y) の間には、上述したように、蓄積する壁電荷の残留量が少ないため、放電が起こらないか起こっても微弱である。

20

続く次のサブフィールドでも上述したものと同様に駆動する。特に、第 2 サブフィールド (S F 2) のサスティン放電が完了した後も消去パルスは供給されない。

【 0 1 4 3 】

図 1 8 は本発明の第 1 4 実施形態による P D P 駆動方法を示す図であって、最初のサブフィールド (S F 1) を除いた残りのサブフィールド (S F 2 ~) のセットアップ期間に直流電圧 (Z d c) をサスティン電極 (Z) に供給して、スキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らす例を説明するためのものである。特に、その電圧差を減らすための直流電圧 (Z d c) のレベルがサスティンパルス (S u s) の電圧レベル (V s) より低い (V z) という点が上述した図 1 7 の第 1 3 実施形態と異なる。

30

そして、図 1 8 の第 1 4 実施形態でも各サブフィールドから画面全体のセル内に残留する壁電荷を消去するための消去パルスが供給されない。

【 0 1 4 4 】

図 1 8 を参照して説明すると、第 1 サブフィールド (S F 1) はサスティン電極 (Y) に消去パルスが供給されないということを除いては、図 2 を通じて説明したものと同様に駆動する。従って、第 1 サブフィールド (S F 1) の駆動は説明を省略する。

但し、第 1 サブフィールド (S F 1) が終了する時、放電セルに形成された壁電荷が除去されない状態が第 2 サブフィールド (S F 2) に続く。

40

【 0 1 4 5 】

次は、第 1 4 実施形態による第 2 サブフィールド (S F 2) の駆動について説明する。第 2 サブフィールド (S F 2) のセットアップ期間にはスキャン電極 (Y) にランプアップリセットパルスが供給されることは勿論、サスティン電極 (Z) に直流電圧 (Z d c) が供給される。サスティン電極 (Z) に供給される直流電圧 (Z d c) はサスティン期間に供給されるサスティンパルス (S u s) の電圧 (V s) より低い電圧レベルの直流波形である。

【 0 1 4 6 】

セットアップ期間に全てのスキャン電極 (Y) へ供給されるランプアップリセットパルスは、サスティン期間に供給されるサスティンパルス (S u s) の電圧レベル (V s) より

50

高いピーク電圧 (V_r) まで上昇する。従って、サスティン電極 (Z) に供給される直流電圧 (Z_{dc}) はランプアップリセットパルスより低い電圧レベル (V_s) である。

このようにサスティン電極 (Z) に供給される直流電圧 (Z_{dc}) によってサスティン電極 (Z) とスキャン電極 (Y) の間に形成される壁電荷の蓄積量がスキャン電極 (Y) とアドレス電極 (X) に比べて相対的に小さく形成され、サスティン電極 (Z) とスキャン電極 (Y) の間で発生し得る面放電が抑えられる。

【0147】

セットダウン期間にはスキャン電極 (Y) にランプダウンリセットパルスが供給され、スキャン電極 (Y) にランプダウンリセットパルスが供給されている間に、サスティン電極 (Z) にはセットアップ期間に供給されていた正極性 (+) の直流電圧 (Z_{dc}) より高いレベル (V_s) の直流電圧が供給される。

10

そして、セットダウン期間からサスティン電極 (Z) に供給されていた直流電圧はアドレス期間にもその電圧レベル (V_s) を続けて維持する。

【0148】

アドレス期間にはセットダウン期間から供給されていた直流電圧が続けてサスティン電極 (Z) に供給され、サスティン電極 (Z) にその直流電圧が供給されている間に、負極性 (-) のスキャンパルスがスキャン電極 (Y) に順次に供給される。また、その負極性 (-) のスキャンパルスと同期する正極性 (+) のデータパルスがアドレス電極 (X) に供給される。そのスキャンパルスとデータパルスが供給されると、そのスキャンパルスとデータパルスとの電圧差がリセット期間に生成された壁電荷による電圧に加えられて、データパルスが供給される放電セル内にアドレス放電が起こる。このとき、サスティン電極 (Z) とスキャン電極 (Y) の間には、上述したように、蓄積する壁電荷の残留量が少ないため、放電が起こらないか起こっても微弱である。

20

続く次のサブフィールドでも上述したものと同様に駆動する。特に、第2サブフィールド ($SF2$) のサスティン放電が完了した後も消去パルスは供給されない。

【0149】

図19は本発明の第15実施形態によるPDP駆動方法を示す図であって、最初のサブフィールド ($SF1$) を除いた残りのサブフィールド ($SF2 \sim$) のセットアップ期間に直流電圧 (Z_{dc}) をサスティン電極 (Z) に供給して、スキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らす例を説明するためのものである。その電圧差を減らすための直流電圧 (Z_{dc}) のレベルがサスティンパルス (Sus) の電圧レベル (V_s) より低いレベル (V_z) という点は上述した図18の第14実施形態と同様である。

30

しかしながら、セットダウン期間及びアドレス期間にもサスティンパルス (Sus) の電圧レベル (V_s) より低いレベル (V_z) の直流電圧が続けて維持されるという点が図18の第14実施形態と異なる。

そして、図19の第15実施形態でも各サブフィールドから画面全体のセル内に残留する壁電荷を消去するための消去パルスが供給されない。

【0150】

図19を参照して説明すると、第1サブフィールド ($SF1$) はサスティン電極 (Y) に消去パルスが供給されないことを除いては、図2を通じて説明したものと同様に駆動する。従って、第1サブフィールド ($SF1$) の駆動は説明を省略する。

40

但し、第1サブフィールド ($SF1$) が終了する時、放電セルに形成された壁電荷が除去されない状態が第2サブフィールド ($SF2$) に続く。

【0151】

次は、第15実施形態による第2サブフィールド ($SF2$) の駆動について説明する。

【0152】

第2サブフィールド ($SF2$) のセットアップ期間にはスキャン電極 (Y) にランプアップリセットパルスが供給されることは勿論、サスティン電極 (Z) に直流電圧 (Z_{dc}) が供給される。サスティン電極 (Z) に供給される直流電圧 (Z_{dc}) はサスティン期間に供給されるサスティンパルス (Sus) の電圧 (V_s) より低い電圧レベルの直流波形

50

である。

【0153】

セットアップ期間に全てのスキャン電極 (Y) へ供給されるランプアップリセットパルスは、サスティン期間に供給されるサスティンパルス (S u s) の電圧レベル (V s) より高いピーク電圧 (V r) まで上昇する。従って、サスティン電極 (Z) に供給される直流電圧 (Z d c) はランプアップリセットパルスより低い電圧レベルである。

このようにサスティン電極 (Z) に供給される直流電圧 (Z d c) によってサスティン電極 (Z) とスキャン電極 (Y) の間に形成される壁電荷の蓄積量がスキャン電極 (Y) とアドレス電極 (X) に比べて相対的に小さく形成され、サスティン電極 (Z) とスキャン電極 (Y) の間で発生し得る面放電が抑えられる。

10

【0154】

セットダウン期間にはスキャン電極 (Y) にランプダウンリセットパルスが供給され、そのスキャン電極 (Y) にランプダウンリセットパルスが供給されている間に、サスティン電極 (Z) にはセットアップ期間に供給されていた正極性 (+) の直流電圧 (Z d c) と同一のレベル (V z) の直流電圧が供給される。

そして、セットダウン期間からサスティン電極 (Z) に供給されていた直流電圧はアドレス期間にもその電圧レベル (V s) を続けて維持する。

【0155】

アドレス期間にはセットダウン期間から供給されていた直流電圧が続けてサスティン電極 (Z) に供給され、サスティン電極 (Z) にその直流電圧が供給されている間に、負極性 (-) のスキャンパルスがスキャン電極 (Y) に順次に供給される。また、その負極性 (-) のスキャンパルスと同期される正極性 (+) のデータパルス (D a t a) がアドレス電極 (X) に供給される。

20

スキャンパルスとデータパルスが供給されると、そのスキャンパルスとデータパルスとの電圧差がリセット期間に生成された壁電荷による電圧に加えられて、データパルスが供給される放電セル内にアドレス放電が起こる。

このとき、サスティン電極 (Z) とスキャン電極 (Y) の間には、上述したように、蓄積する壁電荷の残留量が少ないため、放電が起こらないか起こっても微弱である。

続く次のサブフィールドでも上述したものと同様に駆動する。特に、第2サブフィールド (S F 2) のサスティン放電が完了した後も消去パルスは供給されない。

30

【0156】

【発明の効果】

以上で説明したように、本発明による P D P 駆動方法は次のような効果が得られる。

【0157】

本発明ではスキャン電極 (Y) とサスティン電極 (Z) 間の電圧差を減らすパルスをセットアップ期間にサスティン電極 (Z) に供給して、初期化期間にスキャン電極 (Y) とサスティン電極 (Z) の間で発生し得る放電を抑える。

従って、スキャン電極 (Y) とサスティン電極 (Z) の間で発生する放電による光の量が最小化され、全体的な P D P のコントラスト特性が向上する。

【図面の簡単な説明】

40

【図1】従来の P D P 駆動によるフレーム構成の一例を示す図面。

【図2】図1のフレームで P D P 駆動による駆動波形の一例を示す波形図。

【図3】図2に示す矩形波形によるセットアップ期間とセットダウン期間の壁電荷の生成形態を示す図面。

【図4】本発明の第1実施形態による P D P 駆動方法を示す図面。

【図5】本発明の第2実施形態による P D P 駆動方法を示す図面。

【図6】本発明の第3実施形態による P D P 駆動方法を示す図面。

【図7】本発明の第4実施形態による P D P 駆動方法を示す図面。

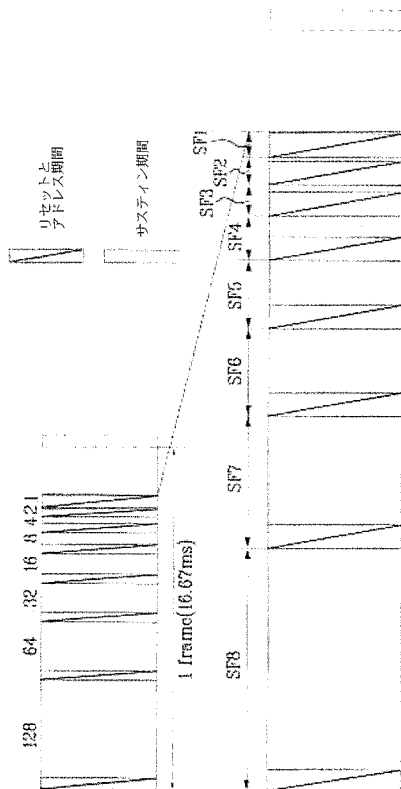
【図8】本発明の第5実施形態による P D P 駆動方法を示す図面。

【図9】本発明の P D P 駆動でフローティングのためのエネルギー回収回路を示す回路図

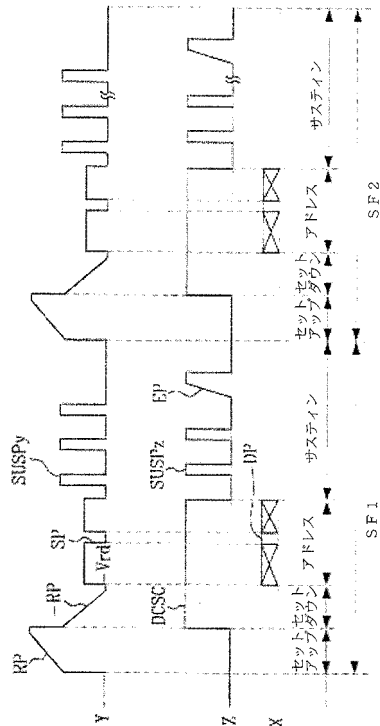
50

- 。 【図10】本発明の第6実施形態によるPDP駆動方法を示す図面。
- 【図11】本発明の第7実施形態によるPDP駆動方法を示す図面。
- 【図12】本発明の第8実施形態によるPDP駆動方法を示す図面。
- 【図13】本発明の第9実施形態によるPDP駆動方法を示す図面。
- 【図14】本発明の第10実施形態によるPDP駆動方法を示す図面。
- 【図15】本発明の第11実施形態によるPDP駆動方法を示す図面。
- 【図16】本発明の第12実施形態によるPDP駆動方法を示す図面。
- 【図17】本発明の第13実施形態によるPDP駆動方法を示す図面。
- 【図18】本発明の第14実施形態によるPDP駆動方法を示す図面。
- 【図19】本発明の第15実施形態によるPDP駆動方法を示す図面。

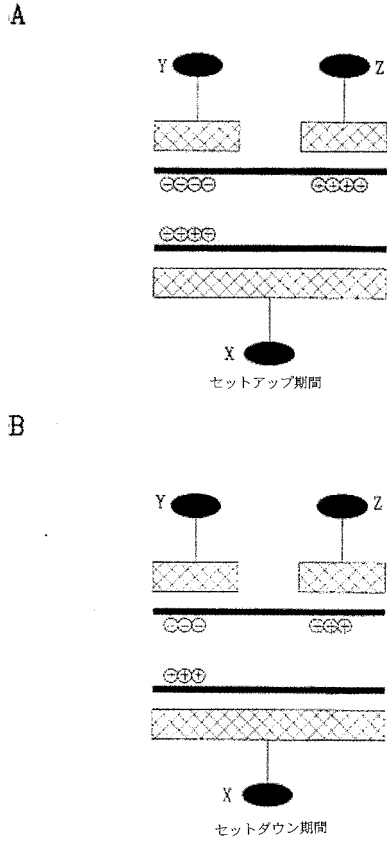
【図1】



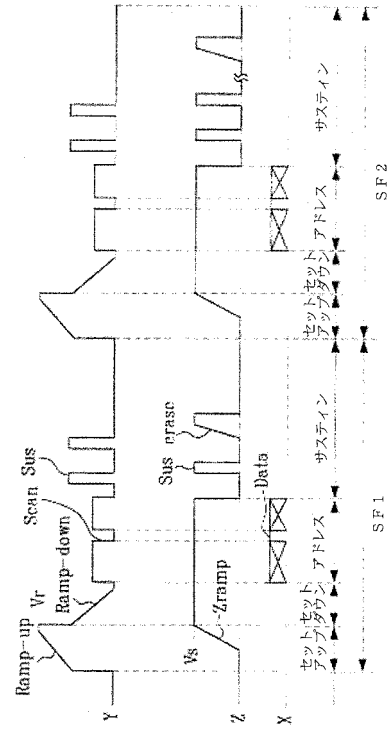
【図2】



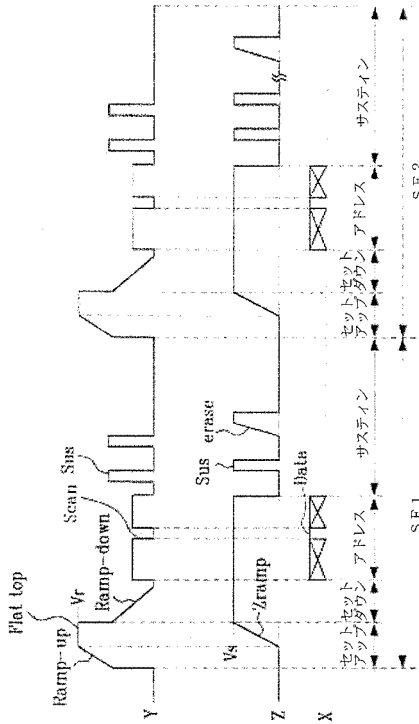
【図3】



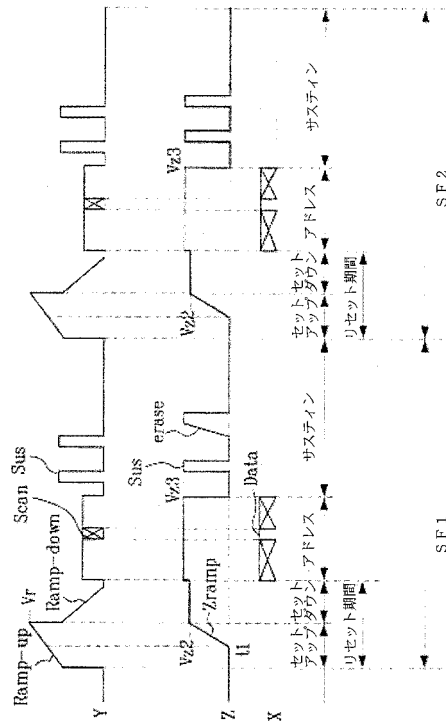
【図4】



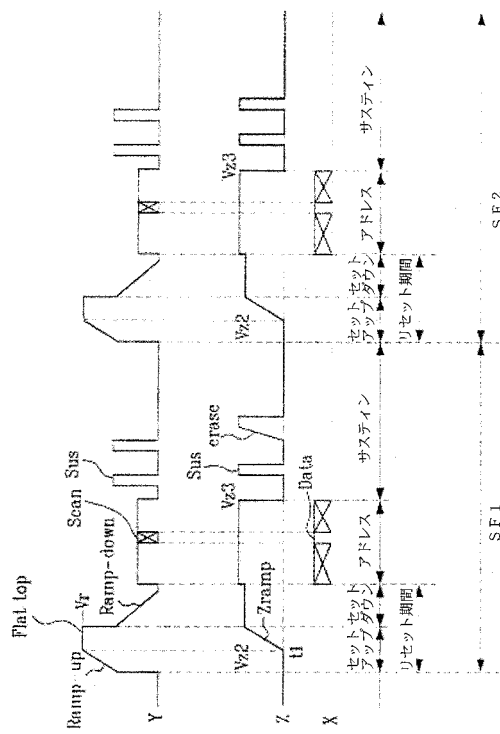
【図5】



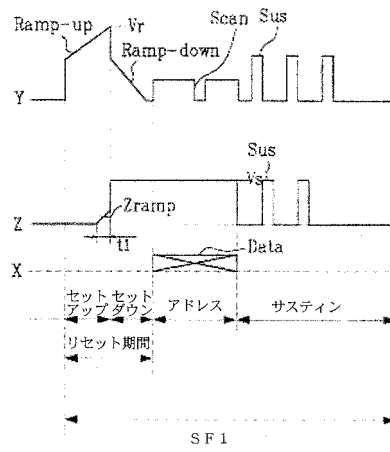
【図6】



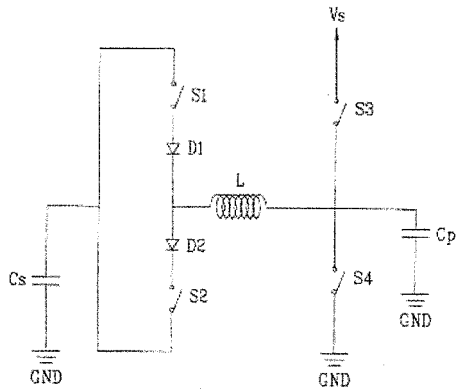
【 図 7 】



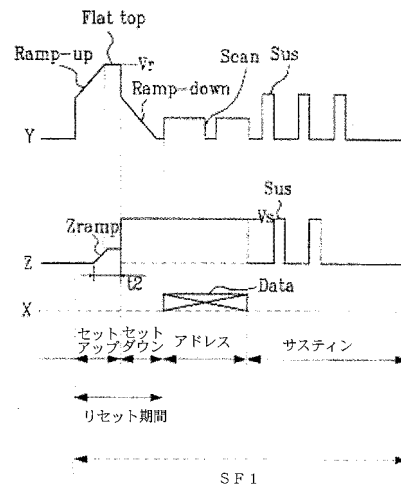
【 図 8 】



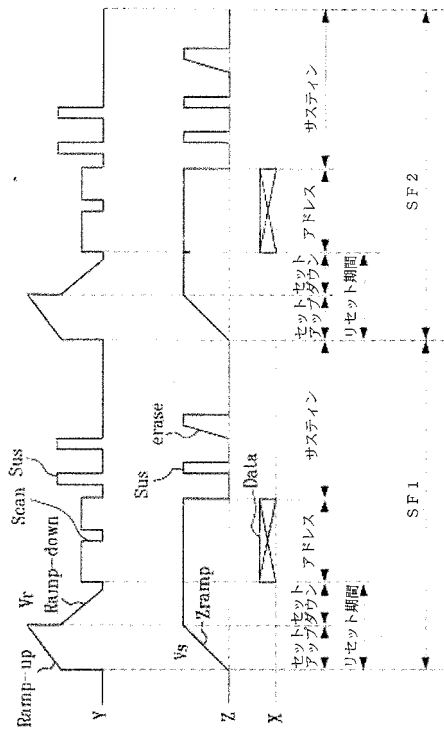
【 図 9 】



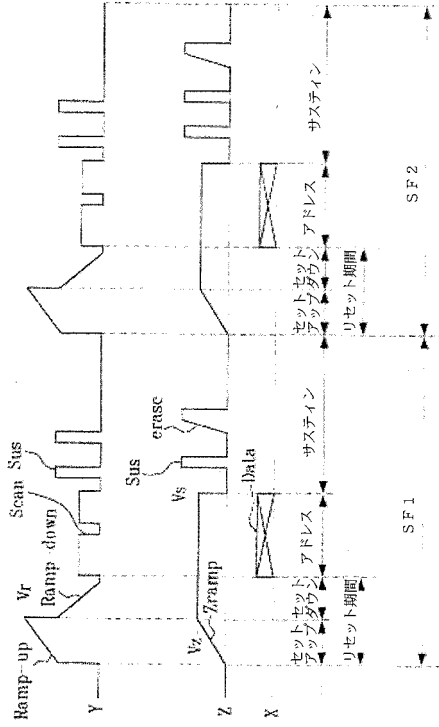
【 図 10 】



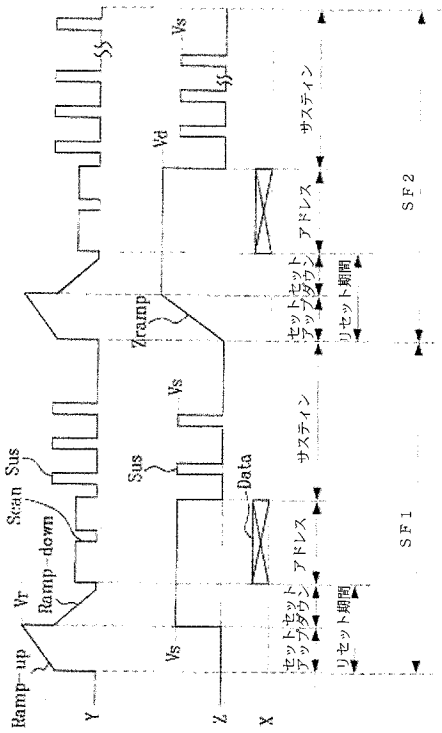
【図 1 1】



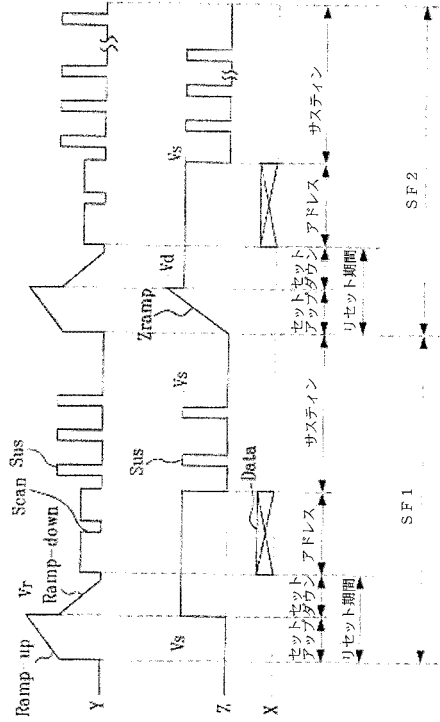
【図 1 2】



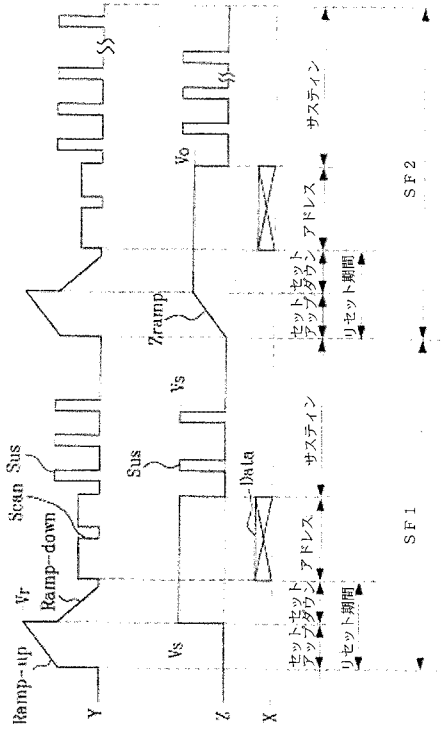
【図 1 3】



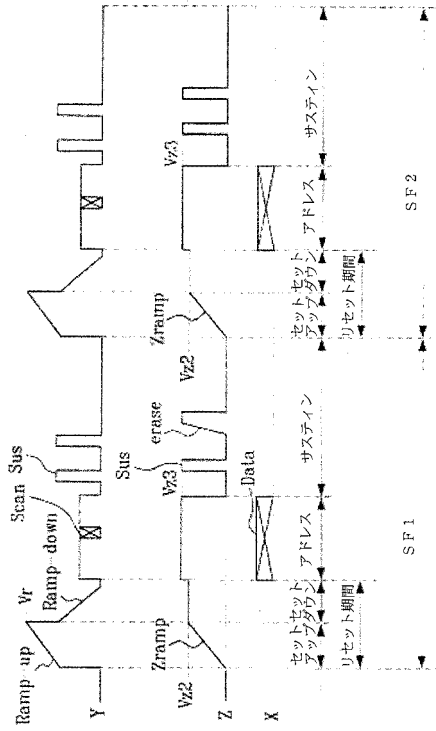
【図 1 4】



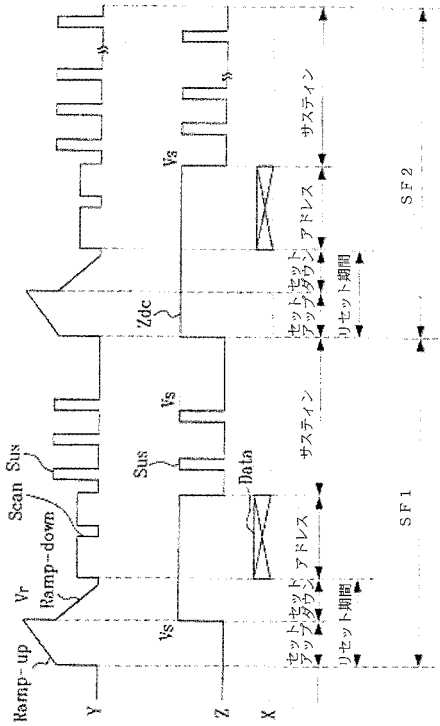
【図15】



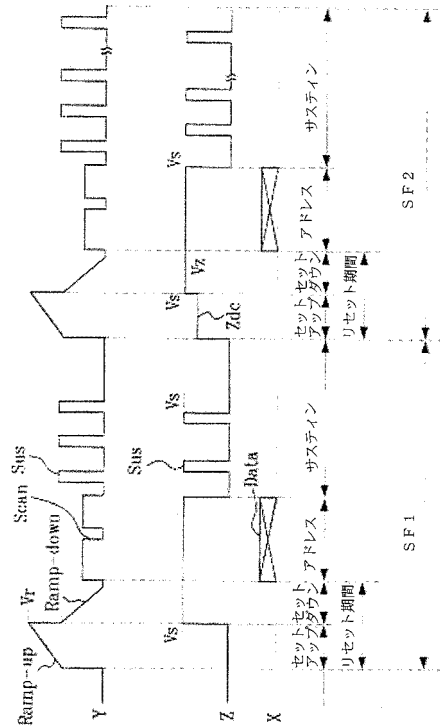
【図16】



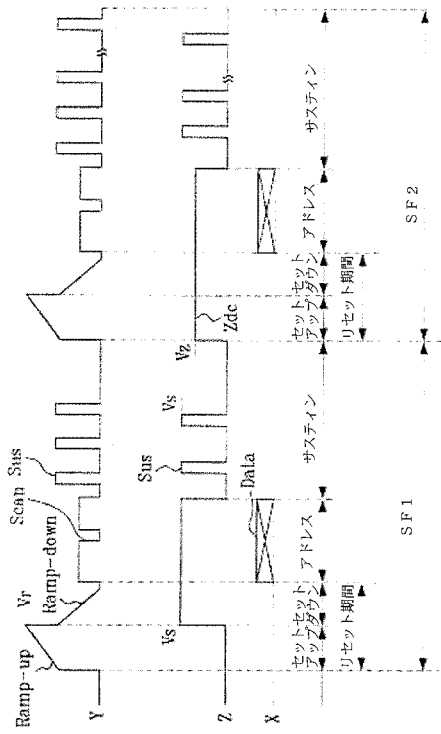
【図17】



【図18】



【 図 19 】



フロントページの続き

(51)Int.Cl. F I
G 0 9 G 3/20 6 4 2 E
G 0 9 G 3/28 B
G 0 9 G 3/20 6 7 0 E

(31)優先権主張番号 2002-21870
(32)優先日 平成14年4月22日(2002.4.22)
(33)優先権主張国 韓国(KR)

前置審査

(72)発明者 チェ, ジョン ピル
大韓民国・キョンギ - ド・スウォン - シ・クオンソン - ク・クンコッ - ドン・(番地なし)・エル
ジー ビレッジ アパートメント 3 0 5 - 8 0 4 ・ナンバー5 3 0

審査官 橋本 直明

(56)参考文献 特開2003 - 084712 (JP, A)
特開2003 - 157041 (JP, A)
特開2001 - 318645 (JP, A)
特開2001 - 184023 (JP, A)
特開2001 - 282185 (JP, A)
特開平11 - 133913 (JP, A)
特開2002 - 072957 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/28
G09G 3/20
G09G 3/288