(19) **日本国特許庁(JP)**

(12) 公 開 特 許 公 報(A)

(11)特許出願公開番号

テーマコード (参考)

特開2013-110832 (P2013-110832A)

(43) 公開日 平成25年6月6日 (2013.6.6)

(51) Int.Cl. **HO2M 3/28 (2006.01)**

FI HO2M 3/28

Q 5H730

審査請求 未請求 請求項の数 8 OL (全 32 頁)

(21) 出願番号 特願2011-253343 (P2011-253343) (22) 出願日 平成23年11月18日 (2011.11.18) (71) 出願人 000180025

山洋電気株式会社

東京都豊島区北大塚一丁目15番1号

(74)代理人 110000671

八田国際特許業務法人

(72)発明者 山岸 伸一郎

東京都豊島区北大塚一丁目15番1号 山

洋電気株式会社内

(72) 発明者 関 知昭

東京都豊島区北大塚一丁目15番1号 山

洋電気株式会社内

F ターム (参考) 5H730 AA14 BB24 BB44 BB61 BB82

DD04 EE02 EE08 EE10 EE13

FG02

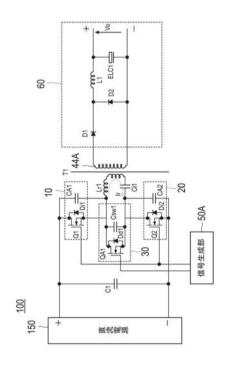
(54) 【発明の名称】スイッチング電源装置

(57)【要約】 (修正有)

【課題】入力電圧が高い電源に対して好適で高い変換効率が得られるスイッチング電源装置を得る。

【解決手段】トランスT1は一次巻線と二次巻線44Aとを有し、共振コイルLr1は一次巻線の一端にその一端が接続され、共振コンデンサCi1は一次巻線の他端にその一端が接続される。第1スイッチング回路10は共振コイルLr1の他端と直流電源150の+端子とに接続され、第2スイッチング回路20は共振コンデンサCi1の他端と直流電源150の・端子とに接続される。補助スイッチング回路30は共振コイルLr1の他端と共振コンデンサCi1の他端とに接続され、信号生成部50Aは、第1スイッチング回路10及び第2スイッチング回路20に供給するスイッチング信号と補助スイッチング回路30に供給する補助スイッチング信号とを生成する。スイッチング信号は補助スイッチング信号がLOWになっているときにHIなる。

【選択図】図1



【特許請求の範囲】

【請求項1】

一次巻線と二次巻線とを有するトランスと、

前記一次巻線の一端にその一端が接続される共振コイルと、

前記一次巻線の他端にその一端が接続される共振コンデンサと、

前記共振コイルの他端と直流電源の一方の極性の端子とに接続される第1スイッチング 回路と、

前記共振コンデンサの他端と前記直流電源の他方の極性の端子とに接続される第2スイッチング回路と、

前記共振コイルの他端と前記共振コンデンサの他端とに接続される補助スイッチング回路と、

前記第1スイッチング回路及び前記第2スイッチング回路に供給するスイッチング信号と前記補助スイッチング回路に供給する補助スイッチング信号とを生成する信号生成部と、を有し、

前記スイッチング信号は前記補助スイッチング信号がLOWになっているときにHIになり、前記補助スイッチング信号は前記スイッチング信号がLOWになっているときにHIになり、

前記スイッチング信号がLOWになり前記第1スイッチング回路及び前記第2スイッチング回路がOFFした後、前記補助スイッチング信号がHIになり前記補助スイッチング回路がONするまでの間、前記一次巻線、前記共振コイル、前記共振コンデンサ及び前記補助スイッチング回路によって電流閉回路を形成し、

前記電流閉回路に前記トランスに蓄積された磁束をリセットするためのリセット電流を 流すことを特徴とするスイッチング電源装置。

【請求項2】

請求項1に記載の構成を有する第1スイッチング電源装置と、

前記第1スイッチング電源装置と同一の構成を有する第2スイッチング電源装置と、 を有し、

前記第1スイッチング電源装置と前記第2スイッチング電源装置の一次側は直流電源に並列に接続され、

前記第1スイッチング電源装置と前記第2スイッチング電源装置の二次側は出力端子に並列に接続され、

前記第1スイッチング電源装置と前記第2スイッチング電源装置は交互に動作することを特徴とするスイッチング電源装置。

【請求項3】

前記第1スイッチング電源装置と前記第2スイッチング電源装置とが有するそれぞれのトランスの二次巻線と前記出力端子との間に、整流用のダイオード、出力電圧を平滑化するリアクトル及び出力電圧を平滑化するコンデンサが接続され、

前記第1スイッチング電源装置の信号生成部と前記第2スイッチング電源装置の信号生成部とがそれぞれ生成するスイッチング信号と補助スイッチング信号は、一方の信号生成部が生成するスイッチング信号と補助スイッチング信号の位相が、他方の信号生成部が生成するスイッチング信号と補助スイッチング信号の位相に対して180度ずれていることを特徴とする請求項2に記載のスイッチング電源装置。

【請求項4】

前記第1スイッチング電源装置が有するトランスの二次巻線の一端と前記出力端子との間で直列に接続される第1同期スイッチング回路と、

前記第2スイッチング電源装置が有するトランスの二次巻線の一端と前記出力端子との間で直列に接続される第2同期スイッチング回路と、

前記出力端子に並列に接続される第3同期スイッチング回路と、

前記第1から第3同期スイッチング回路に供給して効率的な整流を行わせる同期整流信号を生成する同期整流信号生成部と、

10

20

30

40

をさらに有することを特徴とする請求項2または3に記載のスイッチング電源装置。

【請求項5】

前記第1スイッチング回路、前記第2スイッチング回路及び前記補助スイッチング回路は、同一の回路要素を用いた同一の回路に形成されることを特徴とする請求項1から4のいずれかに記載のスイッチング電源装置。

【請求項6】

前記第1スイッチング電源装置と前記第2スイッチング電源装置の信号生成部は、一体化されていることを特徴とする請求項2から5のいずれかに記載のスイッチング電源装置

【請求項7】

さらに、前記同期整流信号生成部は、前記第1スイッチング電源回路と前記第2スイッチング電源回路が有するそれぞれの信号生成部と一体化されていることを特徴とする請求項6に記載のスイッチング電源装置。

【請求項8】

前記共振コイルは、前記トランスの漏れインダクタンスで代用することを特徴とする請求項 1 から 7 のいずれかに記載のスイッチング電源装置。

【発明の詳細な説明】

【技術分野】

[0001]

本発明は、入力電圧が高い電源に対して好適で高い変換効率が得られるスイッチング電源装置に関する。

【背景技術】

[0002]

一般的に、スイッチング電源装置が備えるスイッチング素子は、ターンオン時とターンオフ時にスイッチング損失を生じる。スイッチング損失が生じると、サージ電圧が発生してノイズの原因となったり、スイッチング素子が発熱してスイッチング電源装置の小型化を阻止する原因となったりする。

[0003]

このため、下記の特許文献1に示すスイッチング電源装置は、主スイッチとはオン、オフを逆の周期で行なう補助スイッチを設けてスイッチング素子のゼロ電圧スイッチングを実現している(実用新案登録請求の範囲の記載)。また、下記の特許文献2に示すスイッチング電源装置は、各半導体スイッチを共振させる回路を採用してスイッチング素子のスイッチング損失を減少させている(段落0045の記載)。

【先行技術文献】

【特許文献】

[0004]

【特許文献1】実開平4-72883号公報

【特許文献2】特開平10-295078号公報

【発明の概要】

【発明が解決しようとする課題】

[0 0 0 5]

ところが、従来のスイッチング電源装置は、入力電圧が300V程度の電源に対して好適なものがほとんどである。従来のスイッチング電源装置は、この入力電圧で使用した場合に最大の変換効率(入力電力に対する出力電力の割合)を得るための工夫がされている。現在では、入力電圧が300Vよりも高い、たとえば600Vの電圧の電源に対して使用するものが多くなりつつある。入力電圧が高い電源に対して使用するスイッチング電源装置には、入力電圧に応じた特別な工夫が必要になる。

[0006]

たとえば、従来のスイッチング電源装置を入力電圧が高い電源に適用すると、その構成 部品の耐圧を上げることになるため、高い変換効率が得られなくなる。これは、スイッチ 10

20

30

50

40

ング電源装置の構成部品の耐圧を上げると、高耐圧の部品ほど損失が大きくなる傾向があるからである。スイッチング電源装置を入力電圧が高い電源に対して好適なものとし高い 変換効率を得るためには、回路構成に特別な工夫を加える必要がある。

[0007]

本発明は、このような従来の要請に応えるためになされたものであり、入力電圧が高い電源に対して好適で高い変換効率が得られるスイッチング電源装置の提供を目的とする。

【課題を解決するための手段】

[0008]

上記目的を達成するための本発明に係るスイッチング電源装置は、トランス、共振コイル、共振コンデンサ、第 1 スイッチング回路、第 2 スイッチング回路、補助スイッチング回路及び信号生成部を備える。

[0009]

トランスは一次巻線と二次巻線とを有し、共振コイルは前記一次巻線の一端にその一端 が接続され、共振コンデンサは前記一次巻線の他端にその一端が接続される。

[0010]

第1スイッチング回路は前記共振コイルの他端と直流電源の一方の極性の端子とに接続され、第2スイッチング回路は前記共振コンデンサの他端と前記直流電源の他方の極性の端子とに接続される。

[0011]

補助スイッチング回路は前記共振コイルの他端と前記共振コンデンサの他端とに接続され、信号生成部は、前記第1スイッチング回路及び前記第2スイッチング回路に供給するスイッチング信号と前記補助スイッチング信号がLOWになっているときにHIになり、前記補助スイッチング信号は前記スイッチング信号がLOWになっているときにHIになる。

[0012]

前記スイッチング信号がLOWになり前記第1スイッチング回路及び前記第2スイッチング回路がOFFした後、前記補助スイッチング信号がHIになり前記補助スイッチング回路がONするまでの間、前記一次巻線、前記共振コイル、前記共振コンデンサ及び前記補助スイッチング回路によって電流閉回路を形成する。

[0013]

このため、前記電流閉回路に前記トランスに蓄積された磁束をリセットするためのリセット電流が流れる。

【発明の効果】

[0014]

本発明に係るスイッチング電源装置によれば次のような効果を奏する。

・第1スイッチング回路と第2スイッチング回路を電源に対して直列に接続しているので、第1スイッチング回路と第2スイッチング回路の耐圧を下げることができる。このため、スイッチング電源装置は、高電圧(たとえば600V程度の高電圧)の電源でも使用できる。

[0015]

・第 1 スイッチング回路と第 2 スイッチング回路の耐圧を下げることができるため、第 1 スイッチング回路と第 2 スイッチング回路の損失を低減できる。

[0016]

・共振コイルと共振コンデンサとで形成される共振回路によって、トランスに蓄積された磁束をリセットできる。このため、トランスに蓄積された磁束をリセットするためのリセット回路が不要になり、部品点数の削減とリセット回路分の損失を低減できる。

[0017]

・共振回路によって、第1スイッチング回路と第2スイッチング回路のスイッチング損失がなくなる。このため、スイッチング時に発生するサージ電圧の大きさが低減できる。

10

20

30

40

[0 0 1 8]

・第1スイッチング回路、第2スイッチング回路及び補助スイッチング回路のスイッチング損失がなくなりサージ電圧の大きさが低減できるため、これらの回路の構成部品として、耐圧の低い汎用的かつ安価な部品が使用できる。

【図面の簡単な説明】

- [0019]
- 【図1】実施形態1に係るスイッチング電源装置の回路図である。
- 【図2】図1の第1及び第2スイッチング回路のタイミングチャートである。
- 【図3】図1の補助スイッチング回路のタイミングチャートである。
- 【図4】図1の整流回路のタイミングチャートである。
- 【図5】図1の整流回路のタイミングチャートである。
- 【図 6 】図 1 のスイッチング電源装置のタイミングチャートの各モードに対応した電流経路図である。
- 【図7】図1のスイッチング電源装置のタイミングチャートの各モードに対応した電流経路図である。
- 【図8】図1のスイッチング電源装置のタイミングチャートの各モードに対応した電流経路図である。
- 【図9】図1のスイッチング電源装置のタイミングチャートの各モードに対応した電流経路図である。
- 【図10】図1のスイッチング電源装置のタイミングチャートの各モードに対応した電流 経路図である。
- 【図11】実施形態2に係るスイッチング電源装置の回路図である。
- 【図12】図12のスイッチング電源装置のタイミングチャートである。
- 【図13】図12のスイッチング電源装置のタイミングチャートである。
- 【 図 1 4 】実施形態 3 に係るスイッチング電源装置の回路図である。
- 【図15】図14のスイッチング電源装置のタイミングチャートである。
- 【発明を実施するための形態】
- [0020]

以下に、本発明に係るスイッチング電源装置の実施形態を、[実施形態1]-[実施形態3]に分けて説明する。[実施形態1]は、2つのスイッチング回路を直列に接続したスイッチング電源装置である。[実施形態2]は、実施形態1のスイッチング電源装置を2つ並列に接続したスイッチング電源装置である。[実施形態3]は、実施形態2のスイッチング電源装置の整流を同期して行わせたスイッチング電源装置である。

[0021]

[実施形態1]

(回路の構成)

図1は実施形態1に係るスイッチング電源装置100の回路図である。スイッチング電源装置100は直流電源150の直流電圧を降圧または昇圧してV0の直流電圧を出力する。本実施形態では600Vの電圧の直流電源150を接続する。

[0022]

スイッチング素子Q1、ダイオードDi1、コンデンサCA1は第1スイッチング回路10を形成する。スイッチング素子Q2、ダイオードDi2、コンデンサCA2は第2スイッチング回路20を形成する。スイッチング素子QA1、ダイオードDd1、コンデンサCSW1は補助スイッチング回路30を形成する。

[0 0 2 3]

トランス T 1 は一次巻線 4 2 と二次巻線 4 4 とを有する。一次巻線 4 2 と二次巻線 4 4 はスイッチング電源装置 1 0 0 の一次側と二次側を絶縁する。

[0024]

共振コイルLr1の一端は一次巻線42の一端に接続する。共振コンデンサCi1の一端は一次巻線42の他端に接続する。

10

20

30

50

40

第1スイッチング回路10は共振コイルLr1の他端と直流電源150の+側の端子に接続する。第2スイッチング回路20は共振コンデンサCi1の他端と直流電源150の-側の端子に接続する。補助スイッチング回路30は共振コイルLr1の他端と共振コンデンサCi1の他端に接続する。コンデンサC1は直流電源150の+端子と-端子に接続する。なお、共振コイルLr1に要求されるインダクタンスの値が小さければ、共振コイルLr1をトランスT1の漏れインダクタンスを利用することができる。この場合、スイッチング電源装置100の部品を削減することができる。

(6)

[0026]

したがって、第1スイッチング回路10と第2スイッチング回路20とは直流電源15 0に対して直列に接続され、コンデンサC1は直流電源150に対して並列に接続される

[0027]

信号生成部50は、スイッチング素子Q1とQ2にスイッチング信号を供給し、スイッチング素子QA1に補助スイッチング信号を供給する。スイッチング信号は補助スイッチング信号がLOWになっているときにHIになり、補助スイッチング信号はスイッチング信号がLOWになっているときにHIになる。

[0028]

トランスT1の二次巻線44にはダイオードD1、D2、コイルL1、コンデンサELC1を接続する。ダイオードD1、D2、コイルL1、コンデンサELC1は整流回路60を形成する。整流回路60は一般的に用いられている回路であり、二次巻線44に流れる電流を整流し平滑化して直流電圧V0を出力する。

[0029]

(回路の動作)

図2は、図1の第1及び第2スイッチング回路10、20のタイミングチャートである。図3は、図1の補助スイッチング回路30のタイミングチャートである。図4及び図5は、図1の整流回路60のタイミングチャートである。図6から図10は、図1のスイッチング電源装置のタイミングチャートの各モードに対応した電流経路図である。これらのタイミングチャート及び電流経路図を参照しながらスイッチング電源装置100の回路の動作を説明する。

[0030]

図 2 から図 4 に示すように、スイッチング素子 Q 1 、 Q 2 のゲートには、タイミングチャートで示すような矩形波のスイッチング信号が、それぞれ同一のタイミングで印加される。また、スイッチング素子 Q A 1 には、タイミングチャートに示すような矩形波の補助スイッチング信号が印加される。

[0031]

スイッチング信号は、補助スイッチング信号がLOWになっている間の任意の時間HIになる。補助スイッチング信号は、スイッチング信号がLOWになっている間の任意の時間HIになる。

[0032]

したがって、図2のタイミングチャートに示すように、スイッチング電源装置100は、スイッチング信号がLOWで補助スイッチング信号がHIのとき、スイッチング信号と補助スイッチング信号の両方がLOWのとき、スイッチング信号がHIで補助スイッチング信号がLOのときの3つの状態を有する。次に、これら3つの状態での回路の動作を、図2から図4のタイミングチャートに示す9つのモードに分けて、図1から図10を参照しながら説明する。

[0033]

1. E - F 1 < Q 1. Q 2 : O N 、 Q A 1 : O F F >

スイッチング信号が H I で補助スイッチング信号が L O W のとき(Q 1 . Q 2 : O N 、 Q A 1: O F F)には、図 6 A に示す経路に電流が流れる。つまり図 1 に示した、直流電

10

20

30

40

20

30

40

50

源150の+端子から第1スイッチング回路10、共振コイルLr1、トランスT1の一次巻線42、共振コンデンサCi1、第2スイッチング回路20、直流電源150の-端子を結ぶ経路に電流が流れる。その結果、トランスT1の二次巻線44に電圧が誘起され、トランスT1の二次巻線44の+の出力端子からダイオードD1、コイルL1、+の出力端子、・の出力端子、トランスT1の二次巻線44の・の出力端子を結ぶ経路に電流が流れる。

[0034]

モード1におけるスイッチング素子Q1、Q2のドレイン・ソース間電圧は、図2のタイミングチャートに示すようにVfになる。Vfの電圧は、スイッチング素子Q1、Q2の順方向に電流が流れているときにスイッチング素子Q1、Q2で発生する電圧降下である。したがって、スイッチング素子Q1、Q2には、流れる電流の大きさに応じてタイミングチャートに示すようなVfの影響による順方向損失が発生する。

[0035]

また、モード1におけるスイッチング素子Q1、Q2のドレイン・ソース間電流は、図2のタイミングチャートに示すように、スイッチング素子Q1、Q2がONした後少しの時間が経過してから直線的に急上昇し、その後は緩慢に上昇する。

[0036]

モード 1 におけるスイッチング素子 Q 1 、 Q 2 の寄生ダイオード D i 1 、 D i 2 及びコンデンサ C A 1 、 C A 2 の電圧は図 2 のタイミングチャートに示すように V f になる。また、それらの電流はスイッチング素子 Q 1 、 Q 2 が O N であるので図 2 のタイミングチャートに示すように 0 である。

[0037]

また、モード1におけるスイッチング素子QA1の電圧は図3のタイミングチャートに示すように一定の電圧である。この電圧は、共振コイルLr1、トランスT1の一次巻線42、共振コンデンサCi1で形成される直列回路の両端にかかる電圧と同一の電圧である。モード1におけるスイッチング素子QA1の電流は、スイッチング素子QA1がOFFであるので、図3のタイミングチャートに示すように0である。モード1におけるスイッチング素子QA1の寄生ダイオードDd1の電圧と電流及びコンデンサCSW1の電圧と電流も、スイッチング素子QA1の電圧及び電流と同じである。

[0038]

一方、モード1における整流回路60のダイオードD1の電圧は図4のタイミングチャートに示すようにVfであり、その電流は出力端子に接続される負荷(図示せず)に流れる一定の大きさの電流である。モード1におけるダイオードD1の電流は、ダイオードD1の順方向に流れるので、図4のタイミングチャートに示すようなVfの影響による順方向損失が発生する。

[0039]

また、モード1における整流回路60のダイオードD2の電圧は図4のタイミングチャートに示すように、ほぼ一定の電圧であるが、その電圧はダイードD2の逆方向にかかっているためダイードD2に流れる電流は0である。したがって、ダイオードD2の順方向損失は発生しない。

[0 0 4 0]

ここで、整流回路60の動作を図5のタイミングチャートを参照して簡単に説明しておく。トランスT1の二次巻線44に誘導される電圧は、スイッチング素子Q1、Q2に印加するスイッチング信号と同一の周波数で変動する。その電圧の大きさは出力電圧の2倍以上である。整流回路60を構成するダイオードD1とD2は図5に示すように交互に電圧の印加と導通を繰り返す。このため、コイルL1には図5に示すようにダイオードD1とD2に流れる電流が合成されて流れる。

[0041]

2 . モード 2 < Q 1 . Q 2 : O N から O F F 、 Q A 1 : O F F > スイッチング信号が H I で補助スイッチング信号が L O W の状態から、スイッチング信

20

30

40

50

号と補助スイッチング信号とが共にLOWの状態(Q 1 . Q 2 : O F F 、 Q A 1 : O F F)に移行すると、まず、図 6 B に示す経路に電流が流れる。

[0042]

つまり図1に示した、直流電源150の+端子からコンデンサCA1、共振コイルLr 1、トランスT1の一次巻線42、共振コンデンサCi1、コンデンサCA2、直流電源 150の - 端子を結ぶ経路に電流が流れる。その結果、トランスT1の二次巻線44に電 圧が誘起され、トランスT1の二次巻線44の+の出力端子からダイオードD1、コイル L1、+の出力端子、-の出力端子、トランスT1の二次巻線44の - の出力端子を結ぶ 経路に電流が流れる。

[0 0 4 3]

モード 2 ではスイッチング素子 Q 1 、 Q 2 が O F F した瞬間にコンデンサ C A 1 、 C A 2 に電流が流れるので、スイッチング素子 Q 1 、 Q 2 の損失が低減される。

[0044]

3. E - F 3 < Q 1. Q 2 : O F F 、 Q A 1 : O F F >

モード2の状態でコンデンサCA1、CA2の充電が完了すると、モード3に移行し、一次巻線42で発生する電圧により、図7Aに示す経路に電流が流れる。つまり、トランスT1の一次巻線42、共振コンデンサCi1、補助スイッチング回路30のダイオードDd1、共振コイルLr1を結ぶ経路に電流が流れる。

[0045]

トランスT1の二次側では、二次巻線44及びコイルL1で発生する電圧により、図7Aに示すように、トランスT1の二次巻線44の+の出力端子からダイオードD1、コイルL1、+の出力端子、・の出力端子、トランスT1の二次巻線44の・の出力端子及びダイオードD2を結ぶ2つの経路に電流が流れる。

[0046]

モード 2 におけるスイッチング素子 Q 1 、 Q 2 のドレイン・ソース間電圧は、図 2 のタイミングチャートに示すように、コンデンサ C A 1 、 C A 2 の充電が進むに連れて V f から直線的に上昇する。

[0047]

また、モード2及び3におけるスイッチング素子Q1、Q2のドレイン・ソース間電流は、スイッチング素子Q1、Q2がOFFするため、図2のタイミングチャートに示すように0になる。したがって、スイッチング素子Q1、Q2の損失も、図2のタイミングチャートに示すように0である。

[0048]

モード 2 におけるスイッチング素子 Q 1 、 Q 2 の寄生ダイオード D i 1 、 D i 2 及びコンデンサ C A 1 、 C A 2 の電圧は図 2 のタイミングチャートに示すように V f から直線的に上昇する。

[0049]

また、スイッチング素子Q1、Q2の寄生ダイオードDi1、Di2の電流は、寄生ダイオードDi1、Di2にその順方向に対して逆向きの電圧が印加されているので図2のタイミングチャートに示すように0である。一方、コンデンサCA1、CA2の電流はスイッチング素子Q1、Q2がOFFした瞬間から急上昇し、その後、コンデンサCA1、CA2の充電が進むに連れてほぼ直線的に下降する。

[0050]

また、モード 2 におけるスイッチング素子 Q A 1 の電圧は図 3 のタイミングチャートに示すように直線的に減少する。この電圧は、共振コイルL r 1、トランス T 1 の一次巻線4 2、共振コンデンサ C i 1 で形成される直列回路の両端にかかる電圧と同一の電圧である。モード 2 におけるスイッチング素子 Q A 1 の電流は図 3 のタイミングチャートに示すように 0 である。モード 2 におけるスイッチング素子 Q A 1 の寄生ダイオード D d 1 の電圧と電流もスイッチング素子 Q A 1 の電圧及び電流と同じである。

[0051]

一方、モード2 - 4における整流回路60のダイオードD1の電圧は図4のタイミングチャートに示すようにVfであり、その電流は直線的に減少する。モード2 - 4におけるダイオードD1の電流は、ダイオードD1の順方向に流れるので、図4のタイミングチャートに示すようなVfの影響による順方向損失が発生する。ただし、この損失はダイオードD1に流れる電流の減少とともに減少する。

[0052]

また、モード2及び3における整流回路60のダイオードD2の電圧は図4のタイミングチャートに示すようにVfに低下する。一方、ダイオードD2に流れる電流は直線的に上昇する。したがって、ダイオードD2の順方向損失は電流の上昇とともに増加する。

[0053]

モード2では、前述のように、スイッチング素子Q1、Q2のスイッチング損失が無損失化される。また、スイッチング時にスイッチング素子Q1、Q2で発生するサージ電圧の大きさを低減できる。このように、スイッチング損失を低減し、サージ電圧の大きさを低減できるので、第1スイッチング回路10と第2スイッチング回路20の構成部品として、耐圧の低い汎用的な安価な部品を使用できる。

[0054]

また、モード2及び3では、図7B、図8A、図1に示したように、トランスT1の一次巻線42に蓄積された磁束をリセットするためのリセット電流Irが補助スイッチング回路30に流れる。

[0055]

しかし、このリセット電流Irは、補助スイッチング回路30を循環するのみで、直流電源150側には流出しない。このため、リセット電流Irによる損失を低減することができる。

[0056]

前述の特許文献2の回路の場合には、電源を含む電流経路を通じてリセット電流Irが流れる。リセット電流Irは入力電源側に流出することになるので、たとえばその電流経路に存在するダイオードに順方向損失が発生する。

[0057]

また、特許文献 2 の回路のように、リセット電流 I r を電源側に流すための回路が不要になり、部品点数の削減とその回路で発生する損失が低減できる。

[0058]

このように、モード 2 及び 3 では、スイッチング信号がLOWになり第 1 スイッチング回路 1 0 及び第 2 スイッチング回路 2 0 がOFFした後、補助スイッチング信号がHIになる。補助スイッチング回路 3 0 がONするまでの間、一次巻線 4 2 及び補助スイッチング回路 3 0 によって電流閉回路を形成し、電流閉回路にトランスT 1 に蓄積された磁束をリセットするためのリセット電流Irを流すことになる。

[0059]

4.モード4<Q1.Q2:OFF、QA1:OFFからON>

スイッチング信号と補助スイッチング信号とが共にLOWの状態からスイッチング信号がLOWで補助スイッチング信号がHIの状態<Q1.Q2:OFF、QA1:ON>に移行すると、図7Bに示す経路に電流が流れる。

[0060]

つまり、トランスT1の一次巻線42、共振コンデンサ C i 1、補助スイッチング回路 3 0 のスイッチング素子 Q A 1、共振コイル L r 1 を結ぶ経路に電流が流れる。

[0061]

トランスT1の二次側では、二次巻線44及びコイルL1で発生する電圧により、図7 Bに示すように、トランスT1の二次巻線44の+の出力端子からダイオードD1、コイルL1、+の出力端子、-の出力端子、トランスT1の二次巻線44の-の出力端子及びダイオードD2を結ぶ2つの経路に電流が流れる。

[0062]

50

10

20

30

20

30

40

50

モード4では、スイッチング素子QA1の寄生ダイオードDd1に電流が流れている状態でスイッチング素子QA1がONになる。寄生ダイオードDd1に電流が流れている状態では寄生ダイオードDd1の端子間電圧とスイッチング素子QA1のソース・ドレイン間電圧はVfになっている。このため、スイッチング素子QA1がONする時にはゼロボルトスイッチング(ZVS)が実現される。

[0063]

5. E - F 5 < Q 1. Q 2 : O F F 、 Q A 1 : O N >

モード4の状態で二次巻線44から電圧が出力されなくなると、モード5に移行し、図8Aに示す経路に電流が流れる。つまり図1に示した、共振コンデンサCi1、一次巻線42、共振コイルLr1、補助スイッチング回路30のスイッチング素子QA1を結ぶ経路に電流が流れる。この電流はコンデンサCi1が放電するために流れる。したがって、モード5で流れる電流はモード4のときに流れている電流とは反対方向になる。トランスT1の二次側では、コイルL1で発生する電圧により、図8Aに示すように、コイルL1、+の出力端子、・の出力端子、ダイオードD2を結ぶ経路に電流が流れる。

[0064]

6. E - F 6 < Q 1. Q 2 : O F F 、 Q A 1 : O N >

トランスT1の一次側及び二次側で形成される電流経路は図8Bの通りであり、モード 5と同一である。

[0065]

モード4から6におけるスイッチング素子Q1、Q2のドレイン・ソース間電圧は、図2のタイミングチャートに示すように一定の電圧である。また、モード4から6におけるスイッチング素子Q1、Q2のドレイン・ソース間電流は、スイッチング素子Q1、Q2がOFFであるため、図2のタイミングチャートに示すように0になる。したがって、スイッチング素子Q1、Q2の損失も、図2のタイミングチャートに示すように0である。

[0066]

モード4から6におけるスイッチング素子Q1、Q2の寄生ダイオードDi1、Di2及びコンデンサCA1、CA2の電圧は図2のタイミングチャートに示すように一定の電圧である。また、モード4から6におけるスイッチング素子Q1、Q2の寄生ダイオードDi1、Di2及びコンデンサCA1、CA2の電流は、図2のタイミングチャートに示すように0になる。

[0067]

また、モード4から6におけるスイッチング素子QA1の電圧は図3のタイミングチャートに示すように逆方向の電圧が発生した後にVfになる。逆方向の電圧が発生するのは、モード4で逆方向に電流が流れるからである。モード4から6におけるスイッチング素子QA1の電流は図3のタイミングチャートに示すように一旦逆方向に流れたのちに徐々に上昇し一定の電流値で安定する。

[0068]

モード4から6におけるスイッチング素子QA1の寄生ダイオードDd1の電圧は、図3のタイミングチャートに示すようにスイッチング素子QA1の電圧と同じく一旦逆方向の電圧が発生した後にVfになる。また、スイッチング素子QA1の寄生ダイオードDd1の電流は図3のタイミングチャートに示すように急激に流れたのちに徐々に減少し0になる。

[0069]

一方、モード4-5における整流回路60のダイオードD1の電圧は図4のタイミングチャートに示すようにVfであり、その電流はモード2、3の状態から引き続き直線的に減少し0になる。ダイオードD1に電流が流れているときには図4のタイミングチャートに示すように順方向損失が発生する。ただし、この損失はダイオードD1に流れる電流の減少とともに減少する。

[0070]

また、モード4-6における整流回路60のダイオードD2の電圧は図4のタイミング

チャートに示すように V f である。一方、ダイオード D 2 に流れる電流はモード 2 、 3 の状態から引き続き直線的に上昇し一定値の電流が流れる。したがって、ダイオード D 2 の順方向損失は図 4 のタイミングチャートに示すように電流の大きさに応じて変化する。

[0071]

7.モード7<Q1.Q2:OFF、QA1:ONからOFF>

このモードは、QA1がONからOFFになりコンデンサCA1、CA2に電流が流れた後、Di1、Di2に電流が流れるモードである。スイッチング信号がLOWで補助スイッチング信号がHIの状態からスイッチング信号と補助スイッチング信号とが共にLOWの状態<Q1.Q2:OFF、QA1:OFF>に移行すると、図9Aに示す経路に電流が流れる。

[0072]

つまり図1に示した、トランスT1の一次巻線42から共振コイルLr1、第1スイッチング回路10の寄生ダイオードDi1、コンデンサC1、第2スイッチング回路20の寄生ダイオードDi2、共振コンデンサCi1を結ぶ経路に電流が流れる。なお、スイッチング素子QA1がOFFしたときには、コンデンサCsw1に電流が流れる。一方、トランスT1の二次側では、コイルL1で発生する電圧により、図9Aに示すように、コイルL1、+の出力端子、・の出力端子、ダイオードD2を結ぶ経路に電流が流れる。

[0073]

モード 7 におけるスイッチング素子 Q 1、 Q 2 のドレイン・ソース間電圧は、図 2 のタイミングチャートに示すように、ダイオード D i 1 と同じ逆方向の V f の電圧が発生する。また、モード 7 におけるスイッチング素子 Q 1、 Q 2 のドレイン・ソース間電流は、スイッチング素子 Q 1、 Q 2 のタイミングチャートに示すように 0 になる。したがって、スイッチング素子 Q 1、 Q 2 の損失も、図 2 のタイミングチャートに示すように 0 である。

[0074]

モード7におけるスイッチング素子Q1、Q2の寄生ダイオードDi1、Di2及びコンデンサCA1、CA2の電圧は図2のタイミングチャートに示すように、ダイオードDi1、Di2と同じVfの電圧である。また、モード7におけるスイッチング素子Q1、Q2の寄生ダイオードDi1、Di2及びコンデンサCA1、CA2の電流は、図2のタイミングチャートに示すように急激に上昇し徐々に減少する。

[0075]

また、モード 7 におけるスイッチング素子 Q A 1 の電圧は図 3 のタイミングチャートに示すように V f から直線的に上昇する。モード 7 におけるスイッチング素子 Q A 1 の電流は図 3 のタイミングチャートに示すように 0 である。したがって、スイッチング素子 Q A 1 の損失は 0 である。

[0076]

モード 7 におけるスイッチング素子 Q A 1 の寄生ダイオード D d 1 の電圧は、図 3 のタイミングチャートに示すようにスイッチング素子 Q A 1 の電圧と同じく V f から直線的に上昇する。また、スイッチング素子 Q A 1 の寄生ダイオード D d 1 の電流は図 3 のタイミングチャートに示すように 0 である。

[0077]

ー方、モード 7 における整流回路 6 0 のダイオード D 1 の電圧は図 4 のタイミングチャートに示すように V f であり、その電流は徐々に上昇する。

[0 0 7 8]

また、モード 7 における整流回路 6 0 のダイオード D 2 の電圧は図 4 のタイミングチャートに示すように V f である。一方、ダイオード D 2 の電流は徐々に減少する。したがって、ダイオード D 1 の順方向損失が徐々に増加し、ダイオード D 2 の順方向損失が徐々に減少する。

[0079]

8.モード8<Q1.Q2:OFFからON、QA1:OFF>

10

20

30

40

20

30

40

50

スイッチング信号と補助スイッチング信号とが共にLOWの状態からスイッチング信号がHIで補助スイッチング信号がLOWの状態<Q1.Q2:ON、QA1:OFF>に移行すると、図9Bに示す経路に電流が流れる。

[0800]

つまり図1に示した、トランスT1の一次巻線42から共振コイルLr1、第1スイッチング回路10のスイッチング素子Q1、コンデンサC1、第2スイッチング回路20のスイッチング素子Q2、共振コンデンサCi1を結ぶ経路に電流が流れる。一方、トランスT1の二次側では、コイルL1で発生する電圧により、図9Bに示すように、コイルL1、+の出力端子、・の出力端子、ダイオードD2を結ぶ経路に電流が流れる。

[0081]

9. E - F 9 < Q 1. Q 2 : O N 、 Q A 1 : O F F >

スイッチング素子Q1のスイッチング信号がHIで補助スイッチング信号がLOWのとき(Q1.Q2:ON、QA1:OFF)には、図10に示す経路に電流が流れる。つまり図1に示した、直流電源150の+端子から第1スイッチング回路10、共振コイルLr1、トランスT1の一次巻線42、共振コンデンサCi1、第2スイッチング回路20、直流電源150の-端子を結ぶ経路に電流が流れる。

[0082]

トランスT1の二次側では、二次巻線44及びコイルL1で発生する電圧により、図1 0に示すように、トランスT1の二次巻線44の+の出力端子からダイオードD1、コイルL1、+の出力端子、-の出力端子、トランスT1の二次巻線44の-の出力端子及びダイオードD2を結ぶ2つの経路に電流が流れる。

[0083]

モード 8 におけるスイッチング素子 Q 1 、 Q 2 のドレイン - ソース間電圧は、図 2 のタイミングチャートに示すように 0 である。

[0084]

また、モード 8 におけるスイッチング素子 Q 1 、 Q 2 のドレイン・ソース間電流は、図 2 のタイミングチャートに示すように逆方向に流れる。したがって、スイッチング素子 Q 1 、 Q 2 の損失も 0 である。

[0085]

モード 8 及び 9 におけるスイッチング素子 Q 1 、 Q 2 の寄生ダイオード D i 1 、 D i 2 及びコンデンサ C A 1 、 C A 2 の電圧は図 2 のタイミングチャートに示すように 0 である

[0086]

また、モード 8 及び 9 におけるスイッチング素子 Q 1 、 Q 2 の寄生ダイオード D i 1 、 D i 2 の電流は 0 である。モード 8 及び 9 におけるコンデンサ C A 1 、 C A 2 の電流は、図 2 のタイミングチャートに示すように 0 になる。

[0087]

また、モード8及び9におけるスイッチング素子QA1の電圧は図3のタイミングチャートに示すように一定の電圧である。モード8及び9におけるスイッチング素子QA1の電流は図3のタイミングチャートに示すように0である。モード8及び9におけるスイッチング素子QA1の電圧と電流もスイッチング素子QA1の電圧及び電流と同じである。

[0088]

一方、モード 8 及び 9 における整流回路 6 0 のダイオード D 1 の電圧は図 4 のタイミングチャートに示すように V f であり、その電流は直線的に増加する。モード 8 及び 9 におけるダイオード D 1 の電流は、ダイオード D 1 の順方向に流れるので、図 4 のタイミングチャートに示すような V f の影響による順方向損失が発生する。

[0089]

また、モード 8 及び 9 における整流回路 6 0 のダイオード D 2 の電圧は図 4 のタイミングチャートに示すように V f である。一方、ダイオード D 2 に流れる電流は直線的に低下

20

30

40

50

する。したがって、ダイオードD2の順方向損失は電流の低下とともに減少する。

[0090]

モード 8 では、スイッチング素子 Q 1、 Q 2 のゼロボルトスイッチングを実現できるので、スイッチング素子 Q 1、 Q 2 でスイッチング損失は発生しない。

[0091]

モード 9 ではスイッチング素子 Q 1 、 Q 2 の電流方向が逆方向から順方向に転じ電流が増加する。スイッチング素子 Q 1 、 Q 2 のソース・ドレイン間電圧は V f であるため、電流の増加にしたがって損失が増加する。

[0092]

以上のように、モード9まで回路の動作が進むと、図6Aで示すモード1の動作に移行し、モード1の回路の動作に戻る。本実施形態に係るスイッチング電源装置100は、以上のモード1から9を繰り返し行って、トランスT1の二次側から一定電圧の直流を出力する。

[0093]

以上のように、本実施形態に係るスイッチング電源装置100によれば、スイッチング素子Q1、Q2がONするときには、補助スイッチング回路30の共振動作によって、ダイオードDi1、Di2に電流が流れるので、ゼロボルトスイッチングが実現できる。また、スイッチング素子Q1、Q2がOFFするときには、コンデンサCA1、CA2に電流が流れるので、スイッチング素子でのスイッチング損失の低減とサージ電圧の発生が阻止できる。このため、スイッチング素子Q1、Q2のスイッチング損失が0になる。

[0094]

補助スイッチング回路30の動作によって、スイッチング素子QA1のゼロボルトスイッチングが実現でき、スイッチング損失の低減とサージ電圧発生が阻止できる。

[0095]

トランスT1に蓄積された磁束をリセットするためのリセット電流Irを直流電源側に流さないので、直流電源側へのリップルノイズ流出量を減少させることができ、コンデンサ C 1の小型化と回路損失の低減を図ることができる。

[0096]

「実施形態21

(回路の構成)

図11は実施形態2に係るスイッチング電源装置200の回路図である。スイッチング電源装置200は2つのスイッチング電源装置を並列に接続して形成する。2つのスイッチング電源装置は交互に動作し直流電源150の直流電圧を降圧または昇圧してV0の直流電圧を出力する。

[0097]

スイッチング電源装置 2 0 0 は、図 1 に示したスイッチング電源装置 1 0 0 と同一の構成を有するスイッチング電源装置 1 0 0 A にスイッチング電源装置 1 0 0 B を並列に接続している。スイッチング電源装置 1 0 0 B は、一次側の構成がスイッチング電源装置 1 0 0 A と同一である。スイッチング電源装置 1 0 0 B は、スイッチング電源装置 1 0 0 A の整流回路 6 0 (図 1 参照)の大部分を共用する。スイッチング電源装置 1 0 0 B のトランスT 2 の二次側は、スイッチング電源装置 1 0 0 A のトランスT 1 の二次側と並列に接続される。

[0098]

したがって、第1スイッチング電源装置100Aと第2スイッチング電源装置100Bの一次側は直流電源150に並列に接続され、第1スイッチング電源装置100Aと第2スイッチング電源装置100Bの二次側はそれぞれのトランスの二次側に並列に接続される。

[0099]

第 1 スイッチング電源装置 1 0 0 A と第 2 スイッチング電源装置 1 0 0 B とが有するそれぞれのトランス T 1 、 T 2 の二次巻線 4 4 A 、 4 4 B と出力端子との間に、整流用のダ

イオードD1、リップル電圧を平滑化するコイルL1及び出力電圧を平滑化するコンデンサELC1が接続される。

[0100]

第1スイッチング電源装置100Aの信号生成部50Aと第2スイッチング電源装置100Bの信号生成部50Bとがそれぞれ生成するスイッチング信号と補助スイッチング信号は、一方の信号生成部(たとえば50A)が生成するスイッチング信号と補助スイッチング信号の位相が、他方の信号生成部(たとえば50B)が生成するスイッチング信号と補助スイッチング信号の位相に対して180度ずれている。

[0101]

このため、第1スイッチング電源装置100AがトランスT1の二次巻線44Aから出力する電流の整流と、第2スイッチング電源装置100BがトランスT2の二次巻線44Bから出力する電流の整流とが交互に行われる。

[0102]

第1スイッチング電源装置100Aと第2スイッチング電源装置100Bを交互に動作させると、トランスの巻数比を小さくすることができる。このため、トランスの二次巻線の巻数を少なくでき、トランスが小型化できる。

[0103]

図11では、第1スイッチング電源装置100Aと第2スイッチング電源装置100Bの信号生成部50A、50Bを別々に設けたが、1つの信号生成部に一体化してもよい。その場合、一体化した信号生成部から第1スイッチング電源装置100A用のスイッチング信号と補助スイッチング信号、及び、第2スイッチング電源装置100B用のスイッチング信号と補助スイッチング信号は別々に出力する。

[0104]

第1スイッチング電源装置100Aと第2スイッチング電源装置100Bの信号生成部を一体化すると、信号生成部を形成する部品点数が少なくなり、信号生成部の小型化、軽量化、効率化に寄与できる。

[0105]

(回路の動作)

図12及び図13は、図11のスイッチング電源装置200のタイミングチャートである。図12はトランスT1の一次側の、図13はトランスT2の二次側の構成部品の波形を示す。

[0106]

図12に示すように、信号生成部50Aからスイッチング素子Q1、Q2をON、OFFさせるためのスイッチング信号1を出力する。また、信号生成部50Bからスイッチング素子Q3、Q4をON、OFFさせるためのスイッチング信号2を出力する。スイッチング信号1と2のON、OFFのタイミングは180度逆位相であるために、スイッチング電源装置100Aと100Bは交互に動作する。このため、コンデンサC1に流れる電流は、スイッチング信号1、2のON、OFFの周波数の2倍の周波数になる。なお、コンデンサC1はリップル電圧を低減するために設けてある。

[0107]

図 1 2 では補助スイッチング信号を記載していないが、スイッチング信号 1 と 2 と同じく、スイッチング素子 Q A 1 と Q A 2 とでは、 O N 、 O F F のタイミングは 1 8 0 度逆位相である。

[0108]

図13に示すように、スイッチング電源装置100Aと100Bは交互に動作するので、トランスT1とトランスT2の二次巻線44A、44Bから出力される二次電圧は交互にON、OFFする。また、ダイオードD1にかかる電圧とダイオードD3にかかる電圧も交互にON、OFFする。このため、ダイオードD2の電圧の周波数は、ダイオードD1とダイオードD3の電圧の周波数の2倍になる。コイルL1に流れる電流は、ダイオードD1、D2、D3に流れる電流の合成になるため、図に示すようなリップル電圧が抑え

10

20

30

40

られた波形になる。

[0109]

したがって、スイッチング電源装置100Aと100Bが交互に動作することによって、入力電源のリップル電圧を低減するためのコンデンサC1、出力電圧のリップル電圧を平滑するためのコイルL1、平滑用コンデンサELC1の電流の周波数は、スイッチング信号1、2のON、OFFの周波数の2倍の周波数になる。

[0110]

第1スイッチング電源装置100Aと100BのトランスT1、T2の二次巻線は、出力電圧V0をスイッチング素子Q1-Q4のデューティー比で割った回数を巻回する必要がある。本実施形態では、ダイオードD1とD3が交互に導通するため、フライホイールダイオードD2にはスイッチング信号の2倍の周波数で電圧が発生する。このため、第1スイッチング電源装置100Aと第2スイッチング電源装置100BのトランスT1、T2の二次巻線の必要巻回数は、出力電圧V0をスイッチング素子Q1-Q4のデューティー比に比例した回数に低減できる。

[0111]

したがって、本実施形態のスイッチング電源装置 2 0 0 によれば、第 1 スイッチング電源装置 1 0 0 A と第 2 スイッチング電源装置 1 0 0 B とが 1 8 0 度の逆位相で動作するので、トランスT 1、T 2 の一次 / 二次の巻数比を小さくすることができる。このため、トランスの二次巻線の巻数が少なくなり、トランスT 1、T 2 が小型化できる。

[0112]

トランスT1、T2の二次側の電圧を低く設定できるので、整流用のダイオードD1、 D3、フライホイールダイオードD2を低耐圧のものに置き換えることができる。このため、これらのダイオードの順方向損失が小さくなる。

[0 1 1 3]

第1スイッチング電源装置100Aと第2スイッチング電源装置100Bとが180度の逆位相で動作するので、入出力のリップル周波数がスイッチング信号の周波数の2倍になって、脈動が減少する。このため、リップル電圧を平滑化するコイルL1、出力電圧を平滑化するコンデンサELC1を小型化、軽量化できる。

[0114]

[実施形態 3]

(回路の構成)

図14は実施形態3に係るスイッチング電源装置300の回路図である。スイッチング電源装置300は実施形態2のスイッチング電源装置200の整流を同期して行わせるための構成を備える。

[0115]

スイッチング電源装置 3 0 0 は、第 1 スイッチング電源装置 1 0 0 A が有するトランス T 1 の二次巻線 4 4 A の一端と出力端子との間で直列に接続される第 1 同期スイッチング 回路 9 2 を有する。また、第 2 スイッチング電源装置 1 0 0 B が有するトランス T 2 の二次巻線 4 4 B の一端と出力端子との間で直列に接続される第 2 同期スイッチング回路 9 4 を有する。さらに、出力端子に並列に接続される第 3 同期スイッチング回路 9 6 を有する

[0116]

また、スイッチング電源装置 3 0 0 は、第 1 から第 3 同期スイッチング回路 9 2 、 9 4 、 9 6 に供給して効率的な整流を行わせるための同期整流信号を生成する同期整流信号生成部 2 5 0 を有する。

[0117]

このように構成すると、第 1 から第 3 同期スイッチング回路が同期整流信号によって一定のタイミングで O N 、 O F F を繰り返すので、効率的な整流を実現できる。

[0 1 1 8]

図 1 4 では、第 1 スイッチング電源装置 1 0 0 A と第 2 スイッチング電源装置 1 0 0 B

10

20

30

3(

40

の信号生成部 5 0 A、 5 0 B 及び同期整流信号生成部 2 5 0 を別々に設けたが、信号生成部 5 0 A、 5 0 B 及び同期整流信号生成部 2 5 0 を一体化して 1 つの信号生成部としてもよい。その場合、一体化した信号生成部から第 1 スイッチング電源装置 1 0 0 A 用のスイッチング信号と補助スイッチング信号、第 2 スイッチング電源装置 1 0 0 B 用のスイッチング信号と補助スイッチング信号、第 1 から第 3 同期スイッチング回路 9 2、 9 4、 9 6 用の同期整流信号が別々に出力される。

[0119]

第1スイッチング電源装置100Aと第2スイッチング電源装置100Bの信号生成部50A、50Bと同期整流信号生成部250が一体化されて1つになると、信号生成部50A、50Bと同期整流信号生成部250を形成する部品点数が少なくなり、信号生成部と同期整流信号生成部の小型化、軽量化、効率化に寄与できる。

10

[0120]

(回路の動作)

図15は、図14のスイッチング電源装置のタイミングチャートである。

[0121]

スイッチング電源装置100Aの信号生成部50Aからはスイッチング素子Q1、Q2に対して図示するような矩形波のスイッチング信号1が印加される。また、同期整流信号生成部250からは、第1同期スイッチング回路92のスイッチング素子Q5に対してスイッチング信号1と同じタイミングでHI、LOWを繰り返す同期整流信号1が印加される。

20

[0122]

同様に、スイッチング電源装置100Bの信号生成部50Bからはスイッチング素子Q3、Q4に対して図示するような矩形波のスイッチング信号2が印加される。また、同期整流信号生成部250からは、第2同期スイッチング回路94のスイッチング素子Q6に対してスイッチング信号2と同じタイミングでHI、LOWを繰り返す同期整流信号2が印加される。

[0123]

さらに、同期整流信号生成部 2 5 0 からは、第 3 同期スイッチング回路 9 6 のスイッチング素子 Q 7 に対して、同期整流信号 1 と同期整流信号 2 が共に L O W のときにだけ H I になる同期整流信号 3 が印加される。

30

[0124]

なお、スイッチング電源装置100Aのスイッチング素子QA1には補助スイッチング信号1が、スイッチング電源装置100Bのスイッチング素子QA2には補助スイッチング信号2がそれぞれ印加される。

[0125]

同期整流信号1-3がこのようなタイミングでHI、LOWを繰り返すと、スイッチング電源装置100Aの整流とスイッチング電源装置100Bの整流を同期させることができ、効率的に直流電圧を出力させることができる。

[0126]

実施形態 3 にかかるスイッチング電源装置 3 0 0 によれば、同期整流信号 1 - 3 によって二次側の電流経路が形成されるので、整流回路に無駄な電流を流さなくて済み、変換効率が向上する。

40

[0127]

なお、実施形態1のスイッチング電源装置では、整流回路60にダイオードを用いたが、これらのダイオードをMOSFETに置き換えて同期整流をしても良い。ダイオードをMOSFETに置き換えて同期整流を実現すれば、ダイオードよりも順方向損失を少なくすることができ、変換効率をさらに向上させることができる。

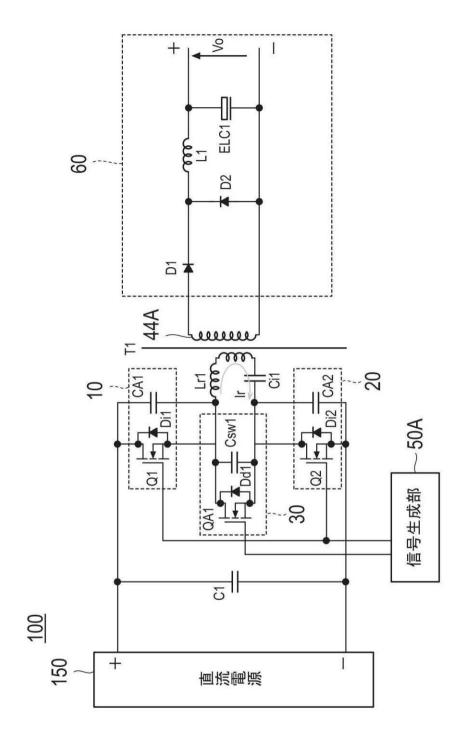
【符号の説明】

[0128]

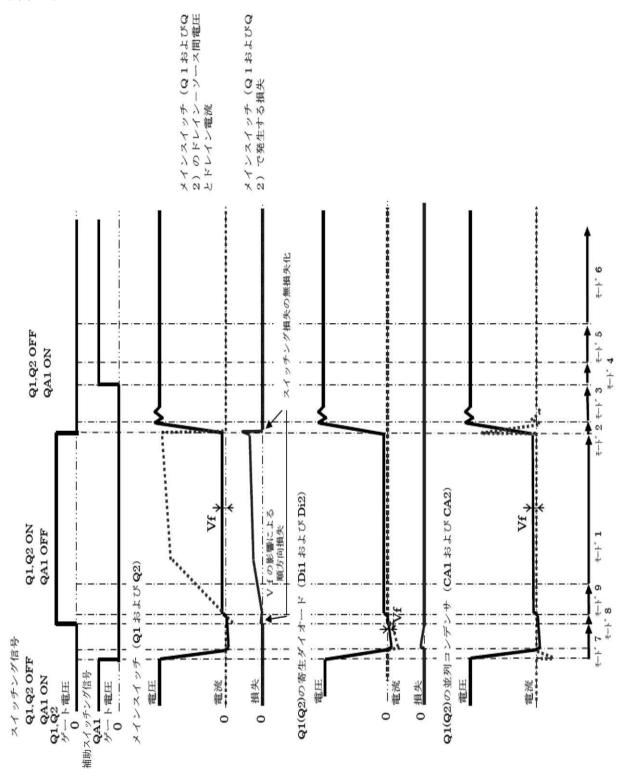
10 第1スイッチング回路、

- 20 第2スイッチング回路、
- 30 補助スイッチング回路、
- 4 2 一次巻線、
- 4 4 、 4 4 A 、 4 4 B 二次巻線、
- 50、50A、50B 信号生成部、
 - 60整流回路、
 - 100、200、300 スイッチング電源装置、
 - 1 5 0 直流電源、
 - 250 同期整流信号生成部。

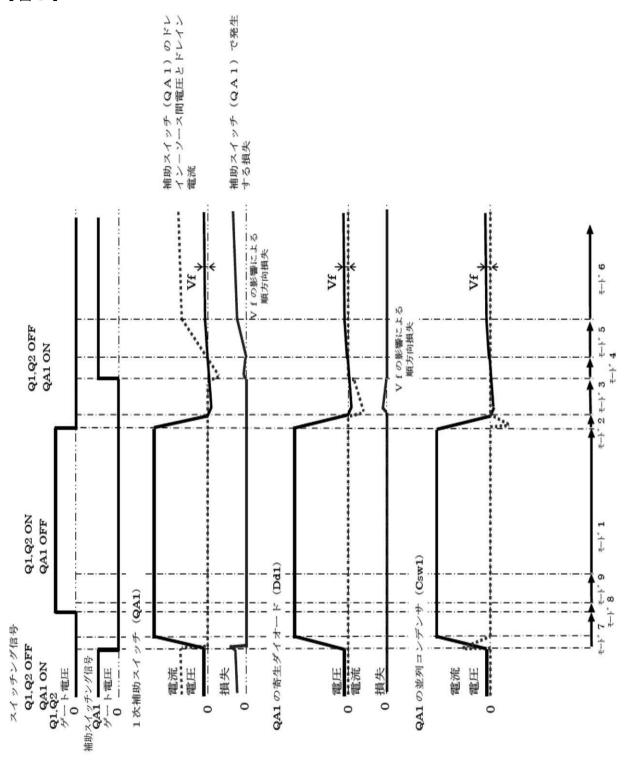
【図1】



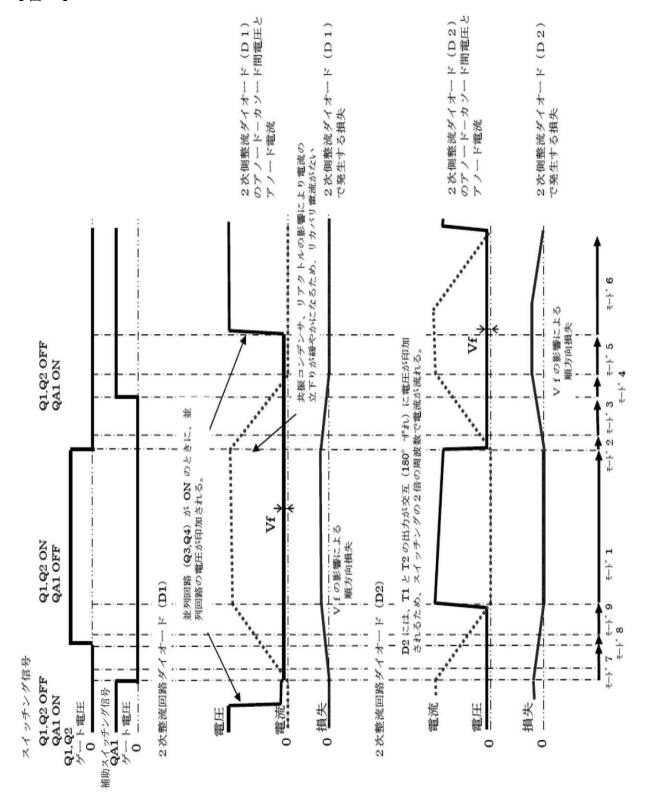
【図2】

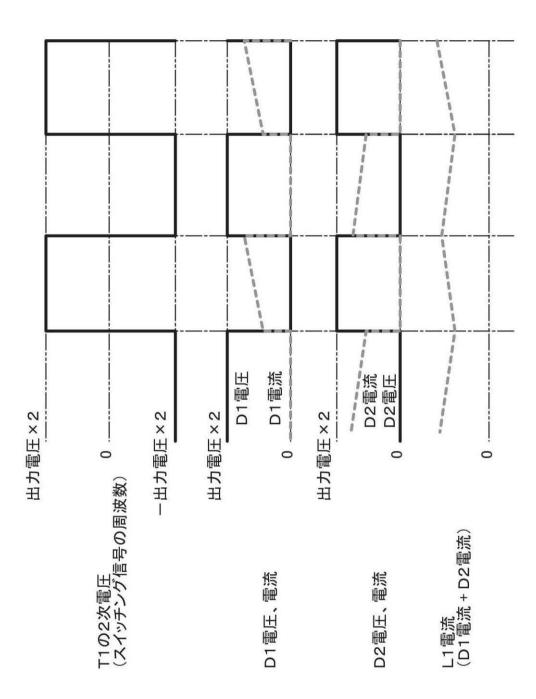


【図3】



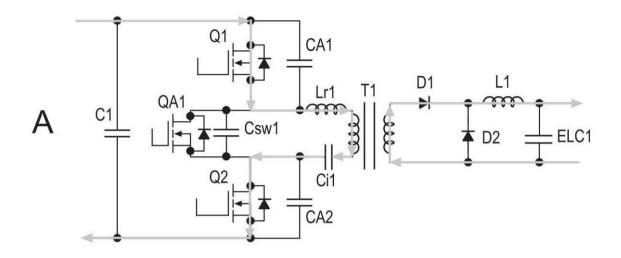
【図4】



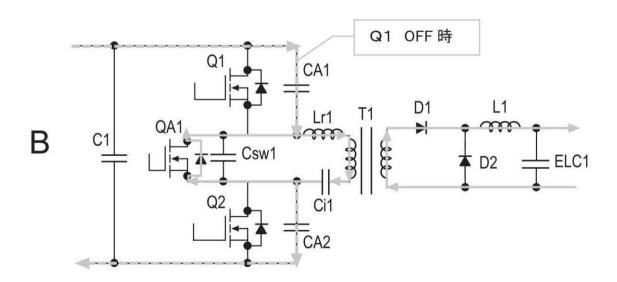


【図6】

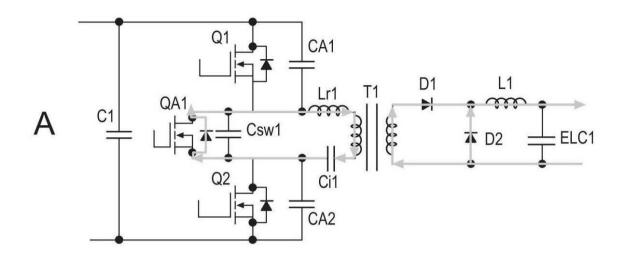
₹-F1 Q1, Q2 OFF, QA1 OFF



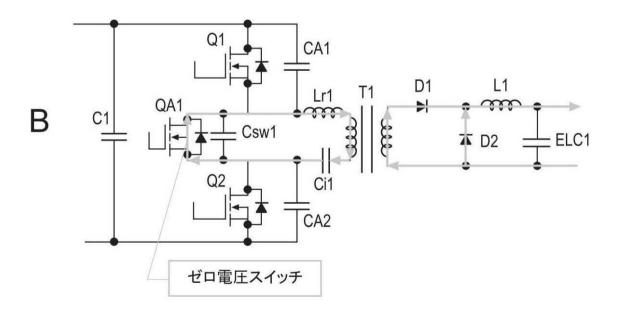
 \pm -F2 Q1, Q2 ON \Rightarrow OFF, QA1 OFF



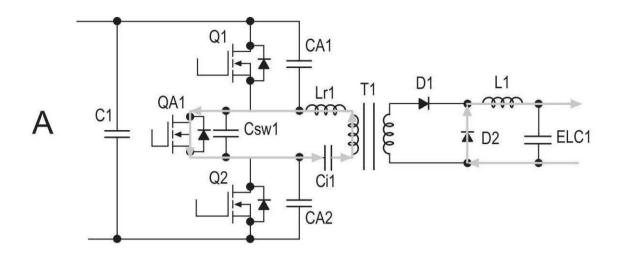
【図7】 モード3 Q1, Q2 OFF、QA1 OFF



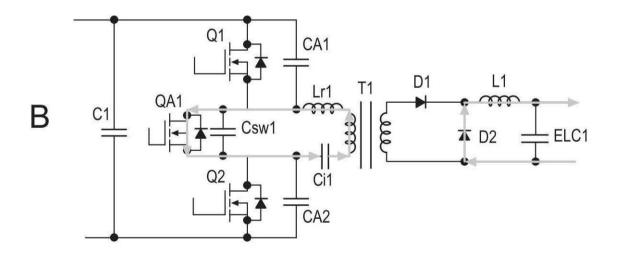
 \pm -F4 Q1, Q2 OFF, QA1 OFF \Rightarrow ON



[図8] モード5 Q1, Q2 OFF、QA1 ON

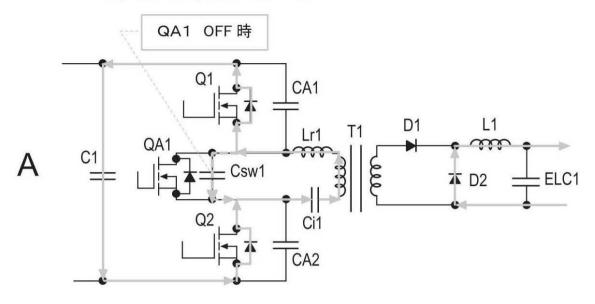


モード6 Q1, Q2 OFF、QA1 OFF

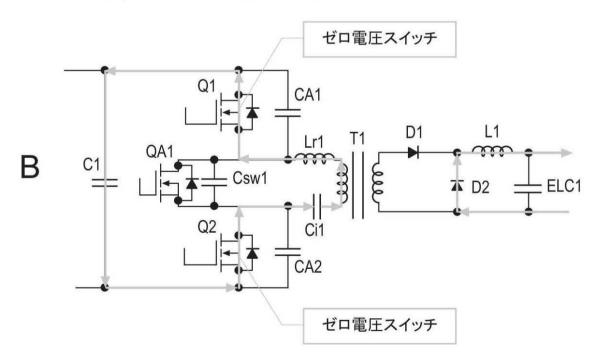


【図9】

 \pm -F7 Q1, Q2 OFF, QA1 ON \Rightarrow OFF

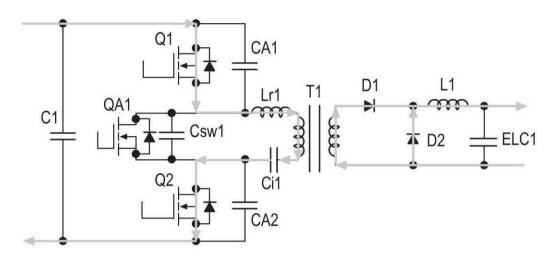


T-F8 Q1, Q2 OFF →ON, QA1 OFF

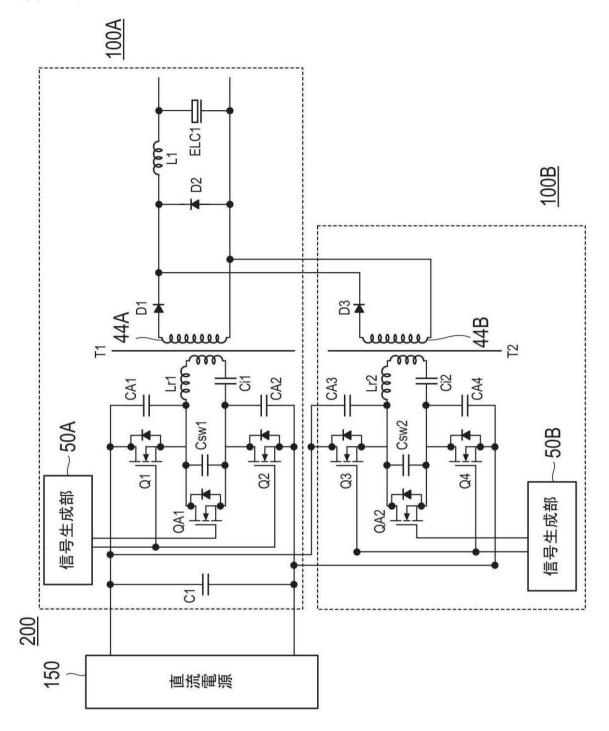


【図10】

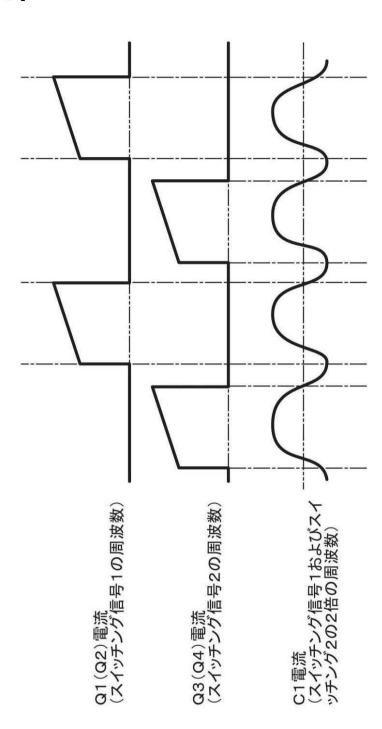
₹-169 Q1, Q2 ON, QA1 OFF



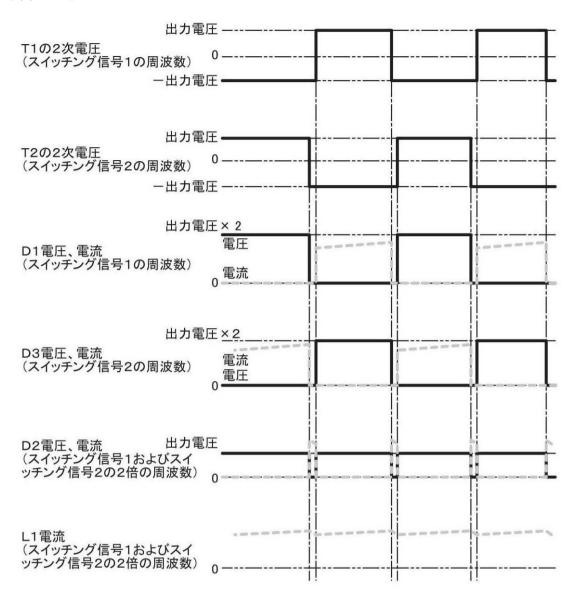
【図11】



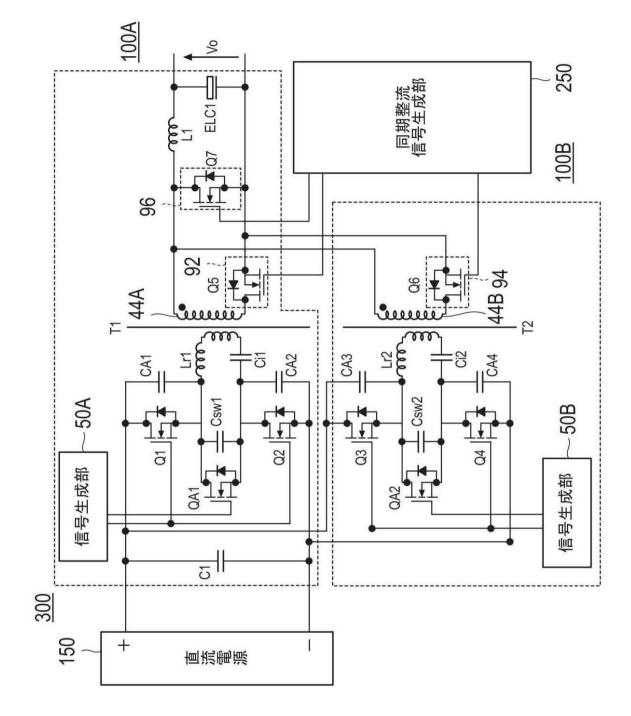
【図12】



【図13】



【図14】



【図15】

