



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I837980 B

(45)公告日：中華民國 113 (2024) 年 04 月 01 日

(21)申請案號：111146121

(22)申請日：中華民國 111 (2022) 年 12 月 01 日

(51)Int. Cl. : G01R31/28 (2006.01)

(71)申請人：英業達股份有限公司 (中華民國) INVENTEC CORPORATION (TW)

臺北市士林區後港街 66 號

(72)發明人：鄒凱 ZOU, KAI (CN)

(74)代理人：林鼎鈞

(56)參考文獻：

TW 200629056A

TW 200807427A

TW 201009369A

TW 201913931A

TW 202116915A1

TW 202223425A

US 2008/0040636A1

US 2013/0135004A1

WO 2005/052612A2

WO 2017/125440A1

審查人員：李景松

申請專利範圍項數：10 項 圖式數：4 共 30 頁

(54)名稱

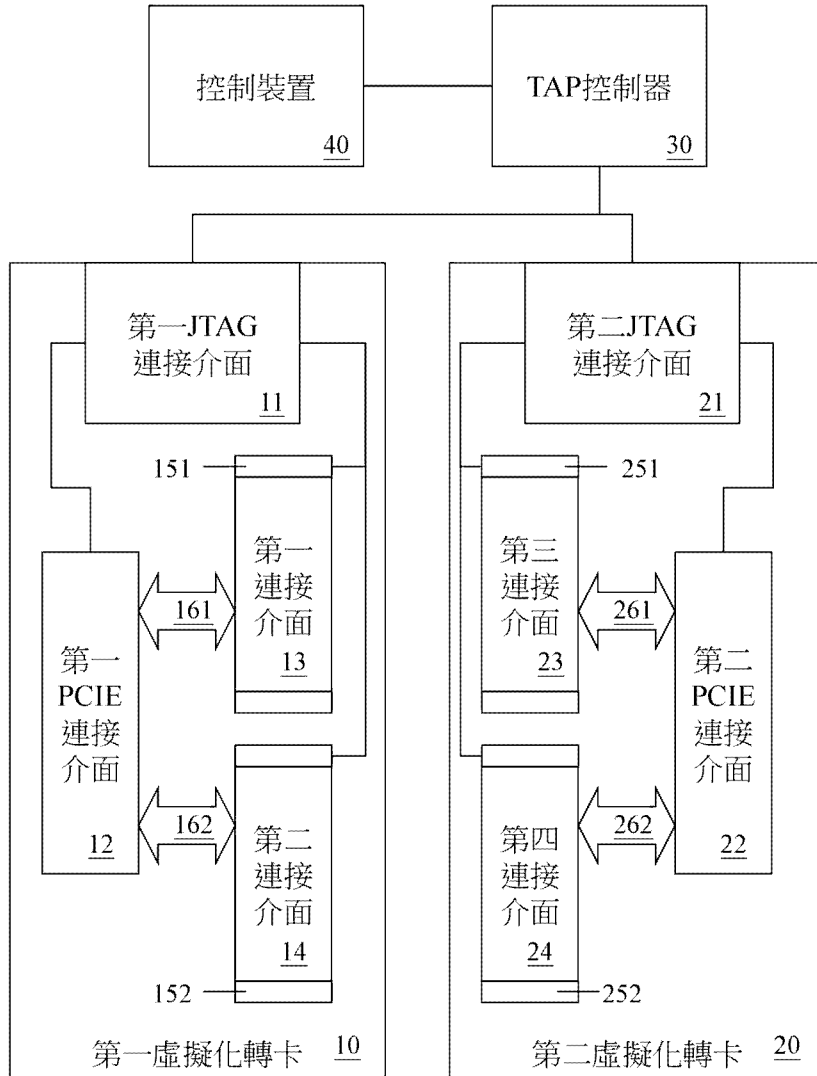
具擴展性的傳輸線檢測系統及其方法

(57)摘要

一種具擴展性的傳輸線檢測系統及其方法，第一虛擬化轉卡以及第二虛擬化轉卡的連接介面被傳輸線插接時彈片開關觸發插接訊號透過第一虛擬化轉卡以及第二虛擬化轉卡的 JTAG 連接介面以及 TAP 控制器提供至控制裝置，控制裝置生成檢測數據以傳送至第一虛擬化轉卡再自第二虛擬化轉卡接收反饋數據以進行傳輸線的檢測，藉此可以達成具擴展性的傳輸線檢測的技術功效。

A Scalable transmission line detection system and a method thereof are provided. Plug signal is triggered by shrapnel switch when connection interface of first dummy riser card and second dummy riser card are plugged through transmission line to provide to control device by JTAG connection interface of first dummy riser card and second dummy riser card and TAP controller. Detection data is generated by control device to transfer to first dummy riser card and feedback data is received by control device from second dummy riser card. Transmission line is detected according to detection data and feedback data by control device. Therefore, the efficiency of transmission line detection with scalability may be achieved.

指定代表圖：



符號簡單說明：

- 10:第一虛擬化轉卡
- 11:第一 JTAG 連接介面
- 12:第一 PCIE 連接介面
- 13:第一連接介面
- 14:第二連接介面
- 151:第一彈片開關
- 152:第二彈片開關
- 161:第一 BS_IO 線路群組
- 162:第二 BS_IO 線路群組
- 20:第二虛擬化轉卡
- 21:第二 JTAG 連接介面
- 22:第二 PCIE 連接介面
- 23:第三連接介面
- 24:第四連接介面
- 251:第三彈片開關
- 252:第四彈片開關
- 261:第三 BS_IO 線路群組
- 262:第四 BS_IO 線路群組
- 30:TAP 控制器
- 40:控制裝置

【第 1 圖】



I837980

【發明摘要】

【中文發明名稱】 具擴展性的傳輸線檢測系統及其方法

【英文發明名稱】 SCALABLE TRANSMISSION LINE DETECTION

SYSTEM AND METHOD THEREOF

【中文】

一種具擴展性的傳輸線檢測系統及其方法，第一虛擬化轉卡以及第二虛擬化轉卡的連接介面被傳輸線插接時彈片開關觸發插接訊號透過第一虛擬化轉卡以及第二虛擬化轉卡的JTAG連接介面以及TAP控制器提供至控制裝置，控制裝置生成檢測數據以傳送至第一虛擬化轉卡再自第二虛擬化轉卡接收反饋數據以進行傳輸線的檢測，藉此可以達成具擴展性的傳輸線檢測的技術功效。

【英文】

A Scalable transmission line detection system and a method thereof are provided. Plug signal is triggered by shrapnel switch when connection interface of first dummy riser card and second dummy riser card are plugged through transmission line to provide to control device by JTAG connection interface of first dummy riser card and second dummy riser card and TAP controller. Detection data is generated by control device to transfer to first dummy riser card and feedback data is received by control device from second dummy riser card. Transmission line is detected according to detection data and feedback data by control device. Therefore, the efficiency of transmission line detection with scalability may be achieved.

【指定代表圖】 第（ 1 ）圖。

【代表圖之符號簡單說明】

10:第一虛擬化轉卡

11:第一JTAG連接介面

12:第一PCIE連接介面

13:第一連接介面

14:第二連接介面

151:第一彈片開關

152:第二彈片開關

161:第一BS_IO線路群組

162:第二BS_IO線路群組

20:第二虛擬化轉卡

21:第二JTAG連接介面

22:第二PCIE連接介面

23:第三連接介面

24:第四連接介面

251:第三彈片開關

252:第四彈片開關

261:第三BS_IO線路群組

262:第四BS_IO線路群組

30:TAP控制器

40:控制裝置

【發明說明書】

【中文發明名稱】 具擴展性的傳輸線檢測系統及其方法

【英文發明名稱】 SCALABLE TRANSMISSION LINE DETECTION

SYSTEM AND METHOD THEREOF

【技術領域】

【0001】 一種檢測系統及其方法，尤其是指一種具擴展性的傳輸線檢測系統及其方法。

【先前技術】

【0002】 電路板彼此之間的連接一般是透過傳輸線相連，而傳輸線的品質差異即會直接影響到電路板是否正常工作，對於傳輸線的檢測一般是採用傳輸線檢測儀對傳輸線的導通、錯位、短路、斷路…等故障與否進行檢測。

【0003】 然而傳輸線檢測儀只能適用於常用規格的傳輸線檢測，若是設計出新的連接界面及其對應的傳輸線，現有的傳輸線檢測儀將無法對新設計出的傳輸線進行檢測，只能依靠人工對新設計出的傳輸線進行檢測。

【0004】 綜上所述，可知先前技術中長期以來一直存在現有使用傳輸線檢測儀對傳輸線進行檢測擴展性不足的問題，因此有必要提出改進的技術手段，來解決此一問題。

【發明內容】

【0005】有鑒於先前技術存在現有使用傳輸線檢測儀對傳輸線進行檢測擴展性不足的問題，本發明遂揭露一種具擴展性的傳輸線檢測系統及其方法，其中：

【0006】本發明所揭露的具擴展性的傳輸線檢測系統，其包含：第一虛擬化轉卡、第二虛擬化轉卡、測試存取埠（Test Access Port，TAP）控制器以及控制裝置，第一虛擬化轉卡更包含：第一聯合測試工作群組（Joint Test Action Group，JTAG）連接介面、第一快捷外設互聯標準（Peripheral Component Interconnect Express，PCIE）連接介面、第一連接介面以及第二連接介面；第二虛擬化轉卡更包含：第二JTAG連接介面、第二PCIE連接介面、第三連接介面以及第四連接介面。

【0007】第一虛擬化轉卡的第一PCIE連接介面與第一JTAG連接介面形成電性連接；第一虛擬化轉卡的第一連接介面透過第一邊界掃描（Boundary Scan，BS）輸入輸出（Input/Output，IO）線路群組與第一PCIE連接介面形成電性連接，第一連接介面具有第一彈片開關；及第一虛擬化轉卡的第二連接介面透過第二BS_IO線路群組與第一PCIE連接介面形成電性連接，第二連接介面具有第二彈片開關。

【0008】第二虛擬化轉卡的第二PCIE連接介面與第二JTAG連接介面形成電性連接；第二虛擬化轉卡的第三連接介面透過第三BS_IO線路群組與第二PCIE連接介面形成電性連接，第三連接介面具有第三彈片開關；及第二虛擬化轉卡的第四連接介面透過第四BS_IO線路群組與第二PCIE連接介面形成電性連接，第四連接介面具有第四彈片開關。

【0009】 測試存取埠（Test Access Port，TAP）控制器與第一JTAG連接介面以及第二JTAG連接介面形成電性連接；及控制裝置與TAP控制器形成電性連接。

【0010】 其中，第一連接介面或是第二連接介面被傳輸線插接，第一彈片開關觸發第一插接訊號或是第二彈片開關觸發第二插接訊號；第一插接訊號或是第二插接訊號透過第一JTAG連接介面以及TAP控制器提供至控制裝置；第三連接介面或是第四連接介面被傳輸線插接，第三彈片開關觸發第三插接訊號或是第四彈片開關觸發第四插接訊號；第三插接訊號或是第四插接訊號透過第二JTAG連接介面以及TAP控制器提供至控制裝置；控制裝置生成檢測數據以傳送至第一連接介面或是第二連接介面，並自第三連接介面或是第四連接介面接收反饋數據；及控制裝置比對檢測數據以及反饋數據以進行傳輸線的檢測。

【0011】 本發明所揭露的具擴展性的傳輸線檢測方法，其包含下列步驟：

【0012】 首先，第一虛擬化轉卡具有第一JTAG連接介面、第一PCIE連接介面、第一連接介面以及第二連接介面；接著，第一PCIE連接介面與第一JTAG連接介面形成電性連接；接著，第一連接介面透過第一BS_IO線路群組與第一PCIE連接介面形成電性連接，第一連接介面具有第一彈片開關；接著，第二連接介面透過第二BS_IO線路群組與第一PCIE連接介面形成電性連接，第二連接介面具有第二彈片開關；接著，第二虛擬化轉卡具有第二JTAG連接介面、第二PCIE連接介面、第三連接介面以及第四連接介面；接著，第二PCIE連接介面與第二JTAG連接介面形成電性連接；接著，第三連接介面透過第三BS_IO線路群組與第二PCIE連接介面形成電性連接，第三連接介面具有第三彈片開關；接著，第四連接介面透過第四BS_IO線路群組與第二PCIE連接介面形成電

性連接，第四連接介面具有第四彈片開關；接著，TAP控制器與第一JTAG連接介面以及第二JTAG連接介面形成電性連接；接著，控制裝置與TAP控制器形成電性連接；接著，第一連接介面或是第二連接介面被傳輸線插接，第一彈片開關觸發第一插接訊號或是第二彈片開關觸發第二插接訊號；接著，第一插接訊號或是第二插接訊號透過第一JTAG連接介面以及TAP控制器提供至控制裝置；接著，第三連接介面或是第四連接介面被傳輸線插接，第三彈片開關觸發第三插接訊號或是第四彈片開關觸發第四插接訊號；接著，第三插接訊號或是第四插接訊號透過第二JTAG連接介面以及TAP控制器提供至控制裝置；接著，控制裝置生成檢測數據以傳送至第一連接介面或是第二連接介面，並自第三連接介面或是第四連接介面接收反饋數據；最後，控制裝置比對檢測數據以及反饋數據以進行傳輸線的檢測。

【0013】 本發明所揭露的系統及方法如上，與先前技術之間的差異在於第一虛擬化轉卡以及第二虛擬化轉卡的連接介面被傳輸線插接時彈片開關觸發插接訊號透過第一虛擬化轉卡以及第二虛擬化轉卡的JTAG連接介面以及TAP控制器提供至控制裝置，控制裝置生成檢測數據以傳送至第一虛擬化轉卡再自第二虛擬化轉卡接收反饋數據以進行傳輸線的檢測。

【0014】 透過上述的技術手段，本發明可以達成提供具擴展性的傳輸線檢測的技術功效。

【圖式簡單說明】

【0015】

第1圖繪示為本發明具擴展性的傳輸線檢測系統的系統方塊圖。

第2A圖至第2D圖繪示為本發明具擴展性的傳輸線檢測的傳輸線連接示意圖。

第3圖繪示為本發明具擴展性的傳輸線檢測的插腳輸出圖示意圖。

第4A圖至第4C圖繪示為本發明具擴展性的傳輸線檢測方法的方法流程圖。

【實施方式】

【0016】 以下將配合圖式及實施例來詳細說明本發明的實施方式，藉此對本發明如何應用技術手段來解決技術問題並達成技術功效的實現過程能充分理解並據以實施。

【0017】 以下首先要說明本發明所揭露的具擴展性的傳輸線檢測系統，並請參考「第1圖」所示，「第1圖」繪示為本發明具擴展性的傳輸線檢測系統的系統方塊圖。

【0018】 本發明所揭露的具擴展性的傳輸線檢測系統，其包含：第一虛擬化轉卡10、第二虛擬化轉卡20、TAP控制器30以及控制裝置40，第一虛擬化轉卡10更包含：第一JTAG連接介面11、第一PCIE連接介面12、第一連接介面13以及第二連接介面14；第二虛擬化轉卡20更包含：第二JTAG連接介面21、第二PCIE連接介面22、第三連接介面23以及第四連接介面24，值得注意的是，第一連接介面13、第二連接介面14、第三連接介面23以及第四連接介面24包含細型序列小型電腦系統介面（Slim Serial Attached Small Computer System Interface, SlimSAS）連接介面、迷你（Mini）連接介面、迷你邊緣輸入輸出（Mini Cool edge IO, MCIO）連接介面以及序列先進技術附件（Serial Advanced Technology Attachment, SATA）連接介面，在此僅為舉例說明之，並不以此

侷限本發明的應用範疇，第一連接介面13、第二連接介面14、第三連接介面23以及第四連接介面24亦可擴展適用於未來提出的連接界面。

【0019】 第一虛擬化轉卡10的第一PCIE連接介面12與第一JTAG連接介面11形成電性連接，第一虛擬化轉卡10的第一連接介面13透過第一BS_IO線路群組161與第一PCIE連接介面12形成電性連接，第一連接介面13具有第一彈片開關151，第一虛擬化轉卡10的第二連接介面14透過第二BS_IO線路群組162與第一PCIE連接介面12形成電性連接，第二連接介面14具有第二彈片開關152。

【0020】 第二虛擬化轉卡20的第二PCIE連接介面22與第二JTAG連接介面21形成電性連接，第二虛擬化轉卡20的第三連接介面23透過第三BS_IO線路群組261與第二PCIE連接介面22形成電性連接，第三連接介面23具有第三彈片開關251，第二虛擬化轉卡20的第四連接介面24透過第四BS_IO線路群組262與第二PCIE連接介面22形成電性連接，第四連接介面24具有第四彈片開關252。

【0021】 TAP控制器30與第一JTAG連接介面11以及第二JTAG連接介面21形成電性連接，控制裝置40與TAP控制器30形成電性連接。

【0022】 請參考「第2A圖」所示，「第2A圖」繪示為本發明具擴展性的傳輸線檢測的傳輸線連接示意圖。

【0023】 第一連接介面13被傳輸線50插接，第一彈片開關151觸發第一插接訊號，第一插接訊號透過第一JTAG連接介面11以及TAP控制器30提供至控制裝置40。

【0024】 第三連接介面23被傳輸線50插接，第三彈片開關251觸發第三插接訊號，第三插接訊號透過第二JTAG連接介面21以及TAP控制器30提供至控制裝置40。

【0025】 控制裝置40生成檢測數據以傳送至第一連接介面13，並自第三連接介面23接收反饋數據，控制裝置40比對檢測數據以及反饋數據以進行傳輸線50的檢測。

【0026】 請參考「第2B圖」所示，「第2B圖」繪示為本發明具擴展性的傳輸線檢測的傳輸線連接示意圖。

【0027】 第一連接介面13被傳輸線50插接，第一彈片開關151觸發第一插接訊號，第一插接訊號透過第一JTAG連接介面11以及TAP控制器30提供至控制裝置40。

【0028】 第四連接介面24被傳輸線50插接，第四彈片開關252觸發第四插接訊號，第四插接訊號透過第二JTAG連接介面21以及TAP控制器30提供至控制裝置40。

【0029】 控制裝置40生成檢測數據以傳送至第一連接介面13，並自第四連接介面24接收反饋數據，控制裝置40比對檢測數據以及反饋數據以進行傳輸線50的檢測。

【0030】 請參考「第2C圖」所示，「第2C圖」繪示為本發明具擴展性的傳輸線檢測的傳輸線連接示意圖。

【0031】 第二連接介面14被傳輸線50插接，第二彈片開關152觸發第二插接訊號，第二插接訊號透過第一JTAG連接介面11以及TAP控制器30提供至控制裝置40。

【0032】 第三連接介面23被傳輸線50插接，第三彈片開關251觸發第三插接訊號，第三插接訊號透過第二JTAG連接介面21以及TAP控制器30提供至控制裝置40。

【0033】 控制裝置40生成檢測數據以傳送至第二連接介面14，並自第三連接介面23接收反饋數據，控制裝置40比對檢測數據以及反饋數據以進行傳輸線50的檢測。

【0034】 請參考「第2D圖」所示，「第2D圖」繪示為本發明具擴展性的傳輸線檢測的傳輸線連接示意圖。

【0035】 第二連接介面14被傳輸線50插接，第二彈片開關152觸發第二插接訊號，第二插接訊號透過第一JTAG連接介面11以及TAP控制器30提供至控制裝置40。

【0036】 第四連接介面24被傳輸線50插接，第四彈片開關252觸發第四插接訊號，第四插接訊號透過第二JTAG連接介面21以及TAP控制器30提供至控制裝置40。

【0037】 控制裝置40生成檢測數據以傳送至第二連接介面14，並自第四連接介面24接收反饋數據，控制裝置40比對檢測數據以及反饋數據以進行傳輸線50的檢測。

【0038】 值得注意的是，控制裝置40依據接收到傳輸線50的插腳輸出圖60（pinout diagram）以生成所述檢測數據，插腳輸出圖60的示意請參考「第3圖」所示，「第3圖」繪示為本發明具擴展性的傳輸線檢測的插腳輸出圖示意圖，插腳輸出圖60中的P1表示傳輸線50一端的腳位類型以及腳位編號，插腳輸出圖60中的P2表示傳輸線50另一端的腳位類型以及腳位編號。

【0039】 更進一步，控制裝置40接收傳輸線50的插接訊息，插接訊息例如是第一插接訊號以及第四插接訊號，在此僅為舉例說明之，並不以此侷限本發明的應用範疇。

【0040】 當控制裝置40接收到第一插接訊號以及第三插接訊號，控制裝置40即可判斷出接收到的第一插接訊號以及第三插接訊號與傳輸線50的插接訊息為第一插接訊號以及第四插接訊號不一致，控制裝置40即觸發警示以提示傳輸線50插接錯誤，傳輸線50插接錯誤即是未依照傳輸線50的插接訊息插接於第一連接介面13以及第四連接介面24。

【0041】 當控制裝置40先接收到第一插接訊號並且控制裝置40再接收到第二插接訊號，即控制裝置40判斷出第一插接訊號以及第二插接訊號先後觸發，控制裝置40即觸發警示以提示傳輸線50插接錯誤，傳輸線50插接錯誤即是傳輸線50同時插接於第一連接介面13以及第二連接介面14或是使用二個傳輸線50同時插接於第一連接介面13以及第二連接介面14。

【0042】 值得注意的是，前述控制裝置40所觸發的警示可以是以音效、燈號閃爍、發送訊息…等方式作為警示，在此僅為舉例說明之，並不以此侷限本發明的應用範疇。

【0043】 接著，以下將說明本發明的運作方法，並請同時參考「第4A圖」至「第4C圖」所示，「第4A圖」至「第4C圖」繪示為本發明具擴展性的傳輸線檢測方法的方法流程圖。

【0044】 本發明所揭露的具擴展性的傳輸線檢測方法，其包含下列步驟：

【0045】 首先，第一虛擬化轉卡具有第一JTAG連接介面、第一PCIE連接介面、第一連接介面以及第二連接介面（步驟701）；接著，第一PCIE連接介面與第一JTAG連接介面形成電性連接（步驟702）；接著，第一連接介面透過第一BS_IO線路群組與第一PCIE連接介面形成電性連接，第一連接介面具有第一彈片開關（步驟703）；接著，第二連接介面透過第二BS_IO線路群組與第一

PCIE連接介面形成電性連接，第二連接介面具有第二彈片開關（步驟704）；接著，第二虛擬化轉卡具有第二JTAG連接介面、第二PCIE連接介面、第三連接介面以及第四連接介面（步驟705）；接著，第二PCIE連接介面與第二JTAG連接介面形成電性連接（步驟706）；接著，第三連接介面透過第三BS_IO線路群組與第二PCIE連接介面形成電性連接，第三連接介面具有第三彈片開關（步驟707）；接著，第四連接介面透過第四BS_IO線路群組與第二PCIE連接介面形成電性連接，第四連接介面具有第四彈片開關（步驟708）；接著，TAP控制器與第一JTAG連接介面以及第二JTAG連接介面形成電性連接（步驟709）；接著，控制裝置與TAP控制器形成電性連接（步驟710）；接著，第一連接介面或是第二連接介面被傳輸線插接，第一彈片開關觸發第一插接訊號或是第二彈片開關觸發第二插接訊號（步驟711）；接著，第一插接訊號或是第二插接訊號透過第一JTAG連接介面以及TAP控制器提供至控制裝置（步驟712）；接著，第三連接介面或是第四連接介面被傳輸線插接，第三彈片開關觸發第三插接訊號或是第四彈片開關觸發第四插接訊號（步驟713）；接著，第三插接訊號或是第四插接訊號透過第二JTAG連接介面以及TAP控制器提供至控制裝置（步驟714）；接著，控制裝置生成檢測數據以傳送至第一連接介面或是第二連接介面，並自第三連接介面或是第四連接介面接收反饋數據（步驟715）；最後，控制裝置比對檢測數據以及反饋數據以進行傳輸線的檢測（步驟716）。

【0046】 綜上所述，可知本發明與先前技術之間的差異在於第一虛擬化轉卡以及第二虛擬化轉卡的連接介面被傳輸線插接時彈片開關觸發插接訊號透過第一虛擬化轉卡以及第二虛擬化轉卡的JTAG連接介面以及TAP控制器提供

至控制裝置，控制裝置生成檢測數據以傳送至第一虛擬化轉卡再自第二虛擬化轉卡接收反饋數據以進行傳輸線的檢測。

【0047】 藉由此一技術手段可以來解決先前技術所存在現有使用傳輸線檢測儀對傳輸線進行檢測擴展性不足的問題，進而達成具擴展性的傳輸線檢測的技術功效。

【0048】 雖然本發明所揭露的實施方式如上，惟所述的内容並非用以直接限定本發明的專利保護範圍。任何本發明所屬技術領域中具有通常知識者，在不脫離本發明所揭露的精神和範圍的前提下，可以在實施的形式上及細節上作些許的更動。本發明的專利保護範圍，仍須以所附的申請專利範圍所界定者為準。

【符號說明】

【0049】

10:第一虛擬化轉卡

11:第一JTAG連接介面

12:第一PCIE連接介面

13:第一連接介面

14:第二連接介面

151:第一彈片開關

152:第二彈片開關

161:第一BS_IO線路群組

162:第二BS_IO線路群組

20:第二虛擬化轉卡

21:第二JTAG連接介面

22:第二PCIE連接介面

23:第三連接介面

24:第四連接介面

251:第三彈片開關

252:第四彈片開關

261:第三BS_IO線路群組

262:第四BS_IO線路群組

30:TAP控制器

40:控制裝置

50:傳輸線

60:插腳輸出圖

步驟 701:第一虛擬化轉卡具有第一JTAG連接介面、第一PCIE連接介面、第一連接介面以及第二連接介面

步驟 702:第一PCIE連接介面與第一JTAG連接介面形成電性連接

步驟 703:第一連接介面透過第一BS_IO線路群組與第一PCIE連接介面形成電性連接，第一連接介面具有第一彈片開關

步驟 704:第二連接介面透過第二BS_IO線路群組與第一PCIE連接介面形成電性連接，第二連接介面具有第二彈片開關

步驟 705:第二虛擬化轉卡具有第二JTAG連接介面、第二PCIE連接介面、第三連接介面以及第四連接介面

- 步驟 706:第二PCIE連接介面與第二JTAG連接介面形成電性連接
- 步驟 707:第三連接介面透過第三BS_IO線路群組與第二PCIE連接介面形成電性連接，第三連接介面具有第三彈片開關
- 步驟 708:第四連接介面透過第四BS_IO線路群組與第二PCIE連接介面形成電性連接，第四連接介面具有第四彈片開關
- 步驟 709:TAP控制器與第一JTAG連接介面以及第二JTAG連接介面形成電性連接
- 步驟 710:控制裝置與TAP控制器形成電性連接
- 步驟 711:第一連接介面或是第二連接介面被傳輸線插接，第一彈片開關觸發第一插接訊號或是第二彈片開關觸發第二插接訊號
- 步驟 712:第一插接訊號或是第二插接訊號透過第一JTAG連接介面以及TAP控制器提供至控制裝置
- 步驟 713:第三連接介面或是第四連接介面被傳輸線插接，第三彈片開關觸發第三插接訊號或是第四彈片開關觸發第四插接訊號
- 步驟 714:第三插接訊號或是第四插接訊號透過第二JTAG連接介面以及TAP控制器提供至控制裝置
- 步驟 715:控制裝置生成檢測數據以傳送至第一連接介面或是第二連接介面，並自第三連接介面或是第四連接介面接收反饋數據
- 步驟 716:控制裝置比對檢測數據以及反饋數據以進行傳輸線的檢測

【發明申請專利範圍】

【請求項1】 一種具擴展性的傳輸線檢測系統，其包含：

一第一虛擬化轉卡，所述第一虛擬化轉卡更包含：

一第一聯合測試工作群組（Joint Test Action Group，JTAG）連接介面；

一第一快捷外設互聯標準（Peripheral Component Interconnect Express，PCIE）連接介面，與所述第一JTAG連接介面形成電性連接；

一第一連接介面，透過第一邊界掃描（Boundary Scan，BS）輸入輸出（Input/Output，IO）線路群組與所述第一PCIE連接介面形成電性連接，所述第一連接介面具有一第一彈片開關；及

一第二連接介面，透過第二BS_IO線路群組與所述第一PCIE連接介面形成電性連接，所述第二連接介面具有一第二彈片開關；

一第二虛擬化轉卡，所述第二虛擬化轉卡更包含：

一第二JTAG連接介面；

一第二PCIE連接介面，與所述第二JTAG連接介面形成電性連接；

一第三連接介面，透過第三BS_IO線路群組與所述第二PCIE連接介面形成電性連接，所述第三連接介面具有一第三彈片開關；及

一第四連接介面，透過第四BS_IO線路群組與所述第二PCIE連接介面形成電性連接，所述第四連接介面具有一第四彈片開關；

一測試存取埠（Test Access Port，TAP）控制器，與所述第一JTAG連接介面以及所述第二JTAG連接介面形成電性連接；及

一控制裝置，與所述TAP控制器形成電性連接；

其中，所述第一連接介面或是所述第二連接介面被一傳輸線插接，所述第一彈片開關觸發一第一插接訊號或是所述第二彈片開關觸發一第二插接訊號；

所述第一插接訊號或是所述第二插接訊號透過所述第一JTAG連接介面以及所述TAP控制器提供至所述控制裝置；

所述第三連接介面或是所述第四連接介面被所述傳輸線插接，所述第三彈片開關觸發一第三插接訊號或是所述第四彈片開關觸發一第四插接訊號；

所述第三插接訊號或是所述第四插接訊號透過所述第二JTAG連接介面以及所述TAP控制器提供至所述控制裝置；

所述控制裝置生成一檢測數據以傳送至所述第一連接介面或是所述第二連接介面，並自所述第三連接介面或是所述第四連接介面接收一反饋數據；及

所述控制裝置比對所述檢測數據以及所述反饋數據以進行所述傳輸線的檢測。

【請求項2】 如請求項1所述的具擴展性的傳輸線檢測系統，其中所述控制裝置接收所述傳輸線的插接訊息，當所述控制裝置判斷接收到的所述第一插接訊號或是所述第二插接訊號以及所述第三插接訊號或是所述第四插接訊號與所述傳輸線的插接訊息不一致時，所述控制裝置觸發警示。

【請求項3】 如請求項1所述的具擴展性的傳輸線檢測系統，其中所述控制裝置接收所述傳輸線的插接訊息，當所述控制裝置判斷所述第一插接訊號以及所述第二插接訊號或是所述第三插接訊號以及所述第四插接訊號先後觸發時，所述控制裝置觸發警示。

【請求項4】 如請求項1所述的具擴展性的傳輸線檢測系統，其中所述控制裝置依據接收到所述傳輸線的插腳輸出圖（pinout diagram）以生成所述檢測數據。

【請求項5】 如請求項1所述的具擴展性的傳輸線檢測系統，其中所述第一連接介面、所述第二連接介面、所述第三連接介面以及所述第四連接介面包含細型序列小型電腦系統介面（Slim Serial Attached Small Computer System Interface，SlimSAS）連接介面、迷你（Mini）連接介面、迷你邊緣輸入輸出（Mini Cool edge IO，MCIO）連接介面以及序列先進技術附件（Serial Advanced Technology Attachment，SATA）連接介面。

【請求項6】 一種具擴展性的傳輸線檢測方法，其包含下列步驟：

一第一虛擬化轉卡具有一第一聯合測試工作群組（Joint Test Action Group，JTAG）連接介面、一第一快捷外設互聯標準（Peripheral Component Interconnect Express，PCIE）連接介面、一第一連接介面以及一第二連接介面；

所述第一PCIE連接介面與所述第一JTAG連接介面形成電性連接；

所述第一連接介面透過第一邊界掃描（Boundary Scan，BS）輸入輸出（Input/Output，IO）線路群組與所述第一PCIE連接介面形成電性連接，所述第一連接介面具有一第一彈片開關；

所述第二連接介面透過第二BS_IO線路群組與所述第一PCIE連接介面形成電性連接，所述第二連接介面具有一第二彈片開關；

一第二虛擬化轉卡具有一第二JTAG連接介面、一第二PCIE連接介面、一第三連接介面以及一第四連接介面；

所述第二PCIE連接介面與所述第二JTAG連接介面形成電性連接；

所述第三連接介面透過第三BS_IO線路群組與所述第二PCIE連接介面形成電性連接，所述第三連接介面具有一第三彈片開關；

所述第四連接介面透過第四BS_IO線路群組與所述第二PCIE連接介面形成電性連接，所述第四連接介面具有一第四彈片開關；

一測試存取埠（Test Access Port，TAP）控制器與所述第一JTAG連接介面以及所述第二JTAG連接介面形成電性連接；

一控制裝置與所述TAP控制器形成電性連接；

所述第一連接介面或是所述第二連接介面被一傳輸線插接，所述第一彈片開關觸發一第一插接訊號或是所述第二彈片開關觸發一第二插接訊號；

所述第一插接訊號或是所述第二插接訊號透過所述第一JTAG連接介面以及所述TAP控制器提供至所述控制裝置；

所述第三連接介面或是所述第四連接介面被所述傳輸線插接，所述第三彈片開關觸發一第三插接訊號或是所述第四彈片開關觸發一第四插接訊號；

所述第三插接訊號或是所述第四插接訊號透過所述第二JTAG連接介面以及所述TAP控制器提供至所述控制裝置；

所述控制裝置生成一檢測數據以傳送至所述第一連接介面或是所述第二連接介面，並自所述第三連接介面或是所述第四連接介面接收一反饋數據；及

所述控制裝置比對所述檢測數據以及所述反饋數據以進行所述傳輸線的檢測。

【請求項7】 如請求項6所述的具擴展性的傳輸線檢測方法，其中所述具擴展性的傳輸線檢測方法更包含所述控制裝置接收所述傳輸線的插接訊息，當所述控制裝置判斷接收到的所述第一插接訊號或是所述第二插接訊號以及所述第三插接訊號或是所述第四插接訊號與所述傳輸線的插接訊息不一致時，所述控制裝置觸發警示的步驟。

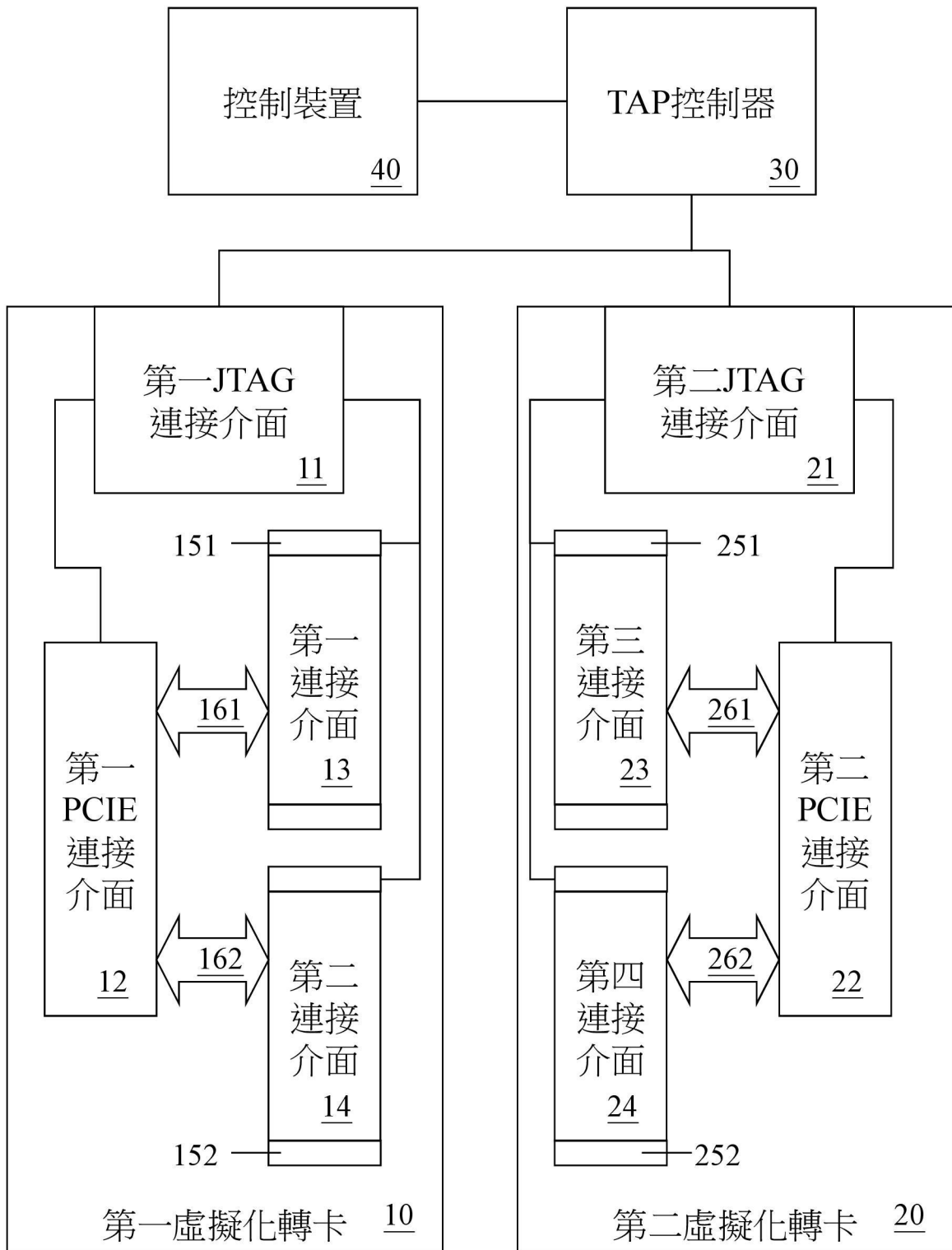
【請求項8】 如請求項6所述的具擴展性的傳輸線檢測方法，其中所述具擴展性的傳輸線檢測方法更包含所述控制裝置接收所述傳輸線的插接訊息，當所述

控制裝置判斷所述第一插接訊號以及所述第二插接訊號或是所述第三插接訊號以及所述第四插接訊號先後觸發時，所述控制裝置觸發警示。

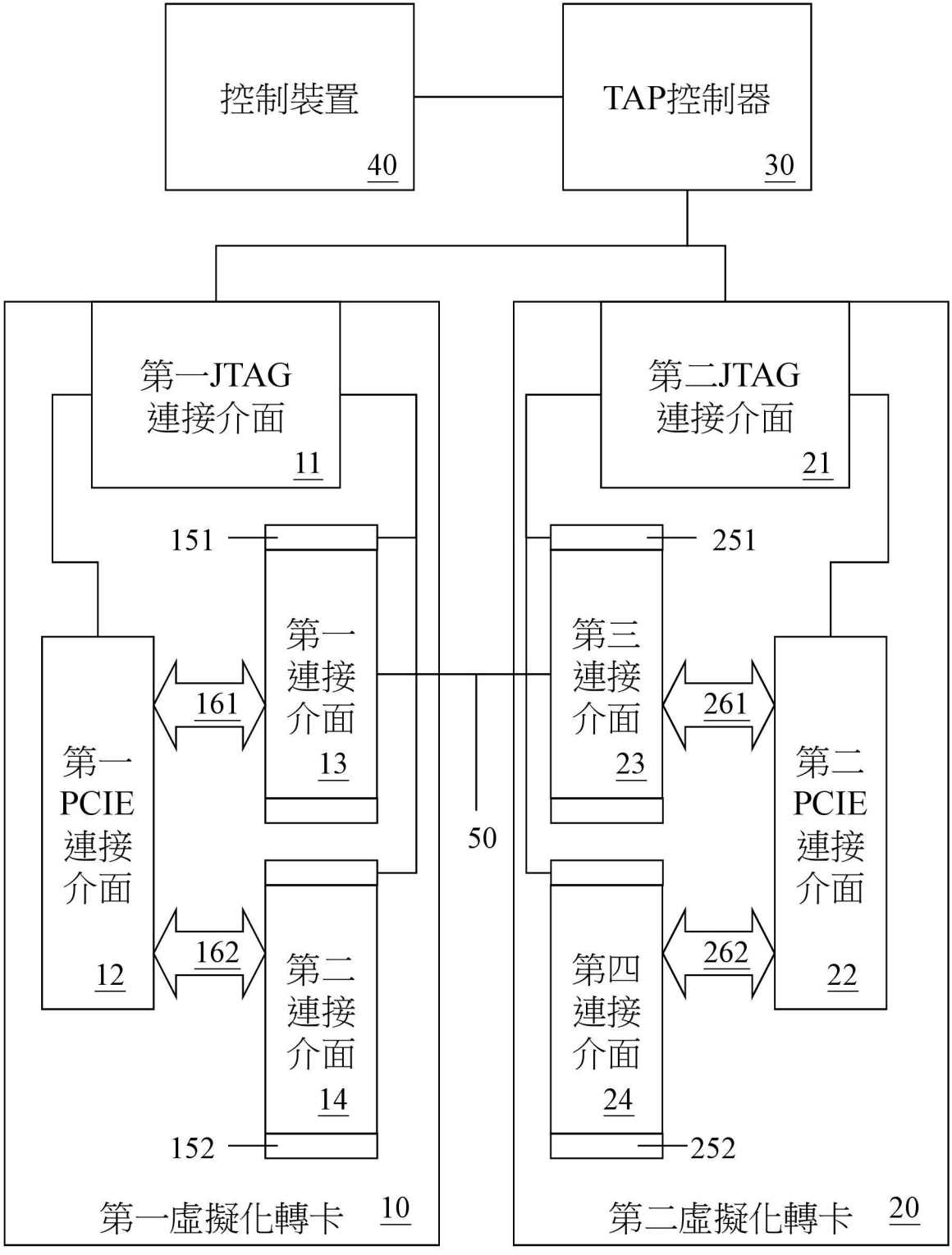
【請求項9】 如請求項6所述的具擴展性的傳輸線檢測方法，其中所述控制裝置生成所述檢測數據以傳送至所述第一連接介面或是所述第二連接介面的步驟是所述控制裝置依據接收到所述傳輸線的插腳輸出圖（pinout diagram）以生成所述檢測數據。

【請求項10】 如請求項6所述的具擴展性的傳輸線檢測方法，其中所述第一連接介面、所述第二連接介面、所述第三連接介面以及所述第四連接介面包含細型序列小型電腦系統介面（Slim Serial Attached Small Computer System Interface，SlimSAS）連接介面、迷你（Mini）連接介面、迷你邊緣輸入輸出（Mini Cool edge IO，MCIO）連接介面以及序列先進技術附件（Serial Advanced Technology Attachment，SATA）連接介面。

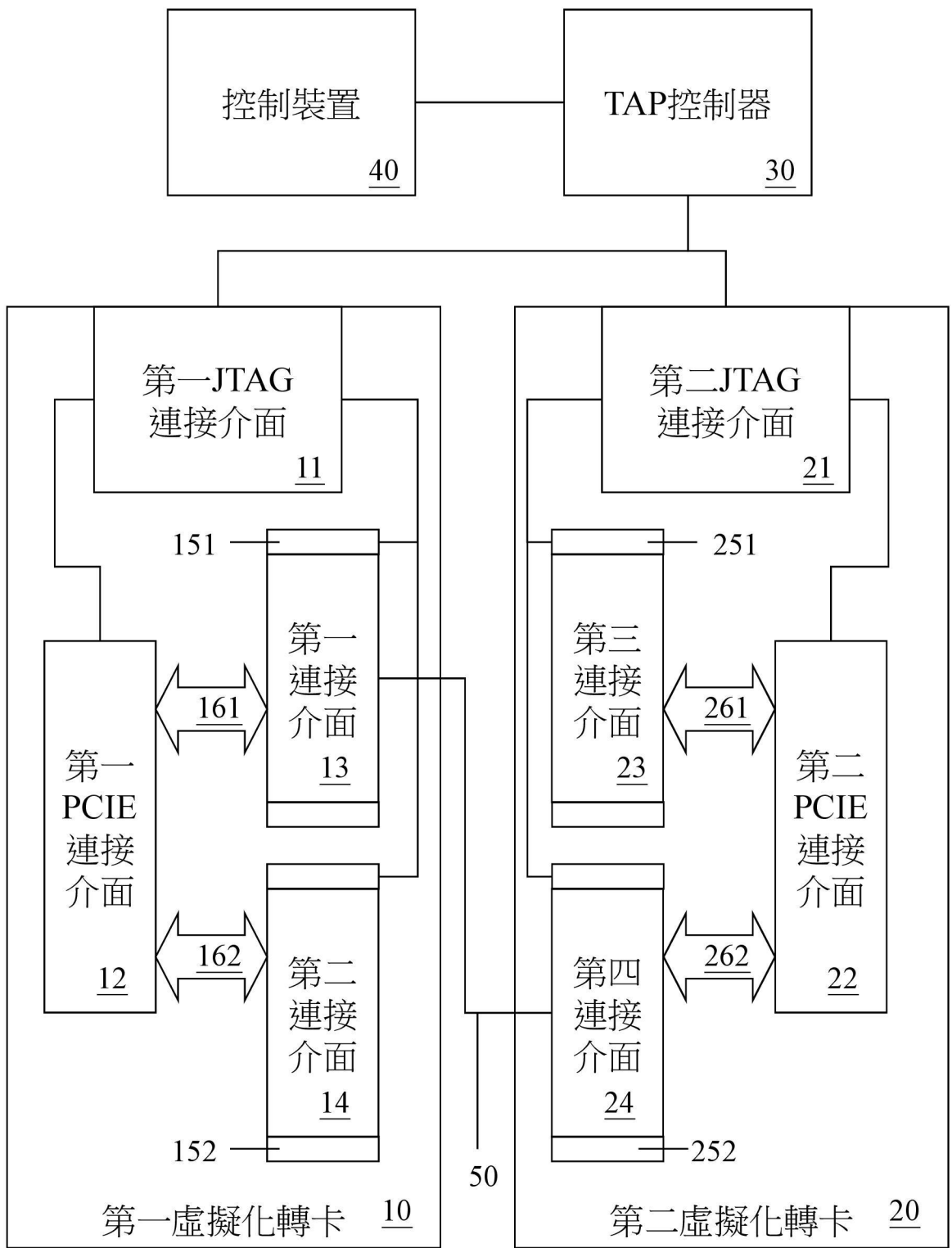
【發明圖式】



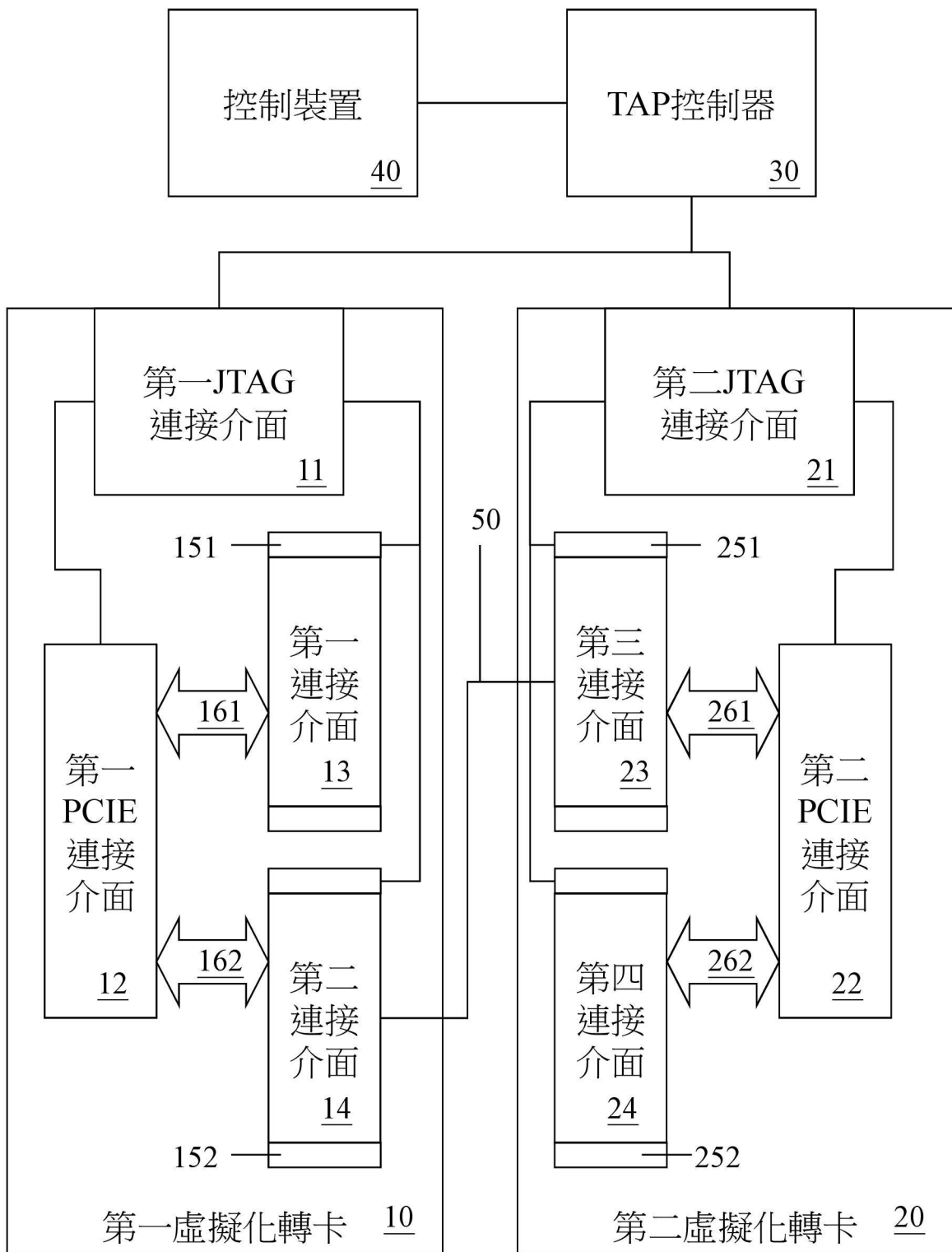
【第 1 圖】



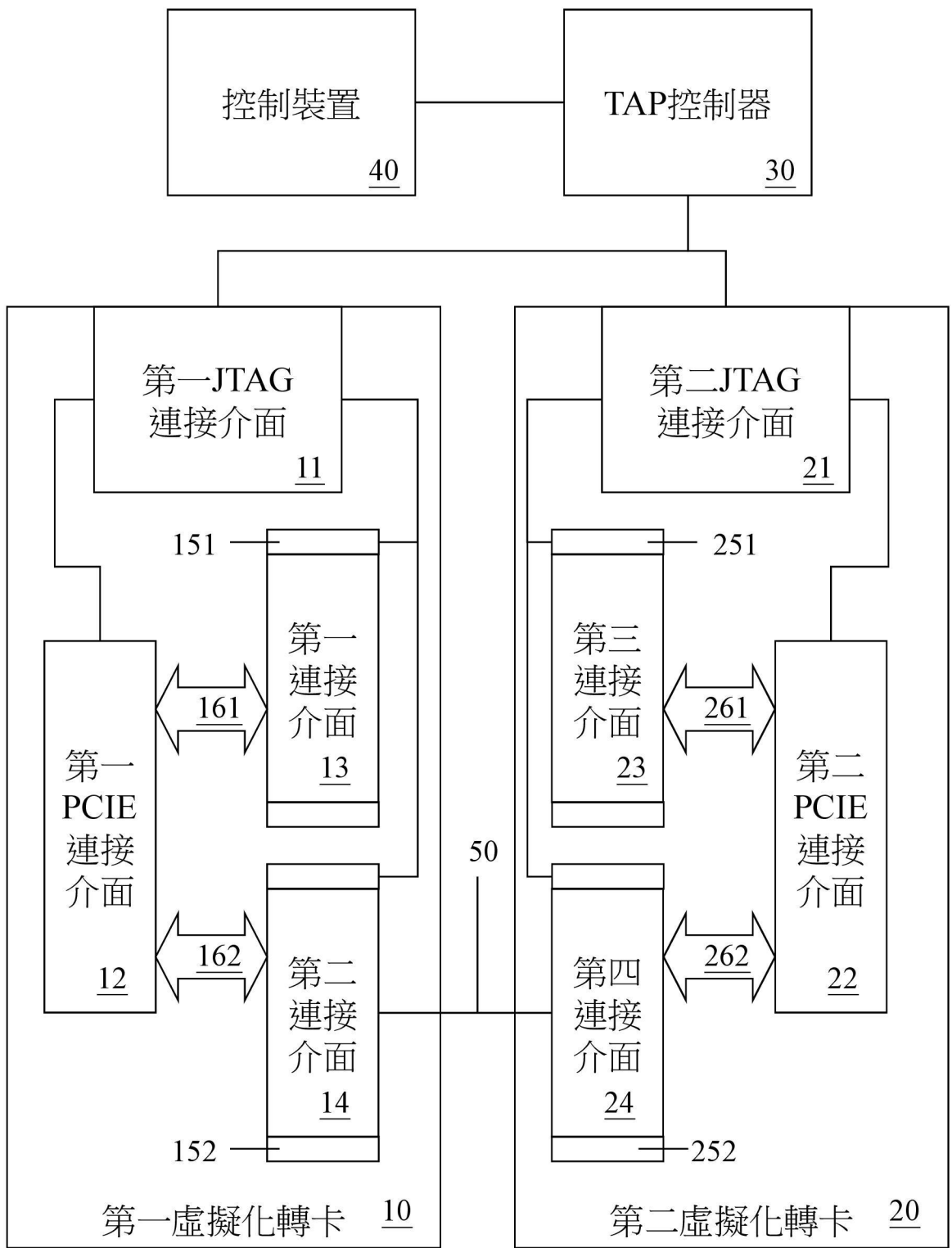
【第 2A 圖】



【第 2B 圖】



【第 2C 圖】



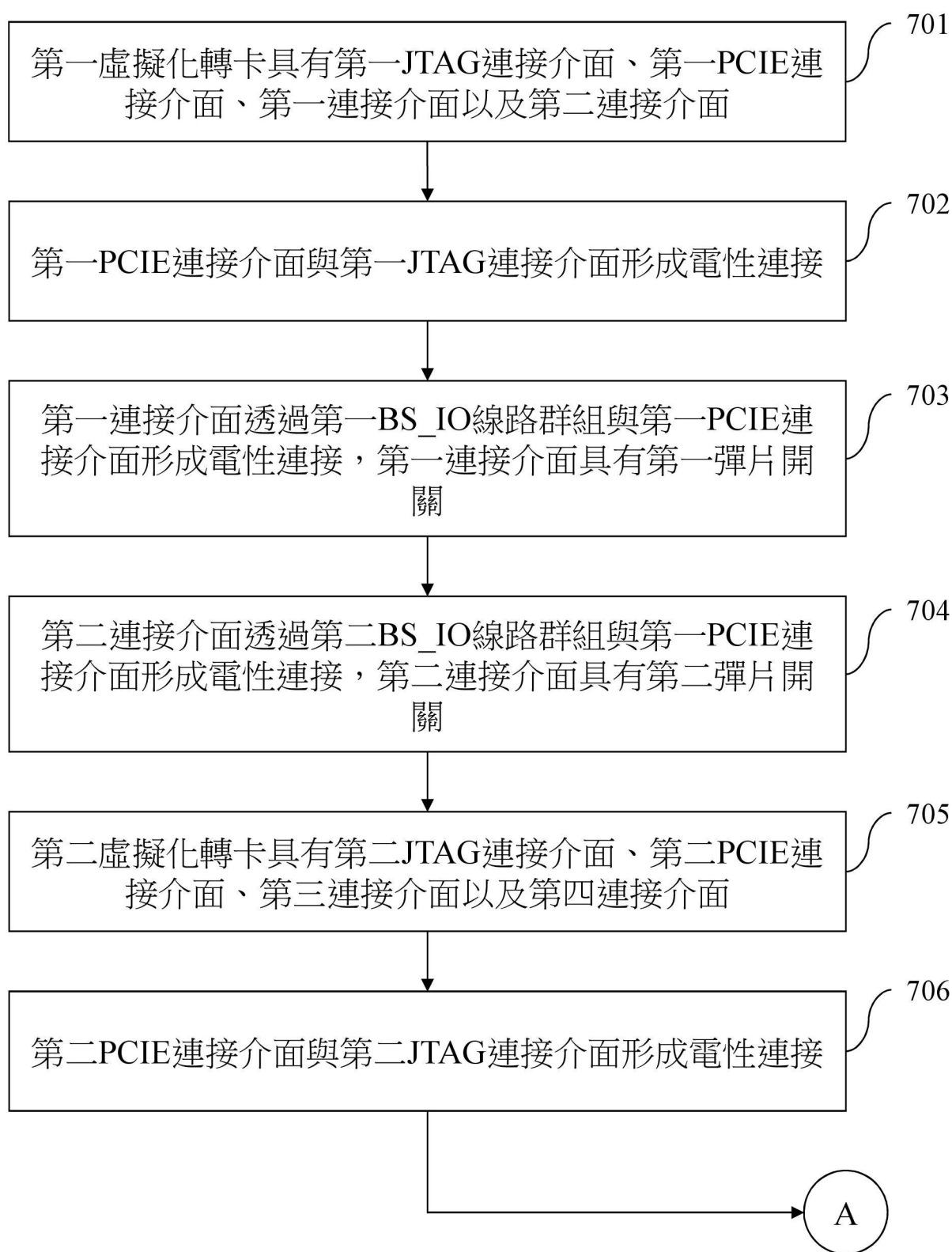
【第 2D 圖】

60

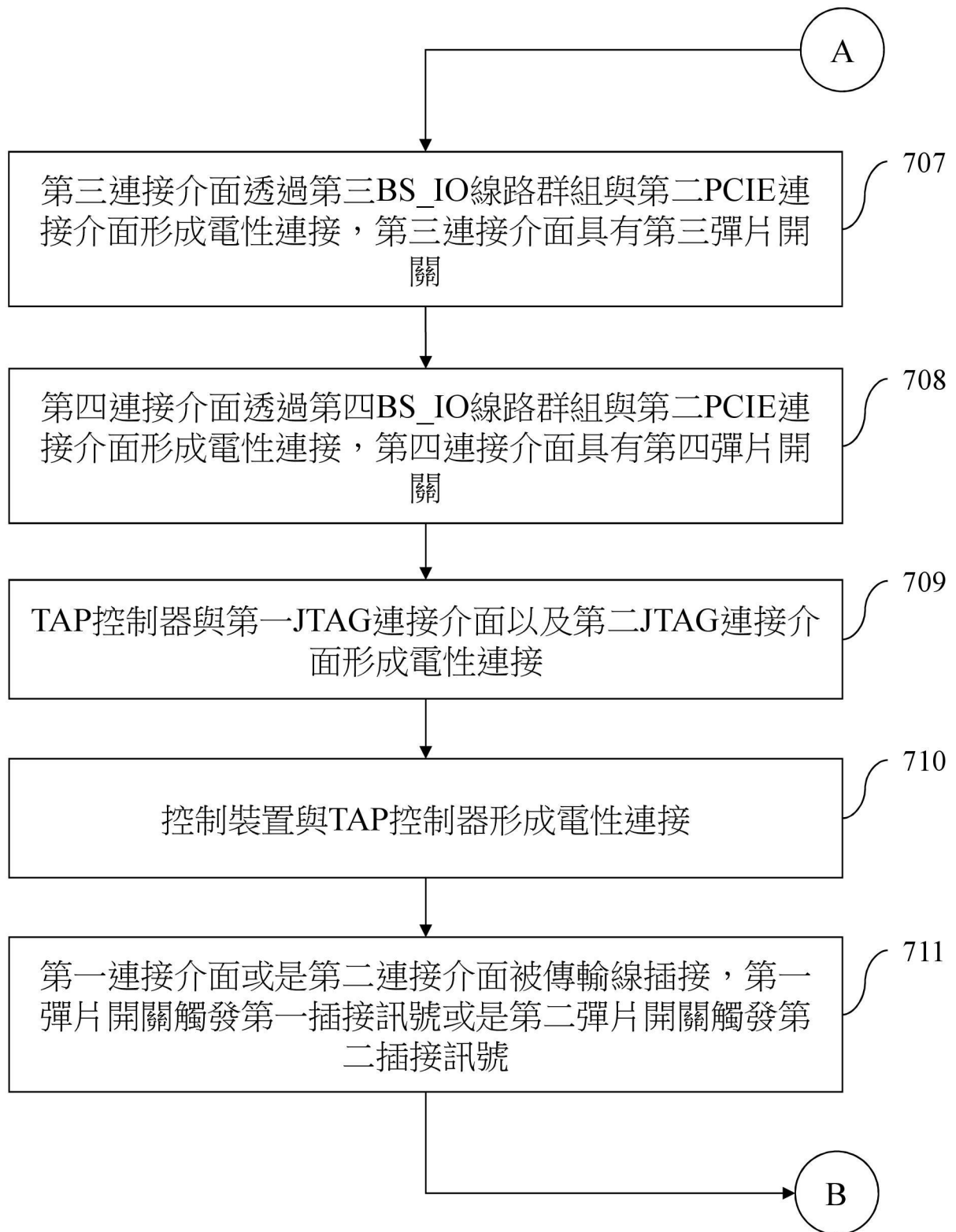


P1		訊號類型	P2	
GND	A1	—	B1	GND
RX0+	A2	<—	B2	TX0+
RX0-	A3	<—	B3	TX0-
GND	A4	—	B4	GND
RX1+	A5	<—	B5	TX1+
RX1-	A6	<—	B6	TX1-
GND	A7	—	B7	GND
SB	A8	<—>	B8	SB
SB	A9	<—>	B9	SB
SB	A10	<—>	B10	SB
SB	A11	<—>	B11	SB
SB	A12	<—>	B12	SB
GND	A13	—	B13	GND
RX2+	A14	<—	B14	TX2+
RX2-	A15	<—	B15	TX2-
GND	A16	—	B16	GND
RX3+	A17	<—	B17	TX3+
RX3-	A18	<—	B18	TX3-
GND	A19	—	B19	GND
GND	B1	—>	A1	GND
TX0+	B2	—>	A2	RX0+
TX0-	B3	—>	A3	RX0-
GND	B4	—	A4	GND
TX1+	B5	—>	A5	RX1+
TX1-	B6	—>	A6	RX1-
GND	B7	—	A7	GND
SB	B8	<—>	A8	SB
SB	B9	<—>	A9	SB
SB	B10	<—>	A10	SB
SB	B11	<—>	A11	SB
SB	B12	<—>	A12	SB
GND	B13	—	A13	GND
TX2+	B14	—>	A14	RX2+
TX2-	B15	—>	A15	RX2-
GND	B16	—	A16	GND
TX3+	B17	—>	A17	RX3+
TX3-	B18	—>	A18	RX3-
GND	B19	—	A19	GND

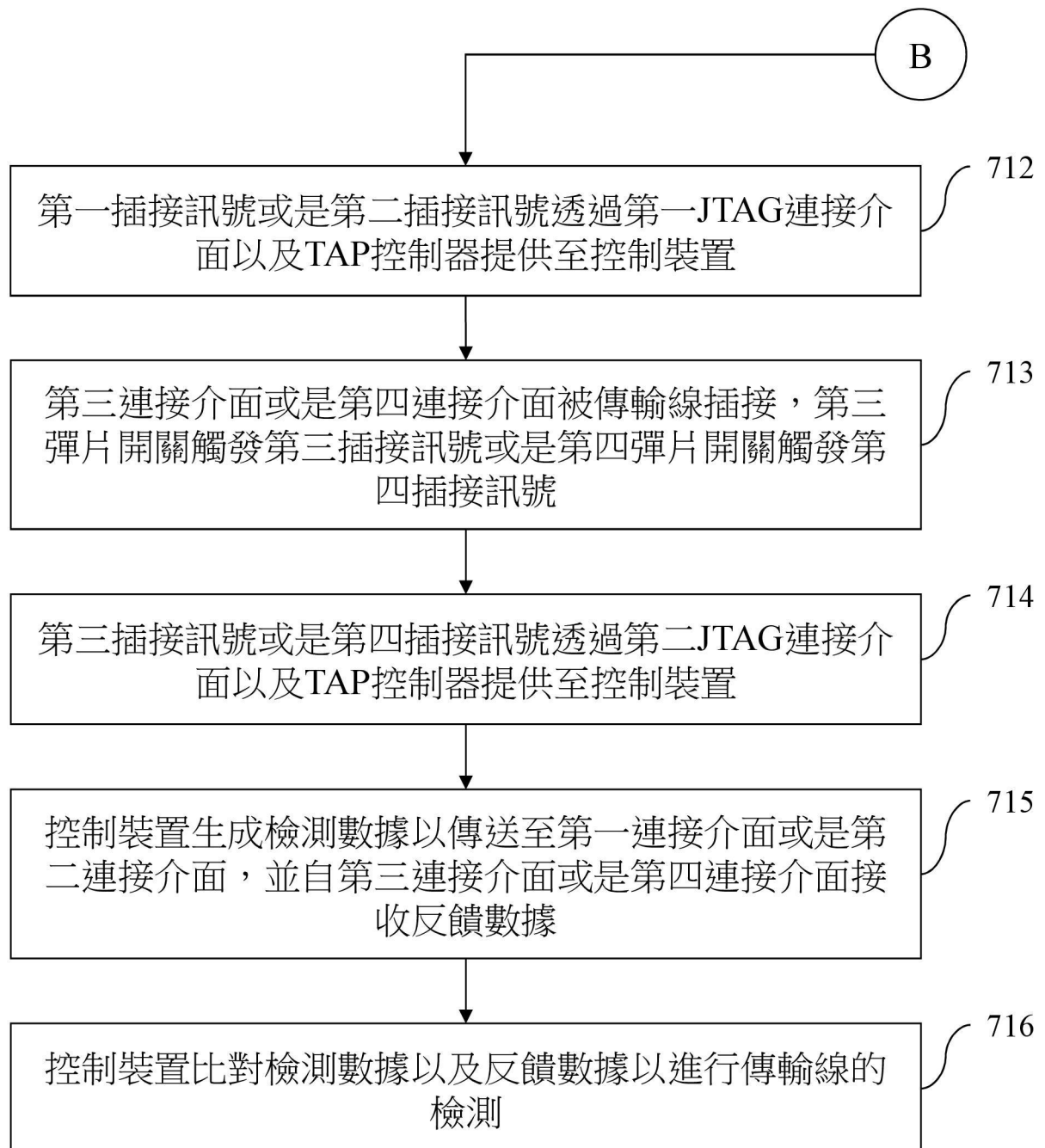
【第 3 圖】



【第 4A 圖】



【第 4B 圖】



【第 4C 圖】