

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5478000号
(P5478000)

(45) 発行日 平成26年4月23日 (2014. 4. 23)

(24) 登録日 平成26年2月21日 (2014. 2. 21)

(51) Int. Cl.	F I				
G09G 3/30 (2006.01)	G09G	3/30		J	
G09G 3/20 (2006.01)	G09G	3/20	6 1 1 H		
HO 1 L 51/50 (2006.01)	G09G	3/20	6 2 4 B		
	G09G	3/30		K	
	G09G	3/20	6 4 2 D		
請求項の数 5 (全 50 頁) 最終頁に続く					

(21) 出願番号	特願2006-321449 (P2006-321449)	(73) 特許権者	000153878
(22) 出願日	平成18年11月29日 (2006. 11. 29)		株式会社半導体エネルギー研究所
(65) 公開番号	特開2007-179030 (P2007-179030A)		神奈川県厚木市長谷398番地
(43) 公開日	平成19年7月12日 (2007. 7. 12)	(72) 発明者	木村 肇
審査請求日	平成21年11月23日 (2009. 11. 23)		神奈川県厚木市長谷398番地 株式会社
(31) 優先権主張番号	特願2005-345341 (P2005-345341)		半導体エネルギー研究所内
(32) 優先日	平成17年11月30日 (2005. 11. 30)		
(33) 優先権主張国	日本国 (JP)	審査官	山崎 仁之

最終頁に続く

(54) 【発明の名称】 表示装置、表示モジュール、及び電子機器

(57) 【特許請求の範囲】

【請求項 1】

第1乃至第5のトランジスタと、第1の容量素子と、第2の容量素子と、発光素子と、第1乃至第6の配線と、を有し、

前記第1のトランジスタの一方の端子は、前記第1の配線に電氣的に接続され、

前記発光素子の第2の電極は、前記第1の配線に電氣的に接続され、

前記第1のトランジスタの他方の端子は、前記第2のトランジスタの一方の端子に電氣的に接続され、

前記第1のトランジスタの他方の端子は、前記第1の容量素子の第1の電極に電氣的に接続され、

前記第1のトランジスタの他方の端子は、前記第2の容量素子の第1の電極に電氣的に接続され、

前記第1のトランジスタのゲートは、前記第2の配線に電氣的に接続され、

前記第2のトランジスタの他方の端子は、前記第3の配線に電氣的に接続され、

前記第2のトランジスタのゲートは、前記第4の配線に電氣的に接続され、

前記第3のトランジスタの一方の端子は、前記第1の容量素子の第2の電極に電氣的に接続され、

前記第3のトランジスタの一方の端子は、前記第5のトランジスタのゲートに電氣的に接続され、

前記第3のトランジスタのゲートは、前記第2の配線に電氣的に接続され、

前記第 5 のトランジスタの一方の端子は、前記発光素子の第 1 の電極に電氣的に接続され、

前記第 5 のトランジスタの他方の端子は、前記第 3 のトランジスタの他方の端子に電氣的に接続され、

前記第 5 のトランジスタの他方の端子は、前記第 4 のトランジスタの一方の端子に電氣的に接続され、

前記第 4 のトランジスタの他方の端子は、前記第 5 の配線に電氣的に接続され、

前記第 2 の容量素子の第 2 の電極は、前記第 5 の配線に電氣的に接続され、

前記第 4 のトランジスタのゲートは、前記第 6 の配線に電氣的に接続され、

前記第 1 の配線は、前記発光素子の第 2 の電極に電圧を供給することができる機能を有し、

前記第 2 の配線は、前記第 1 及び前記第 3 のトランジスタのオンオフを制御する信号を供給することができる機能を有し、

前記第 3 の配線は、映像信号を供給することができる機能を有し、

前記第 4 の配線は、前記第 2 のトランジスタのオンオフを制御する信号を供給することができる機能を有し、

前記第 5 の配線は、前記発光素子の第 1 の電極に電流を供給することができる機能を有し、

前記第 6 の配線は、前記第 4 のトランジスタのオンオフを制御する信号を供給することができる機能を有し、

前記第 1 のトランジスタは、前記第 1 の配線と、前記第 1 の容量素子の第 1 の電極との間の導通又は非導通を制御することができる機能を有し、

前記第 2 のトランジスタは、前記第 3 の配線と、前記第 2 の容量素子の第 1 の電極との間の導通又は非導通を制御することができる機能を有し、

前記第 3 のトランジスタは、前記第 5 のトランジスタのゲートと、前記第 5 のトランジスタの他方の端子との間の導通又は非導通を制御することができる機能を有し、

前記第 4 のトランジスタは、前記第 5 のトランジスタの他方の端子と、前記第 5 の配線との間の導通又は非導通を制御することができる機能を有し、

前記第 5 のトランジスタは、前記発光素子へ供給される電流の大きさを制御することができる機能を有することを特徴とする表示装置。

【請求項 2】

請求項 1 において、

前記第 1 の配線と前記発光素子の前記第 1 の電極とは、同一絶縁層上に設けられていることを特徴とする表示装置。

【請求項 3】

請求項 1 又は 2 において、

前記第 1 のトランジスタはゲート電極を有しており、

前記第 1 の配線と前記第 1 のトランジスタのゲート電極とは、同一絶縁層上に設けられていることを特徴とする表示装置。

【請求項 4】

請求項 1 乃至 3 のいずれかーに記載の表示装置と F P C とを有する表示モジュールであって、

前記表示装置は前記表示モジュールに設けられており、

前記 F P C は、前記表示モジュールに設けられていることを特徴とする表示モジュール。

【請求項 5】

請求項 1 乃至 3 のいずれかーに記載の表示装置又は請求項 4 に記載の表示モジュールと、

アンテナ、バッテリー、操作スイッチ、又は音声入力部と、を有する電子機器であって、

10

20

30

40

50

前記表示装置又は前記表示モジュールは、前記電子機器に設けられており、
前記アンテナ、バッテリー、操作スイッチ、又は音声入力部は、前記電子機器に設けられていることを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発光素子を用いた表示装置に関する。

【背景技術】

【0002】

近年、基板上に薄膜トランジスタ（以下、「TFT」ともいう。）を集積化してなるエレクトロルミネセンス（Electro Luminescence）表示装置の開発が進んでいる。これらの表示装置は、いずれも基板上に薄膜形成技術を用いて薄膜トランジスタを作り込み、その薄膜トランジスタで構成された様々な回路上に表示素子として発光素子（エレクトロルミネセンス（以下、「EL」ともいう。）素子）を形成して表示装置として機能させる。

10

【0003】

発光素子を用いた表示装置の画素において、画素を構成するTFTのしきい値電圧などの電気特性のばらつきによって発光素子に流れる電流の大きさも異なってしまい、発光素子の輝度がばらついてしまうという問題がある。このような、TFTのしきい値電圧のばらつきを、容量手段を用いて補正するという構成が開示されている（例えば、特許文献1参照。）。

20

【特許文献1】米国特許第6229506号明細書

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかし、上記の画素構成であると、画素内に複数の配線を形成する必要があるため、画素において開口率が低下してしまうことがある。また、配線同士が密に設置されることになり、配線構成が複雑かつ精密化する。よって、工程が難しく複雑化すると、不良も多く発生する可能性があり、歩留まりが低下してしまう。

【0005】

30

本発明は、このような状況に鑑みて、発光素子を有する開口率の高い高性能、かつ高信頼性の表示装置、及びその作製方法を提供することを目的とする。また、本発明は、低コストで生産性よく表示装置を作製できる技術を提供することも目的とする。

【課題を解決するための手段】

【0006】

本発明は表示機能を有する表示装置に用いることができ、本発明を用いる表示装置には、エレクトロルミネセンス（以下「EL」ともいう。）と呼ばれる発光を発現する有機物、若しくは有機物と無機物の混合物を含む層を、電極間に介在させた発光素子とTFTとが接続された表示装置などがある。

【0007】

40

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置を指す。よってトランジスタなどを有する表示装置も半導体装置であるとも言える。

【0008】

本発明の表示装置の一は、補正回路と、発光素子と、スイッチと、トランジスタとを有し、スイッチの一方の端子が補正回路に電氣的に接続され、トランジスタのゲートが補正回路に電氣的に接続され、トランジスタのソース及びドレインの一方が発光素子の第1の電極に電氣的に接続され、トランジスタのソース及びドレインの他方が一定の電位に保たれ、発光素子の第2の電極及びスイッチの他方の端子は同じ配線に電氣的に接続されている。

【0009】

50

本発明の表示装置の一は、補正回路と、発光素子と、第1のスイッチと、第2のスイッチと、トランジスタと、制御回路とを有し、制御回路の一方の端子が一定の電位に保たれ、第1のスイッチの一方の端子が補正回路に電氣的に接続され、第2のスイッチの一方の端子が補正回路に電氣的に接続され、第2のスイッチの他方の端子が第1の配線に電氣的に接続され、トランジスタのゲートが補正回路に電氣的に接続され、トランジスタのソース及びドレインの一方が発光素子の第1の電極に電氣的に接続され、トランジスタのソース及びドレインの他方が制御回路の他方の端子に電氣的に接続され、発光素子の第2の電極及び第1のスイッチの他方の端子は同じ第2の配線に電氣的に接続されている。

【0010】

本発明の表示装置の一は、発光素子と、第1のスイッチと、第2のスイッチと、トランジスタと、第1の容量素子と、第2の容量素子とを有し、第1のスイッチの一方の端子が第2の容量素子の第1の電極に電氣的に接続され、第2の容量素子の第2の電極は第2のスイッチの一方の端子、及び第1の容量素子の第1の電極に電氣的に接続され、第1の容量素子の第2の電極は一定の電位に保たれ、トランジスタのゲートが第2の容量素子の第1の電極に電氣的に接続され、トランジスタのソース及びドレインの一方が発光素子の第1の電極に電氣的に接続され、トランジスタのソース及びドレインの他方が第2のスイッチの他方の端子に電氣的に接続されかつ一定の電位に保たれ、発光素子の第2の電極及び第1のスイッチの他方の端子は同じ配線に電氣的に接続されている。

【0011】

本発明の表示装置の一は、発光素子と、第1のスイッチと、第2のスイッチと、第3のスイッチと、第4のスイッチと、トランジスタと、第1の容量素子と、第2の容量素子とを有し、第4のスイッチの一方の端子が一定の電位に保たれ、第1のスイッチの一方の端子が第2の容量素子の第1の電極に電氣的に接続され、第2の容量素子の第2の電極は第2のスイッチの一方の端子、及び第1の容量素子の第1の電極に電氣的に接続され、第1の容量素子の第2の電極は一定の電位に保たれ、第3のスイッチの一方の端子が第2の容量素子の第2の電極に電氣的に接続され、第3のスイッチの他方の端子が第1の配線に電氣的に接続され、トランジスタのゲートが第2の容量素子の第1の電極に電氣的に接続され、トランジスタのソース及びドレインの一方が発光素子の第1の電極に電氣的に接続され、トランジスタのソース及びドレインの他方が第2のスイッチの他方の端子、及び第4のスイッチの他方の端子に電氣的に接続され、発光素子の第2の電極及び第1のスイッチの他方の端子は同じ第2の配線に電氣的に接続されている。

【発明の効果】

【0012】

本発明を用いると、画素において配線数が簡略化できるため開口率を向上させることができ、かつ作製工程も簡略化する。従って、このような高信頼性の表示装置を歩留まり良く作製することができる。また、本発明は、低コストで生産性よく表示装置を作製できる。

【発明を実施するための最良の形態】

【0013】

本発明の実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

【0014】

(実施の形態1)

本発明の実施の形態について、図1を用いて説明する。図1(A)に示した画素は、トランジスタ101、スイッチ102、103、発光素子104、制御回路105a及び制御回路105b、補正回路106を有している。なお、本発明は図1の構成に限定されず、必ずしも上記構成を全て有していなくても良い。

10

20

30

40

50

【 0 0 1 5 】

図 1 (A) におけるスイッチ 1 0 2、スイッチ 1 0 3 としてトランジスタ 1 5 2、トランジスタ 1 5 3 を用いる例を図 1 (B) に示す。トランジスタ 1 0 1 は発光素子の発光を制御するトランジスタ、トランジスタ 1 5 3 は画素への映像信号の入力を制御するトランジスタ、配線 1 0 7 は映像信号を伝達する配線であり、配線 1 0 8 は一定の電位に保たれた配線であり、配線 1 0 9 は一定の電位に保たれている配線である。また、配線 1 0 8 の電位と配線 1 0 9 の電位は、異なる電位であり、互いに電位差を有する。

【 0 0 1 6 】

トランジスタ 1 0 1、1 5 2、1 5 3 の導電型は、Nチャネル型とPチャネル型のどちらでもよい。

10

【 0 0 1 7 】

トランジスタ 1 5 3 のゲートは、配線 1 1 0 に接続され、ソース及びドレインの一方は配線 1 0 7 に接続され、ソース及びドレインの他方は補正回路 1 0 6 に接続されている。トランジスタ 1 5 2 のゲートは第 5 の配線 1 1 1 に接続され、ソース及びドレインの一方は補正回路 1 0 6 に接続され、ソース及びドレインの他方は配線 1 0 9 に接続されている。

【 0 0 1 8 】

トランジスタ 1 0 1 のゲートは補正回路 1 0 6 に接続され、ソース及びドレインの一方は制御回路 1 0 5 a、ソース及びドレインの他方は制御回路 1 0 5 b に接続されている。制御回路 1 0 5 b は発光素子 1 0 4 の第 1 の電極に接続されている。制御回路 1 0 5 a は配線 1 0 8 に接続され、発光素子 1 0 4 の第 2 の電極は配線 1 0 9 に接続されている。本発明において、図 1 (B) において、トランジスタ 1 5 2 と発光素子 1 0 4 とは共通の配線 1 0 9 に接続されていることを特徴とする。

20

【 0 0 1 9 】

また、図 2 6 (A) のように、スイッチ 1 0 2 の一方の端子は補正回路 1 0 6 ではなく、制御回路 1 0 5 b に接続され、他方の端子は配線 1 0 9 に接続されても良い。図 2 6 (B) のようにトランジスタ 1 5 2 のソース及びドレインの一方は補正回路 1 0 6 ではなく、制御回路 1 0 5 b に接続され、ソース及びドレインの他方は配線 1 0 9 に接続されてもよい。

【 0 0 2 0 】

また、図 2 7 (A) のように、スイッチ 1 0 2 の一方の端子は補正回路 1 0 6 ではなく、制御回路 1 0 5 a に接続し、他方の端子は配線 1 0 9 に接続されても良い。図 2 7 (B) においてはトランジスタ 1 5 2 のソース及びドレインの一方は補正回路 1 0 6 ではなく、制御回路 1 0 5 a に接続され、ソース及びドレインの他方は配線 1 0 9 に接続されてもよい。

30

【 0 0 2 1 】

また、図 2 8 (A) (B) のように、制御回路 1 0 5 a を有さず、補正回路 1 0 6 は配線 1 0 8 と接続され、トランジスタ 1 0 1 のソース及びドレインの一方は補正回路 1 0 6 に接続されてもよい。このように、本発明の画素においてスイッチ 1 0 2 (トランジスタ 1 5 2) を設ける場所は図 1 に限定されず図 2 6 乃至図 2 8 のようにも適宜設けることができる。このように本発明の画素においては、制御回路 1 0 5 a 及び制御回路 1 0 5 b は必ずしも両方有することはなく、制御回路 1 0 5 a のみ、制御回路 1 0 5 b どちらか一方のみ有する構成でもよい。

40

【 0 0 2 2 】

図 2 に図 1 の補正回路 1 0 6、制御回路 1 0 5 a、1 0 5 b をより具体化した本発明を適用する画素の例を示す。図 2 (A) に示した画素は、トランジスタ 1 0 1、スイッチ 1 0 2、スイッチ 1 0 3、発光素子 1 0 4、スイッチ 1 2 1、スイッチ 1 2 2、容量素子 1 2 3、容量素子 1 2 4 を有している。図 2 (A) の画素において、スイッチ 1 2 2、容量素子 1 2 3 及び容量素子 1 2 4 が、図 1 (A) の補正回路 1 0 6 に対応しており、図 2 (A) の画素においてスイッチ 1 2 1 が、図 1 (A) の制御回路 1 0 5 a に対応している。図 2 (B) の画素において、トランジスタ 1 6 2、容量素子 1 2 3 及び容量素子 1 2 4 が、

50

図1(B)の補正回路106に対応しており、図2(B)の画素においてトランジスタ161が、図1(B)の制御回路105aに対応している。

【0023】

図2(A)におけるスイッチ102、スイッチ103、スイッチ121、スイッチ122としてトランジスタ152、トランジスタ153、トランジスタ161、トランジスタ162を用いる例を図2(B)に示す。

【0024】

トランジスタ153のゲートは、配線110に接続され、ソース及びドレインの一方は配線107に接続され、ソース及びドレインの他方は容量素子124の第1の電極、及びトランジスタ162のソース及びドレインの一方に接続されている。トランジスタ162のゲートは配線130に接続され、ソース及びドレインの一方は容量素子123の第1の電極に接続され、ソース及びドレインの他方はトランジスタ161のソース及びドレインの一方及びトランジスタ101のソース及びドレインの一方に接続されている。トランジスタ161のゲートは配線131に接続され、ソース及びドレインの他方は配線108に接続されている。

10

【0025】

容量素子123の第2の電極は配線108に接続されている。容量素子124の第2の電極はトランジスタ152のソース及びドレインの一方及びトランジスタ101のゲートに接続されている。トランジスタ152のゲートは配線111に接続され、ソース及びドレインの他方は配線109に接続されている。トランジスタ101のソース及びドレインの他方は発光素子104の第1の電極に接続されている。発光素子104の第2の電極は配線109に接続されている。本発明において、図2(B)において、トランジスタ152と発光素子104とは共通の配線109に接続されていることを特徴とする。

20

【0026】

最初に、スイッチ121、122、102がオンになり、スイッチ103がオフになる。そうすると、配線108よりスイッチ121、スイッチ122、第2の容量素子124、スイッチ102を介して配線109へ電流が流れ、第2の容量素子124に電荷が充電される。第2の容量素子124に保持された電圧が、トランジスタ101のしきい値電圧を上回ったところで、トランジスタ101がオンする。トランジスタ101がオンすると、配線108よりスイッチ121、トランジスタ101、発光素子104を介して配線109へ電流が流れる。

30

【0027】

次に、スイッチ122、102がオンになり、スイッチ121、103がオフする。第2の容量素子124に保持された電荷が放電され、スイッチ122、トランジスタ101、発光素子104、スイッチ102、第2の容量素子124を介して電流が流れる。第2の容量素子124の両電極間の電圧値はすなわち、トランジスタ101のゲートとソースの間の電圧値であるから、この電圧値がトランジスタ101のしきい値電圧に等しくなったところでトランジスタ101はオフし、容量素子124に保持された電荷の放電が終了する。

【0028】

次に、スイッチ121、122、102、103がオフする。そうすると、第2の容量素子124には、トランジスタ101のしきい値電圧が保持される。

40

【0029】

続いて、スイッチ103がオンし、スイッチ102、121、122がオフする。そうすると、配線107に、映像信号が出力されて、映像信号の電位VDとなる。第2の容量素子124においては、トランジスタ101のしきい値電圧が保持されているので、トランジスタ101のゲートの電位は、配線107から入力される映像信号電位VDに、トランジスタ101のしきい値電圧(V_{th})を加えた電位(VD + V_{th})となる。よってトランジスタ101がオンする。

【0030】

50

映像信号の書き込みが完了すると、スイッチ103がオフする。その後、配線107への映像信号の出力も終了し、一定の電位に保たれる。

【0031】

続いて、スイッチ121がオンする。トランジスタ101は既にオンしているので、配線108からスイッチ121、トランジスタ101を介して発光素子104に電流が流れる。よって発光素子104が発光する。このとき、発光素子104に流れる電流値は、トランジスタ101のゲートとソースの間の電圧値に従ったものである。配線108の電位を V_a とすると、このときのトランジスタ101のゲートとソースの間の電圧値は、 $(V_a - (V_D + V_{th}))$ である。ここで仮に、トランジスタ101のしきい値電圧(V_{th})が各画素間でばらついたとしても、そのばらつきに応じた電圧が、各画素の第2の容量素子124に保持される。よって、発光素子104の輝度は、トランジスタ101のしきい値電圧のばらつきに影響されることがない。

10

【0032】

負荷である発光素子の輝度は、発光素子に流れる電流と比例関係にある。よって、発光素子に供給する電流の大きさを調整する本発明は、発光素子に供給する電圧の大きさを調整するよりも、発光素子の輝度を容易に制御できる。

【0033】

また、本発明は、発光素子に供給する電流の大きさを調整しているため、発光素子の劣化や温度変化などによって発光素子の電圧 - 電流特性が変化しても、発光素子には所定の電流を流すことができる。よって、発光素子の輝度のばらつきを抑えることができる。

20

【0034】

また、図2に示す画素の構成に、さらにスイッチを設ける構成としてもよい。図25に、スイッチ125を設けた構成を示す。図25(A)においてスイッチ125の一方の端子は、スイッチ102の一方の端子と接続され、他方の端子は発光素子104の第1の電極に接続されている。スイッチ125としてトランジスタ165を用いる例を図25(B)に示す。図25(B)においてトランジスタ165のゲートは配線133に接続され、ソース及びドレインの一方はトランジスタ152のソース及びドレインの配線109と接続されている方と接続され、トランジスタ165のソース及びドレインの他方は発光素子104の第1の電極と接続されている。

【0035】

30

本発明においては、発光素子104の第2の電極及びスイッチ102(トランジスタ152)を、共通の配線109に接続している。画素の断面図を図3(A)(B)に示す。図3(A)(B)は、図2における画素に対応しており、基板200上に下地膜として機能する絶縁層201を介してトランジスタ101及びトランジスタ152が形成されている。本実施の形態では、トランジスタ101及びトランジスタ152としてトップゲート型の薄膜トランジスタを用いる例を示すが、ボトムゲート型の薄膜トランジスタでもよく本発明はこの構造に限定されない。

【0036】

図3(A)において、トランジスタ101は、半導体層210、ゲート絶縁層202、ゲート211、配線212a、配線212bを有し、トランジスタ152は、半導体層220、ゲート絶縁層202、ゲート221、配線222a、及び配線222bを有する。トランジスタ101及びトランジスタ152上には、層間絶縁層として機能する絶縁層203、発光素子の隔壁として機能する絶縁層204が形成されている。

40

【0037】

配線212b上に第1の電極230は接して形成されており、トランジスタ101と発光素子104とは電氣的に接続されている。発光素子104は第1の電極230、電界発光層231、第2の電極232の積層によって構成されている。配線109は第1の電極230と同工程で絶縁層203上にトランジスタ152の配線222bに接して形成され、トランジスタ152と配線109とは電氣的に接続している。また、発光素子104の第2の電極232は配線109に達するように絶縁層204に形成された開口(コンタクト

50

ホールともいう)において配線109と接しており、発光素子104と配線109とは電氣的に接続している。

【0038】

図3(B)は、図3(A)において、トランジスタ101の配線212bと発光素子104の第1の電極230との積層構造、及びトランジスタ152の配線222bと配線109との積層構造が異なる例である。図3(A)においては、配線212b及び配線222bを形成後、第1の電極230及び配線109を形成する工程である。一方、図3(B)においては先に絶縁層203上に第1の電極230及び配線109を形成し、その後、配線212b及び配線222bを形成する工程である。よって図3(A)及び(B)では、積層順が逆になっている。図3(A)では第1の電極230表面においてエッチング残渣等の汚染を防ぐことができる利点があり、図3(B)では第1の電極230を平坦な領域に形成し、配線212bを積層するので被覆性がよく、CMPなどの研磨処理も十分に行えるので平坦性よく形成できる利点がそれぞれある。

10

【0039】

図3の表示装置において配線109をトランジスタ152及びトランジスタ101のゲートと同工程で作製する例を図14に示す。図14(A)(B)において、配線109はゲート絶縁層202上に形成されている。図14(A)では、トランジスタ152の配線222bが絶縁層203に形成された開口において配線109と接して形成されることにより電氣的に接続され、発光素子104の第2の電極232は配線222bを介して配線109と電氣的に接続されている。また、図14(B)においては発光素子104の第2の電極232が絶縁層203及び絶縁層204に形成された開口において直接、配線109と接する例であり、配線222bと第2の電極232とは配線109を介して電氣的に接続されている。

20

【0040】

また、配線109を配線222bと同工程で作製する例を図23に示す。図23において、配線109は配線222bと同工程で作製されており配線109と配線222bは共通の同じ配線が兼ねている。この配線222b及び配線109である配線に発光素子104の第2の電極232が接して形成され、配線222b、配線109及び第2の電極232は電氣的に接続される。

【0041】

層間絶縁層として絶縁層203上に絶縁層206を形成した例を図29(A)(B)に示す。図29(A)において、トランジスタ152、トランジスタ101及び絶縁層203上に絶縁層206が形成され、絶縁層206に形成される開口に配線109、第1の電極230が形成されている。トランジスタ101の配線212bは、絶縁層206に形成された開口において、第1の電極230と接して形成されることにより、第1の電極230と電氣的に接続されている。トランジスタ152の配線222bは、絶縁層206に形成された開口において配線109と接して形成されることにより、配線109と電氣的に接続され、発光素子104の第2の電極232は、絶縁層204に形成された開口において配線109と接して形成されることにより、配線109と電氣的に接続されている。

30

【0042】

図29(B)は、図29(A)より第2の電極232が配線109との接続領域が広い例を示している。このように第2の電極232と配線109とはどのような接続形態を用いてもよい。また、図29では接続個所は一個所の例を示すが、複数個所で接続してもよく、その形状は自由に設定できる。このように、トランジスタ152及び発光素子104が同じ配線109に電氣的に接続すればよいので、配線109は表示装置のどの工程で作製してもよく、レイアウトは自由に設定できる。

40

【0043】

図29(A)のように複数の絶縁層間を複数の配線が開口(コンタクトホール)を介して接続する場合、各絶縁層に形成される開口は重なっていてもよく、ずれていてもよい。例えば、図29(A)においては、配線222bが形成される絶縁層203の有する開口と

50

、配線 109 が形成される絶縁層 206 の開口と、第 2 の電極 232 が形成される絶縁層 204 の有する開口とは重なっておらず、ずれている例である。また、絶縁層 203、絶縁層 206 及び絶縁層 204 において連続的な開口を形成してもよい。

【0044】

図 12 にトランジスタとして逆スタガ型チャネルエッチ構造の薄膜トランジスタを用いる例を示す。

【0045】

図 12 (A) において、トランジスタ 141 は、半導体層 250、ゲート絶縁層 242、一導電型を有する半導体層 253a、一導電型を有する半導体層 253b、ゲート 251、配線 252a、及び配線 252b を有し、トランジスタ 142 は、半導体層 260、一導電型を有する半導体層 263a、一導電型を有する半導体層 263b、ゲート絶縁層 242、ゲート 261、配線 262a、配線 262b を有する。トランジスタ 141 及びトランジスタ 142 上には、層間絶縁層として機能する絶縁層 245、発光素子の隔壁として機能する絶縁層 244 が形成されている。本実施の形態において、絶縁層 245 は無機材料を用いて形成する無機膜の例を示す。

【0046】

絶縁層 245 に形成された開口において配線 252b と第 1 の電極 230 とは接して形成されており、トランジスタ 141 と発光素子 104 とは電氣的に接続されている。発光素子 104 は第 1 の電極 230、電界発光層 231、第 2 の電極 232 の積層によって構成されている。配線 109 は第 1 の電極 230 と同工程で絶縁層 245 に形成された開口においてトランジスタ 142 の配線 262b に接して形成され、トランジスタ 142 と配線 109 とは電氣的に接続している。また、発光素子 104 の第 2 の電極 232 は配線 109 に達するように絶縁層 244 に形成された開口（コンタクトホールともいう）において配線 109 と接しており、発光素子 104 と配線 109 とは電氣的に接続している。

【0047】

図 12 (A) においては、半導体層 250 及び半導体層 260 として非晶質半導体層である非晶質珪素を用い、一導電型を有する半導体層 253a、253b、263a、263b として n 型を付与する半導体膜を用いる例を示す。一導電型を有する半導体層 253a、253b、263a、263b は必ずしも設ける必要はなく適宜設ければよい。

【0048】

図 12 (B) は絶縁層 245 上に特に平坦化膜として効果を奏する絶縁層 246 を形成する例を示す。図 12 (B) において、絶縁層 246 はトランジスタ 142 及びトランジスタ 141 の形成する凹凸を平坦化するために、有機材料を用いると好ましい。

【0049】

図 12 (B) において、絶縁層 245 及び絶縁層 246 に形成された開口において配線 252b と第 1 の電極 230 とは接して形成されており、トランジスタ 141 と発光素子 104 とは電氣的に接続されている。配線 109 は第 1 の電極 230 と同工程で絶縁層 245 及び絶縁層 246 に形成された開口においてトランジスタ 142 の配線 262b に接して形成され、トランジスタ 142 と配線 109 とは電氣的に接続している。また、発光素子 104 の第 2 の電極 232 は配線 109 に達するように絶縁層 244 に形成された開口（コンタクトホールともいう）において配線 109 と接しており、発光素子 104 と配線 109 とは電氣的に接続している。

【0050】

このように、本発明のトランジスタは特に限定されず、トップゲート型でもボトムゲート型でも適宜用いることができる。またプレーナ型でもスタガ型でもよい。

【0051】

発光素子の第 2 の電極層と、画素におけるトランジスタとは、共通の配線にて電氣的に接続する。第 2 の電極と配線との接続例を図 30 乃至図 32 を用いて説明する。

【0052】

図 30 (A) において、画素を形成する発光素子の第 1 の電極 501a 乃至 501i が縦

10

20

30

40

50

横に隣接して設置され、各画素周辺は隔壁として機能する絶縁層503a乃至503cが形成されている。図30(A)においては、第1の電極501a乃至501cと、第1の電極501d乃至501fとの間に絶縁層の開口が形成され、配線502aが露出されている。同様に第1の電極501d乃至501fと、第1の電極501g乃至501iとの間に絶縁層の開口が形成され、配線502bが露出されている。画素を紙面横方向に分断するように開口された絶縁層の開口に形成される配線502a及び配線502bと、第1の電極501a乃至501i上に電界発光層を介して形成される第2の電極とが接して形成され電氣的に接続する。図30(A)において第1の電極501d、第1の電極501e、第1の電極501fの構成する3つの画素は正方形のような形状となっており、第1の電極501dが赤(R)、第1の電極501eが緑(G)、第1の電極501dが青(B)の表示を行う構造としてもよい。また図30(B)、図31(A)(B)、図32(A)(B)における、画素の形状は本発明を適用できる画素形状の例であり、本実施の形態には限定されない。

10

【0053】

図30(B)において、画素を形成する発光素子の第1の電極511a乃至511iが縦横に隣接して設置され、各画素の第1の電極周辺は隔壁として機能する絶縁層513a乃至513cが形成されている。図30(B)においては、第1の電極511a、511d及び511gと、第1の電極511b、511e、及び511hとの間に絶縁層の開口が形成され、配線512aが露出されている。同様に第1の電極511b、511e、及び511hと、第1の電極511c、511f及び511iとの間に絶縁層の開口が形成され、配線512bが露出されている。画素を紙面縦方向に分断するように開口された絶縁層の開口に形成される配線512a及び配線512bと、第1の電極511a乃至511i上に電界発光層を介して形成される第2の電極とが接して形成され電氣的に接続する。

20

【0054】

図31(A)において、画素を形成する発光素子の第1の電極521a乃至521iが縦横に隣接して設置され、各画素の第1の電極周辺は隔壁として機能する絶縁層523が形成されている。第1の電極521cと第1の電極521fとの間に絶縁層523の開口が形成され、配線522aが露出されている。同様に、第1の電極521fと第1の電極521iとの間に絶縁層523の開口が形成され、配線522bが露出されている。配線522a及び配線522bと、第1の電極521a乃至521i上に電界発光層を介して形成される第2の電極とが接して形成され電氣的に接続する。

30

【0055】

図31(A)においては、図30(A)(B)のように並列する画素に連続して配線との開口が形成されるのではなく、複数の画素に対して一画素において、その画素面積を小さくし、配線との接続領域を設けている。図31(A)においては、配線との接続領域を設けない画素である第1の電極521d及び第1の電極521eにおいては絶縁層523の開口部を広く設け、画素領域を広くすることができるため、開口率を高くすることができる。また、画素の表示色を赤色(R)、緑色(G)、青色(B)(赤色(R)、緑色(G)、青色(B)白(W)でもよい)とした場合、画素の表示色の輝度や寿命によって、画素の大きさを適宜設定することができ、よりバランスのとれた精密な表示をすることができる。

40

【0056】

図31(B)において、画素を形成する発光素子の第1の電極531a乃至531iが縦横に隣接して設置され、各画素の第1の電極周辺は隔壁として機能する絶縁層533が形成されている。第1の電極531a乃至531fの形成個所にはそれぞれ絶縁層533の開口が形成され、配線532a乃至532fが露出されている。配線532a乃至532fと、第1の電極531a乃至531i上に電界発光層を介して形成される第2の電極とが接して形成され電氣的に接続する。このように画素を構成する第1の電極ごとに配線との接続領域を設ける構成としてもよい。

【0057】

50

図32(A)において、画素を形成する発光素子の第1の電極541a乃至541cが縦横に隣接して設置され、各画素の第1の電極周辺は隔壁として機能する絶縁層543a乃至543cが形成されている。各画素の第1の電極は縦に複数並んでおり、画素領域545c、画素領域546c、画素領域544a、画素領域545a、画素領域546a、画素領域544b、画素領域545bが隣接している。画素領域546cと画素領域544aとの間に絶縁層の開口が形成され、配線542aが露出されている。同様に、画素領域546aと画素領域544bとの間に絶縁層の開口が形成され、配線542bが露出されている。配線542a及び配線542bと、画素領域における第1の電極上に電界発光層を介して形成される第2の電極とが接して形成され電氣的に接続する。

【0058】

図32(A)は、図30(A)のように一列の画素ごとを区切るように配線を形成するのではなく、複数の画素を有する複数の画素領域ごとに第2の電極と配線との接続領域を設ける構成である。図32(A)では、RGBの表示色を有する表示装置の構成を示しており、画素領域544a、画素領域545a、画素領域546aはそれぞれR、G、Bの表示色で表示を行う。よって、RGBの3色ごとに絶縁層に開口を設ける例を示している。もちろんRGBWで表示を行う場合は4色ごとに絶縁層の開口を設ければよい。

【0059】

図32(B)は、図32(A)において横方向にも隔壁となる絶縁層に開口を設け、第2の電極と配線との接続領域を形成する例である。画素の発光素子の第1の電極551a乃至551cを囲むように絶縁層553aが形成され、さらにその周囲を囲むように絶縁層の開口が形成され配線552が露出されている。同様に、第1の電極554a乃至554cを囲むように絶縁層553bが形成され、さらにその周囲を囲むように絶縁層の開口が形成され配線552が露出されている。配線552は画素を3つ(RGBの場合、RGBWならば4つでもよい)ごとに格子状に横切るように形成され、配線552と、画素領域における第1の電極上に電界発光層を介して形成される第2の電極とが接して形成され電氣的に接続する。以上のように第2の電極と配線との接続は、自由な構造で行うことができ、画素の構成は本実施の形態に限定されない。また、各画素の配列は、赤・緑・青に対応した画素をストライプ状に配列したストライプ配列、1ライン毎に半ピッチずらしたデルタ配列、赤・緑・青に対応した副画素を斜めに配列するモザイク配列のいずれの配列方法を採用してもよい。ストライプ配列は、線、図形、文字の表示などに適しているため、モニターに適用することが好ましい。また、モザイク配列は、ストライプ配列よりも自然な画像が得られるため、テレビジョン装置等に適用することが好ましい。また、デルタ配列も自然な画像表示が得られるため、テレビジョン装置等に適用することが好ましい。

【0060】

画素内に発光素子より射出された光を遮断する配線が多数存在すると、下方照射、両方照射型の表示装置において画素の開口率が低下してしまう。本発明においては発光素子104と、スイッチ102(トランジスタ152)とを別々の一定の電位に保たれている配線にそれぞれ接続せず、同じ配線に共通して接続することから、画素内に複数の配線を設ける必要がなくなる。よって、画素内の配線数が減少し画素の開口率を向上させることができる。

【0061】

また、配線同士が密に設置され、配線構成が複雑かつ精密化しない構成とすることができるため、工程が複雑化しなくてもよい。よって、複雑な工程やパターン形状などに起因する形状不良も防止することができ、歩留まりが向上する。従って、高信頼性の表示装置を低コストで生産性よく作製することができる。

【0062】

(実施の形態2)

上記実施の形態とは異なる画素の構成について図4(A)を用いて説明する。

【0063】

画素は、トランジスタ8010~8015と、容量素子8016、8017と、発光素子

10

20

30

40

50

8000と、を有する。上記の画素は、トランジスタ8010のソース及びドレインの一方と、発光素子8000の第1の電極及び第2の電極の一方は、同じ配線8009に接続されていることを特徴とする。

【0064】

図4(A)の画素において、トランジスタ8012、容量素子8016、8017が、図1(B)の補正回路106に対応しており、図4(A)の画素においてトランジスタ8013、8015が、図1(B)の制御回路105aに対応している。

【0065】

トランジスタ8010～8013、8015のオンとオフは、配線8003～8006を介して入力される信号により制御される。発光素子8000の発光と非発光は、配線8001を介して入力される映像信号により制御される。また、上記に示す画素は、一定の電位に保たれた配線8002により電源が供給される。また、上記画素が含むトランジスタの導電型はNチャネル型とPチャネル型のどちらでもよい。

10

【0066】

(実施の形態3)

上記実施の形態とは異なる画素の構成について図4(B)を用いて説明する。

【0067】

画素は、トランジスタ8110～8115と、容量素子8116と、発光素子8100とを有する。また、画素は、さらに容量素子8117を有していてもよい。上記の画素は、トランジスタ8110のソース及びドレインの一方と、発光素子8100の第1の電極及び第2の電極の一方は、同じ配線8109に接続されていることを特徴とする。

20

【0068】

図4(B)の画素において、トランジスタ8112、8113、容量素子8116、8117が、図1(B)の補正回路106に対応しており、図4(B)の画素においてトランジスタ8115が、図1(B)の制御回路105bに対応している。

【0069】

トランジスタ8110～8113、8115のオンとオフは、配線8103～8106を介して入力される信号により制御される。発光素子8100の発光と非発光は、配線8101を介して入力される映像信号により制御される。また、上記に示す画素は、一定の電位に保たれた配線8102により電源が供給される。また、上記画素が含むトランジスタの導電型はNチャネル型とPチャネル型のどちらでもよい。

30

【0070】

(実施の形態4)

上記実施の形態とは異なる画素の構成について図5(A)を用いて説明する。

【0071】

画素は、トランジスタ8060～8064と、容量素子8065と、発光素子8050とを有する。また、画素は、さらに容量素子8066を有していてもよい。上記の画素は、トランジスタ8060のソース及びドレインの一方と、発光素子8050の第1の電極及び第2の電極の一方は、同じ配線8059に接続されていることを特徴とする。

【0072】

図5(A)の画素において、トランジスタ8062、容量素子8065、8066が、図1(B)の補正回路106に対応しており、図5(A)の画素においてトランジスタ8064が、図1(B)の制御回路105bに対応している。

40

【0073】

トランジスタ8060～8062、8064のオンとオフは、配線8053～8056を介して入力される信号により制御される。発光素子8050の発光と非発光は、配線8051を介して入力される映像信号により制御される。また、上記に示す画素は、一定の電位に保たれた配線8052により電源が供給される。また、上記画素が含むトランジスタの導電型はNチャネル型とPチャネル型のどちらでもよい。

【0074】

50

(実施の形態5)

上記実施の形態とは異なる画素の構成について図5(B)を用いて説明する。

【0075】

画素は、トランジスタ8160~8164と、容量素子8165と、発光素子8150とを有する。また、画素は、さらに容量素子8166を有していてもよい。上記の画素は、トランジスタ8160のソース及びドレインの一方と、発光素子8150の第1の電極及び第2の電極の一方は、同じ配線8159に接続されていることを特徴とする。

【0076】

図5(B)の画素において、トランジスタ8162、8163、容量素子8165、8166が、図1(B)の補正回路106に対応している。

10

【0077】

トランジスタ8160~8162のオンとオフは、配線8153~8155を介して入力される信号により制御される。発光素子8150の発光と非発光は、配線8151を介して入力される映像信号により制御される。また、上記に示す画素は、一定の電位に保たれた配線8152により電源が供給される。また、上記画素が含むトランジスタの導電型はNチャンネル型とPチャンネル型のどちらでもよい。

【0078】

(実施の形態6)

上記実施の形態とは異なる画素の構成について図6(A)を用いて説明する。

【0079】

画素は、トランジスタ8210~8215と、容量素子8216と、発光素子8200とを有する。また、画素は、さらに容量素子8217を有していてもよい。上記の画素は、トランジスタ8210のソース及びドレインの一方と、発光素子8200の第1の電極及び第2の電極の一方は、同じ配線8209に接続されていることを特徴とする。

20

【0080】

図6(A)の画素において、トランジスタ8212、容量素子8216、8217が、図1(B)の補正回路106に対応しており、図6(A)の画素においてトランジスタ8214が、図1(B)の制御回路105bに対応している。

【0081】

トランジスタ8210~8213のオンとオフは、配線8203~8205を介して入力される信号により制御される。発光素子8200の発光と非発光は、配線8201を介して入力される映像信号により制御される。また、上記に示す画素は、一定の電位に保たれた配線8202により電源が供給される。また、上記画素が含むトランジスタの導電型はNチャンネル型とPチャンネル型のどちらでもよい。

30

【0082】

(実施の形態7)

上記実施の形態とは異なる画素の構成について図6(B)を用いて説明する。

【0083】

画素は、トランジスタ8260~8262と、容量素子8263と、発光素子8250とを有する。上記の画素は、トランジスタ8260のソース及びドレインの一方と、発光素子8250の第1の電極及び第2の電極の一方は、同じ配線8259に接続されていることを特徴とする。

40

【0084】

図6(B)の画素において、容量素子8263が、図1(B)の補正回路106に対応している。

【0085】

トランジスタ8261のオンとオフは、配線8253を介して入力される信号により制御される。発光素子8250の発光と非発光は、配線8251を介して入力される映像信号により制御される。また、上記に示す画素は、一定の電位に保たれた配線8252により電源が供給される。また、上記画素が含むトランジスタの導電型はNチャンネル型とPチャ

50

ネル型のどちらでもよい。

【 0 0 8 6 】

(実施の形態 8)

上記実施の形態とは異なる画素の構成について図 7 (A) を用いて説明する。

【 0 0 8 7 】

画素は、トランジスタ 8 8 1 0 ~ 8 8 1 4 と、容量素子 8 8 1 5、8 8 1 6 と、発光素子 8 8 0 0 とを有する。上記の画素は、トランジスタ 8 8 1 0 のソース及びドレインの一方と、発光素子 8 8 0 0 の第 1 の電極及び第 2 の電極の一方は、同じ配線 8 8 0 9 に接続されていることを特徴とする。

【 0 0 8 8 】

図 7 (A) の画素において、トランジスタ 8 8 1 2、容量素子 8 8 1 5、8 8 1 6 が、図 1 (B) の補正回路 1 0 6 に対応しており、図 7 (A) の画素においてトランジスタ 8 8 1 3 が、図 1 (B) の制御回路 1 0 5 a に対応している。

【 0 0 8 9 】

トランジスタ 8 8 1 0 ~ 8 8 1 3 のオンとオフは、配線 8 8 0 3 ~ 8 8 0 5 を介して入力される信号により制御される。発光素子 8 8 0 0 の発光と非発光は、配線 8 8 0 1 を介して入力される映像信号により制御される。また、上記に示す画素は、一定の電位に保たれた配線 8 8 0 2 により電源が供給される。また、上記画素が含むトランジスタの導電型は N チャンネル型と P チャンネル型のどちらでもよい。

【 0 0 9 0 】

(実施の形態 9)

上記実施の形態とは異なる画素の構成について図 7 (B) を用いて説明する。

【 0 0 9 1 】

画素は、トランジスタ 8 3 6 0 ~ 8 3 6 2 と、容量素子 8 3 6 3 と、発光素子 8 3 5 0 とを有する。上記の画素は、トランジスタ 8 3 6 0 のソース及びドレインの一方と、発光素子 8 3 5 0 の第 1 の電極及び第 2 の電極の一方は、同じ配線 8 3 5 9 に接続されていることを特徴とする。

【 0 0 9 2 】

図 7 (B) の画素において、容量素子 8 3 6 3 が、図 1 (B) の補正回路 1 0 6 に対応している。

【 0 0 9 3 】

トランジスタ 8 3 6 1 のオンとオフは、配線 8 3 5 3 を介して入力される信号により制御される。発光素子 8 3 5 0 の発光と非発光は、配線 8 3 5 1 を介して入力される映像信号により制御される。また、上記に示す画素は、一定の電位に保たれた配線 8 3 5 2 により電源が供給される。また、上記画素が含むトランジスタの導電型は N チャンネル型と P チャンネル型のどちらでもよい。

【 0 0 9 4 】

(実施の形態 10)

上記実施の形態とは異なる画素の構成について図 8 (A) を用いて説明する。

【 0 0 9 5 】

画素は、トランジスタ 8 3 1 0、8 3 1 1、8 3 1 3、8 3 1 4 と、容量素子 8 4 1 6 と、発光素子 8 4 0 0 とを有する。上記の画素は、トランジスタ 8 4 1 0 のソース及びドレインの一方と、発光素子 8 4 0 0 の第 1 の電極及び第 2 の電極の一方は、同じ配線 8 4 0 9 に接続されていることを特徴とする。

【 0 0 9 6 】

図 8 (A) の画素において、トランジスタ 8 4 1 4、容量素子 8 4 1 6 が、図 1 (B) の補正回路 1 0 6 に対応しており、図 8 (A) の画素においてトランジスタ 8 4 1 3 が図 1 (B) の制御回路 1 0 5 a に対応しており、図 8 (A) の画素においてトランジスタ 8 4 1 5 が、図 1 (B) の制御回路 1 0 5 b に対応している。

【 0 0 9 7 】

10

20

30

40

50

トランジスタ 8 4 1 0 ~ 8 4 1 5 のオンとオフは、配線 8 4 0 3 ~ 8 4 0 5 を介して入力される信号により制御される。発光素子 8 4 0 0 の発光と非発光は、配線 8 4 0 1 を介して入力される映像信号により制御される。また、上記に示す画素は、一定の電位に保たれた配線 8 4 0 2 により電源が供給される。また、上記画素が含むトランジスタの導電型は N チャンネル型と P チャンネル型のどちらでもよい。

【 0 0 9 8 】

(実施の形態 1 1)

上記実施の形態とは異なる画素の構成について図 8 (B) を用いて説明する。

【 0 0 9 9 】

画素は、トランジスタ 8 4 6 0 ~ 8 4 6 4 と、容量素子 8 4 6 5 と、発光素子 8 4 5 0 とを有する。上記の画素は、トランジスタ 8 4 6 0 のソース及びドレインの一方と、発光素子 8 4 5 0 の第 1 の電極及び第 2 の電極の一方は、同じ配線 8 4 5 9 に接続されていることを特徴とする。

10

【 0 1 0 0 】

図 8 (B) の画素において、トランジスタ 8 4 6 2、容量素子 8 4 6 5 が、図 1 (B) の補正回路 1 0 6 に対応しており、図 8 (B) の画素においてトランジスタ 8 4 6 3 が図 1 (B) の制御回路 1 0 5 a に対応している。

【 0 1 0 1 】

トランジスタ 8 4 6 0 ~ 8 4 6 2 のオンとオフは、配線 8 4 5 3 ~ 8 4 5 5 を介して入力される信号により制御される。発光素子 8 4 5 0 の発光と非発光は、配線 8 4 5 1 を介して入力される映像信号により制御される。また、上記に示す画素は、一定の電位に保たれた配線 8 4 5 2 により電源が供給される。また、上記画素が含むトランジスタの導電型は N チャンネル型と P チャンネル型のどちらでもよい。

20

【 0 1 0 2 】

(実施の形態 1 2)

上記実施の形態とは異なる画素の構成について図 9 (A) を用いて説明する。

【 0 1 0 3 】

画素は、トランジスタ 8 5 1 0 ~ 8 5 1 7 と、容量素子 8 5 1 8 と、発光素子 8 5 0 0 とを有する。上記の画素は、トランジスタ 8 5 1 0 のソース及びドレインの一方と、発光素子 8 5 0 0 の第 1 の電極及び第 2 の電極の一方は、同じ配線 8 5 0 9 に接続されていることを特徴とする。

30

【 0 1 0 4 】

図 9 (A) の画素において、トランジスタ 8 5 1 2、8 5 1 3、8 5 1 4、容量素子 8 5 1 8 が、図 1 (B) の補正回路 1 0 6 に対応しており、図 9 (A) の画素においてトランジスタ 8 5 1 5 が図 1 (B) の制御回路 1 0 5 a に対応しており、図 9 (A) の画素においてトランジスタ 8 5 1 7 が、図 1 (B) の制御回路 1 0 5 b に対応している。

【 0 1 0 5 】

トランジスタ 8 5 1 0 ~ 8 5 1 2、8 5 1 4、8 5 1 5、8 5 1 7 のオンとオフは、配線 8 5 0 3 ~ 8 5 0 7 を介して入力される信号により制御される。発光素子 8 5 0 0 の発光と非発光は、配線 8 5 0 1 を介して入力される映像信号により制御される。また、上記に示す画素は、一定の電位に保たれた配線 8 5 0 2 により電源が供給される。また、上記画素が含むトランジスタの導電型は N チャンネル型と P チャンネル型のどちらでもよい。

40

【 0 1 0 6 】

(実施の形態 1 3)

上記実施の形態とは異なる画素の構成について図 9 (B) を用いて説明する。

【 0 1 0 7 】

画素は、トランジスタ 8 5 6 0 ~ 8 5 6 2 と、容量素子 8 5 6 3 と、発光素子 8 5 5 0 とを有する。上記の画素は、トランジスタ 8 5 6 0 のソース及びドレインの一方と、発光素子 8 5 5 0 の第 1 の電極及び第 2 の電極の一方は、同じ配線 8 5 5 9 に接続されていることを特徴とする。

50

【 0 1 0 8 】

図 9 (B) の画素において、容量素子 8 5 6 3 が、図 1 (B) の補正回路 1 0 6 に対応している。

【 0 1 0 9 】

トランジスタ 8 5 6 0 ~ 8 5 6 1 のオンとオフは、配線 8 5 5 3 を介して入力される信号により制御される。発光素子 8 5 5 0 の発光と非発光は、配線 8 5 5 1 を介して入力される映像信号により制御される。また、上記に示す画素は、一定の電位に保たれた配線 8 5 5 2 により電源が供給される。また、上記画素が含むトランジスタの導電型は N チャネル型と P チャネル型のどちらでもよい。

【 0 1 1 0 】

(実施の形態 1 4)

上記実施の形態とは異なる画素の構成について図 1 0 (A) を用いて説明する。

【 0 1 1 1 】

画素は、スイッチ 8 6 1 0 ~ 8 6 1 5、トランジスタ 8 6 1 7、8 6 1 8 と、容量素子 8 6 1 9 と、発光素子 8 6 0 0 とを有する。上記の画素は、スイッチ 8 6 1 0 のソース及びドレインの一方と、発光素子 8 6 0 0 の第 1 の電極及び第 2 の電極の一方は、同じ配線 8 6 0 9 に接続されていることを特徴とする。

【 0 1 1 2 】

図 1 0 (A) の画素において、トランジスタ 8 6 1 7、スイッチ 8 6 1 3、8 6 1 4、容量素子 8 6 1 9 が、図 1 (A) の補正回路 1 0 6 に対応しており、図 1 0 (A) の画素においてスイッチ 8 6 1 2 が図 1 (A) の制御回路 1 0 5 a に対応しており、図 1 0 (A) の画素においてスイッチ 8 6 1 5 が、図 1 (A) の制御回路 1 0 5 b に対応している。

【 0 1 1 3 】

スイッチ 8 6 1 1 の一方の端子は配線 8 6 0 1 に接続され、スイッチ 8 6 1 2 の一方の端子は配線 8 6 0 2 に接続されている。また、上記画素が含むトランジスタの導電型は N チャネル型と P チャネル型のどちらでもよい。

【 0 1 1 4 】

(実施の形態 1 5)

上記実施の形態とは異なる画素の構成について図 1 0 (B) を用いて説明する。

【 0 1 1 5 】

画素は、トランジスタ 8 6 6 0 ~ 8 6 6 4 と、容量素子 8 6 6 5、8 6 6 6 と、発光素子 8 6 5 0 とを有する。また、画素は、さらに容量素子 8 6 6 7 を有していてもよい。上記の画素は、トランジスタ 8 6 6 0 のソース及びドレインの一方と、発光素子 8 6 5 0 の第 1 の電極及び第 2 の電極の一方は、同じ配線 8 6 5 9 に接続されていることを特徴とする。

【 0 1 1 6 】

図 1 0 (B) の画素において、トランジスタ 8 6 6 2、8 6 6 3、容量素子 8 6 6 5、8 6 6 6、8 6 6 7 が、図 1 (B) の補正回路 1 0 6 に対応している。

【 0 1 1 7 】

トランジスタ 8 6 6 0 ~ 8 6 6 2 のオンとオフは、配線 8 6 5 4 ~ 8 6 5 6 を介して入力される信号により制御される。発光素子 8 6 5 0 の発光と非発光は、配線 8 6 5 1 を介して入力される映像信号により制御される。また、上記に示す画素は、一定の電位に保たれた配線 8 6 5 2、8 6 5 3 により電源が供給される。また、上記画素が含むトランジスタの導電型は N チャネル型と P チャネル型のどちらでもよい。

【 0 1 1 8 】

(実施の形態 1 6)

上記実施の形態とは異なる画素の構成について図 1 1 (A) を用いて説明する。

【 0 1 1 9 】

画素は、トランジスタ 8 7 1 0 ~ 8 7 1 5 と、容量素子 8 7 1 6 と、発光素子 8 7 0 0 とを有する。上記の画素は、トランジスタ 8 7 1 0 のソース及びドレインの一方と、発光素

10

20

30

40

50

子 8700 の第 1 の電極及び第 2 の電極の一方は、同じ配線 8709 に接続されていることを特徴とする。

【0120】

図 11 (A) の画素において、トランジスタ 8713、容量素子 8716 が、図 1 (B) の補正回路 106 に対応しており、図 11 (A) の画素においてトランジスタ 8714 が図 1 (B) の制御回路 105 a に対応しており、図 11 (A) の画素においてトランジスタ 8715 が、図 1 (B) の制御回路 105 b に対応している。

【0121】

トランジスタ 8710、8711、8713～8715 のオンとオフは、配線 8703、8704 を介して入力される信号により制御される。発光素子 8700 の発光と非発光は、配線 8701 を介して入力される映像信号により制御される。また、上記に示す画素は、一定の電位に保たれた配線 8702 により電源が供給される。また、上記画素が含むトランジスタの導電型は N チャンネル型と P チャンネル型のどちらでもよい。

10

【0122】

(実施の形態 17)

上記実施の形態とは異なる画素の構成について図 11 (B) を用いて説明する。

【0123】

画素は、トランジスタ 8760～8764 と、容量素子 8765 と、発光素子 8750 とを有する。上記の画素は、トランジスタ 8760 のソース及びドレインの一方と、発光素子 8750 の第 1 の電極及び第 2 の電極の一方は、同じ配線 8759 に接続されていることを特徴とする。

20

【0124】

図 11 (B) の画素において、トランジスタ 8762、容量素子 8765 が、図 1 (B) の補正回路 106 に対応しており、図 11 (B) の画素においてトランジスタ 8764 が、図 1 (B) の制御回路 105 b に対応している。

【0125】

トランジスタ 8760、8761、8764 のオンとオフは、配線 8753、8754 を介して入力される信号により制御される。発光素子 8750 の発光と非発光は、配線 8751 を介して入力される映像信号により制御される。また、上記に示す画素は、一定の電位に保たれた配線 8752 により電源が供給される。また、上記画素が含むトランジスタの導電型は N チャンネル型と P チャンネル型のどちらでもよい。

30

【0126】

(実施の形態 18)

本実施の形態では、本発明を適用した表示装置を図 13 (A) (B) を用いて説明する。

【0127】

図 17 (A) は本発明に係る表示パネルの構成を示す上面図であり、絶縁表面を有する基板 2700 上に画素 2702 をマトリクス上に配列させた画素部 2701、走査線側入力端子 2703、信号線側入力端子 2704 が形成されている。画素数は種々の規格に従って設ければ良く、XGA であって RGB を用いたフルカラー表示であれば 1024×768×3 (RGB)、UXGA であって RGB を用いたフルカラー表示であれば 1600×1200×3 (RGB)、フルスペックハイビジョンに対応させ、RGB を用いたフルカラー表示であれば 1920×1080×3 (RGB) とすれば良い。

40

【0128】

画素 2702 は、走査線側入力端子 2703 から延在する走査線と、信号線側入力端子 2704 から延在する信号線とが交差することで、マトリクス状に配設される。画素 2702 のそれぞれには、スイッチング素子とそれに接続する画素電極が備えられている。スイッチング素子の代表的な一例は TFT であり、TFT のゲート電極側が走査線と、ソース若しくはドレイン側が信号線と接続されることにより、個々の画素を外部から入力する信号によって独立して制御可能としている。

【0129】

50

図17(A)は、走査線及び信号線へ入力する信号を、外付けの駆動回路により制御する表示パネルの構成を示しているが、図18(A)に示すように、COG(Chip on Glass)方式によりドライバIC2751を基板2700上に実装しても良い。また他の実装形態として、図18(B)に示すようなTAB(Tape Automated Bonding)方式を用いてもよい。ドライバICは単結晶半導体基板に形成されたものでも良いし、ガラス基板上にTFTで回路を形成したのものであっても良い。図18において、ドライバIC2751は、FPC2750と接続している。

【0130】

また、画素に設けるTFTを、結晶性が高い多結晶(微結晶)半導体で形成する場合には、図17(B)に示すように走査線側駆動回路3702を基板3700上に形成することもできる。図18(B)において、3701は画素部であり、信号線側駆動回路は、図17(A)と同様に外付けの駆動回路により制御する。画素に設けるTFTを移動度の高い、多結晶(微結晶)半導体、単結晶半導体などで形成する場合は、図17(C)は、走査線駆動回路4702と、信号線駆動回路4704を基板4700上に一体形成することもできる。

10

【0131】

図13(A)に本実施の形態で示す表示装置の上面図と、図13(A)において線A-Bに対応する断面図を図13(B)に示す。図13における表示装置は、外部端子接続領域302、封止領域303、信号線駆動回路を有する周辺駆動回路領域304、周辺駆動回路領域309、走査線駆動回路を有する周辺駆動回路領域307、周辺駆動回路領域308、接続領域305を有している。

20

【0132】

本実施の形態では、上記のような回路で形成するが、本発明はこれに限定されず、周辺駆動回路としてICチップを前述したCOG方式やTAB方式によって実装したのものでよい。また、走査線駆動回路、信号線駆動回路は複数であっても単数であってもよい。

【0133】

本実施の形態における図13に示す表示装置は、基板300、薄膜トランジスタ320、薄膜トランジスタ321、薄膜トランジスタ322、薄膜トランジスタ323、第1の電極386、電界発光層388、第2の電極389、充填材393、シール材392、絶縁膜1311a、絶縁膜1311b、ゲート絶縁層312、絶縁膜313、絶縁膜314、絶縁層315、絶縁層316、封止基板395、配線385、配線399、配線317、端子電極層318、異方性導電層396、FPC394によって構成されている。表示装置は、外部端子接続領域302、封止領域303、周辺駆動回路領域304、画素領域306を有している。

30

【0134】

薄膜トランジスタ323、薄膜トランジスタ322、薄膜トランジスタ321、薄膜トランジスタ320は、ソース及びドレインとして機能する不純物領域を有する半導体層、ゲート絶縁層312、2層の積層構造であるゲート電極層、半導体層のソース及びドレインである不純物領域に接して電氣的に接続している配線を有している。

【0135】

画素領域において薄膜トランジスタ320は配線399を介して発光素子390の第1の電極386と電氣的に接続している。一方、発光素子390の第2の電極389は、配線385と絶縁層316に形成する開口で電氣的に接続され、薄膜トランジスタ321は絶縁膜314上に形成されたソース又はドレインに接続する配線と配線385が電氣的に接続されている。配線385は図1において配線109に対応しており、発光素子390の第2の電極389と薄膜トランジスタ321は配線385を介して電氣的に接続されている。

40

【0136】

画素内に発光素子より射出された光を遮断する配線が多数存在すると、下方照射、両方照射型の表示装置において画素の開口率が低下してしまう。本発明においては発光素子39

50

0と、薄膜トランジスタ321とを別々の一定の電位に保たれている配線にそれぞれ接続せず、共通化することから、画素内に複数の配線を設ける必要がなくなる。よって、画素内の配線数が減少し画素の開口率を向上させることができる。

【0137】

また、配線同士が密に設置され、配線構成が複雑かつ精密化しない構成とすることができるため、工程が複雑化しなくてもよい。よって、複雑な工程やパターン形状などに起因する形状不良も防止することができ、歩留まりが向上する。従って、高信頼性の表示装置を低コストで生産性よく作製することができる。

【0138】

基板300としてはガラス基板、石英基板やシリコン基板、金属基板、またはステンレス基板の表面に絶縁膜を形成したものを好む。また、本実施の形態の処理温度に耐えうる耐熱性を有するプラスチック基板を用いてもよいし、フィルムのような可撓性基板を用いてもよい。プラスチック基板としてはPET（ポリエチレンテレフタレート）、PEN（ポリエチレンナフタレート）、PEE（ポリエーテルサルフォン）からなる基板、可撓性基板としてはアクリル等の合成樹脂を用いることができる。

【0139】

下地膜として機能する絶縁膜311a、絶縁膜311b、ゲート絶縁層312、絶縁膜313、絶縁膜314、絶縁層315、絶縁層316として、無機絶縁性材料、及び有機絶縁性材料を用いることができる。例えば、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウムその他の無機絶縁性材料などを用いることができる。又はアクリル酸、メタクリル酸及びこれらの誘導体、又はポリイミド（polyimide）、芳香族ポリアミド、ポリベンゾイミダゾール（polybenzimidazole）などの耐熱性高分子、又はシロキサン樹脂を用いてもよい。なお、シロキサン樹脂とは、Si-O-Si結合を含む樹脂に相当する。シロキサンは、シリコン（Si）と酸素（O）との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基（例えばアルキル基、芳香族炭化水素）が用いられる。置換基として、フルオロ基を用いてもよい。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。また、ポリビニルアルコール、ポリビニルブチラールなどのビニル樹脂、エポキシ樹脂、フェノール樹脂、ノボラック樹脂、アクリル樹脂、メラミン樹脂、ウレタン樹脂等の樹脂材料を用いてもよい。また、ベンゾシクロブテン、パリレン、ポリイミドなどの有機材料、水溶性ホモポリマーと水溶性共重合体を含む組成物材料等を用いてもよい。また、オキサゾール樹脂を用いることもでき、例えば光硬化型ポリベンゾオキサゾールなどを用いることができる。光硬化型ポリベンゾオキサゾールは、誘電率が低く（常温1MHzで誘電率2.9）、耐熱性が高く（示差熱天秤（TGA: thermal gravity analysis）昇温5 /minで熱分解温度550）、吸水率が低い（常温24時間で0.3%）材料である。

【0140】

絶縁膜（絶縁層）は単層でも2層、3層といった積層構造でもよい。特に隔壁として機能する絶縁層316は曲率半径が連続的に変化する形状が好ましく、上に形成される電界発光層388及び第2の電極389の被覆性が向上する。

【0141】

上記絶縁膜（絶縁層）及び薄膜トランジスタ323、薄膜トランジスタ322、薄膜トランジスタ321、薄膜トランジスタ320の有する半導体膜の形成方法は、スパッタリング法、PVD法（Physical Vapor Deposition）、減圧CVD法（LPCVD法）、またはプラズマCVD法等のCVD法（Chemical Vapor Deposition）などにより形成することができる。また、液滴吐出法や、印刷法（スクリーン印刷やオフセット印刷などパターンが形成される方法）、スピニング法などの液状の材料を用いる方法、ディッピング法、ディスペンサ法などを用いることもできる。

【0142】

10

20

30

40

50

薄膜トランジスタ 3 2 3、薄膜トランジスタ 3 2 2、薄膜トランジスタ 3 2 1、薄膜トランジスタ 3 2 0 が有する半導体膜（半導体層）を形成する材料は、シランやゲルマンに代表される半導体材料ガスを用いて気相成長法やスパッタリング法で作製されるアモルファス半導体（以下「AS」ともいう。）、該非晶質半導体を光エネルギーや熱エネルギーを利用して結晶化させた多結晶半導体、或いはセミアモルファス（微結晶若しくはマイクロクリスタルとも呼ばれる。以下「SAS」ともいう。）半導体などを用いることができる。半導体層は公知の手段（スパッタ法、LPCVD法、またはプラズマCVD法等）により成膜することができる。

【0143】

SASは、非晶質と結晶構造（単結晶、多結晶を含む）の中間的な構造を有し、自由エネルギー的に安定な第3の状態を有する半導体であって、短距離秩序を持ち格子歪みを有する結晶質な領域を含んでいる。SASは、珪化物の気体をグロー放電分解（プラズマCVD）して形成する。珪化物の気体としては、 SiH_4 、その他にも Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 などを用いることが可能である。また F_2 、 GeF_4 を混合させても良い。この珪化物の気体を H_2 、又は、 H_2 と He 、 Ar 、 Kr 、 Ne から選ばれた一種または複数種の希ガス元素で希釈しても良い。また半導体層としてフッ素系ガスより形成されるSAS層に水素系ガスより形成されるSAS層を積層してもよい。

10

【0144】

アモルファス半導体としては、代表的には水素化アモルファスシリコン、結晶性半導体としては代表的にはポリシリコンなどがあげられる。ポリシリコン（多結晶シリコン）には、800以上のプロセス温度を経て形成されるポリシリコンを主材料として用いた所謂高温ポリシリコンや、600以下のプロセス温度で形成されるポリシリコンを主材料として用いた所謂低温ポリシリコン、また結晶化を促進する元素などを添加し結晶化させたポリシリコンなどを含んでいる。もちろん、前述したように、セミアモルファス半導体又は半導体層の一部に結晶相を含む半導体を用いることもできる。

20

【0145】

また、半導体の材料としてはシリコン（Si）、ゲルマニウム（Ge）などの単体のほかGaAs、InP、SiC、ZnSe、GaN、SiGeなどのような化合物半導体も用いることができる。また酸化物半導体である酸化亜鉛（ZnO）、酸化スズ（ SnO_2 ）なども用いることができ、ZnOを半導体層に用いる場合、ゲート絶縁層を Y_2O_3 、 Al_2O_3 、 TiO_2 、それらの積層などを用いるとよく、ゲート電極層、ソース電極層、ドレイン電極層としては、ITO、Au、Tiなどを用いるとよい。また、ZnOにInやGaなどを添加することもできる。

30

【0146】

半導体層に、結晶性半導体層を用いる場合、その結晶性半導体層の作製方法は、公知の方法（レーザ結晶化法、熱結晶化法、またはニッケルなどの結晶化を助長する元素を用いた熱結晶化法等）を用いれば良い。また、SASである微結晶半導体をレーザ照射して結晶化し、結晶性を高めることもできる。結晶化を助長する元素を導入しない場合は、非晶質珪素膜にレーザ光を照射する前に、窒素雰囲気下500で1時間加熱することによって非晶質珪素膜の含有水素濃度を $1 \times 10^{20} \text{ atoms/cm}^3$ 以下にまで放出させる。これは水素を多く含んだ非晶質珪素膜にレーザ光を照射すると膜が破壊されてしまうからである。

40

【0147】

非晶質半導体層への金属元素の導入の仕方としては、当該金属元素を非晶質半導体層の表面又はその内部に存在させ得る手法であれば特に限定はなく、例えばスパッタ法、CVD法、プラズマ処理法（プラズマCVD法も含む）、吸着法、金属塩の溶液を塗布する方法を使用することができる。このうち溶液を用いる方法は簡便であり、金属元素の濃度調整が容易であるという点で有用である。また、このとき非晶質半導体層の表面の濡れ性を改善し、非晶質半導体層の表面全体に水溶液を行き渡らせるため、酸素雰囲気中でのUV光

50

の照射、熱酸化法、ヒドロキシラジカルを含むオゾン水又は過酸化水素による処理等により、酸化膜を成膜することが望ましい。

【0148】

また、非晶質半導体層を結晶化し、結晶性半導体層を形成する結晶化工程で、非晶質半導体層に結晶化を促進する元素（触媒元素、金属元素とも示す）を添加し、熱処理（550～750 で3分～24時間）により結晶化を行ってもよい。結晶化を助長する元素としては、この珪素の結晶化を助長する金属元素としては鉄（Fe）、ニッケル（Ni）、コバルト（Co）、ルテニウム（Ru）、ロジウム（Rh）、パラジウム（Pd）、オスミウム（Os）、イリジウム（Ir）、白金（Pt）、銅（Cu）及び金（Au）から選ばれた一種又は複数種類を用いることができる。

10

【0149】

結晶化を促進する元素を結晶性半導体層から除去、又は軽減するため、結晶性半導体層に接して、不純物元素を含む半導体層を形成し、ゲッタリングシンクとして機能させる。不純物元素としては、n型を付与する不純物元素、p型を付与する不純物元素や希ガス元素などを用いることができ、例えばリン（P）、窒素（N）、ヒ素（As）、アンチモン（Sb）、ビスマス（Bi）、ボロン（B）、ヘリウム（He）、ネオン（Ne）、アルゴン（Ar）、Kr（クリプトン）、Xe（キセノン）から選ばれた一種または複数種を用いることができる。結晶化を促進する元素を含む結晶性半導体層に、希ガス元素を含む半導体層を形成し、熱処理（550～750 で3分～24時間）を行う。結晶性半導体層中に含まれる結晶化を促進する元素は、希ガス元素を含む半導体層中に移動し、結晶性半導体層中の結晶化を促進する元素は除去、又は軽減される。その後、ゲッタリングシンクとなった希ガス元素を含む半導体層を除去する。

20

【0150】

非晶質半導体層の結晶化は、熱処理とレーザー光照射による結晶化を組み合わせてもよく、熱処理やレーザー光照射を単独で、複数回行っても良い。

【0151】

また、結晶性半導体層を、直接基板にプラズマ法により形成しても良い。また、プラズマ法を用いて、結晶性半導体層を選択的に基板に形成してもよい。

【0152】

半導体として、有機半導体材料を用い、印刷法、スプレー法、スピンコート法、液滴吐出法などで形成することができる。この場合、上記エッチング工程が必要ないため、工程数を削減することが可能である。有機半導体としては、低分子材料、高分子材料などが用いられ、有機色素、導電性高分子材料などの材料も用いることができる。有機半導体材料としては、その骨格が共役二重結合から構成される電子共役系の高分子材料が望ましい。代表的には、ポリチオフェン、ポリフルオレン、ポリ（3-アルキルチオフェン）、ポリチオフェン誘導体、ペンタセン等の可溶性の高分子材料を用いることができる。

30

【0153】

その他にも本発明に用いることができる有機半導体材料としては、可溶性の前駆体を成膜した後で処理することにより半導体層を形成することができる材料がある。なお、このような有機半導体材料としては、ポリチエニレンビニレン、ポリ（2,5-チエニレンビニレン）、ポリアセチレン、ポリアセチレン誘導体、ポリアリレンビニレンなどがある。

40

【0154】

前駆体を有機半導体に変換する際には、加熱処理だけではなく塩化水素ガスなどの反応触媒を添加することがなされる。また、これらの可溶性有機半導体材料を溶解させる代表的な溶媒としては、トルエン、キシレン、クロロベンゼン、ジクロロベンゼン、アニソール、クロロフォルム、ジクロロメタン、ブチルラクトン、ブチルセルソルブ、シクロヘキサン、NMP（N-メチル-2-ピロリドン）、シクロヘキサノン、2-ブタノン、ジオキサソ、ジメチルホルムアミド（DMF）または、THF（テトラヒドロフラン）などを適用することができる。

【0155】

50

ゲート電極は、CVD法やスパッタ法、液滴吐出法などを用いて形成することができる。ゲート電極層は、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Si、Ge、Zr、Baから選ばれた元素、又は前記元素を主成分とする合金材料もしくは化合物材料で形成すればよい。また、リン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜や、AgPdCu合金を用いてもよい。また、単層構造でも複数層の構造でもよく、例えば、窒化タングステン膜とモリブデン膜との2層構造としてもよいし、膜厚50nmのタングステン膜、膜厚500nmのアルミニウムとシリコンの合金(Al-Si)膜、膜厚30nmの窒化チタン膜を順次積層した3層構造としてもよい。また、3層構造とする場合、第1の導電膜のタングステんに代えて窒化タングステンを用いてもよいし、第2の導電膜のアルミニウムとシリ

10

【0156】

ゲート電極に可視光に対して透光性を有する透光性の材料を用いることもできる。透光性の導電材料としては、インジウム錫酸化物(ITO)、酸化珪素を含むインジウム錫酸化物(ITSO)、有機インジウム、有機スズ、酸化亜鉛等を用いることができる。また、酸化亜鉛(ZnO)を含むインジウム亜鉛酸化物(IZO(indium zinc oxide))、酸化亜鉛(ZnO)、ZnOにガリウム(Ga)をドーブしたもの、酸化スズ(SnO₂)、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物なども用いてもよい。

20

【0157】

ゲート電極を形成するのにエッチングにより加工が必要な場合、マスクを形成し、ドライエッチングまたはウェットエッチングにより加工すればよい。ICP(Inductively Coupled Plasma:誘導結合型プラズマ)エッチング法を用い、エッチング条件(コイル型の電極に印加される電力量、基板側の電極に印加される電力量、基板側の電極温度等)を適宜調節することにより、電極層をテーパ形状にエッチングすることができる。なお、エッチング用ガスとしては、Cl₂、BCl₃、SiCl₄もしくはCCl₄などを代表とする塩素系ガス、CF₄、SF₆もしくはNF₃などを代表とするフッ素系ガス又はO₂を適宜用いることができる。

30

【0158】

また、基板、絶縁層、半導体層、ゲート絶縁層、層間絶縁層、その他表示装置を構成する絶縁層、導電層などを形成した後、プラズマ処理を用いて酸化または窒化を行うことにより前記基板、絶縁層、半導体層、ゲート絶縁層、層間絶縁層表面を酸化または窒化してもよい。プラズマ処理を用いて半導体層や絶縁層を酸化または窒化すると、当該半導体層や絶縁層の表面が改質され、CVD法やスパッタ法により形成した絶縁層と比較してより緻密な絶縁層とすることができる。よって、ピンホール等の欠陥を抑制し表示装置の特性等を向上させることが可能となる。また上記の様なプラズマ処理は、ゲート電極、配線などの導電層などにも行うことができ、窒化又は酸化(又は窒化及び酸化両方)を行うことにより表面に窒化、又は酸化することができる。

40

【0159】

また、プラズマ処理は、上記ガスの雰囲気中において、電子密度が $1 \times 10^{11} \text{ cm}^{-3}$ 以上であり、プラズマの電子温度が1.5eV以下で行う。より詳しくいうと、電子密度が $1 \times 10^{11} \text{ cm}^{-3}$ 以上 $1 \times 10^{13} \text{ cm}^{-3}$ 以下で、プラズマの電子温度が0.5eV以上1.5eV以下で行う。プラズマの電子密度が高密度であり、基板上に形成された被処理物付近での電子温度が低いため、被処理物に対するプラズマによる損傷を防止することができる。また、プラズマの電子密度が $1 \times 10^{11} \text{ cm}^{-3}$ 以上と高密度であるため、プラズマ処理を用いて、被照射物を酸化または窒化することによって形成される酸化膜または窒化膜は、CVD法やスパッタ法等により形成された膜と比較して膜厚等が均一性に優れ、且つ緻密な膜を形成することができる。また、プラズマの電子温度が1.5e

50

V以下と低い場合、従来のプラズマ処理や熱酸化法と比較して低温度で酸化または窒化処理を行うことができる。たとえば、ガラス基板の歪点よりも100度以上低い温度でプラズマ処理を行っても十分に酸化または窒化処理を行うことができる。なお、プラズマを形成するための周波数としては、マイクロ波(2.45GHz)等の高周波を用いることができる。なお、以下に特に断らない場合は、プラズマ処理として上記条件を用いて行うものとする。

【0160】

本実施の形態では、シングルゲート構造を説明したが、ダブルゲート構造などのマルチゲート構造でもよい。この場合、半導体層の上方、下方にゲート電極層を設ける構造でもよく、半導体層の片側(上方又は下方)にのみ複数ゲート電極層を設ける構造でもよい。半導体層は濃度の異なる不純物領域を有していてもよい。例えば、半導体層のチャンネル領域近傍、ゲート電極層と積層する領域は、低濃度不純物領域とし、その外側の領域を高濃度不純物領域としてもよい。

10

【0161】

薄膜トランジスタ320~323に接続する配線、配線385、配線399、配線317、端子電極層318はPVD法、CVD法、蒸着法等により導電膜を成膜した後、所望の形状にエッチングして形成することができる。また、印刷法、電界メッキ法等により、所定の場所を選択的にソース電極層又はドレイン電極層を形成することができる。更にはリフロー法、ダマシン法を用いても良い。ソース電極層又はドレイン電極層の材料は、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Ta、Mo、Cd、Zn、Fe、Ti、Zr、Ba等の金属、Si、Ge等の半導体又はその合金、若しくはその窒化物を用いて形成すればよい。また透光性の材料も用いることができる。

20

【0162】

また、透光性の導電性材料であれば、インジウム錫酸化物(ITO)、酸化珪素を含むインジウム錫酸化物(ITSO)、酸化亜鉛(ZnO)を含むインジウム亜鉛酸化物(IZO(indium zinc oxide))、酸化亜鉛(ZnO)、ZnOにガリウム(Ga)をドーピングしたもの、酸化スズ(SnO₂)、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物などを用いることができる。

30

【0163】

第1の電極386(画素電極ともいう。)は陽極、または陰極として機能し、Ti、Ni、W、Cr、Pt、Zn、Sn、In、またはMoから選ばれた元素、またはTiN、TiSi_xN_y、WSi_x、WN_x、WSi_xN_y、NbNなどの前記元素を主成分とする合金材料もしくは化合物材料を主成分とする膜またはそれらの積層膜を総膜厚100nm~800nmの範囲で用いられればよい。

【0164】

また、第1の電極386に、透光性を有する導電性材料からなる透明導電膜を用いることもでき、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物などを用いることができる。勿論、インジウム錫酸化物(ITO)、インジウム亜鉛酸化物(IZO)、酸化ケイ素を添加したインジウム錫酸化物(ITSO)なども用いることができる。

40

【0165】

各透光性を有する導電性材料の、組成比の一例を述べる。酸化タングステンを含むインジウム酸化物の組成比は、酸化タングステン1.0wt%、インジウム酸化物99.0wt%とすればよい。酸化タングステンを含むインジウム亜鉛酸化物の組成比は、酸化タングステン1.0wt%、酸化亜鉛0.5wt%、インジウム酸化物98.5wt%とすればよい。酸化チタンを含むインジウム酸化物は、酸化チタン1.0wt%~5.0wt%、インジウム酸化物99.0wt%~95.0wt%とすればよい。インジウム錫酸化物(ITO)の組成比は、酸化錫10.0wt%、インジウム酸化物90.0wt%とすれば

50

よい。インジウム亜鉛酸化物 (IZO) の組成比は、酸化亜鉛 10.7 wt%、インジウム酸化物 89.3 wt% とすればよい。酸化チタンを含むインジウム錫酸化物の組成比は、酸化チタン 5.0 wt%、酸化錫 10.0 wt%、インジウム酸化物 85.0 wt% とすればよい。上記組成比は例であり、適宜その組成比の割合は設定すればよい。

【0166】

また、透光性を有さない金属膜のような材料であっても膜厚を薄く（好ましくは、5 nm ~ 30 nm 程度の厚さ）して光を透過可能な状態としておくことで、第1の電極386から光を放射することが可能となる。また、第1の電極386に用いることのできる金属薄膜としては、チタン、タンゲステン、ニッケル、金、白金、銀、アルミニウム、マグネシウム、カルシウム、リチウム、およびそれらの合金からなる導電膜などを用いることができる。

10

【0167】

第1の電極386は、蒸着法、スパッタ法、CVD法、印刷法、ディスペンサ法または液滴吐出法などを用いて形成することができる。

【0168】

第1の電極386は、その表面が平坦化されるように、CMP法、ポリビニルアルコール系の多孔質体で拭浄し、研磨しても良い。またCMP法を用いた研磨後に、第1の電極386の表面に紫外線照射、酸素プラズマ処理などを行ってもよい。

【0169】

第1の電極386を形成後、加熱処理を行ってもよい。この加熱処理により、第1の電極386中に含まれる水分は放出される。よって、第1の電極386は脱ガスなどを生じないため、第1の電極上に水分によって劣化しやすい発光材料を形成しても、発光材料は劣化せず、信頼性の高い表示装置を作製することができる。

20

【0170】

電界発光層388として、赤色 (R)、緑色 (G)、青色 (B) の発光を示す材料を用いて、それぞれ蒸着マスクを用いた蒸着法等によって選択的に形成することができる。また白 (W) の発光を示す材料を用いて電界発光層を形成してもよい。赤色 (R)、緑色 (G)、青色 (B) の発光を示す材料は液滴吐出法により形成することもでき（低分子または高分子材料など）、この場合マスクを用いずとも、RGBの塗り分けを行うことができるため好ましい。

30

【0171】

第2の電極389としては、Al、Ag、Li、Ca、またはこれらの合金や化合物 MgAg、MgIn、AlLi、CaF₂、または窒化カルシウム等を用いることができる。

【0172】

第2の電極389上にパッシベーション膜（保護膜）として絶縁層を設けてもよい。このように第2の電極389を覆うようにしてパッシベーション膜を設けることは有効である。パッシベーション膜としては、窒化珪素、酸化珪素、酸化窒化珪素、窒化酸化珪素、窒化アルミニウム、酸化窒化アルミニウム、窒素含有量が酸素含有量よりも多い窒化酸化アルミニウムまたは酸化アルミニウム、ダイヤモンドライクカーボン (DLC)、窒素含有炭素膜を含む絶縁膜からなり、該絶縁膜を単層もしくは組み合わせた積層を用いることができる。又はシロキサン樹脂を用いてもよい。

40

【0173】

この際、カバレッジの良い膜をパッシベーション膜として用いることが好ましく、炭素膜、特にDLC膜を用いることは有効である。DLC膜は室温から100 以下の温度範囲で成膜可能であるため、耐熱性の低い電界発光層388の上方にも容易に成膜することができる。DLC膜は、プラズマCVD法（代表的には、RFプラズマCVD法、マイクロ波CVD法、電子サイクロトロン共鳴 (ECR) CVD法、熱フィラメントCVD法など）、燃焼炎法、スパッタ法、イオンビーム蒸着法、レーザ蒸着法などで形成することができる。成膜に用いる反応ガスは、水素ガスと、炭化水素系のガス（例えばCH₄、C₂H₂、C₆H₆ など）とを用い、グロー放電によりイオン化し、負の自己バイアスがかかっ

50

たカソードにイオンを加速衝突させて成膜する。また、CN膜は反応ガスとして C_2H_4 ガスと N_2 ガスとを用いて形成すればよい。DL膜は酸素に対するブロッキング効果が高く、電界発光層388の酸化を抑制することが可能である。そのため、この後に続く封止工程を行う間に電界発光層388が酸化するといった問題を防止できる。

【0174】

発光素子390が形成された基板300と、封止基板395とをシール材392によって固着し、発光素子を封止する。シール材392としては、代表的には可視光硬化性、紫外線硬化性または熱硬化性の樹脂を用いるのが好ましい。例えば、ビスフェノールA型液状樹脂、ビスフェノールA型固形樹脂、含プロムエポキシ樹脂、ビスフェノールF型樹脂、ビスフェノールAD型樹脂、フェノール型樹脂、クレゾール型樹脂、ノボラック型樹脂、環状脂肪族エポキシ樹脂、エピビス型エポキシ樹脂、グリジジルエステル樹脂、グリジシルアミン系樹脂、複素環式エポキシ樹脂、変性エポキシ樹脂等のエポキシ樹脂を用いることができる。なお、シール材で囲まれた領域には充填材393を充填してもよく、窒素雰囲気下で封止することによって、窒素等を封入してもよい。下方放射型であれば、充填材393は透光性を有する必要はないが、充填材393を透過して光を取り出す構造の場合は、透光性を有する必要がある。代表的には可視光硬化、紫外線硬化または熱硬化のエポキシ樹脂を用いればよい。以上の工程において、本実施の形態における、発光素子を用いた表示機能を有する表示装置が完成する。また充填材は、液状の状態で滴下し、表示装置内に充填することもできる。充填剤として、乾燥剤などの吸湿性を含む物質を用いると、さらなる吸水効果が得られ、素子の劣化を防ぐことができる。

【0175】

表示装置内には素子の水分による劣化を防ぐため、乾燥剤が設置される。本実施の形態では、乾燥剤は、画素領域を取り囲むように封止基板に形成された凹部に設置され、表示装置の薄型化を妨げない構成とする。また、配線に対応する領域にも乾燥剤を形成し、吸水面積を広く取ると、吸水効果が高い。また、直接発光しない配線上に乾燥剤を形成しているので、光取り出し効率を低下させることもない。

【0176】

なお、本実施の形態では、ガラス基板で発光素子を封止した場合を示すが、封止の処理とは、発光素子を水分から保護するための処理であり、カバー材で機械的に封入する方法、熱硬化性樹脂又は紫外光硬化性樹脂で封入する方法、金属酸化物や金属窒化物等のバリア能力が高い薄膜により封止する方法のいずれかを用いる。カバー材としては、ガラス、セラミックス、プラスチックもしくは金属を用いることができるが、カバー材側に光を放射させる場合は透光性でなければならない。また、カバー材と上記発光素子が形成された基板とは熱硬化性樹脂又は紫外光硬化性樹脂等のシール材を用いて貼り合わせられ、熱処理又は紫外光照射処理によって樹脂を硬化させて密閉空間を形成する。この密閉空間の中に酸化バリウムに代表される吸湿材を設けることも有効である。この吸湿材は、シール材の上に接して設けても良いし、発光素子よりの光を妨げないような、隔壁の上や周辺部に設けても良い。さらに、カバー材と発光素子の形成された基板との空間を熱硬化性樹脂若しくは紫外光硬化性樹脂で充填することも可能である。この場合、熱硬化性樹脂若しくは紫外光硬化性樹脂の中に酸化バリウムに代表される吸湿材を添加しておくことは有効である。

【0177】

画素内に発光素子より射出された光を遮断する配線が多数存在すると、下方照射、両方照射型の表示装置において画素の開口率が低下してしまう。本発明においては発光素子390と、薄膜トランジスタ321とを別々の一定の電位に保たれている配線にそれぞれ接続せず、同じ配線に接続し共通化することから、画素内に複数の配線を設ける必要がなくなる。よって、画素内の配線数が減少し画素の開口率を向上させることができる。

【0178】

また、配線同士が密に設置され、配線構成が複雑かつ精密化しない構成とすることができるため、工程が複雑化しなくてもよい。よって、複雑な工程やパターン形状などに起因す

る形状不良も防止することができ、歩留まりが向上する。従って、高信頼性の表示装置を低コストで生産性よく作製することができる。

【0179】

本実施の形態は、実施の形態1乃至17とそれぞれ組み合わせ用いることが可能である。

【0180】

(実施の形態19)

本発明を適用して発光素子を有する表示装置を形成することができるが、該発光素子から発せられる光は、下方放射、上方放射、両方放射のいずれかを行う。発光素子から発せられる光は、素子を有する基板より光を取り出す下方放射、封止基板側より光を放射する上方放射、発光素子を挟み込む両方の基板より光を放射する両方放射のいずれかを行う。こ

10

【0181】

本実施の形態では、画素に用いる薄膜トランジスタとして、逆スタガ型の薄膜トランジスタを用いる例を示す。本発明に用いることのできるトランジスタは、特に限定されず、トップゲート構造であっても、本実施の形態で示すようなボトムゲート構造であってもよい。逆スタガ型の薄膜トランジスタはチャンネルエッチ型とチャンネル保護型があるが、本実施の形態ではチャンネル保護層を有するチャンネル保護型の逆スタガ薄膜トランジスタを用いる例を示す。また、トランジスタ上に隔壁として機能する絶縁層を形成しており、トランジスタと隔壁との間に層間絶縁層を形成しない例を示す。

20

【0182】

本発明において、配線層若しくは電極層を形成する導電層や、所定のパターンを形成するためのマスク層などを、液滴吐出法のような選択的にパターンを形成できる方法により形成してもよい。液滴吐出(噴出)法(その方式によっては、インクジェット法とも呼ばれる。)は、特定の目的に調合された組成物の液滴を選択的に吐出(噴出)して所定のパターン(導電層や絶縁層など)を形成することができる。この際、被形成領域にぬれ性や密着性を制御する処理を行ってもよい。また、パターンが転写、または描写できる方法、例えば印刷法(スクリーン印刷やオフセット印刷などパターンが形成される方法)、ディスプレイ法なども用いることができる。

【0183】

液滴吐出法を用いて膜(絶縁膜、又は導電膜など)を形成する場合、粒子状に加工された膜材料を含む組成物を吐出し、焼成によって融合や融着接合させ固化することで膜を形成する。このように導電性材料を含む組成物を吐出し、焼成することによって形成された膜においては、スパッタ法などで形成した膜が、多くは柱状構造を示すのに対し、多くの粒界を有する多結晶状態を示すことが多い。また、流動性を有する液状の状態では被形成領域に付着させるため、液状状態の形状を反映し、表面がなだらかで曲率を有する様な形状となる場合がある。

30

【0184】

液滴吐出法に用いる液滴吐出手段とは、組成物の吐出口を有するノズルや、1つ又は複数のノズルを具備したヘッド等の液滴を吐出する手段を有するものの総称とする。液滴吐出手段が具備するノズルの径は、0.02~100 μm (好適には30 μm 以下)に設定し、該ノズルから吐出される組成物の吐出量は0.001 pl ~100 pl (好適には0.1 pl 以上40 pl 以下、より好ましくは10 pl 以下)に設定する。吐出量は、ノズルの径の大きさに比例して増加する。また、被処理物とノズルの吐出口との距離は、所望の箇所に滴下するために、出来る限り近づけておくことが好ましく、好適には0.1~3 mm (好適には1 mm 以下)程度に設定する。

40

【0185】

吐出口から吐出する組成物は、導電性材料を溶媒に溶解又は分散させたものを用いる。導電性材料とは、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al等の金属の微粒子又は分散性ナノ粒子に相当し、Cd、Znの金属硫化物、Fe、Ti、Si、Ge

50

、Zr、Baなどの酸化物、ハロゲン化銀等の微粒子又は分散性ナノ粒子も混合してもよい。前記導電性材料も混合して用いてもよい。また、透明導電膜として、インジウム錫酸化物(ITO)、酸化珪素を含むインジウム錫酸化物(ITSO)、有機インジウム、有機スズ、酸化亜鉛(ZnO)、窒化チタン等を用いることができる。また、酸化亜鉛を含むインジウム亜鉛酸化物(IZO(indium zinc oxide))、ZnOにガリウム(Ga)をドーブしたものの、酸化スズ(SnO₂)、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物なども用いてもよい。但し、吐出口から吐出する組成物は、比抵抗値を考慮して、金、銀、銅のいずれかの材料を溶媒に溶解又は分散させたものを用いることが好適であり、より好適には、低抵抗な銀、銅を用いる

10

【0186】

吐出する組成物は、導電性材料を溶媒に溶解又は分散させたものであるが、他にも分散剤や、バインダーと呼ばれる熱硬化性樹脂が含まれている。特にバインダーに関しては、焼成時にクラックや不均一な形状変化が発生するのを防止する働きを持つ。よって、形成される導電層には、有機材料が含まれることがある。含まれる有機材料は、加熱温度、雰囲気、時間により異なる。この有機材料は、金属粒子のバインダー、溶媒、分散剤、及び被覆剤として機能する有機樹脂などであり、代表的には、ポリイミド、アクリル、ノボラック樹脂、メラミン樹脂、フェノール樹脂、エポキシ樹脂、珪素樹脂、フラン樹脂、ジアリルフタレート樹脂等が挙げられる。

20

【0187】

また、導電性材料の周りに他の導電性材料がコーティングされ、複数の層になっている粒子でも良い。例えば、銅の周りにニッケルボロン(NiB)がコーティングされ、その周囲に銀がコーティングされている3層構造の粒子などを用いても良い。溶媒は、酢酸ブチル、酢酸エチル等のエステル類、イソプロピルアルコール、エチルアルコール等のアルコール類、メチルエチルケトン、アセトン等の有機溶剤等、又は水を用いる。組成物の粘度は20 mPa・s(cP)以下が好適であり、これは、吐出時に乾燥が起こることを防止し、吐出口から組成物を円滑に吐出できるようにするためである。また、組成物の表面張力は、40 mN/m以下が好適である。但し、用いる溶媒や、用途に合わせて、組成物の粘度等は適宜調整するとよい。一例として、ITOや、有機インジウム、有機スズを溶媒に溶解又は分散させた組成物の粘度は5~20 mPa・s、銀を溶媒に溶解又は分散させた組成物の粘度は5~20 mPa・s、金を溶媒に溶解又は分散させた組成物の粘度は5~20 mPa・sに設定するとよい。

30

【0188】

また、導電層は、複数の導電性材料を積層しても良い。また、始めに導電性材料として銀を用いて、液滴吐出法で導電層を形成した後、銅などでめっきを行ってもよい。めっきは電気めっきや化学(無電界)めっき法で行えばよい。めっきは、めっきの材料を有する溶液を満たした容器に基板表面を浸してもよいが、基板を斜め(または垂直)に立てて設置し、めっきする材料を有する溶液を、基板表面に流すように塗布してもよい。基板を立てて溶液を塗布するようにめっきを行うと、工程装置が小型化する利点がある。

40

【0189】

各ノズルの径や所望のパターン形状などに依存するが、ノズルの目詰まり防止や高精細なパターンの作製のため、導電体の粒子の径はなるべく小さい方が好ましく、好適には粒径0.1 μm以下の粒子サイズが好ましい。組成物は、電解法、アトマイズ法又は湿式還元法等の方法で形成されるものであり、その粒子サイズは、一般的に約0.01~10 μmである。但し、ガス中蒸発法で形成すると、分散剤で保護されたナノ分子は約7 nmと微細であり、またこのナノ粒子は、被覆剤を用いて各粒子の表面を覆うと、溶剤中に凝集がなく、室温で安定に分散し、液体とほぼ同じ挙動を示す。従って、被覆剤を用いることが

50

好ましい。

【0190】

また、組成物を吐出する工程は、減圧下で行ってもよい。減圧下で行うと、導電層の表面に酸化膜などが形成されないため好ましい。組成物を吐出後、乾燥と焼成の一方又は両方の工程を行う。乾燥と焼成の工程は、両工程とも加熱処理の工程であるが、例えば、乾燥は100度で3分間、焼成は200～350度で15分間～60分間で行うもので、その目的、温度と時間が異なるものである。乾燥の工程、焼成の工程は、常圧下又は減圧下で、レーザー光の照射や瞬間熱アニール、加熱炉などにより行う。なお、この加熱処理を行うタイミングは特に限定されない。乾燥と焼成の工程を良好に行うためには、基板を加熱しておいてもよく、そのときの温度は、基板等の材質に依存するが、一般的には100～800度（好ましくは200～350度）とする。本工程により、組成物中の溶媒の揮発、又は化学的に分散剤を除去するとともに、周囲の樹脂が硬化収縮することで、ナノ粒子間を接触させ、融合と融着を加速する。

10

【0191】

レーザー光の照射は、連続発振またはパルス発振の気体レーザー又は固体レーザーを用いれば良い。前者の気体レーザーとしては、エキシマレーザー、YAGレーザー等が挙げられ、後者の固体レーザーとしては、Cr、Nd等がドーピングされたYAG、YVO₄、GdVO₄等の結晶を使ったレーザー等が挙げられる。なお、レーザー光の吸収率の関係から、連続発振のレーザーを用いることが好ましい。また、パルス発振と連続発振を組み合わせたレーザー照射方法を用いてもよい。但し、基板の耐熱性に依っては、レーザー光の照射による加熱処理は、該基板を破壊しないように、数マイクロ秒から数十秒の間で瞬間的に行うとよい。瞬間熱アニール(RTA)は、不活性ガスの雰囲気下で、紫外光乃至赤外光を照射する赤外線ランプやハロゲンランプなどを用いて、急激に温度を上昇させ、数分～数マイクロ秒の間で瞬間的に熱を加えて行う。この処理は瞬間的に行うために、実質的に最表面の薄膜のみを加熱することができ、下層の膜には影響を与えない。つまり、プラスチック基板等の耐熱性が弱い基板にも影響を与えない。

20

【0192】

また、液滴吐出法により、液状の組成物を吐出し、被形成物を形成した後、その平坦性を高めるために表面を圧力によってプレスして平坦化してもよい。プレスの方法としては、ローラー状のものを表面に走査する、又は平坦な板状な物で表面を垂直にプレスすることによって、凹凸を軽減すればよい。プレスする時に、加熱工程を行っても良い。また溶剤等によって表面を軟化、または溶解させエアナイフで表面の凹凸部を除去しても良い。また、CMP法を用いて研磨しても良い。この工程は、液滴吐出法によって凹凸が生じる場合に、その表面の平坦化する場合適用することができる。

30

【0193】

上記液滴吐出法による膜の形成方法を、導電層を例として説明したが、吐出、乾燥、焼成、溶媒等の条件、及び詳細な説明は、本実施の形態で形成する絶縁層にも適用することができる。液滴吐出法を組み合わせることで、スピンコート法などによる全面塗布形成に比べ、コストダウンが可能になる。

【0194】

図16は、発光素子と発光素子に接続する駆動用トランジスタとして機能するトランジスタとを示す断面図であり、発光素子より射出された光は図中の矢印の方向に射出される。なお、封止に用いられる基板は図16においては省略してある。

40

【0195】

図16(A)乃至(C)のそれぞれの画素において、トランジスタ481、トランジスタ461、トランジスタ471は、同様に作製される逆スタガ型薄膜トランジスタである。よってトランジスタ481を例にとって説明するが、トランジスタ461、トランジスタ471も同様な構造である。

【0196】

トランジスタ481は、透光性を有する基板480上に設けられ、ゲート電極層493、

50

ゲート絶縁膜497、半導体層494、n型を有する半導体層495a、n型を有する半導体層495b、ソース電極層又はドレイン電極層487a、ソース電極層又はドレイン電極層487b、チャンネル保護層496により形成される。

【0197】

本実施の形態では、半導体層として結晶性半導体層を用い、一導電型の半導体層としてn型を有する半導体層を用いる。n型を有する半導体層を形成するかわりに、PH₃ガスによるプラズマ処理を行うことによって、半導体層に導電性を付与してもよい。半導体層は本実施の形態に限定されず、非晶質半導体層を用いることもできる。本実施の形態のようにポリシリコンのような結晶性半導体層を用いる場合、一導電型の半導体層を形成せず、結晶性半導体層に不純物を導入(添加)して一導電型を有する不純物領域を形成してもよい。また、ペンタセンなどの有機半導体を用いることもでき、有機半導体を液滴吐出法などによって選択的に形成すると、所望の形状へのエッチング加工の工程を簡略化することができる。

10

【0198】

本実施の形態では、半導体層494として非晶質半導体層を結晶化し、結晶性半導体層を形成する。結晶化工程で、非晶質半導体層に結晶化を促進する元素(触媒元素、金属元素とも示す)を添加し、熱処理(550 ~ 750 で3分~24時間)により結晶化を行う。結晶化を助長する元素としては、この珪素の結晶化を助長する金属元素としては鉄(Fe)、ニッケル(Ni)、コバルト(Co)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスニウム(Os)、イリジウム(Ir)、白金(Pt)、銅(Cu)及び金(Au)から選ばれた一種又は複数種類を用いることができ、本実施の形態ではニッケルを用いる。

20

【0199】

結晶化を促進する元素を結晶性半導体層から除去、又は軽減するため、結晶性半導体層に接して、不純物元素を含む半導体層を形成し、ゲッタリングシンクとして機能させる。不純物元素としては、n型を付与する不純物元素、p型を付与する不純物元素や希ガス元素などを用いることができ、例えばリン(P)、窒素(N)、ヒ素(As)、アンチモン(Sb)、ビスマス(Bi)、ボロン(B)、ヘリウム(He)、ネオン(Ne)、アルゴン(Ar)、Kr(クリプトン)、Xe(キセノン)から選ばれた一種または複数種を用いることができる。本実施の形態では、ゲッタリングシンクとして機能する不純物元素を含む半導体層を、n型を付与する不純物元素であるリン(P)を含んだn型を有する半導体層を形成する。結晶化を促進する元素を含む結晶性半導体層に、n型を有する半導体層を形成し、熱処理(550 ~ 750 で3分~24時間)を行う。結晶性半導体層中に含まれる結晶化を促進する元素は、n型を有する半導体層中に移動し、結晶性半導体層中の結晶化を促進する元素は除去、又は軽減され、半導体層494が形成される。一方n型を有する半導体層は、結晶性を促進する元素である金属元素を含む、n型を有する半導体層となり、その後形状を加工されてn型を有する半導体層495a、n型を有する半導体層495bとなる。このようにn型を有する半導体層は、半導体層494のゲッタリングシンクとしても機能し、そのままソース領域及びドレイン領域としても機能する。

30

【0200】

本実施の形態では、半導体層の結晶化工程とゲッタリング工程を複数の加熱処理により行うが、結晶化工程とゲッタリング工程を一度の加熱処理により行うこともできる。この場合は、非晶質半導体層を形成し、結晶化を促進する元素を添加し、ゲッタリングシンクとなる半導体層を形成した後、加熱処理を行えばよい。

40

【0201】

本実施の形態では、ゲート絶縁層を複数層の積層で形成し、ゲート絶縁膜497としてゲート電極層493側から窒化酸化珪素膜、酸化窒化珪素膜を形成し、2層の積層構造とする。積層される絶縁層は、同チャンバー内で真空を破らずに同一温度下で、反応ガスを切り変えながら連続的に形成するとよい。真空を破らずに連続的に形成すると、積層する膜同士の界面が汚染されるのを防ぐことができる。

50

【0202】

チャンネル保護層496は、液滴吐出法を用いてポリイミド又はポリビニルアルコール等を滴下してもよい。その結果、露光工程を省略することができる。チャンネル保護層としては、無機材料（酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素など）、感光性または非感光性の有機材料（有機樹脂材料）（ポリイミド、アクリル、ポリアミド、ポリイミドアミド、ベンゾシクロブテンなど）、レジスト、低誘電率材料などの一種、もしくは複数種からなる膜、またはこれらの膜の積層などを用いることができる。また、シロキサン樹脂材料を用いてもよい。作製法としては、プラズマCVD法や熱CVD法などの気相成長法やスパッタリング法を用いることができる。また、液滴吐出法や、印刷法（スクリーン印刷やオフセット印刷などパターンが形成される方法）を用いることもできる。スピコート法で得られる薄膜なども用いることができる。

10

【0203】

まず、基板480側に放射する場合、つまり下方放射を行う場合について、図16(A)を用いて説明する。この場合、トランジスタ481に電氣的に接続するように、ソース電極層又はドレイン電極層487bに接して、第1の電極層484、電界発光層485、第2の電極層486が順に積層される。光が透過する基板480は少なくとも可視領域の光に対して透光性を有する必要がある。次に、基板460と反対側に放射する場合、つまり上方放射を行う場合について、図16(B)を用いて説明する。トランジスタ461は、前述した薄膜トランジスタの同様に形成することができる。

【0204】

トランジスタ461に電氣的に接続するソース電極層又はドレイン電極層462が第1の電極層463と接し、電氣的に接続する。第1の電極層463、電界発光層464、第2の電極層465が順に積層される。ソース電極層又はドレイン電極層462は反射性を有する金属層であり、発光素子から放射される光を矢印の上面に反射する。ソース電極層又はドレイン電極層462は第1の電極層463と積層する構造となっているので、第1の電極層463に透光性の材料を用いて、光が透過しても、該光はソース電極層又はドレイン電極層462において反射され、基板460と反対側に放射する。もちろん第1の電極層463を、反射性を有する金属膜を用いて形成してもよい。発光素子から放出する光は第2の電極層465を透過して放出されるので、第2の電極層465は、少なくとも可視光領域において透光性を有する材料で形成する。

20

30

【0205】

光が基板470側とその反対側の両側に放射する場合、つまり両方放射を行う場合について、図16(C)を用いて説明する。トランジスタ471もチャンネル保護型の薄膜トランジスタである。トランジスタ471の半導体層に電氣的に接続するソース電極層又はドレイン電極層477に第1の電極層472が電氣的に接続している。第1の電極層472、電界発光層473、第2の電極層474が順に積層される。このとき、第1の電極層472と第2の電極層474のどちらも少なくとも可視領域において透光性を有する材料、又は光を透過できる厚さで形成すると、両方放射が実現する。この場合、光が透過する絶縁層や基板470も少なくとも可視領域の光に対して透光性を有する必要がある。

【0206】

本実施の形態において適用できる発光素子の形態を図15に示す。図15は発光素子の素子構造であり、第1の電極層870と第2の電極層850との間に、有機化合物と無機化合物を混合してなる電界発光層860が挟持されている発光素子である。電界発光層860は、図示した通り、第1の層804、第2の層803、第3の層802から構成されている。

40

【0207】

まず、第1の層804は、第2の層803にホールを輸送する機能を担う層であり、少なくとも第1の有機化合物と、第1の有機化合物に対して電子受容性を示す第1の無機化合物とを含む構成である。重要なのは、単に第1の有機化合物と第1の無機化合物が混ざり合っているのではなく、第1の無機化合物が第1の有機化合物に対して電子受容性を示す

50

点である。このような構成とすることで、本来内在的なキャリアをほとんど有さない第1の有機化合物に多くのホールキャリアが発生し、極めて優れたホール注入性、ホール輸送性を示す。

【0208】

したがって第1の層804は、無機化合物を混合することによって得られると考えられている効果（耐熱性の向上など）だけでなく、優れた導電性（第1の層804においては特に、ホール注入性および輸送性）をも得ることができる。このことは、互いに電子的な相互作用を及ぼさない有機化合物と無機化合物を単に混合した従来のホール輸送層では、得られない効果である。この効果により、従来よりも駆動電圧を低くすることができる。また、駆動電圧の上昇を招くことなく第1の層804を厚くすることができるため、ゴミ等に起因する素子の短絡も抑制することができる。

10

【0209】

ところで、上述したように、第1の有機化合物にはホールキャリアが発生するため、第1の有機化合物としてはホール輸送性の有機化合物が好ましい。ホール輸送性の有機化合物としては、例えば、フタロシアニン（略称：H₂Pc）、銅フタロシアニン（略称：CuPc）、バナジルフタロシアニン（略称：VOPc）、4,4',4''-トリス（N,N-ジフェニルアミノ）トリフェニルアミン（略称：TDATA）、4,4',4''-トリス〔N-（3-メチルフェニル）-N-フェニルアミノ〕トリフェニルアミン（略称：MTDATA）、1,3,5-トリス〔N,N-ジ（m-トリル）アミノ〕ベンゼン（略称：m-MTDAB）、N,N'-ジフェニル-N,N'-ビス（3-メチルフェニル）-1,1'-ピフェニル-4,4'-ジアミン（略称：TPD）、4,4'-ビス〔N-（1-ナフチル）-N-フェニルアミノ〕ピフェニル（略称：NPB）、4,4'-ビス〔N-〔4-ジ（m-トリル）アミノ〕フェニル-N-フェニルアミノ〕ピフェニル（略称：DNTPD）、4,4',4''-トリス（N-カルバゾリル）トリフェニルアミン（略称：CTTA）などが挙げられるが、これらに限定されることはない。また、上述した化合物の中でも、TDATA、MTDATA、m-MTDAB、TPD、NPB、DNTPD、CTTAなどに代表される芳香族アミン化合物は、ホールキャリアを発生しやすく、第1の有機化合物として好適な化合物群である。

20

【0210】

一方、第1の無機化合物は、第1の有機化合物から電子を受け取りやすいものであれば何であってよく、種々の金属酸化物または金属窒化物が可能であるが、周期表第4族乃至第12族のいずれかの遷移金属酸化物が電子受容性を示しやすく好適である。具体的には、酸化チタン、酸化ジルコニウム、酸化バナジウム、酸化モリブデン、酸化タングステン、酸化レニウム、酸化ルテニウム、酸化亜鉛などが挙げられる。また、上述した金属酸化物の中でも、周期表第4族乃至第8族のいずれかの遷移金属酸化物は電子受容性の高いものが多く、好ましい一群である。特に酸化バナジウム、酸化モリブデン、酸化タングステン、酸化レニウムは真空蒸着が可能で扱いやすいため、好適である。

30

【0211】

なお、第1の層804は、上述した有機化合物と無機化合物の組み合わせを適用した層を、複数積層して形成していてもよい。また、他の有機化合物あるいは他の無機化合物をさらに含んでもよい。

40

【0212】

次に、第3の層802について説明する。第3の層802は、第2の層803に電子を輸送する機能を担う層であり、少なくとも第3の有機化合物と、第3の有機化合物に対して電子供与性を示す第3の無機化合物とを含む構成である。重要なのは、単に第3の有機化合物と第3の無機化合物が混ざり合っているのではなく、第3の無機化合物が第3の有機化合物に対して電子供与性を示す点である。このような構成とすることで、本来内在的なキャリアをほとんど有さない第3の有機化合物に多くの電子キャリアが発生し、極めて優れた電子注入性、電子輸送性を示す。

【0213】

50

したがって第3の層802は、無機化合物を混合することによって得られると考えられている効果（耐熱性の向上など）だけでなく、優れた導電性（第3の層802においては特に、電子注入性および輸送性）をも得ることができる。このことは、互いに電子的な相互作用を及ぼさない有機化合物と無機化合物を単に混合した従来の電子輸送層では、得られない効果である。この効果により、従来よりも駆動電圧を低くすることができる。また、駆動電圧の上昇を招くことなく第3の層802を厚くすることができるため、ゴミ等に起因する素子の短絡も抑制することができる。

【0214】

ところで、上述したように、第3の有機化合物には電子キャリアが発生するため、第3の有機化合物としては電子輸送性の有機化合物が好ましい。電子輸送性の有機化合物としては、例えば、トリス（8-キノリノラト）アルミニウム（略称：Alq₃）、トリス（4-メチル-8-キノリノラト）アルミニウム（略称：Almq₃）、ビス（10-ヒドロキシベンゾ[h]-キノリノラト）ベリリウム（略称：BeBq₂）、ビス（2-メチル-8-キノリノラト）（4-フェニルフェノラト）アルミニウム（略称：BALq）、ビス[2-（2'-ヒドロキシフェニル）ベンゾオキサゾラト]亜鉛（略称：Zn（BOX）₂）、ビス[2-（2'-ヒドロキシフェニル）ベンゾチアゾラト]亜鉛（略称：Zn（BTZ）₂）、バソフェナントロリン（略称：BPhen）、バソキュプロイン（略称：BCP）、2-（4-ピフェニル）-5-（4-tert-ブチルフェニル）-1,3,4-オキサジアゾール（略称：PBD）、1,3-ビス[5-（4-tert-ブチルフェニル）-1,3,4-オキサジアゾール-2-イル]ベンゼン（略称：OXD-7）、2,2',2''-（1,3,5-ベンゼントリイル）-トリス（1-フェニル-1H-ベンゾイミダゾール）（略称：TPBI）、3-（4-ピフェニル）-4-フェニル-5-（4-tert-ブチルフェニル）-1,2,4-トリアゾール（略称：TAZ）、3-（4-ピフェニル）-4-（4-エチルフェニル）-5-（4-tert-ブチルフェニル）-1,2,4-トリアゾール（略称：p-EtTAZ）などが挙げられるが、これらに限定されることはない。また、上述した化合物の中でも、Alq₃、Almq₃、BeBq₂、BALq、Zn（BOX）₂、Zn（BTZ）₂などに代表される芳香環を含むキレート配位子を有するキレート金属錯体や、BPhen、BCPなどに代表されるフェナントロリン骨格を有する有機化合物や、PBD、OXD-7などに代表されるオキサジアゾール骨格を有する有機化合物は、電子キャリアを発生しやすく、第3の有機化合物として好適な化合物群である。

【0215】

一方、第3の無機化合物は、第3の有機化合物に電子を与えやすいものであれば何であってもよく、種々の金属酸化物または金属窒化物が可能であるが、アルカリ金属酸化物、アルカリ土類金属酸化物、希土類金属酸化物、アルカリ金属窒化物、アルカリ土類金属窒化物、希土類金属窒化物が電子供与性を示しやすく好適である。具体的には、酸化リチウム、酸化ストロンチウム、酸化バリウム、酸化エルビウム、窒化リチウム、窒化マグネシウム、窒化カルシウム、窒化イットリウム、窒化ランタンなどが挙げられる。特に酸化リチウム、酸化バリウム、窒化リチウム、窒化マグネシウム、窒化カルシウムは真空蒸着が可能で扱いやすいため、好適である。

【0216】

なお、第3の層802は、上述した有機化合物と無機化合物の組み合わせを適用した層を、複数積層して形成してもよい。また、他の有機化合物あるいは他の無機化合物をさらに含んでもよい。

【0217】

次に、第2の層803について説明する。第2の層803は発光機能を担う層であり、発光性の第2の有機化合物を含む。また、第2の無機化合物を含む構成であってもよい。第2の層803は、種々の発光性の有機化合物、無機化合物を用いて形成することができる。ただし、第2の層803は、第1の層804や第3の層802に比べて電流が流れにくいと考えられるため、その膜厚は10nm～100nm程度が好ましい。

10

20

30

40

50

【0218】

第2の有機化合物としては、発光性の有機化合物であれば特に限定されることはなく、例えば、9,10-ジ(2-ナフチル)アントラセン(略称:DNA)、9,10-ジ(2-ナフチル)-2-tert-ブチルアントラセン(略称:t-BuDNA)、4,4'-ビス(2,2-ジフェニルビニル)ピフェニル(略称:DPVBi)、クマリン30、クマリン6、クマリン545、クマリン545T、ペリレン、ルブレン、ペリフランテン、2,5,8,11-テトラ(tert-ブチル)ペリレン(略称:TBP)、9,10-ジフェニルアントラセン(略称:DPA)、5,12-ジフェニルテトラセン、4-(ジシアノメチレン)-2-メチル-[p-(ジメチルアミノ)スチリル]-4H-ピラン(略称:DCM1)、4-(ジシアノメチレン)-2-メチル-6-[2-(ジュロリジン-9-イル)エチニル]-4H-ピラン(略称:DCM2)、4-(ジシアノメチレン)-2,6-ビス[p-(ジメチルアミノ)スチリル]-4H-ピラン(略称:BisDCM)等が挙げられる。また、ビス[2-(4',6'-ジフルオロフェニル)ピリジナト-N,C^{2'}]イリジウム(ピコリナート)(略称:Irpic)、ビス{2-[3',5'-ビス(トリフルオロメチル)フェニル]ピリジナト-N,C^{2'}}イリジウム(ピコリナート)(略称:Ir(CF₃ppy)₂(pic))、トリス(2-フェニルピリジナト-N,C^{2'})イリジウム(略称:Ir(ppy)₃)、ビス(2-フェニルピリジナト-N,C^{2'})イリジウム(アセチルアセトナート)(略称:Ir(ppy)₂(cac))、ビス[2-(2'-チエニル)ピリジナト-N,C^{3'}]イリジウム(アセチルアセトナート)(略称:Ir(thp)₂(cac))、ビス(2-フェニルキノリナト-N,C^{2'})イリジウム(アセチルアセトナート)(略称:Ir(pq)₂(cac))、ビス[2-(2'-ベンゾチエニル)ピリジナト-N,C^{3'}]イリジウム(アセチルアセトナート)(略称:Ir(btp)₂(cac))などの燐光を放出できる化合物を用いることもできる。

10

20

【0219】

第2の層803を一重項励起発光材料の他、金属錯体などを含む三重項励起材料を用いても良い。例えば、赤色の発光性の画素、緑色の発光性の画素及び青色の発光性の画素のうち、輝度半減時間が比較的短い赤色の発光性の画素を三重項励起発光材料で形成し、他を一重項励起発光材料で形成する。三重項励起発光材料は発光効率が良いので、同じ輝度を得るのに消費電力が少なく済むという特徴がある。すなわち、赤色画素に適用した場合、発光素子に流す電流量が少なく済むので、信頼性を向上させることができる。低消費電力化として、赤色の発光性の画素と緑色の発光性の画素とを三重項励起発光材料で形成し、青色の発光性の画素を一重項励起発光材料で形成しても良い。人間の視感度が高い緑色の発光素子も三重項励起発光材料で形成することで、より低消費電力化を図ることができる。

30

【0220】

また、第2の層803においては、上述した発光を示す第2の有機化合物だけでなく、さらに他の有機化合物が添加されていてもよい。添加できる有機化合物としては、例えば、先に述べたTDATA、MTDATA、m-MTDAB、TPD、NPB、DNTPD、TCTA、Alq₃、Almq₃、BeBq₂、BALq、Zn(BOX)₂、Zn(BTZ)₂、BPhen、BCP、PBD、OXD-7、TPBI、TAZ、p-EtTAZ、DNA、t-BuDNA、DPVBiなどの他、4,4'-ビス(N-カルバゾリル)ピフェニル(略称:CBP)、1,3,5-トリス[4-(N-カルバゾリル)フェニル]ベンゼン(略称:TCPB)などを用いることができるが、これらに限定されることはない。なお、このように第2の有機化合物以外に添加する有機化合物は、第2の有機化合物を効率良く発光させるため、第2の有機化合物の励起エネルギーよりも大きい励起エネルギーを有し、かつ第2の有機化合物よりも多く添加されていることが好ましい(それにより、第2の有機化合物の濃度消光を防ぐことができる)。あるいはまた、他の機能として、第2の有機化合物と共に発光を示してもよい(それにより、白色発光なども可能となる)。

40

50

【 0 2 2 1 】

第2の層803は、発光波長帯の異なる発光層を画素毎に形成して、カラー表示を行う構成としても良い。典型的には、R（赤）、G（緑）、B（青）の各色に対応した発光層を形成する。この場合にも、画素の光放射側にその発光波長帯の光を透過するフィルターを設けた構成とすることで、色純度の向上や、画素部の鏡面化（映り込み）の防止を図ることができる。フィルターを設けることで、従来必要であるとされていた円偏光板などを省略することが可能となり、発光層から放射される光の損失を無くすることができる。さらに、斜方から画素部（表示画面）を見た場合に起こる色調の変化を低減することができる。

【 0 2 2 2 】

第2の層803で用いることのできる材料は低分子系有機発光材料でも高分子系有機発光材料でもよい。高分子系有機発光材料は低分子系に比べて物理的強度が高く、素子の耐久性が高い。また塗布により成膜することが可能であるので、素子の作製が比較的容易である。

10

【 0 2 2 3 】

発光色は、発光層を形成する材料で決まるため、これらを選択することで所望の発光を示す発光素子を形成することができる。発光層の形成に用いることができる高分子系の電界発光材料は、ポリパラフェニレンビニレン系、ポリパラフェニレン系、ポリチオフェン系、ポリフルオレン系が挙げられる。

【 0 2 2 4 】

ポリパラフェニレンビニレン系には、ポリ（パラフェニレンビニレン）[PPV]の誘導体、ポリ（2,5-ジアルコキシ-1,4-フェニレンビニレン）[RO-PPV]、ポリ（2-（2'-エチル-ヘキソキシ）-5-メトキシ-1,4-フェニレンビニレン）[MEH-PPV]、ポリ（2-（ジアルコキシフェニル）-1,4-フェニレンビニレン）[ROPh-PPV]等が挙げられる。ポリパラフェニレン系には、ポリパラフェニレン[PPP]の誘導体、ポリ（2,5-ジアルコキシ-1,4-フェニレン）[RO-PPP]、ポリ（2,5-ジヘキソキシ-1,4-フェニレン）等が挙げられる。ポリチオフェン系には、ポリチオフェン[PT]の誘導体、ポリ（3-アルキルチオフェン）[PAT]、ポリ（3-ヘキシルチオフェン）[PHT]、ポリ（3-シクロヘキシルチオフェン）[PCHT]、ポリ（3-シクロヘキシル-4-メチルチオフェン）[PCHMT]、ポリ（3,4-ジシクロヘキシルチオフェン）[PDCHT]、ポリ[3-（4-オクチルフェニル）-チオフェン][POPT]、ポリ[3-（4-オクチルフェニル）-2,2ピチオフェン][PTOPT]等が挙げられる。ポリフルオレン系には、ポリフルオレン[PF]の誘導体、ポリ（9,9-ジアルキルフルオレン）[PDAF]、ポリ（9,9-ジオクチルフルオレン）[PDOF]等が挙げられる。

20

30

【 0 2 2 5 】

前記第2の無機化合物としては、第2の有機化合物の発光を消光しにくい無機化合物であれば何であってもよく、種々の金属酸化物や金属窒化物を用いることができる。特に、周期表第13族または第14族の金属酸化物は、第2の有機化合物の発光を消光しにくいため好ましく、具体的には酸化アルミニウム、酸化ガリウム、酸化ケイ素、酸化ゲルマニウムが好適である。ただし、これらに限定されることはない。

40

【 0 2 2 6 】

なお、第2の層803は、上述した有機化合物と無機化合物の組み合わせを適用した層を、複数積層して形成していてもよい。また、他の有機化合物あるいは他の無機化合物をさらに含んでもよい。発光層の層構造は変化しうるものであり、特定の電子注入領域や発光領域を備えていない代わりに、もっぱらこの目的用の電極層を備えたり、発光性の材料を分散させて備えたりする変形は、本発明の趣旨を逸脱しない範囲において許容されるものである。

【 0 2 2 7 】

上記のような材料で形成した発光素子は、順方向にバイアスすることで発光する。発光素子を用いて形成する表示装置の画素は、単純マトリクス方式、若しくはアクティブマトリ

50

クス方式で駆動することができる。いずれにしても、個々の画素は、ある特定のタイミングで順方向バイアスを印加して発光させることとなるが、ある一定期間は非発光状態となっている。この非発光時間に逆方向のバイアスを印加することで発光素子の信頼性を向上させることができる。発光素子では、一定駆動条件下で発光強度が低下する劣化や、画素内で非発光領域が拡大して見かけ上輝度が低下する劣化モードがあるが、順方向及び逆方向にバイアスを印加する交流的な駆動を行うことで、劣化の進行を遅くすることができ、発光表示装置の信頼性を向上させることができる。また、デジタル駆動、アナログ駆動どちらでも適用可能である。

【0228】

よって、封止基板にカラーフィルタ（着色層）を形成してもよい。カラーフィルタ（着色層）は、蒸着法や液滴吐出法によって形成することができ、カラーフィルタ（着色層）を用いると、高精細な表示を行うこともできる。カラーフィルタ（着色層）により、各RGBの発光スペクトルにおいてブロードなピークが鋭いピークになるように補正できるからである。また、R、G、Bの3種類の画素を用いたフルカラー表示に限らず、3色映像データを4色映像データに変換してR、G、B、W（白色）の4種類の画素を用いたフルカラー表示としてもよい。4種類の画素を用いると、輝度が増加し、躍動感のある映像表示が行える。

10

【0229】

単色の発光を示す材料を形成し、カラーフィルタや色変換層を組み合わせることによりフルカラー表示を行うことができる。カラーフィルタ（着色層）や色変換層は、例えば第2

20

【0230】

もちろん単色発光の表示を行ってもよい。例えば、単色発光を用いてエリアカラータイプの表示装置を形成してもよい。エリアカラータイプは、パッシブマトリクス型の表示部が適しており、主に文字や記号を表示することができる。

【0231】

第1の電極層870及び第2の電極層850は仕事関数を考慮して材料を選択する必要があり、そして第1の電極層870及び第2の電極層850は、画素構成によりいずれも陽極、又は陰極となりうる。駆動用薄膜トランジスタの極性がpチャネル型である場合、図15(A)のように第1の電極層870を陽極、第2の電極層850を陰極とするとよい。また、駆動用薄膜トランジスタの極性がnチャネル型である場合、図15(B)のように、第1の電極層870を陰極、第2の電極層850を陽極とすると好ましい。第1の電極層870および第2の電極層850に用いることのできる材料について述べる。第1の電極層870、第2の電極層850が陽極として機能する場合は仕事関数の大きい材料（具体的には4.5 eV以上の材料）が好ましく、第1の電極層870、第2の電極層850が陰極として機能する場合は仕事関数の小さい材料（具体的には3.5 eV以下の材料）が好ましい。しかしながら、第1の層804のホール注入特性及びホール輸送特性や、第3の層802の電子注入特性及び電子輸送特性が優れているため、第1の電極層870、第2の電極層850共に、ほとんど仕事関数の制限を受けることなく、種々の材料を用いることができる。

30

40

【0232】

図15(A)、(B)における発光素子は、第1の電極層870より光を取り出す構造のため、第2の電極層850は、必ずしも光透光性を有する必要はない。第2の電極層850としては、Ti、TiN、TiSi_xN_y、Ni、W、WSi_x、WN_x、WSi_xN_y、NbN、Cr、Pt、Zn、Sn、In、Ta、Al、Cu、Au、Ag、Mg、Ca、LiまたはMoから選ばれた元素、または前記元素を主成分とする合金材料もしくは化合物材料を主成分とする膜またはそれらの積層膜を総膜厚100nm～800nmの範囲で用いればよい。

【0233】

第2の電極層850は、蒸着法、スパッタ法、CVD法、印刷法または液滴吐出法などを

50

用いて形成することができる。

【0234】

また、第2の電極層850に第1の電極層870で用いる材料のような透光性を有する導電性材料を用いると、第2の電極層850からも光を取り出す構造となり、発光素子から放射される光は、第1の電極層870と第2の電極層850との両方より放射される両方放射構造とすることができる。

【0235】

なお、第1の電極層870や第2の電極層850の種類を変えることで、本発明の発光素子は様々なバリエーションを有する。

【0236】

図15(B)は、電界発光層860が、第1の電極層870側から第3の層802、第2の層803、第1の層804の順で構成されているケースである。

【0237】

以上で述べたように、本発明の発光素子は、第1の電極層870と第2の電極層850との間に挟持された層が、有機化合物と無機化合物が複合された層を含む電界発光層860から成っている。そして、有機化合物と無機化合物を混合することにより、それぞれ単独では得られない高いキャリア注入性、キャリア輸送性という機能が得られる層(すなわち、第1の層804および第3の層802)が設けられている有機・無機複合型の発光素子である。また、上記第1の層804、第3の層802は、有機化合物と無機化合物が複合された層であると効果的であるが、有機化合物、無機化合物のみであってもよい。

【0238】

なお、電界発光層860は有機化合物と無機化合物が混合された層を含むが、その形成方法としては種々の手法を用いることができる。有機化合物と無機化合物の両方を同時に蒸着する共蒸着法を用いることができる。例えば、有機化合物と無機化合物の両方を抵抗加熱により蒸発させ、共蒸着する手法が挙げられる。その他、有機化合物を抵抗加熱により蒸発させる一方で、無機化合物を電子ビーム(EB)により蒸発させ、共蒸着してもよい。また、有機化合物を抵抗加熱により蒸発させると同時に、無機化合物をスパッタリングし、両方を同時に堆積する手法も挙げられる。その他、湿式法により成膜してもよい。

【0239】

また、第1の電極層870および第2の電極層850に関しても同様に、抵抗加熱による蒸着法、EB蒸着法、スパッタリング、湿式法などを用いることができる。

【0240】

図15(C)は、図15(A)において、第1の電極層870に反射性を有する電極層を用い、第2の電極層850に透光性を有する電極層を用いており、発光素子より放射された光は第1の電極層870で反射され、第2の電極層850を透過して放射される。同様に図15(D)は、図15(B)において、第1の電極層870に反射性を有する電極層を用い、第2の電極層850に透光性を有する電極層を用いており、発光素子より放射された光は第1の電極層870で反射され、第2の電極層850を透過して放射される。本実施の形態は、実施の形態1乃至18それぞれと自由に組み合わせることが可能である。

【0241】

(実施の形態20)

次に、本発明の表示装置に駆動用のドライバ回路を実装する態様について説明する。

【0242】

まず、COG方式を採用した表示装置について、図18(A)を用いて説明する。基板2700上には、文字や画像などの情報を表示する画素部2701が設けられる。複数の駆動回路が設けられた基板を、矩形状に分断し、分断後の駆動回路(ドライバICとも表記)2751は、基板2700上に実装される。図18(A)は複数のドライバIC2751、ドライバIC2751の先にFPC2750を実装する形態を示す。また、分割する大きさを画素部の信号線側の辺の長さとはほぼ同じにし、単数のドライバICに、該ドライ

10

20

30

40

50

バ I C の先にテープを実装してもよい。

【 0 2 4 3 】

また、T A B 方式を採用してもよく、その場合は、図 1 8 (B) で示すように複数のテープを貼り付けて、該テープにドライバ I C を実装すればよい。C O G 方式の場合と同様に、単数のテープに単数のドライバ I C を実装してもよく、この場合には、強度の問題から、ドライバ I C を固定する金属片等を一緒に貼り付けるとよい。

【 0 2 4 4 】

これらの表示パネルに実装されるドライバ I C は、生産性を向上させる観点から、一辺が 3 0 0 m m から 1 0 0 0 m m 以上の矩形の基板上に複数個作り込むとよい。

【 0 2 4 5 】

つまり、基板上に駆動回路部と入出力端子を一つのユニットとする回路パターンを複数個形成し、最後に分割して取り出せばよい。ドライバ I C の長辺の長さは、画素部の一辺の長さや画素ピッチを考慮して、長辺が 1 5 ~ 8 0 m m 、短辺が 1 ~ 6 m m の矩形に形成してもよいし、画素領域の一辺、又は画素部の一辺と各駆動回路の一辺とを足した長さに形成してもよい。

【 0 2 4 6 】

ドライバ I C の I C チップに対する外形寸法の優位性は長辺の長さであり、長辺が 1 5 ~ 8 0 m m で形成されたドライバ I C を用いると、画素部に対応して実装するのに必要な数が I C チップを用いる場合よりも少なく済み、製造上の歩留まりを向上させることができる。また、ガラス基板上にドライバ I C を形成すると、母体として用いる基板の形状に限定されないで生産性を損なうことがない。これは、円形のシリコンウエハから I C チップを取り出す場合と比較すると、大きな優位点である。

【 0 2 4 7 】

また、図 1 7 (B) のように走査線側駆動回路 3 7 0 2 は基板上に一体形成される場合、画素部 3 7 0 1 の外側の領域には、信号線側の駆動回路駆動回路が形成されたドライバ I C が実装される。これらのドライバ I C は、信号線側の駆動回路である。R G B フルカラーに対応した画素領域を形成するためには、X G A クラスで信号線の本数が 3 0 7 2 本必要であり、U X G A クラスでは 4 8 0 0 本が必要となる。このような本数で形成された信号線は、画素部 3 7 0 1 の端部で数ブロック毎に区分して引出線を形成し、ドライバ I C の出力端子のピッチに合わせて集められる。ドライバ I C は、基板上に形成された結晶質半導体により形成することができる。

【 0 2 4 8 】

図 1 8 (A) 、 (B) のように走査線駆動回路及び信号線駆動回路の両方として、ドライバ I C を実装してもよい。その場合には、走査線側と信号線側で用いるドライバ I C の仕様を異なるものにするともよい。例えば、走査線側のドライバ I C を構成するトランジスタには 3 0 V 程度の耐圧が要求されるものの、駆動周波数は 1 0 0 k H z 以下であり、比較的高速動作は要求されない。従って、走査線側のドライバを構成するトランジスタのチャンネル長 (L) は十分大きく設定することが好適である。一方、信号線側のドライバ I C のトランジスタには、1 2 V 程度の耐圧があれば十分であるが、駆動周波数は 3 V にて 6 5 M H z 程度であり、高速動作が要求される。そのため、ドライバを構成するトランジスタのチャンネル長などはマイクロルールで設定することが好適である。

【 0 2 4 9 】

ドライバ I C の厚さは、対向基板と同じ厚さとすることで、両者の間の高さはほぼ同じものとなり、表示装置全体としての薄型化に寄与する。また、それぞれの基板を同じ材質のもので作製することにより、この表示装置に温度変化が生じても熱応力が発生することなく、T F T で作製された回路の特性を損なうことはない。その他にも、本実施形態で示すように I C チップよりも長尺のドライバ I C で駆動回路を実装することにより、1 つの画素領域に対して、実装されるドライバ I C の個数を減らすことができる。

【 0 2 5 0 】

以上のようにして、表示パネルに駆動回路を組み入れることができる。

10

20

30

40

50

【 0 2 5 1 】

(実施の形態 2 1)

本発明の表示装置に具備される保護回路の一例について説明する。

【 0 2 5 2 】

図 1 8 で示すように、外部回路と内部回路の間に保護回路 2 7 1 3 を形成することができる。保護回路は、T F T、ダイオード、抵抗素子及び容量素子等から選択された 1 つ又は複数の素子によって構成されるものであり、以下にはいくつかの保護回路の構成とその動作について説明する。まず、外部回路と内部回路の間に配置される保護回路であって、1 つの入力端子に対応した保護回路の等価回路図の構成について、図 1 9 を用いて説明する。図 1 9 (A) に示す保護回路は、p チャネル型薄膜トランジスタ 7 2 2 0、7 2 3 0、容量素子 7 2 1 0、7 2 4 0、抵抗素子 7 2 5 0 を有する。抵抗素子 7 2 5 0 は 2 端子の抵抗であり、一端には入力電圧 V_{in} (以下、 V_{in} と表記) が、他端には低電位電圧 V_{SS} (以下、 V_{SS} と表記) が与えられる。

10

【 0 2 5 3 】

図 1 9 (B) に示す保護回路は、p チャネル型薄膜トランジスタ 7 2 2 0、7 2 3 0 を、整流性を有するダイオード 7 2 6 0、7 2 7 0 で代用した等価回路図である。図 1 9 (C) に示す保護回路は、p チャネル型薄膜トランジスタ 7 2 2 0、7 2 3 0 を、T F T 7 3 5 0、7 3 6 0、7 3 7 0、7 3 8 0 で代用した等価回路図である。また、上記とは別の構成の保護回路として、図 1 9 (D) に示す保護回路は、抵抗 7 2 8 0、7 2 9 0 と、n チャネル型薄膜トランジスタ 7 3 0 0 を有する。図 1 9 (E) に示す保護回路は、抵抗 7 2 8 0、7 2 9 0、p チャネル型薄膜トランジスタ 7 3 1 0 及び n チャネル型薄膜トランジスタ 7 3 2 0 を有する。保護回路を設けることで電位の急激な変動を防いで、素子の破壊又は損傷を防ぐことができ、信頼性が向上する。なお、上記保護回路を構成する素子は、耐圧に優れた非晶質半導体により構成することが好ましい。本実施の形態は、上記の実施の形態と自由に組み合わせることが可能である。

20

【 0 2 5 4 】

(実施の形態 2 2)

本発明によって形成される表示装置によって、テレビジョン装置を完成させることができる。図 2 0 はテレビジョン装置の主要な構成を示すブロック図を示している。表示パネルには、図 1 7 (A) で示すような構成として画素部 6 0 1 のみが形成されて走査線側駆動回路 6 0 3 と信号線側駆動回路 6 0 2 とが、図 1 8 (B) のような T A B 方式により実装される場合と、図 1 8 (A) のような C O G 方式により実装される場合と、図 1 7 (B) に示すように T F T を形成し、画素部 6 0 1 と走査線側駆動回路 6 0 3 を基板上に一体形成し信号線側駆動回路 6 0 2 を別途ドライバ I C として実装する場合、また図 1 7 (C) で示すように画素部 6 0 1 と信号線側駆動回路 6 0 2 と走査線側駆動回路 6 0 3 を基板上に一体形成する場合などがあるが、どのような形態としても良い。

30

【 0 2 5 5 】

その他の外部回路の構成として、映像信号の入力側では、チューナ 6 0 4 で受信した信号のうち、映像信号を増幅する映像信号増幅回路 6 0 5 と、そこから出力される信号を赤、緑、青の各色に対応した色信号に変換する映像信号処理回路 6 0 6 と、その映像信号をドライバ I C の入力仕様に換するためのコントロール回路 6 0 7 などからなっている。コントロール回路 6 0 7 は、走査線側と信号線側にそれぞれ信号が出力する。デジタル駆動する場合には、信号線側に信号分割回路 6 0 8 を設け、入力デジタル信号を m 個に分割して供給する構成としても良い。

40

【 0 2 5 6 】

チューナ 6 0 4 で受信した信号のうち、音声信号は、音声信号増幅回路 6 0 9 に送られ、その出力は音声信号処理回路 6 1 0 を経てスピーカ 6 1 3 に供給される。制御回路 6 1 1 は受信局 (受信周波数) や音量の制御情報を入力部 6 1 2 から受け、チューナ 6 0 4 や音声信号処理回路 6 1 0 に信号を送出する。

【 0 2 5 7 】

50

表示モジュールを、図21(A)、(B)に示すように、筐体に組みこんで、テレビジョン装置を完成させることができる。FPCまで取り付けられた図1のような表示パネルのことを一般的にはEL表示モジュールともいう。よって図1のようなEL表示モジュールを用いると、ELテレビジョン装置を完成させることができる。表示モジュールにより主画面2003が形成され、その他付属設備としてスピーカー部2009、操作スイッチなどが備えられている。このように、本発明によりテレビジョン装置を完成させることができる。

【0258】

また、位相差板や偏光板を用いて、外部から入射する光の反射光を遮断するようにしてもよい。また上面放射型の表示装置ならば、隔壁となる絶縁層を着色しブラックマトリクスとして用いてもよい。この隔壁は液滴吐出法などによっても形成することができ、顔料系の黒色樹脂や、ポリイミドなどの樹脂材料に、カーボンブラック等を混合させてもよく、その積層でもよい。液滴吐出法によって、異なった材料を同領域に複数回吐出し、隔壁を形成してもよい。位相差板としては、 $\lambda/4$ 板と $\lambda/2$ 板とを用い、光を制御できるように設計すればよい。構成としては、TFT素子基板側から順に、発光素子、封止基板(封止材)、位相差板($\lambda/4$ 、 $\lambda/2$)、偏光板という構成になり、発光素子から放射された光は、これらを通し偏光板側より外部に放射される。この位相差板や偏光板は光が放射される側に設置すればよく、両面放射される両面放射型の表示装置であれば両方に設置することもできる。また、偏光板の外側に反射防止膜を有していても良い。これにより、より高繊細で精密な画像を表示することができる。

【0259】

図21(A)に示すように、筐体2001に表示素子を利用した表示用パネル2002が組みこまれ、受信機2005により一般のテレビ放送の受信をはじめ、モデム2004を介して有線又は無線による通信ネットワークに接続することにより一方向(送信者から受信者)又は双方向(送信者と受信者間、又は受信者間同士)の情報通信をすることもできる。テレビジョン装置の操作は、筐体に組みこまれたスイッチ又は別体のリモコン操作機2006により行うことが可能であり、このリモコン装置にも出力する情報を表示する表示部2007が設けられていても良い。

【0260】

また、テレビジョン装置にも、主画面2003の他にサブ画面2008を第2の表示用パネルで形成し、チャンネルや音量などを表示する構成が付加されていても良い。この構成において、主画面2003を視野角の優れたEL表示用パネルで形成し、サブ画面2008を低消費電力で表示可能な液晶表示用パネルで形成しても良い。また、低消費電力化を優先させるためには、主画面2003を液晶表示用パネルで形成し、サブ画面2008をEL表示用パネルで形成し、サブ画面2008は点滅可能とする構成としても良い。もちろん、主画面及びサブ画面両方を、本発明を適用したEL表示パネルで形成してもよい。本発明を用いると、信頼性の高い表示装置とすることができる。

【0261】

図21(B)は例えば20~80インチの大型の表示部を有するテレビジョン装置であり、筐体2010、表示部2011、操作部であるリモコン装置2012、スピーカー部2013等を含む。本発明は、表示部2011の作製に適用される。図21(B)のテレビジョン装置は、壁かけ型となっており、設置するスペースを広く必要としない。

【0262】

勿論、本発明はテレビジョン装置に限定されず、パーソナルコンピュータのモニターをはじめ、鉄道の駅や空港などにおける情報表示盤や、街頭における広告表示盤など特に大面積の表示媒体として様々な用途に適用することができる。

【0263】

本発明を適用したテレビジョン装置は、高性能、かつ高信頼性とすることができる。また、低コストで作製することができるため、鉄道の駅や空港などにおける情報表示盤や、街頭における広告表示盤など消耗や劣化が早い屋外のような環境で使用し、頻繁に取り替え

10

20

30

40

50

が必要である場合、低価格で購入することができるのでよい。

【0264】

本発明を用いると、画素において配線数が簡略化できるため開口率を向上させることができ、かつ作製工程も簡略化する。従って、このような高信頼性の表示装置を歩留まり良く作製することができる。

【0265】

(実施の形態23)

本発明を適用して、様々な表示装置を作製することができる。即ち、それら表示装置を表示部に組み込んだ様々な電子機器に本発明を適用できる。

【0266】

その様な電子機器としては、ビデオカメラ、デジタルカメラ等のカメラ、プロジェクター、ヘッドマウントディスプレイ(ゴーグル型ディスプレイ)、カーナビゲーション、カーステレオ、パーソナルコンピュータ、ゲーム機器、携帯情報端末(モバイルコンピュータ、携帯電話または電子書籍等)、記録媒体を備えた画像再生装置(具体的にはDigital Versatile Disc(DVD)等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置)などが挙げられる。それらの例を図24に示す。

【0267】

本発明は、図24(A)乃至(E)の電子機器の表示部に用いることができる。本実施の形態1乃至21で示す表示装置を用いて、表示部を形成することができる。上記実施の形態で述べたとおり、本発明を適用すると、低コストで歩留まり良く表示部を形成することができる。また、作製される電子機器の高性能化、かつ高信頼性化も可能となる。

【0268】

図24(A)は、パーソナルコンピュータであり、本体2101、筐体2102、表示部2103、キーボード2104、外部接続ポート2105、ポインティングマウス2106等を含む。本発明は、表示部2103の作製に適用でき、高性能化、かつ高信頼性化が可能となる。また、表示部において高開口率とすることができるため、小型の電子機器の表示部に搭載する場合でも、鮮明で明るい表示を楽しむことができる。

【0269】

図24(B)は記録媒体を備えた画像再生装置(具体的にはDVD再生装置)であり、本体2201、筐体2202、表示部A2203、表示部B2204、記録媒体(DVD等)読み込み部2205、操作キー2206、スピーカー部2207等を含む。表示部A2203は主として画像情報を表示し、表示部B2204は主として文字情報を表示するが、本発明は、これら表示部A2203、表示部B2204の作製に適用でき、高性能化、かつ高信頼性化が可能となる。また、表示部において高開口率とすることができるため、小型の電子機器の表示部に搭載する場合でも、鮮明で明るい表示を楽しむことができる。

【0270】

図24(C)は携帯電話であり、本体2301、音声出力部2302、音声入力部2303、表示部2304、操作スイッチ2305、アンテナ2306等を含む。本発明により作製される表示装置を表示部2304に適用することで、高性能化、かつ高信頼性化が可能となる。また、表示部において高開口率とすることができるため、小型の電子機器の表示部に搭載する場合でも、鮮明で明るい表示を楽しむことができる。

【0271】

図24(D)はビデオカメラであり、本体2401、表示部2402、筐体2403、外部接続ポート2404、リモコン受信部2405、受像部2406、バッテリー2407、音声入力部2408、操作キー2409等を含む。本発明は、表示部2402に適用することができる。本発明により作製される表示装置を表示部2402に適用することで、高性能化、かつ高信頼性化が可能となる。また、表示部において高開口率とすることができるため、小型の電子機器の表示部に搭載する場合でも、鮮明で明るい表示を楽しむことができる。

【0272】

10

20

30

40

50

図24(E)はデジタルプレーヤーであり、本体2501、表示部2502、操作キー2503、記録媒体2504、電気信号を音響信号に変換する小型の装置であるイヤホン2506等を含む。図24(E)で示すデジタルプレーヤーは、音声(音楽)、映像の記録、再生を行う機能を有し、記録媒体2504にはフラッシュメモリを用い20~200ギガバイトの容量を有している。本発明は、表示部2502に適用することができる。本発明により作製される表示装置を表示部2304に適用することで、高性能化、かつ高信頼性が可能となる。また、表示部において高開口率とすることができるため、小型の電子機器の表示部に搭載する場合でも、鮮明で明るい表示を楽しむことができる。

【0273】

(実施の形態24)

本実施の形態として上記実施の形態に記載の表示装置を、可撓性を有する表示装置に適用した例について図22を参照しながら示す。

【0274】

図22に示す本発明の表示装置は筐体に入っているとしても良く、本体660、画像を表示する画素部661、ドライバIC662、受信装置663、フィルムバッテリー664などを含んでいる。ドライバICや受信装置などは半導体部品を用い実装しても良い。本発明の表示装置は本体660を構成する材料をプラスチックやフィルムなど可撓性を有する材料で形成する。

【0275】

このような本発明の表示装置は開口率が高い表示装置であり、かつ歩留まり良く表示装置を作製でき、かつ信頼性を向上させることができる。

【0276】

また、このような表示装置は非常に軽く、可撓性を有していることから筒状に丸めることも可能であり、持ち運びに非常に有利な表示装置である。本発明の表示装置により大画面の表示媒体を自由に持ち運びすることができる。

【0277】

尚、図22に示した表示装置は、ナビゲーションシステム、音響再生装置(カーオーディオ、オーディオコンポ等)、パーソナルコンピュータ、ゲーム機器、携帯情報端末(モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等)に加え、冷蔵庫装置、洗濯機、炊飯器、固定電話装置、真空掃除機、体温計など家庭電化製品から、電車内の吊し広告、鉄道駅や空港の発着案内版など大面積のインフォメーションディスプレイまで、主に静止画像を表示する手段として用いることができる。

【0278】

以上のように本発明における好適な実施の形態について特に示したが、本発明の趣旨及びその範囲から逸脱することなく、その形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解されるものである。

【図面の簡単な説明】

【0279】

【図1】本発明を示す概念図。

【図2】本発明の表示装置に適用できる画素の構成を示す回路図。

【図3】本発明の表示装置を示す断面図。

【図4】本発明の表示装置に適用できる画素の構成を示す回路図。

【図5】本発明の表示装置に適用できる画素の構成を示す回路図。

【図6】本発明の表示装置に適用できる画素の構成を示す回路図。

【図7】本発明の表示装置に適用できる画素の構成を示す回路図。

【図8】本発明の表示装置に適用できる画素の構成を示す回路図。

【図9】本発明の表示装置に適用できる画素の構成を示す回路図。

【図10】本発明の表示装置に適用できる画素の構成を示す回路図。

【図11】本発明の表示装置に適用できる画素の構成を示す回路図。

【図12】本発明の表示装置を示す断面図。

10

20

30

40

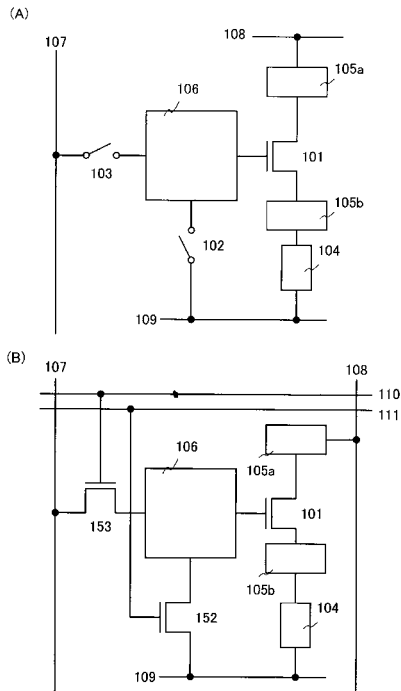
50

- 【図13】本発明の表示装置を示す図。
- 【図14】本発明の表示装置を示す断面図。
- 【図15】本発明に適用できる発光素子の構成を示す図。
- 【図16】本発明の表示装置を示す断面図。
- 【図17】本発明の表示装置の上面図。
- 【図18】本発明の表示装置の上面図。
- 【図19】本発明が適用される保護回路を示す図。
- 【図20】本発明が適用される電子機器の主要な構成を示すブロック図。
- 【図21】本発明が適用される電子機器を示す図。
- 【図22】本発明が適用される電子機器を示す図。
- 【図23】本発明の表示装置を示す断面図。
- 【図24】本発明が適用される電子機器を示す図。
- 【図25】本発明の表示装置に適用できる画素の構成を示す回路図。
- 【図26】本発明を示す概念図。
- 【図27】本発明を示す概念図。
- 【図28】本発明を示す概念図。
- 【図29】本発明の表示装置を示す断面図。
- 【図30】本発明の表示装置を示す上面図。
- 【図31】本発明の表示装置を示す上面図。
- 【図32】本発明の表示装置を示す上面図。

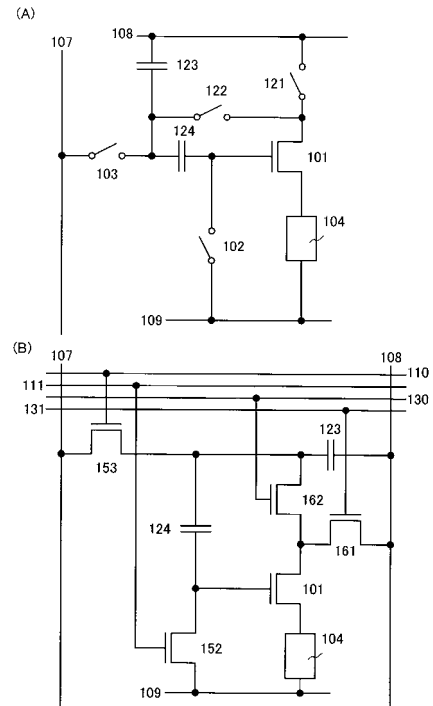
10

20

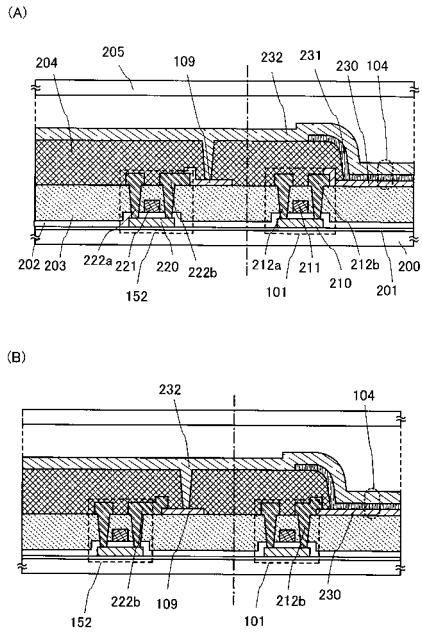
【図1】



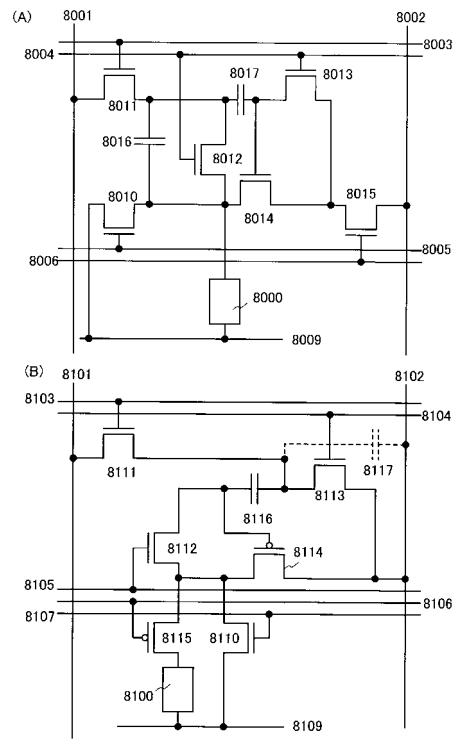
【図2】



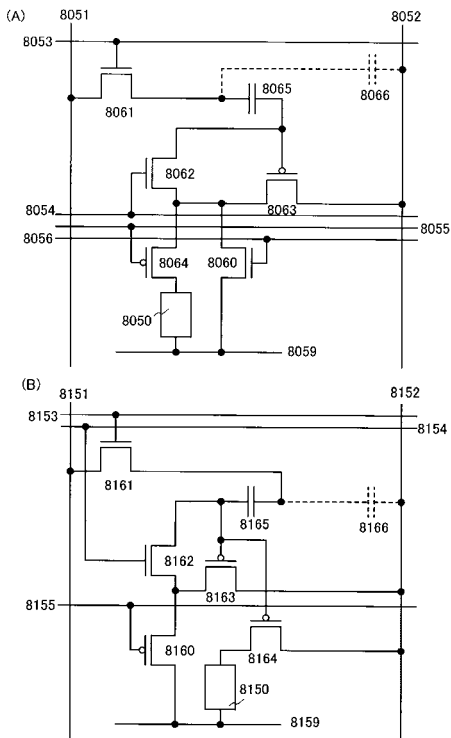
【 図 3 】



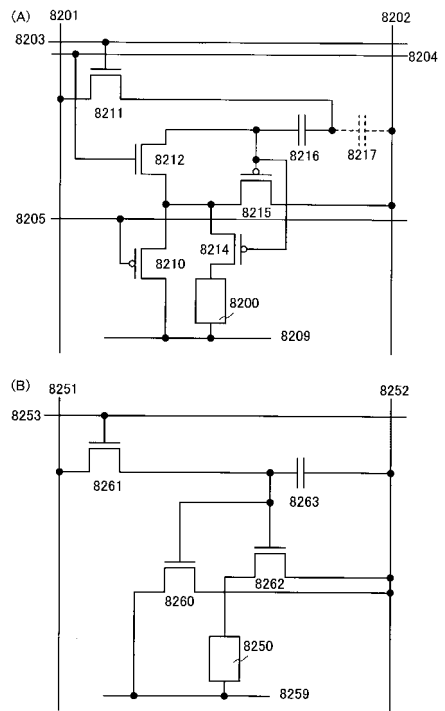
【 図 4 】



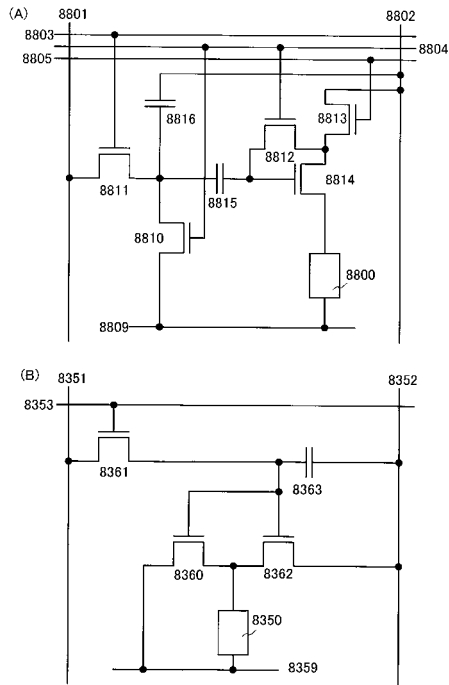
【 図 5 】



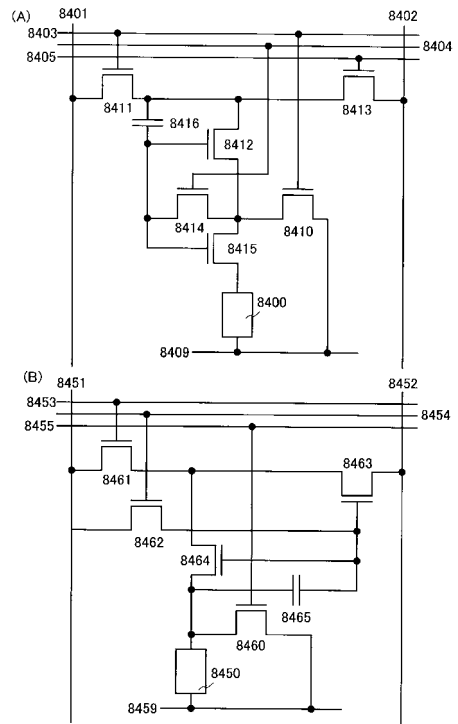
【 図 6 】



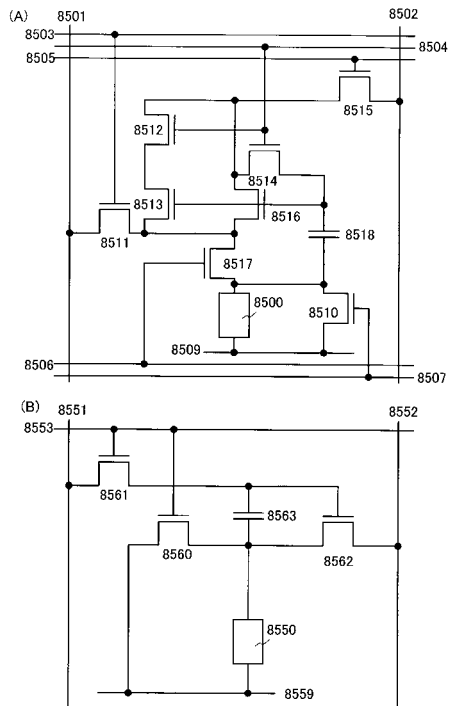
【 図 7 】



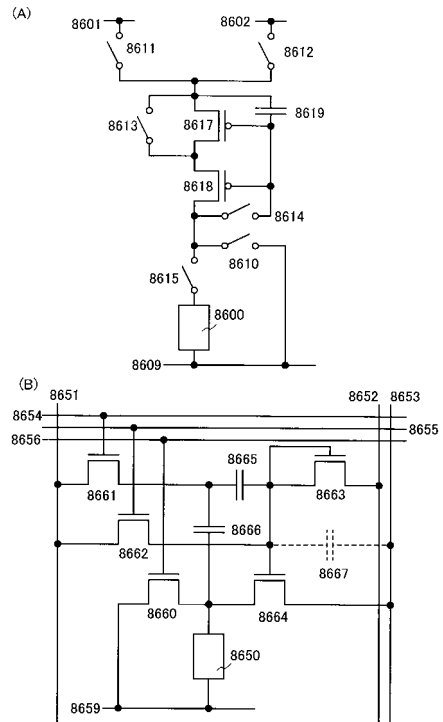
【 図 8 】



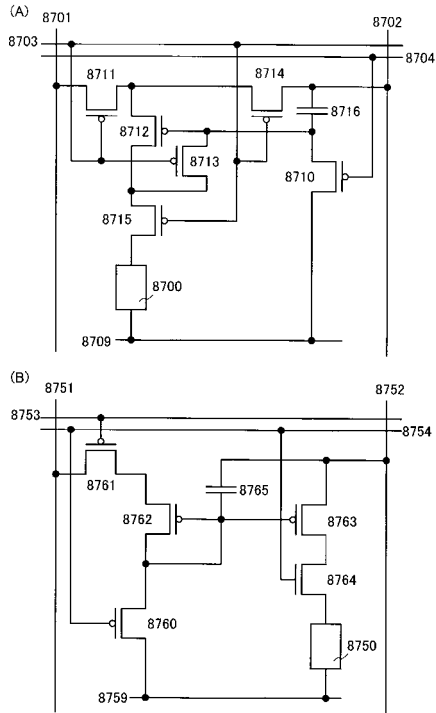
【 図 9 】



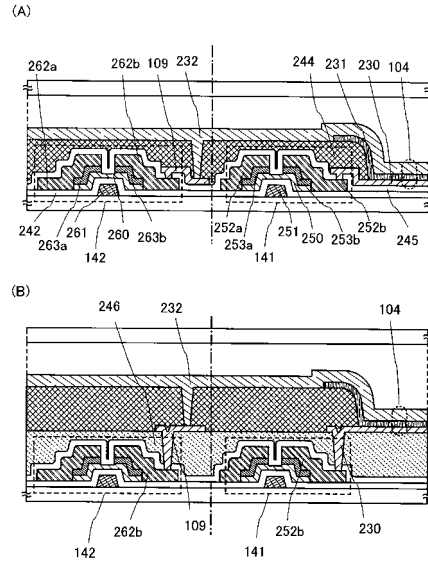
【 図 10 】



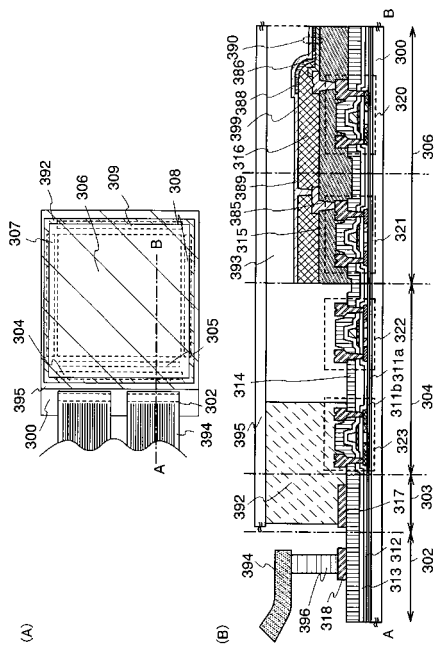
【 図 1 1 】



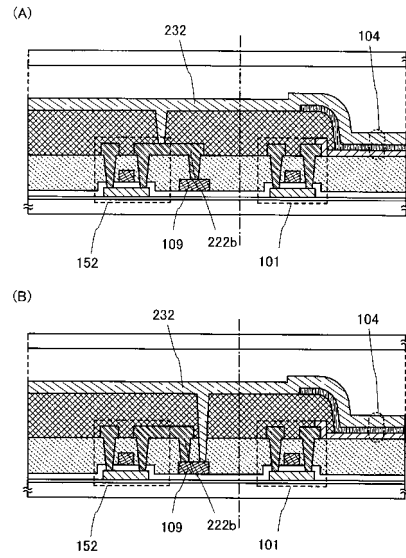
【 図 1 2 】



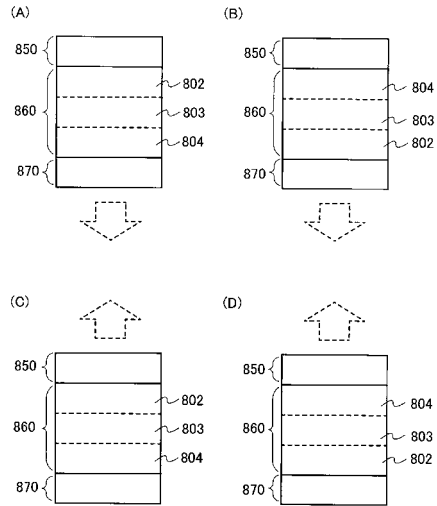
【 図 1 3 】



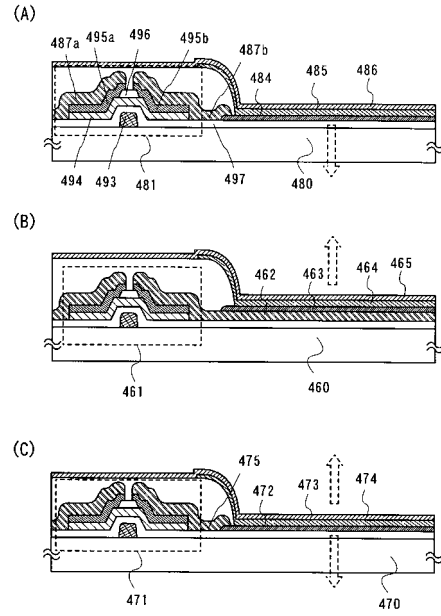
【 図 1 4 】



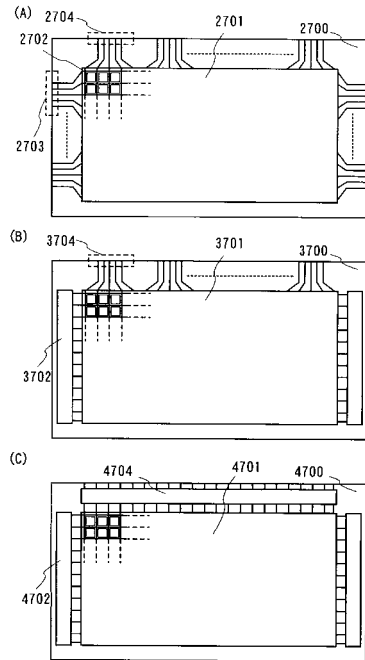
【図15】



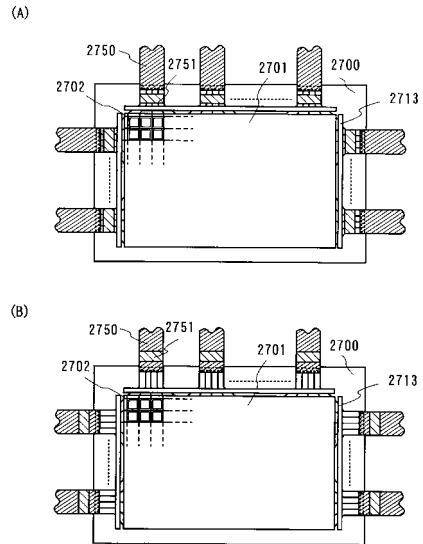
【図16】



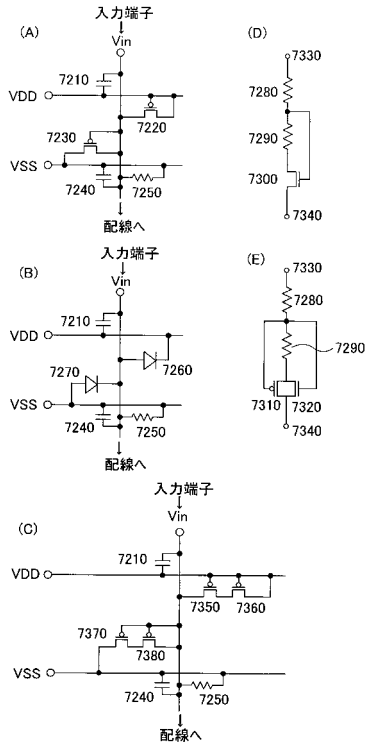
【図17】



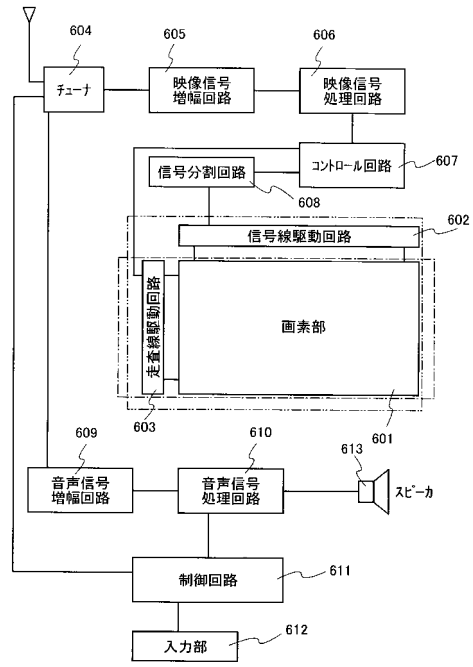
【図18】



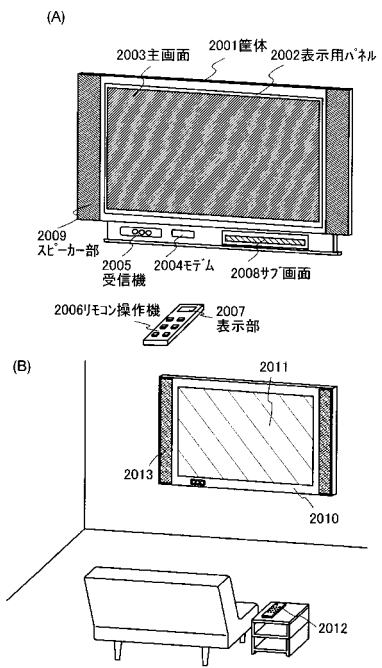
【図19】



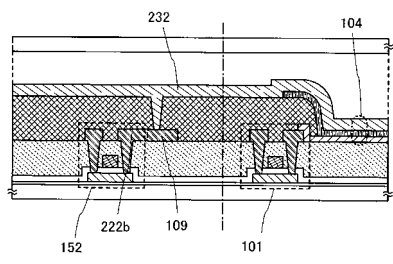
【図20】



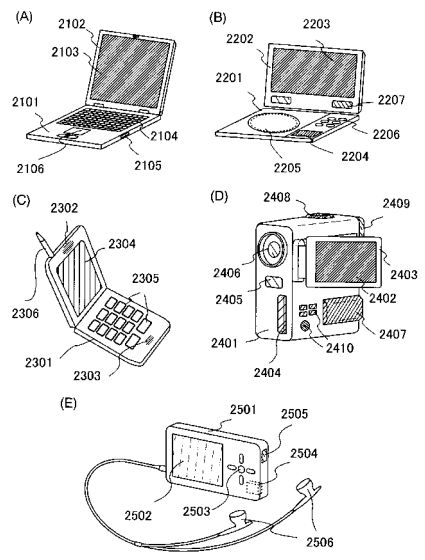
【図21】



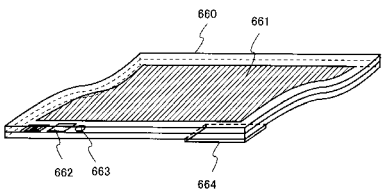
【図23】



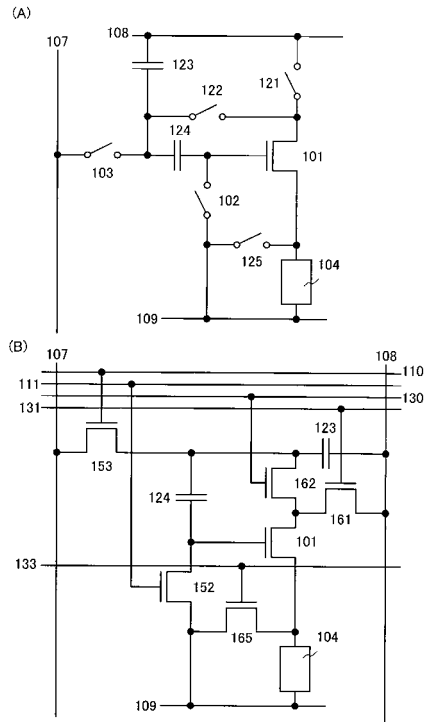
【図24】



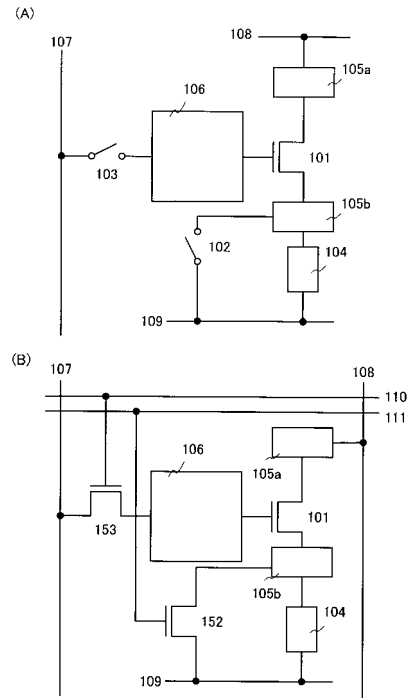
【図22】



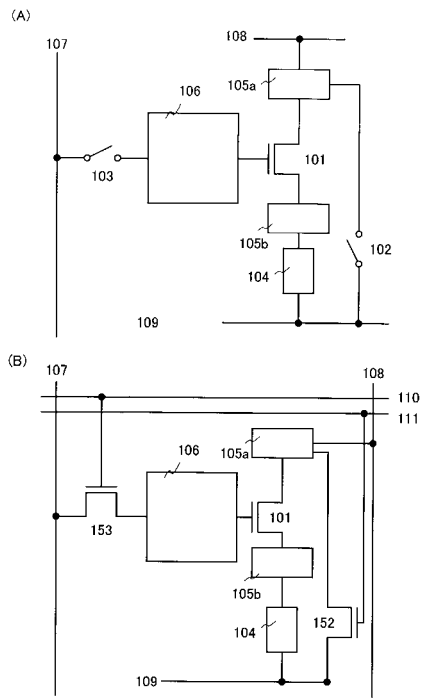
【 図 25 】



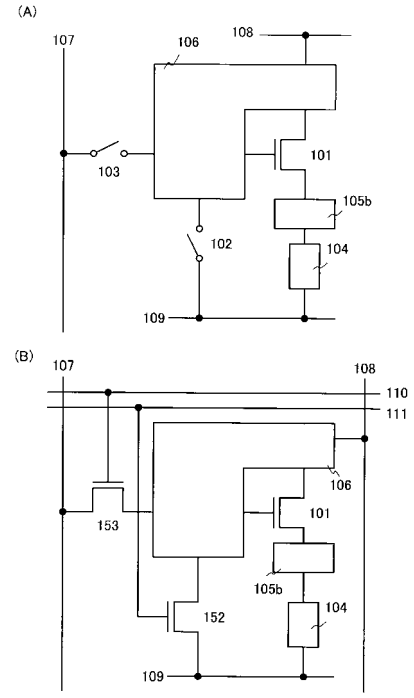
【 図 26 】



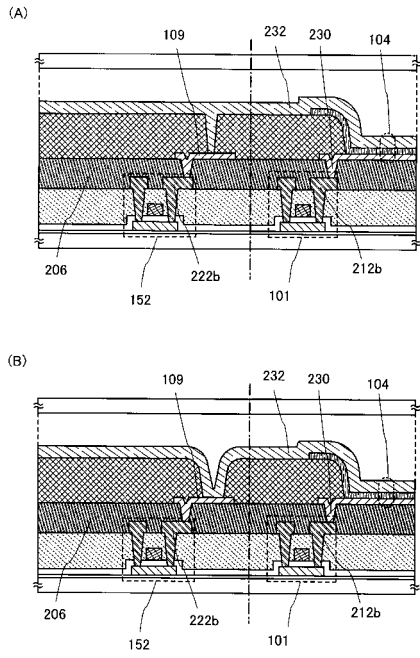
【 図 27 】



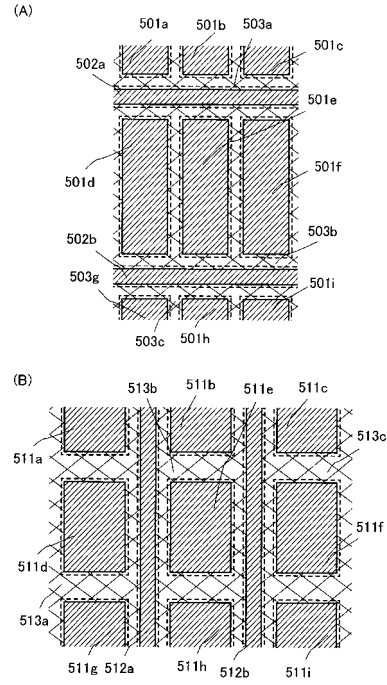
【 図 28 】



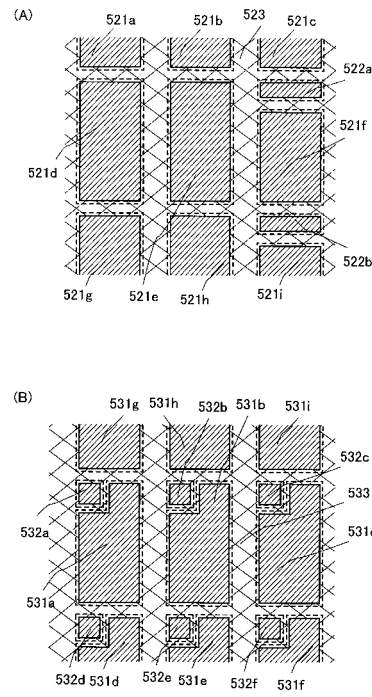
【図 29】



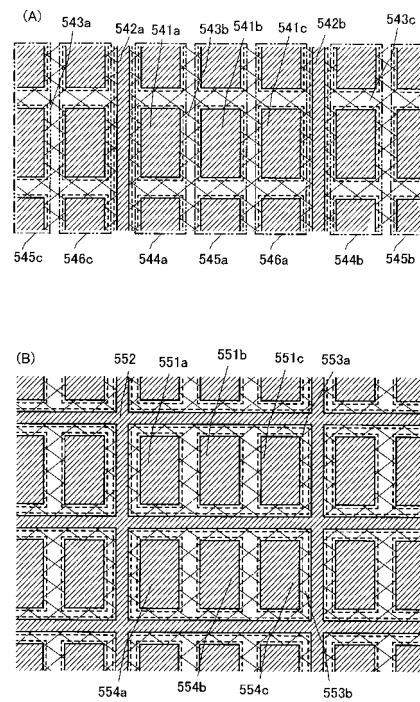
【図 30】



【図 31】



【図 32】



フロントページの続き

(51)Int.Cl.

F I

H 0 5 B 33/14

A

(56)参考文献 特開2004-246204(JP,A)
特開2005-004173(JP,A)
特開2005-172917(JP,A)
特開2006-084899(JP,A)
特開2006-011435(JP,A)
特開2003-271095(JP,A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G 3 / 3 0

G 0 9 G 3 / 2 0

H 0 1 L 5 1 / 5 0