



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I610470 B

(45)公告日：中華民國 107 (2018) 年 01 月 01 日

(21)申請案號：105118389

(22)申請日：中華民國 105 (2016) 年 06 月 13 日

(51)Int. Cl. : H01L33/58 (2010.01)

G02B3/00 (2006.01)

G02B6/00 (2006.01)

(71)申請人：隆達電子股份有限公司 (中華民國) LEXTAR ELECTRONICS CORPORATION
(TW)

新竹市科學園區工業東三路3號

(72)發明人：黃哲瑄 HUANG, CHE HSUAN (TW)；張書修 CHANG, HSU HSIU (TW)；蘇信綸
SU, HSIN LUN (TW)；林志豪 LIN, CHIH HAO (TW)；蔡宗良 TSAI, TZONG
LIANG (TW)

(74)代理人：祁明輝；林素華；涂綺玲

(56)參考文獻：

TW I462349

TW I469401

TW I474521

TW I514011

TW I531095

審查人員：趙天生

申請專利範圍項數：41 項 圖式數：8 共 41 頁

(54)名稱

發光二極體晶片級封裝結構、直下式背光模組及發光裝置的製造方法

LIGHT EMITTING DIODE CHIP SCALE PACKAGING STRUCTURE, DIRECT TYPE BACKLIGHT
MODULE, AND METHOD FOR MANUFACTURING LIGHT EMITTING DEVICE

(57)摘要

發光二極體晶片級封裝結構、直下式背光模組及發光裝置的製造方法。發光二極體晶片級封裝結構包括發光二極體晶片及透鏡。透鏡覆蓋發光二極體晶片。透鏡之外表面的剖面的曲線實質上符合多項式：

$$z = \sum_{i=0}^n a_i * y^i$$

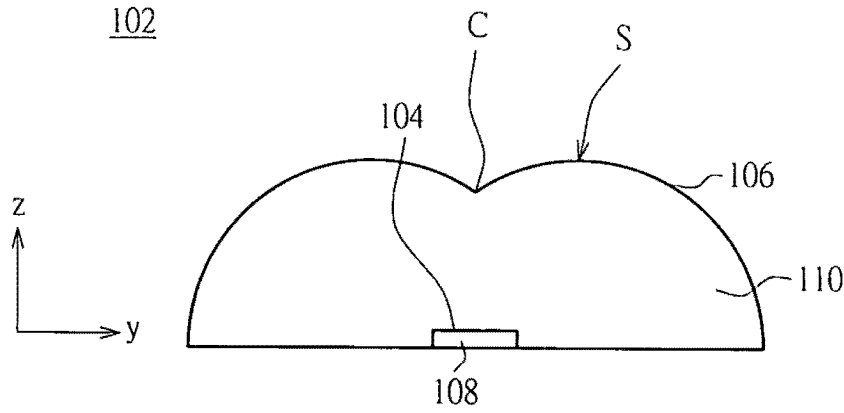
對應發光二極體晶片的曲線的中心點為 y-z 座標軸之原點。z 為曲線之縱軸變數。y 為曲線之橫軸變數。a_i 為第 i 項次的係數。n>3。

A light emitting diode chip scale packaging structure, a direct type backlight module, and a method for manufacturing a light emitting device are disclosed. The light emitting diode chip scale packaging structure includes a light emitting diode chip and a lens covering the light emitting diode chip. A curve of a cross-section view of an outer surface of the lens substantially complies with the following polynomial:

$$z = \sum_{i=0}^n a_i * y^i$$

A center point of the curve corresponding to the light emitting diode chip is a zero point of y-z coordinate axes. z is a variable of vertical axis of the curve. y is a variable of horizontal axis of the curve. a_i is a constant coefficient of i^{th} order. $n > 3$.

指定代表圖：

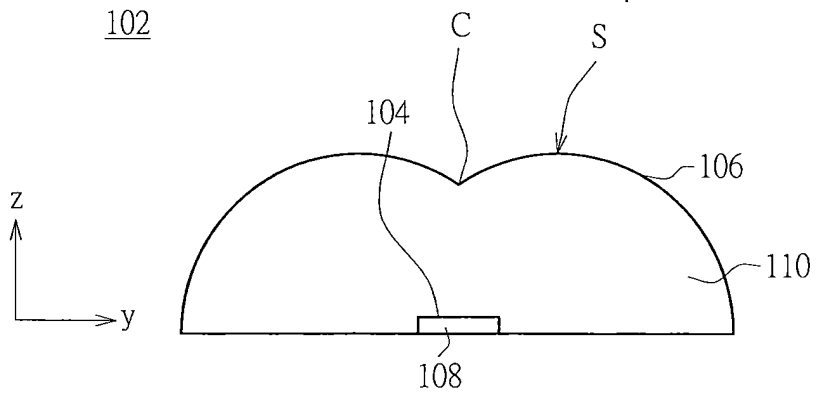


第 1 圖

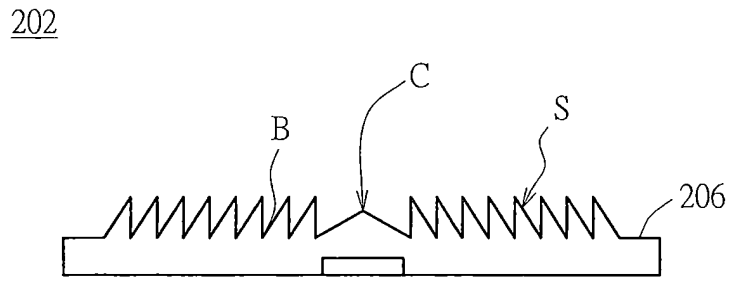
符號簡單說明：

- 102 . . . 發光二極體封裝結構
- 104 . . . 發光單元
- 106 . . . 透鏡
- 108 . . . 發光二極體晶片
- 110 . . . 封裝膠體
- C . . . 中心點
- S . . . 外表面

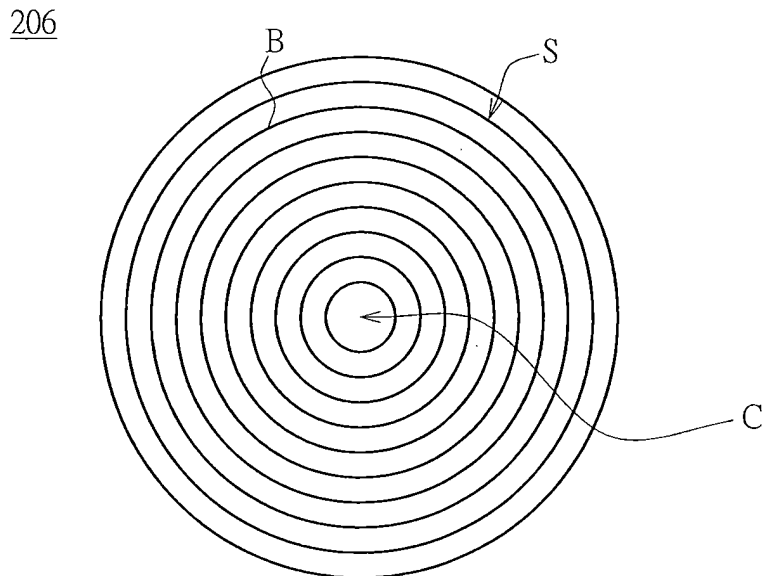
圖式



第 1 圖

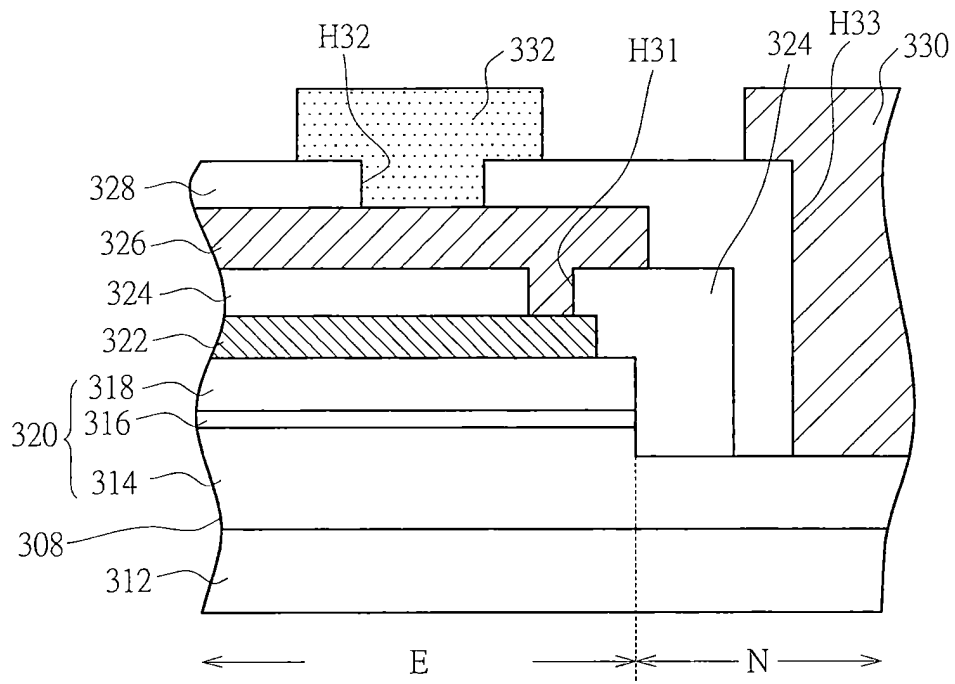


第 2A 圖



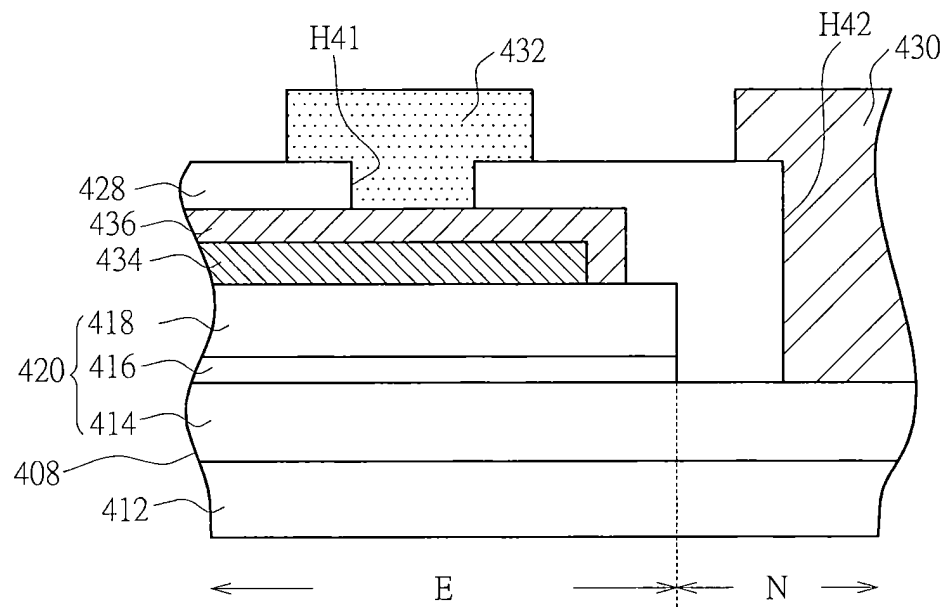
第 2B 圖

304



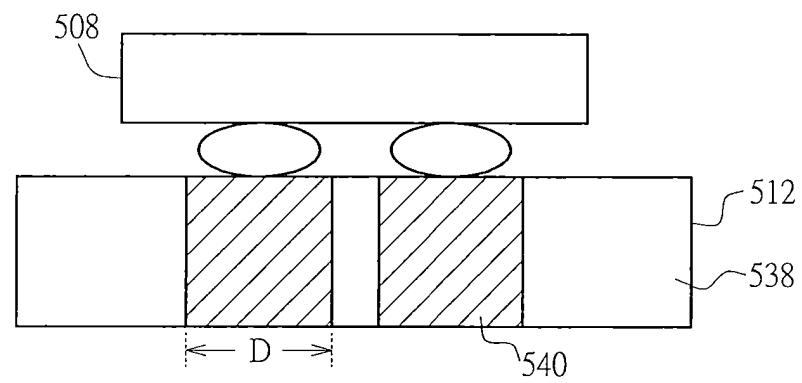
第 3 圖

404



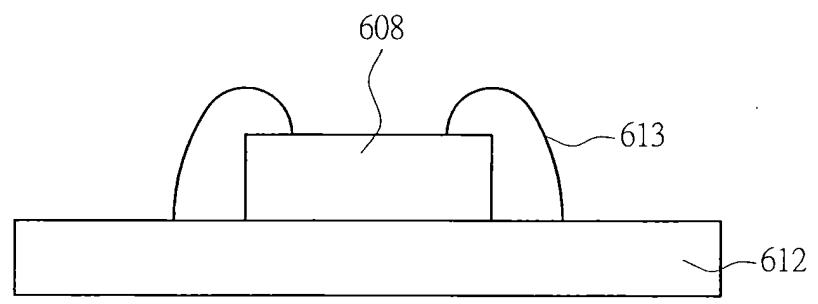
第 4 圖

504

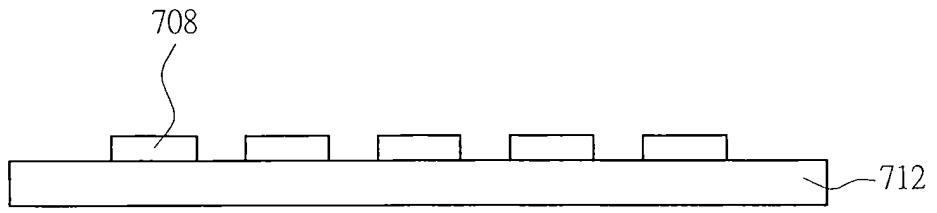


第 5 圖

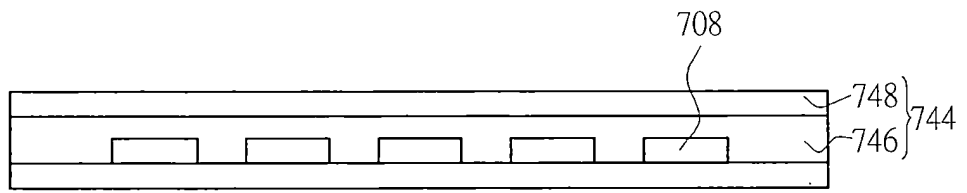
604



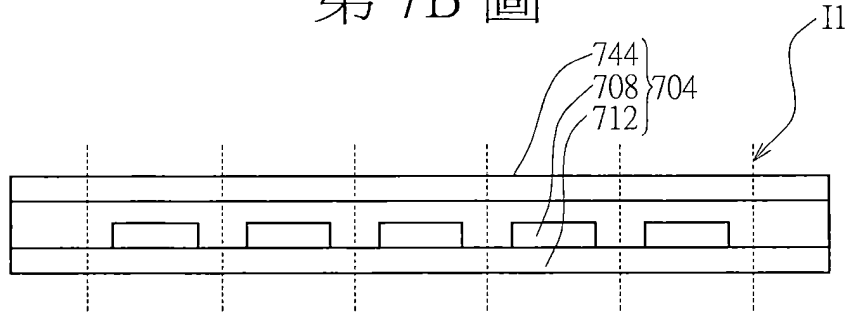
第 6 圖



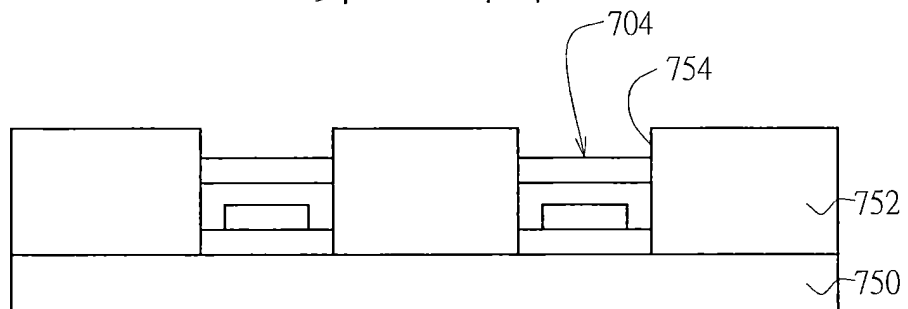
第 7A 圖



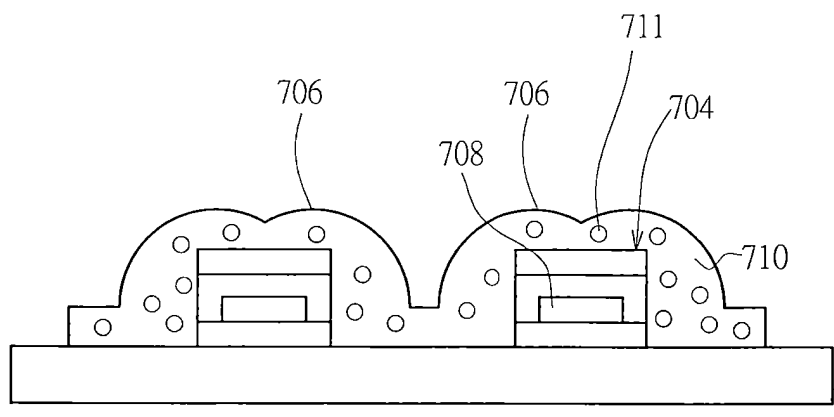
第 7B 圖



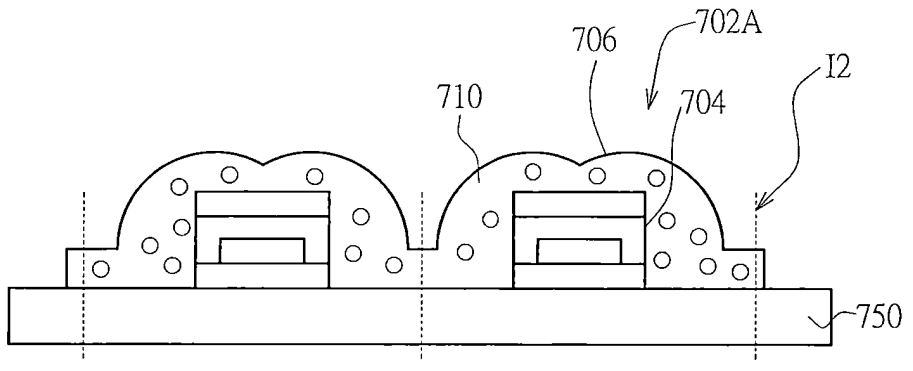
第 7C 圖



第 7D 圖

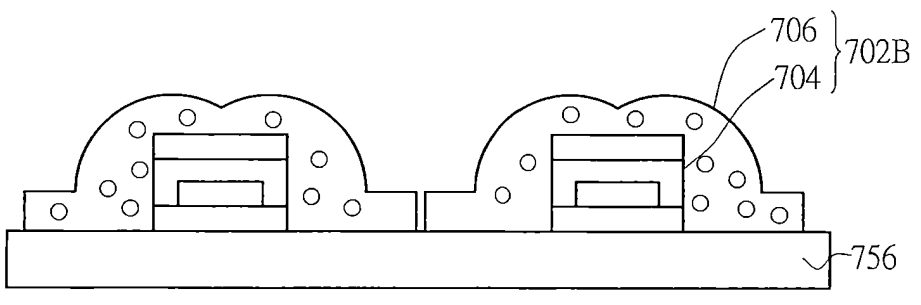


第 7E 圖

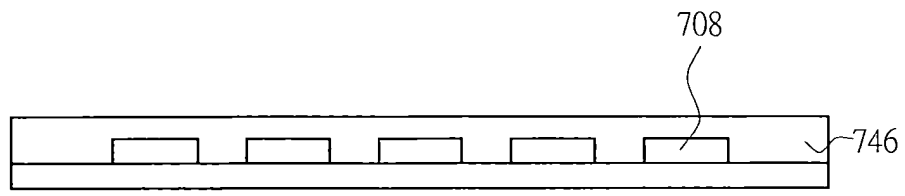


第 7F 圖

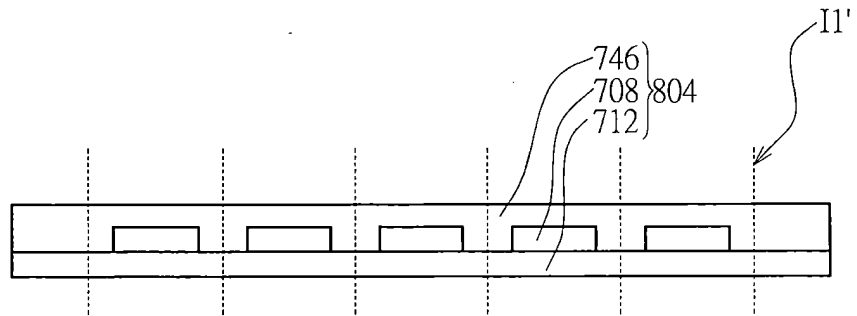
758



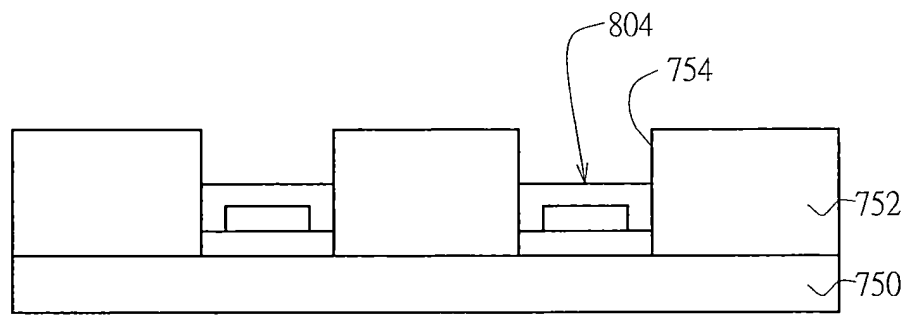
第 7G 圖



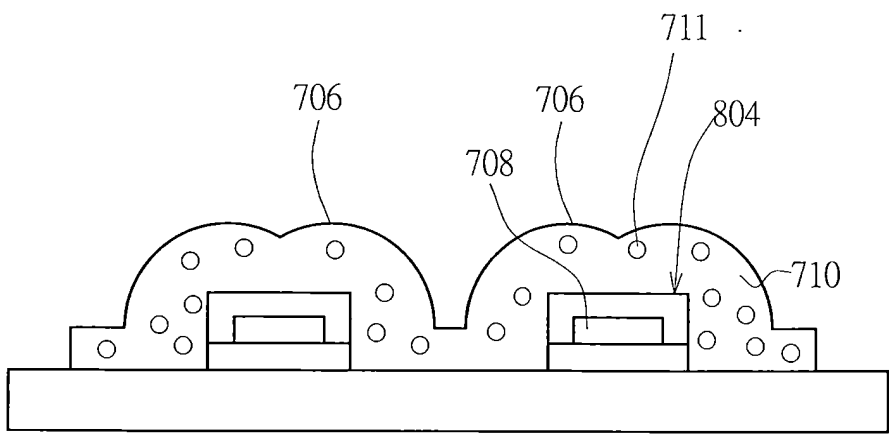
第 8A 圖



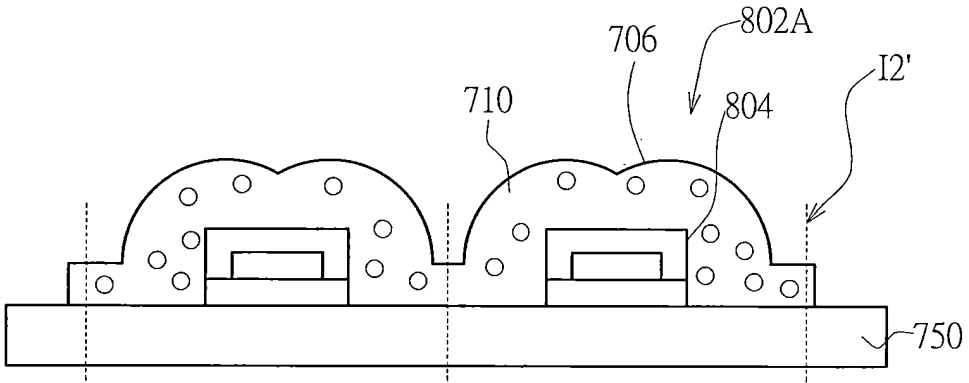
第 8B 圖



第 8C 圖

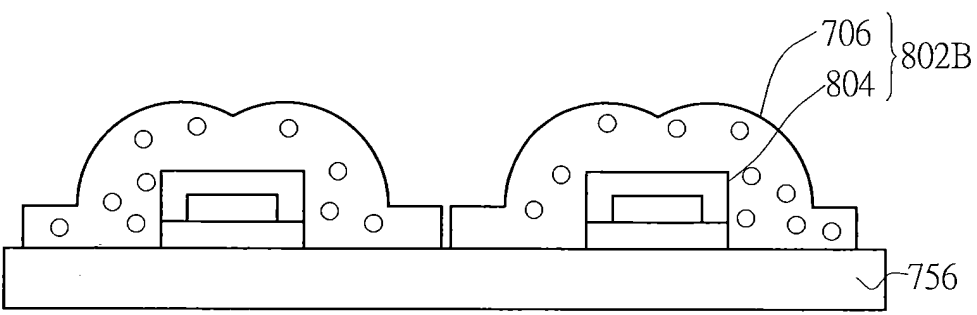


第 8D 圖



第 8E 圖

858



第 8F 圖

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

發光二極體晶片級封裝結構、直下式背光模組及發光裝置的製造方法/LIGHT EMITTING DIODE CHIP SCALE PACKAGING STRUCTURE, DIRECT TYPE BACKLIGHT MODULE, AND METHOD FOR MANUFACTURING LIGHT EMITTING DEVICE

【技術領域】

【0001】 本發明是有關於一種發光二極體封裝結構與包含其之發光裝置及其製造方法，且特別是有關於一種具有透鏡的發光二極體封裝結構與包含其之發光裝置及其製造方法。

【先前技術】

【0002】 由於發光二極體(Light-Emitting Diode, LED)具有壽命長、體積小、低振動、散熱低、能源消耗低等優點，發光二極體已廣泛應用於指示燈或居家光源等裝置中。近年來，隨著多色域及高亮度的發展，發光二極體已應用在各種顯示裝置、照射裝置等。

【0003】 裝置的發光性質會影響產品的顯示效能。

【0004】 舉例來說，液晶顯示裝置使用背光模組。直下式背光模組可搭配使用發光二極體光源及透鏡。

【0005】 直下式發光模組的一種方案是使用反射式透鏡，其能將發光二極體光線多數往模組底面打，製造較大的混光路徑。

此方案可以達到較低厚度的設計。但生產精度要求較高且涉及模組背板的設計，往往除了非常高技術門檻。此外，光學偏移上的容忍度較低。因此不論在打件精度風險上以及成本上均為其目前待克服的問題。

【0006】 直下式發光模組的另一種方案是使用折射式透鏡，其能將發光二極體光源藉由透鏡直接引導至欲成像平面上，因生產公差容忍度較使用反射式透鏡的方案高。但在較低厚度設計時折射式透鏡較難突破其物理門檻限制。另外因打件精度問題，整體模組的組裝上常因打件偏移造成光學不良的現象。

【發明內容】

【0007】 根據本發明之一方面，提出一種發光二極體晶片級封裝結構，其包括發光二極體晶片及透鏡。透鏡覆蓋發光二極體晶片。透鏡之外表面的剖面的曲線實質上符合多項式：

$$z = \sum_{i=0}^n a_i * y^i$$

對應發光二極體晶片的曲線的中心點為 y-z 座標軸之原點。z 為曲線之縱軸變數。y 為曲線之橫軸變數。a_i 為第 i 項次的係數。n>3。

【0008】 根據本發明之另一方面，提出一種直下式背光模組，其包括電路板及複數個上述發光二極體晶片級封裝結構。發光二極體晶片級封裝結構彼此分開設置在電路板上，並電性連接電路板。

【0009】 根據本發明之又另一方面，提出一種發光裝置的製

造方法，其包括以下步驟。形成發光二極體封裝結構。發光二極體封裝結構的形成方法包括形成透鏡覆蓋發光二極體晶片。透鏡之外表面的剖面的曲線實質上符合多項式：

$$z = \sum_{i=0}^n a_i * y^i$$

對應發光二極體晶片的曲線的一中心點為 y-z 座標軸之原點。z 為曲線之縱軸變數。y 為曲線之橫軸變數。a_i 為第 i 項次的係數。n>3。

【0010】 根據本發明之又再另一方面，提供一種發光二極體晶片級封裝結構，其包括發光二極體晶片及透鏡。發光二極體晶片包括發光區、非發光區、第一型半導體層、主動層、第二型半導體層、透明導電層、布拉格反射層、金屬層、保護層、第一電極與第二電極。主動層及第二型半導體層依序堆疊於位在發光區之第一型半導體層上。在發光區的第一型半導體、主動層和第二型半導體層構成發光二極體堆疊單元。透明導電層設置於發光二極體堆疊單元的第二型半導體層上。布拉格反射層設於透明導電層上。布拉格反射層具有第一貫孔，其裸露出發光二極體堆疊單元上之透明導電層。金屬層設於布拉格反射層上，並填滿第一貫孔，使得金屬層可經過第一貫孔而連接發光二極體堆疊單元上之透明導電層。保護層覆蓋金屬層，並且具有第二貫孔，裸露出發光二極體堆疊單元上之金屬層。第一電極填滿於裸露非發光區之第一型半導體層之第三貫孔內，並與第一型半導體層連接。第二電極填滿於第二貫孔內，並與金屬層連接。透鏡覆蓋發光二極體

晶片。透鏡之外表面的剖面的曲線實質上符合多項式：

$$z = \sum_{i=0}^n a_i * y^i$$

對應發光二極體晶片的曲線的中心點為 y-z 座標軸之原點。z 為曲線之縱軸變數。y 為曲線之橫軸變數。a_i 為第 i 項次的係數。n>3。

【0011】 根據本發明之更另一方面，提供一種發光二極體晶片級封裝結構，其包括覆晶式發光二極體晶片與透鏡。覆晶式發光二極體晶片包括發光區、非發光區、第一型半導體層、主動層、第二型半導體層、反射式歐姆導電層、緩衝層、保護層、第一電極與第二電極。主動層及第二型半導體層依序堆疊於位在發光區之第一型半導體層上。在發光區的第一型半導體、主動層和第二型半導體層構成發光二極體堆疊單元。反射式歐姆導電層設置於發光二極體堆疊單元的第二型半導體層上。緩衝層設於反射式歐姆導電層上。保護層覆蓋緩衝層，並且具有第一貫孔，裸露出發光二極體堆疊單元上之緩衝層。第一電極填滿裸露出非發光區之第一型半導體層之第二貫孔，並與第一型半導體層連接。第二電極填滿於第一貫孔內，並與緩衝層連接。透鏡覆蓋發光二極體晶片。透鏡之外表面的剖面的曲線實質上符合多項式：

$$z = \sum_{i=0}^n a_i * y^i$$

對應該發光二極體晶片的該曲線的一中心點為 y-z 座標軸之原點。z 為該曲線之縱軸變數。y 為該曲線之橫軸變數。a_i 為第 i 項次的係數。n>3。

【0012】 為了對本發明之上述及其他方面有更佳的瞭解，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下：

【圖式簡單說明】

【0013】

第 1 圖繪示根據一實施例之發光二極體封裝結構的剖面圖。

第 2A 圖繪示根據另一實施例之發光二極體封裝結構的剖面圖。

第 2B 圖繪示根據另一實施例之透鏡的俯視圖。

第 3 圖繪示根據一實施例之發光二極體封裝結構的剖面圖。

第 4 圖繪示根據一實施例之發光二極體封裝結構的剖面圖。

第 5 圖繪示根據一實施例之發光二極體封裝結構的剖面圖。

第 6 圖繪示根據一實施例之發光二極體封裝結構的剖面圖。

第 7A 圖至第 7G 圖繪示根據一實施例之發光裝置的製造方法。

第 8A 圖至第 8F 圖繪示根據另一實施例之發光裝置的製造方法。

【實施方式】

【0014】 此揭露內容之實施例係提出一種發光二極體封裝結構，例如發光二極體晶片級封裝結構，與包含發光二極體封裝結構的發光裝置，及其製造方法。發光二極體封裝結構能提供優異的發光、顯示效果。

【0015】 須注意的是，本揭露並非顯示出所有可能的實施例，未於本揭露提出的其他實施態樣也可能可以應用。再者，圖

式上的尺寸比例並非按照實際產品等比例繪製。因此，說明書和圖示內容僅作敘述實施例之用，而非作為限縮本揭露保護範圍之用。另外，實施例中之敘述，例如細部結構、製程步驟和材料應用等等，僅為舉例說明之用，並非對本揭露欲保護之範圍做限縮。實施例之步驟和結構各之細節可在不脫離本揭露之精神和範圍內根據實際應用製程之需要而加以變化與修飾。以下是以相同/類似的符號表示相同/類似的元件做說明。

【0016】 第 1 圖繪示根據實施例之發光二極體封裝結構 102，例如發光二極體晶片級封裝結構，其包括發光單元 104 與覆蓋發光單元 104 的透鏡 106。

【0017】 實施例中，透鏡 106 之外表面 S 的剖面的曲線符合(或實質上符合)多項式(I)：

$$z = \sum_{i=0}^n a_i * y^i \quad (I)$$

對應發光二極體晶片 108 之外表面 S 的剖面曲線的中心點 C 為 y-z 座標軸之原點。z 為外表面 S 之剖面曲線的縱軸變數。y 為外表面 S 之剖面曲線的橫軸變數。a_i 為多項式(I)中第 i 項次的係數。實施例中，在多項式(I)中，n>3。亦即多項式(I)至少為 4 次多項式。此揭露中，曲線「實質上符合」多項式(I)意指曲線擬合多項式(I)後的相關係數大於 0.995(即為 0.995~1)。換句話說，此揭露中，曲線「符合」多項式(I)意指曲線擬合多項式(I)後的相關係數為 1。

【0018】 一些實施例中，多項式(I)中，n=6，a₆≠0，亦即多項

式(I)為 6 次多項式。舉例來說， $n=6$ ，其中 a_0 為不為零之常數， a_1 為不為零之常數， a_2 為不為零之常數， a_3 為不為零之常數， a_4 為不為零之常數， a_5 為不為零之常數， a_6 為不為零之常數。

【0019】 一實施例中，曲線所符合(或實質上符合)之多項式(I)為：

$$z = -0.0005y^6 - 0.0059y^5 + 0.0871y^4 - 0.3718y^3 + 0.5658y^2 - 0.0709y + 2.5046。$$

即多項式(I)中， $n=6$ ，其中 $a_0=2.5046$ ， $a_1=-0.0709y$ ， $a_2=0.5658$ ， $a_3=-0.3718$ ， $a_4=0.0871$ ， $a_5=-0.0059$ ， $a_6=-0.0005$ 。

【0020】 可利用司乃爾定律逆運算方式計算多段曲面斜率將光線引導至指定位置已製作出指定光學圖形。

【0021】 一些實施例中，外表面之剖面曲線(實質上)符合至少為 4 項次之多項式(I)的透鏡應用在直下式背光模組時，能精準地引導光線到期望的位置，而提升顯示裝置的顯示效果。本揭露不限於此，外表面之剖面曲線(實質上)符合至少為 4 項次之多項式(I)的透鏡亦可應用至其他類型的照射或顯示裝置。

【0022】 實施例中，透鏡 106 包括封裝膠體 110，或由封裝膠體 110 構成。透鏡 106 接觸發光單元 104，例如透鏡 106 與發光單元 104 之間不具有空隙(air gap)。

【0023】 實施例中，發光單元 104 包括發光二極體晶片 108。舉例來說，構成透鏡 106 的封裝膠體 110 接觸發光二極體晶片 108，或者，與封裝膠體 110 與發光二極體晶片 108 之間不具有空隙。此例中，發光單元 104 與封裝膠體 110 之間沒有額外的空隙，

因此具有薄的厚度，應用至裝置例如直下式背光模組時能達到微小化或薄化的設計效果。

【0024】 如第 1 圖所示之實施例，透鏡 106 之外表面 S(連續曲表面)具有凹陷結構，外表面 S 之剖面曲線的中心點 C 為凹陷結構的最低點。

【0025】 然本揭露不限於此，其他實施例中，透鏡之外表面可具有凸起結構，且外表面之剖面曲線的中心點為凸起結構的最高點。

【0026】 此外，實施例中，外表面之剖面曲線(實質上)符合至少為 4 項次之多項式(I)的透鏡可應用至保留之外曲表面具有相同曲率的菲涅耳透鏡(Fresnel Lens)結構，而能使用更少的透鏡材料，減少製造成本，並具有更輕的重量、更小的體積與更薄的厚度。

【0027】 舉例來說，第 2A 圖與第 2B 圖分別繪示根據另一實施例之發光二極體封裝結構 202 其剖面圖與透鏡 206 的俯視圖。發光二極體封裝結構 202 例如為發光二極體晶片級封裝結構。第 2A 圖與第 1 圖所示之發光二極體封裝結構 102、202 之間的差異在於，透鏡 206 的外表面 S 為菲涅耳透鏡結構，其中外表面 S 的凹部底處 B 具有同心圓紋路(第 2B 圖)，此外透鏡 206 之外表面 S 具有凸起結構，且外表面 S 之剖面曲線的中心點 C 為凸起結構的最高點。

【0028】 第 3 圖至第 6 圖繪示根據不同實施例之發光單元的

剖面圖。

【0029】 請參照第 3 圖，發光單元 304 包括基板 312 與基板 312 上的發光二極體晶片 308 例如為覆晶式發光二極體晶片。發光二極體晶片 308 包括依序堆疊於基板 312 上的第一型半導體層 314、主動層 316 及第二型半導體層 318。第一型半導體層 314 具有 N 型及 P 型其中之一導電型，第二型半導體層 318 具有 N 型及 P 型其中之另一導電型。在發光區 E 的第一型半導體層 314、主動層 316 和第二型半導體層 318 構成發光二極體堆疊單元 320。發光二極體晶片 308 包括透明導電層 322 設置於發光二極體堆疊單元 320 的第二型半導體層 318 上。發光二極體晶片 308 包括布拉格反射層 324 設於透明導電層 322 上。布拉格反射層 324 具有第一貫孔 H31 裸露出發光二極體堆疊單元 320 上之透明導電層 322。發光二極體晶片 308 包括金屬層 326 設於布拉格反射層 324 上，並填滿布拉格反射層 324 的第一貫孔 H31，使得金屬層 326 可經過第一貫孔 H31 而連接發光二極體堆疊單元 320 上之透明導電層 322。發光二極體晶片 308 包括保護層 328 覆蓋金屬層 326，保護層 328 具有第二貫孔 H32 裸露出金屬層 326。發光二極體晶片 308 包括第一電極 330 填滿在非發光區 N 裸露出第一型半導體層 314 之第三貫孔 H33，並與第一型半導體層 314 連接。發光二極體晶片 308 包括第二電極 332 填滿於保護層 328 的第二貫孔 H32 內，並與金屬層 326 連接。

【0030】 一些實施例中，構成外表面之剖面曲線(實質上)符

合至少為 4 項次之多項式(I)之透鏡(例如第 1 圖的透鏡 106、第 2 圖的透鏡 206、或其它未畫出但(實質上)符合上述至少為 4 項次之多項式(I)之型態的透鏡)的封裝膠體是直接覆蓋在發光單元 304(覆晶式發光二極體晶片)上而形成發光二極體(晶片級)封裝結構。

【0031】 請參照第 4 圖，發光單元 404 包括基板 412 與基板 412 上的發光二極體晶片 408 例如為覆晶式發光二極體晶片。發光二極體晶片 408 包括依序堆疊於基板 412 上的第一型半導體層 414、主動層 416 及第二型半導體層 418。第一型半導體層 414 具有 N 型及 P 型其中之一導電型，第二型半導體層 418 具有 N 型及 P 型其中之另一導電型。在發光區 E 的第一型半導體層 414、主動層 416 和第二型半導體層 418 構成發光二極體堆疊單元 420。發光二極體晶片 408 包括反射式歐姆導電層 434 設置於發光二極體堆疊單元 420 的第二型半導體層 418 上。一實施例中，反射式歐姆導電層 434 可具有 Ni/Ag/Pt 或 Ni/Al/Ti 合金結構。發光二極體晶片 408 包括緩衝層 436 設於反射式歐姆導電層 434 上。發光二極體晶片 408 包括保護層 428 覆蓋緩衝層 436，保護層 428 具有第一貫孔 H41 裸露出緩衝層 436。發光二極體晶片 408 包括第一電極 430 填滿在非發光區 N 裸露出第一型半導體層 414 的第二貫孔 H42，並與第一型半導體層 414 連接。發光二極體晶片 408 包括第二電極 432 填滿於保護層 428 的第一貫孔 H41 內，並與緩衝層 436 連接。

【0032】 一些實施例中，構成外表面之剖面曲線(實質上)符合至少為 4 項次之多項式(I)之透鏡(例如第 1 圖的透鏡 106、第 2 圖的透鏡 206、或其它未畫出之型態的透鏡)的封裝膠體是直接覆蓋在發光單元 404 上而形成發光二極體(晶片級)封裝結構。透鏡(或封裝膠體)也可接觸裸露出之元件的側表面。

【0033】 請參照第 5 圖，發光單元 504 包括基板 512 與發光二極體晶片 508。基板 512 包括絕緣層 538 與穿過絕緣層 538 的導電柱 540。實施例中，導電柱 540 的直徑 D 可為 0.25mm 。發光二極體晶片 508 是藉由焊料以覆晶的方式配置在基板 512 上並電性連接基板 512 的導電柱 540。實施例中，此類發光單元 504 的面積可小於 $3\text{mm}\times 3\text{mm}$ 。

【0034】 一些實施例中，構成外表面之剖面曲線(實質上)符合至少為 4 項次之多項式(I)之透鏡(例如第 1 圖的透鏡 106、第 2 圖的透鏡 206、或其它未畫出但(實質上)符合上述多項式(I)之型態的透鏡)的封裝膠體是直接覆蓋在發光單元 504 上而形成發光二極體(晶片級)封裝結構，換句話說，發光二極體封裝結構的透鏡(或封裝膠體)是接觸裸露出的發光二極體晶片 508 的上表面，也可接觸裸露出的基板 512 的上表面。透鏡(或封裝膠體)也可接觸裸露出之元件的側表面。

【0035】 請參照第 6 圖，發光單元 604 包括發光二極體晶片 608 與基板 612。配置在基板 612 上的發光二極體晶片 608 是利用以打線 613 電性連接基板 612。

【0036】 一些實施例中，構成外表面之剖面曲線(實質上)符合至少為 4 項次之多項式(I)之透鏡(例如第 1 圖的透鏡 106、第 2 圖的透鏡 206、或其它未畫出之型態的透鏡)的封裝膠體是直接覆蓋在發光單元 604 上。換句話說，透鏡(或封裝膠體)是接觸裸露出的發光二極體晶片 608 的上表面與側表面，並接觸裸露出的打線 613，也可接觸裸露出的基板 612 的上表面與側表面。

【0037】 一些實施例中，發光二極體(晶片級)封裝結構的發光單元更包括波長轉換層(未顯示)，毯覆性配置在發光二極體晶片之至少一上方或側面。其中波長轉換層能受發光二極體晶片射出之第一光線激發而發出不同於第一光線之波長的第二光線。藉由波長轉換層能調整發光二極體封裝結構或發光裝置的發光色調。波長轉換層可包括波長轉換材料例如螢光粉。一些實施例中，構成外表面之剖面曲線(實質上)符合多項式(I)之透鏡(例如第 1 圖的透鏡 106、第 2 圖的透鏡 206、或其它未畫出之型態的透鏡)的封裝膠體是接觸裸露出的波長轉換層。波長轉換層能視實際需求使用單一層或多層結構。

【0038】 實施例也提供一種發光裝置及其製造方法。

【0039】 第 7A 圖至第 7G 圖繪示根據一實施例之發光裝置的製造方法。

【0040】 請參照第 7A 圖，形成複數個發光二極體晶片 708 在基板 712 上。實施例中，發光二極體晶片 708 可藉由覆晶或打線的方式配置在基板 712 上，並電性連接基板 712 的導電部分。

舉例來說，發光二極體晶片 708 可類似如第 3、4、5、6 所示之發光二極體晶片 308、408、508、608，或未繪示出之其他結構的發光二極體晶片。

【0041】 請參照第 7B 圖，形成波長轉換層 744 在發光二極體晶片 708 上。舉例來說，波長轉換層 744 包括第一波長轉換層 746 與第二波長轉換層 748。第一波長轉換層 746 可毯覆形成在發光二極體晶片 708 的出光側上，例如露出的上表面上。第一波長轉換層 746 也可形成在發光二極體晶片 708 露出的側表面上，及/或可填充在發光二極體晶片 708 之間的空隙。第二波長轉換層 748 形成第一波長轉換層 746 上。第一波長轉換層 746 與第二波長轉換層 748 可具有不同的波長轉換性質。

【0042】 請參照第 7C 圖，進行切割步驟 I1 以分開數個由基板 712、發光二極體晶片 708、及波長轉換層 744 構成的發光單元 704。此切割步驟 I1 可包括同時對位在發光二極體晶片 708 之間的波長轉換層 744 與基板 712 進行切割。

【0043】 請參照第 7D 圖，提供載體 750，其中模具 752 配置在載體 750 上。載體 750 可為金屬膠帶，或其它合適的載體結構。模具 752 可具有例如陣列配置的凹槽 754，用以容納發光單元 704 排列在載體 750 上。在配置發光單元 704 在載體 750 上後，可移除模具 752。

【0044】 請參照第 7E 圖，形成封裝膠體 710 覆蓋發光單元 704。封裝膠體 710 接觸發光單元 704 的上表面，也可接觸發光

單元 704 的側表面，或/及填充發光單元 704 之間的空隙。如圖所示，實施例中，封裝膠體 710 包括對應發光二極體晶片 708 的數個透鏡 706，各自外表面之剖面的曲線(實質上)符合上述至少為 4 項次之多項式(I)。透鏡 706 可精準地對位發光二極體晶片 708。封裝膠體 710 可包括擴散粒子 711 或波長轉換粒子摻雜於其中。

【0045】 請參照第 7F 圖，進行切割步驟 I2，以分開複數個由載體 750、發光單元 704 與透鏡 706 構成的發光二極體封裝結構 702A。此切割步驟 I2 可包括同時對位在發光單元 704 之間的封裝膠體 710 及載體 750 進行切割。一些實施例中，在此切割步驟 I2 之後，可將載體 750 移除。

【0046】 請參照第 7G 圖，將由剩餘的發光單元 704 與透鏡 706 構成的發光二極體封裝結構 702B 分開配置在電路板 756 上。發光二極體封裝結構 702B 可電性連接電路板 756。

【0047】 根據以上，實施例的製造方法包括形成複數個互相分開的發光二極體封裝結構 702B，其中發光二極體封裝結構 702B 各自具有對應發光單元 704 之外表面剖面曲線(實質上)符合至少為 4 項次之多項式(I)之透鏡 706(第 7F 圖之步驟)。然後，將各自獨立的發光二極體封裝結構 702B 配置在電路板 756 上(第 7G 圖之步驟)。由於發光二極體封裝結構 702B 是具有相對應的發光單元 704 與透鏡 706 的封裝單元，因此在配置發光二極體封裝結構 702B 於電路板 756 上的步驟能有較大的公差容忍度。故，根據實施例的發光裝置 758 可應用至直下式背光模組。

【0048】 第 8A 圖至第 8F 圖繪示根據另一實施例之發光裝置的製造方法，其與第 7A 圖至第 7G 圖所示之實施例的主要差異在於波長轉換層為單一層波長轉換層。第 8A 圖之前的步驟可類似第 7A 圖所述的步驟，於此不再重複說明。

【0049】 請參照第 8A 圖，形成波長轉換層(第一波長轉換層)746 在發光二極體晶片 708 上。波長轉換層 746 可毯覆形成在發光二極體晶片 708 的出光側上，例如露出的上表面上。波長轉換層 746 也可形成在發光二極體晶片 708 露出的側表面上，及/或可填充在發光二極體晶片 708 之間的空隙。

【0050】 請參照第 8B 圖，進行切割步驟 I1'以分開數個由基板 712、發光二極體晶片 708、及波長轉換層 746 構成的發光單元 804。此切割步驟 I1'可包括同時對位在發光二極體晶片 708 之間的波長轉換層 746 與基板 712 進行切割。

【0051】 請參照第 8C 圖，提供載體 750，其中模具 752 配置在載體 750 上。模具 752 可具有例如陣列配置的凹槽 754，用以容納發光單元 804 排列在載體 750 上。在配置發光單元 804 在載體 750 上後，可移除模具 752。

【0052】 請參照第 8D 圖，形成封裝膠體 710 覆蓋發光單元 804。封裝膠體 710 接觸發光單元 804 的上表面，也可接觸發光單元 804 的側表面，或/及填充發光單元 804 之間的空隙。如圖所示，實施例中，封裝膠體 710 包括對應發光二極體晶片 708 的數個透鏡 706，各自外表面之剖面的曲線(實質上)符合上述至少為 4

項次之多項式(I)。透鏡 706 可精準地對位發光二極體晶片 708。封裝膠體 710 可包括擴散粒子 711 或波長轉換粒子摻雜於其中。

【0053】 請參照第 8E 圖，進行切割步驟 I2'，以分開複數個由載體 750、發光單元 804 與透鏡 706 構成的發光二極體封裝結構 802A。此切割步驟 I2'可包括同時對位在發光單元 804 之間的封裝膠體 710 及載體 750 進行切割。一些實施例中，在此切割步驟 I2'之後，可將載體 750 移除。

【0054】 請參照第 8F 圖，將由剩餘的發光單元 804 與透鏡 706 構成的發光二極體封裝結構 802B 分開配置在電路板 756 上。發光二極體封裝結構 802B 可電性連接電路板 756。

【0055】 根據以上，實施例的製造方法包括形成複數個互相分開的發光二極體封裝結構 802B，其中發光二極體封裝結構 802B 各自具有對應發光單元 804 之外表面剖面曲線(實質上)符合至少為 4 項次之多項式(I)之透鏡 706(第 8E 圖之步驟)。然後，將各自獨立的發光二極體封裝結構 802B 配置在電路板 756 上(第 8F 圖之步驟)。由於發光二極體封裝結構 802B 是具有相對應的發光單元 804 與透鏡 706 的封裝單元，因此在配置發光二極體封裝結構 802B 於電路板 756 上的步驟能有較大的公差容忍度。故，根據實施例的發光裝置 858 可應用至直下式背光模組。

【0056】 本揭露並不限於上述實施例，而可根據揭露的概念適當調整實施例的結構、元件材質或製造方法，或任意合併不同實施例之概念。

【0057】 舉例來說，透鏡之外表面可具有凹陷結構，外表面之剖面曲線的中心點為凹陷結構的最低點。或者，透鏡之外表面可具有凸起結構，且外表面之剖面曲線的中心點為凸起結構的最高點。

【0058】 外表面之剖面曲線(實質上)符合至少為 4 項次之多項式(I)的透鏡，其外表面可為一連續的曲表面，或可包括菲涅耳透鏡結構所具有之一段一段曲率不變的不連續曲面。

【0059】 透鏡可為折射式透鏡或反射式透鏡。亦即透鏡的出光面可為折射式出光面或反射式出光面。

【0060】 發光單元的發光二極體晶片可包括相反導電型的第一型半導體層與第二型半導體層，及第一型半導體層與第二型半導體層之間的主動層。第一電極(正、負電極其中之一)與第二電極(正、負電極其中之另一)分別電性連接第一型半導體層與第二型半導體層。當正極及負極兩端施加電壓時，電子將與電洞在主動層內結合，再以光的形式發出。發光二極體晶片可任選包括其他調控性質的元件，例如導電層(如透明導電層、金屬層、反射式歐姆導電層)、反射層(如布拉格反射層、反射式歐姆導電層)、保護層、緩衝層、貫孔、或其它適當的元件及配置方式。發光二極體晶片可為垂直式發光二極體，可以覆晶、打線的方式電性連接基板的導電元件例如接觸墊等。根據實施例之發光二極體晶片的面積尺寸可小於 3 mm x 3mm，或可為其他適當尺寸。

【0061】 一些實施例中，發光二極體晶片配置於其上的基板

亦可作為光型調整設計與散熱之用的背板結構。例如基板的表面可具有反射性質，作為光型調控的輔助參數，調整散射場。背板結構可具有熱阻小於 $10^{\circ}\text{C}/\text{W}$ 之特性。藉此，作為背板結構的基板能提供穩定的機械與光學性能。

【0062】 舉例來說，一些實施例中，發光單元可任選地包括或不包括波長轉換層。一些實施例中，波長轉換層可只毯覆形成(或接觸)在發光二極體晶片的上表面上，而未配置在發光二極體的側表面，也可不填充於發光二極體晶片之間的空隙。波長轉換層可為單一層波長轉換結構、具有不同波長轉換性質的雙層波長轉換結構、或更多層不同波長轉換性質的波長轉換結構。

【0063】 一些實施例中，發光單元不具有波長轉換層，構成透鏡的封裝膠材是至少接觸發光二極體晶片的出光上表面，或可進一步接觸發光二極體晶片的側表面，或可進一步填充在發光二極體晶片之間的空隙。一些實施例中，發光單元具有波長轉換層，構成透鏡的封裝膠材是至少接觸發光二極體晶片之出光上表面上的波長轉換層，或可進一步接觸發光二極體晶片的側表面或側表面上的波長轉換層，或可進一步填充在發光二極體晶片之間的空隙。

【0064】 舉例來說，一些實施例中，發光二極體封裝結構例如發光二極體晶片級封裝結構的封裝膠體可任選地包括或不包括光學粒子摻雜於其中。光學粒子可包括擴散粒子、波長轉換材料(粒子)、或其它可調變從發光二極體晶片發出之光線出光性質

的材質(粒子)。粒子可包括微米或奈米級顆粒。

【0065】 除了(實質上)符合上述至少為 4 項次之多項式(I)的透鏡，發光二極體封裝結構例如發光二極體晶片級封裝結構的出光性質也可例如藉由發光單元的波長轉換層及/或構成透鏡之封裝膠體中所摻雜的波長轉換材料(粒子)做調變。舉例來說，發光二極體晶片射出的光線(如藍光)可以波長轉換層及/或波長轉換材料(粒子)轉換為不同顏色的光線(如綠光、黃光或紅光)。然後，不同顏色的光線被混合以產生白光，或者產生其它預期色調的光線。

【0066】 一些實施例中，發光二極體封裝結構例如發光二極體晶片級封裝結構為發光角度大於 150 度之白光光源。

【0067】 根據實施例之發光二極體封裝結構或發光裝置亦可視實際需求應用至適當的發光產品，例如顯示器的前光模組或背光模組，或照明產品例如天井燈照明、洗牆燈等。

【0068】 根據上述，本揭露之實施例至少有以下優點。外表面之剖面曲線(實質上)符合至少為 4 項次之多項式(I)的透鏡能精準地引導來自發光單元之光線到期望的位置，有效提升顯示效果。或者，由於發光單元與封裝膠體之間沒有額外的空隙，因此具有薄的厚度，應用至裝置時能達到微小化或薄化的設計效果。或者，當外表面之剖面曲線(實質上)符合至少為 4 項次之多項式(I)的透鏡使用菲涅耳透鏡結構時，裝置能使用更少透鏡材料，減少製造成本，並具有更輕的重量、更小的體積與更薄的厚度。發

光裝置的製造方法是在形成具有相對應之發光單元與透鏡的發光二極體封裝結構之後，再將封裝單元配置在電路板上，因此能有較大的公差容忍度，並維持發光二極體封裝結構的發光效果。

【0069】 綜上所述，雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明。本發明所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾。因此，本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【符號說明】

【0070】

102、202、702A、702B、802A、802B：發光二極體封裝結構

104、304、404、504、604、704、804：發光單元

106、206、706：透鏡

108、308、408、508、608、708：發光二極體晶片

110、710：封裝膠體

711：擴散粒子

312、412、512、612、712：基板

613：打線

314、414：第一型半導體層

316、416：主動層

318、418：第二型半導體層

320、420：發光二極體堆疊單元

- 322：透明導電層
- 324：布拉格反射層
- 326：金屬層
- 328、428：保護層
- 330、430：第一電極
- 332、432：第二電極
- 434：反射式歐姆導電層
- 436：緩衝層
- 538：絕緣層
- 540：導電柱
- 744：波長轉換層
- 746：第一波長轉換層
- 748：第二波長轉換層
- 750：載體
- 752：模具
- 754：凹槽
- 756：電路板
- 758、858：發光裝置
- H31、H41：第一貫孔
- H32、H42：第二貫孔
- H33：第三貫孔
- B：凹部底處
- C：中心點
- D：直徑

E：發光區

I1、I2、I1'、I2'：切割步驟

N：非發光區

S：外表面

公告本

發明摘要

※ 申請案號：105118389

※ 申請日：※IPC 分類：H01L33/58 (2010.01)
 602B3100 (2006.01)
 602B6/00 (2006.01)

【發明名稱】(中文/英文)

發光二極體晶片級封裝結構、直下式背光模組及發光裝置的製造方法/LIGHT EMITTING DIODE CHIP SCALE PACKAGING STRUCTURE, DIRECT TYPE BACKLIGHT MODULE, AND METHOD FOR MANUFACTURING LIGHT EMITTING DEVICE

【中文】

發光二極體晶片級封裝結構、直下式背光模組及發光裝置的製造方法。發光二極體晶片級封裝結構包括發光二極體晶片及透鏡。透鏡覆蓋發光二極體晶片。透鏡之外表面的剖面的曲線實質上符合多項式：

$$z = \sum_{i=0}^n a_i * y^i$$

對應發光二極體晶片的曲線的中心點為 y-z 座標軸之原點。z 為曲線之縱軸變數。y 為曲線之橫軸變數。a_i 為第 i 項次的係數。n>3。

【英文】

A light emitting diode chip scale packaging structure, a direct type backlight module, and a method for manufacturing a light emitting device are disclosed. The light emitting diode chip scale packaging structure includes a

light emitting diode chip and a lens covering the light emitting diode chip. A curve of a cross-section view of an outer surface of the lens substantially complies with the following polynomial:

$$z = \sum_{i=0}^n a_i * y^i$$

A center point of the curve corresponding to the light emitting diode chip is a zero point of y-z coordinate axes. z is a variable of vertical axis of the curve. y is a variable of horizontal axis of the curve. a_i is a constant coefficient of i^{th} order. $n > 3$.

【代表圖】

【本案指定代表圖】：第（1）圖。

【本代表圖之符號簡單說明】：

102：發光二極體封裝結構

104：發光單元

106：透鏡

108：發光二極體晶片

110：封裝膠體

C：中心點

S：外表面

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

申請專利範圍

1. 一種發光二極體晶片級封裝結構，包括：

一發光二極體晶片；及

一透鏡，覆蓋該發光二極體晶片，該透鏡之外表面的剖面的曲線實質上符合多項式：

$$z = \sum_{i=0}^n a_i * y^i$$

對應該發光二極體晶片的該曲線的一中心點為 y-z 座標軸之原點，z 為該曲線之縱軸變數，y 為該曲線之橫軸變數， a_i 為第 i 項次的係數， $3 < n \leq 6$ ，該曲線擬合該多項式後的相關係數大於 0.995。

2. 如申請專利範圍第 1 項所述之發光二極體晶片級封裝結構，其中在該多項式中， $n=6$ ， $a_6 \neq 0$ 。

3. 如申請專利範圍第 1 項所述之發光二極體晶片級封裝結構，其中在該多項式中， $n=6$ ， a_0 為不為零之常數， a_1 為不為零之常數， a_2 為不為零之常數， a_3 為不為零之常數， a_4 為不為零之常數， a_5 為不為零之常數， a_6 為不為零之常數。

4. 如申請專利範圍第 1 項所述之發光二極體晶片級封裝結構，其中該曲線實質上符合多項式：

$$z = -0.0005y^6 - 0.0059y^5 + 0.0871y^4 - 0.3718y^3 + 0.5658y^2 - 0.0709y + 2.5046。$$

5. 如申請專利範圍第 1 項所述之發光二極體晶片級封裝結

構，其中該外表面具有一凹陷結構，該曲線的該中心點為該凹陷結構的最低點。

6. 如申請專利範圍第 1 項所述之發光二極體晶片級封裝結構，其中該外表面具有一凸起結構，該曲線的該中心點為該凸起結構的最高點。

7. 如申請專利範圍第 1 項所述之發光二極體晶片級封裝結構，其中該透鏡的該外表面為菲涅耳透鏡(Fresnel Lens)結構。

8. 如申請專利範圍第 1 項所述之發光二極體晶片級封裝結構，其中該透鏡為反射式透鏡或折射式透鏡。

9. 如申請專利範圍第 1 項所述之發光二極體晶片級封裝結構，包括一發光單元，該發光單元包括該發光二極體晶片，該透鏡接觸該發光單元。

10. 如申請專利範圍第 9 項所述之發光二極體晶片級封裝結構，其中該透鏡與該發光單元之間不具有空隙(air gap)。

11. 如申請專利範圍第 1 項所述之發光二極體晶片級封裝結構，包括一發光單元，該發光單元包括該發光二極體晶片，該發光單元的面積小於 3mmx3mm。

12. 如申請專利範圍第 1 項所述之發光二極體晶片級封裝結構，更包括一基板，其中該發光二極體晶片在該基板上，其中該基板包括一絕緣層與穿過該絕緣層的一導電柱，該導電柱的直徑為 0.25mm。

13. 如申請專利範圍第 1 項所述之發光二極體晶片級封裝結

構，更包括一基板，其中該發光二極體晶片是以覆晶或打線的方式電性連接該基板。

14. 如申請專利範圍第 1 項所述之發光二極體晶片級封裝結構，其中該透鏡包括一封裝膠體。

15. 如申請專利範圍第 14 項所述之發光二極體晶片級封裝結構，其中該透鏡更包括擴散粒子，摻雜在該封裝膠體中。

16. 如申請專利範圍第 1 項所述之發光二極體晶片級封裝結構，更包括第一波長轉換層，在該發光二極體晶片上。

17. 如申請專利範圍第 16 項所述之發光二極體晶片級封裝結構，更包括第二波長轉換層，在該發光二極體晶片上，且性質不同於該第一波長轉換層。

18. 如申請專利範圍第 1 項所述之發光二極體晶片級封裝結構，更包括一載體與該載體上的一基板，其中該發光二極體晶片在該基板上。

19. 一種直下式背光模組，包括：

一電路板；及

數個如申請專利範圍第 1 至 18 項其中之一所述之發光二極體晶片級封裝結構，彼此分開設置在該電路板上，並電性連接該電路板。

20. 一種發光裝置的製造方法，包括：

形成一發光二極體封裝結構，該發光二極體封裝結構的形成方法包括形成一透鏡覆蓋一發光二極體晶片，其中該透鏡之外表

面的剖面的曲線實質上符合多項式：

$$z = \sum_{i=0}^n a_i * y^i$$

對應該發光二極體晶片的該曲線的一中心點為 y-z 座標軸之原點，z 為該曲線之縱軸變數，y 為該曲線之橫軸變數， a_i 為第 i 項次的係數， $3 < n \leq 6$ ，該曲線擬合該多項式後的相關係數大於 0.995。

21. 如申請專利範圍第 20 項所述之發光裝置的製造方法，更包括將該發光二極體封裝結構配置在一電路板上。

22. 如申請專利範圍第 21 項所述之發光裝置的製造方法，其中該透鏡與該發光二極體晶片是同時配置在該電路板上。

23. 如申請專利範圍第 20 項所述之發光裝置的製造方法，包括形成數個發光二極體封裝結構，其中該形成該些發光二極體封裝結構的方法包括：

配置數個該發光二極體晶片在一載體上；及

形成一封裝膠體覆蓋該些發光二極體晶片，其中該封裝膠體包括對應該些發光二極體晶片的數個該透鏡。

24. 如申請專利範圍第 23 項所述之發光裝置的製造方法，其中該形成該些發光二極體封裝結構的方法更包括對位在該些發光二極體晶片之間的該封裝膠體進行切割。

25. 如申請專利範圍第 23 項所述之發光裝置的製造方法，其中該形成該些發光二極體封裝結構的方法更包括對位在該些發

光二極體晶片之間的該載體進行切割。

26. 如申請專利範圍第 23 項所述之發光裝置的製造方法，更包括將該些發光二極體封裝結構分開配置在一電路板上。

27. 如申請專利範圍第 20 項所述之發光裝置的製造方法，包括形成數個該發光二極體封裝結構，其中該形成該些發光二極體封裝結構的方法包括：

配置數個該發光二極體晶片在一基板上；及

對位在該些發光二極體晶片之間的該基板進行切割。

28. 如申請專利範圍第 27 項所述之發光裝置的製造方法，其中該形成該些發光二極體封裝結構的方法更包括：

形成一波長轉換層在該些發光二極體晶片上，

其中在該對位在該些發光二極體晶片之間的該基板進行切割的同時，對該波長轉換層進行切割。

29. 一種發光二極體晶片級封裝結構，包括：

一發光二極體晶片，包括：

一第一型半導體層、一發光區與一非發光區；

一主動層及一第二型半導體層依序堆疊於位在該發光區之該第一型半導體層上，在該發光區形成由該第一型半導體、該主動層和該第二型半導體層所構成之發光二極體堆疊單元；

一透明導電層，設置於該發光二極體堆疊單元的該第二型半導體層上；

一布拉格反射層，設於該透明導電層上，且該布拉格反射層具有第一貫孔，裸露出該發光二極體堆疊單元上之該透明導電層；

一金屬層，設於該布拉格反射層上，並填滿該第一貫孔，使得該金屬層可經過該第一貫孔而連接該發光二極體堆疊單元上之該透明導電層；

一保護層，覆蓋該金屬層，並且具有第二貫孔，裸露出該發光二極體堆疊單元上之該金屬層；

第三貫孔，裸露在該非發光區之該第一型半導體層；

一第一電極，填滿於該第三貫孔內，並與該第一型半導體層連接；以及

一第二電極，填滿於該第二貫孔內，並與該金屬層連接；及

一透鏡，覆蓋該發光二極體晶片，該透鏡之外表面的剖面的曲線實質上符合多項式：

$$z = \sum_{i=0}^n a_i * y^i$$

對應該發光二極體晶片的該曲線的一中心點為 y-z 座標軸之原點，z 為該曲線之縱軸變數，y 為該曲線之橫軸變數， a_i 為第 i 項次的係數， $3 < n \leq 6$ ，該曲線擬合該多項式後的相關係數大於 0.995。

30. 如申請專利範圍第 29 項所述之發光二極體晶片級封裝

結構，其中在該多項式中， $n=6$ ， $a_6 \neq 0$ 。

31. 如申請專利範圍第 29 項所述之發光二極體晶片級封裝結構，其中在該多項式中， $n=6$ ， a_0 為不為零之常數， a_1 為不為零之常數， a_2 為不為零之常數， a_3 為不為零之常數， a_4 為不為零之常數， a_5 為不為零之常數， a_6 為不為零之常數。

32. 如申請專利範圍第 29 項所述之發光二極體晶片級封裝結構，其中該曲線實質上符合多項式：

$$z = -0.0005y^6 - 0.0059y^5 + 0.0871y^4 - 0.3718y^3 + 0.5658y^2 - 0.0709y + 2.5046。$$

33. 如申請專利範圍第 32 項所述之發光二極體晶片級封裝結構，更包括第一波長轉換層，在該發光二極體晶片上。

34. 如申請專利範圍第 33 項所述之發光二極體晶片級封裝結構，更包括第二波長轉換層，在該發光二極體晶片上，且性質不同於該第一波長轉換層。

35. 一種發光二極體晶片級封裝結構，包括：

一覆晶式發光二極體晶片，包括：

一第一型半導體層、一發光區與一非發光區；

一主動層及一第二型半導體層依序堆疊於位在該發光區之該第一型半導體層上，在該發光區形成由該第一型半導體、該主動層和該第二型半導體層所構成之發光二極體堆疊單元；

一反射式歐姆導電層，設置於該發光二極體堆疊單元的

該第二型半導體層上；

一緩衝層，設於該反射式歐姆導電層上；

一保護層，覆蓋該緩衝層，並且具有第一貫孔，裸露出該發光二極體堆疊單元上之該緩衝層；

裸露出該第一型半導體層之第二貫孔，設置於該非發光區；

一第一電極，填滿於該第二貫孔內，並與該第一型半導體層連接；以及

一第二電極，填滿於該第一貫孔內，並與該緩衝層連接；及

一透鏡，覆蓋該發光二極體晶片，該透鏡之外表面的剖面的曲線實質上符合多項式：

$$z = \sum_{i=0}^n a_i * y^i$$

對應該發光二極體晶片的該曲線的一中心點為 y-z 座標軸之原點，z 為該曲線之縱軸變數，y 為該曲線之橫軸變數， a_i 為第 i 項次的係數， $3 < n \leq 6$ ，該曲線擬合該多項式後的相關係數大於 0.995。

36. 如申請專利範圍第 35 項所述之發光二極體晶片級封裝結構，其中該反射式歐姆導電層具有 Ni/Ag/Pt 或 Ni/Al/Ti 合金結構。

37. 如申請專利範圍第 35 項所述之發光二極體晶片級封裝

結構，其中在該多項式中， $n=6$ ， $a_6 \neq 0$ 。

38. 如申請專利範圍第 35 項所述之發光二極體晶片級封裝結構，其中在該多項式中， $n=6$ ， a_0 為不為零之常數， a_1 為不為零之常數， a_2 為不為零之常數， a_3 為不為零之常數， a_4 為不為零之常數， a_5 為不為零之常數， a_6 為不為零之常數。

39. 如申請專利範圍第 35 項所述之發光二極體晶片級封裝結構，其中該曲線實質上符合多項式：

$$z = -0.0005y^6 - 0.0059y^5 + 0.0871y^4 - 0.3718y^3 + 0.5658y^2 - 0.0709y + 2.5046。$$

40. 如申請專利範圍第 35 項所述之發光二極體晶片級封裝結構，更包括第一波長轉換層，在該發光二極體晶片上。

41. 如申請專利範圍第 40 項所述之發光二極體晶片級封裝結構，更包括第二波長轉換層，在該第一波長轉換層上，且性質不同於該第一波長轉換層。

light emitting diode chip and a lens covering the light emitting diode chip. A curve of a cross-section view of an outer surface of the lens substantially complies with the following polynomial:

$$z = \sum_{i=0}^n a_i * y^i$$

A center point of the curve corresponding to the light emitting diode chip is a zero point of y-z coordinate axes. z is a variable of vertical axis of the curve. y is a variable of horizontal axis of the curve. a_i is a constant coefficient of i^{th} order. $n > 3$.

【代表圖】

【本案指定代表圖】：第（1）圖。

【本代表圖之符號簡單說明】：

102：發光二極體封裝結構

104：發光單元

106：透鏡

108：發光二極體晶片

110：封裝膠體

C：中心點

S：外表面

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無