



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I674571 B

(45) 公告日：中華民國 108 (2019) 年 10 月 11 日

(21) 申請案號：107130014

(22) 申請日：中華民國 107 (2018) 年 08 月 28 日

(51) Int. Cl. : G09G3/3225 (2016.01)

G02F1/153 (2006.01)

(71) 申請人：友達光電股份有限公司 (中華民國) AU OPTRONICS CORPORATION (TW)
新竹市力行二路一號

(72) 發明人：黃昱榮 HUANG, YU-JUNG (TW)；李興龍 LEE, HSING-LUNG (TW)；李素貞 LEE, SUE-CHEN (TW)；張正良 CHANG, CHENG-LIANG (TW)；蔡孟杰 TSAI, MENG-CHIEH (TW)；黃德群 HUANG, TE-CHUN (TW)

(74) 代理人：葉璟宗；詹東穎；劉亞君

(56) 參考文獻：

CN 107481669A

CN 107611142A

CN 108447439A

US 2017/0249896A1

審查人員：楊喻仁

申請專利範圍項數：7 項 圖式數：3 共 25 頁

(54) 名稱

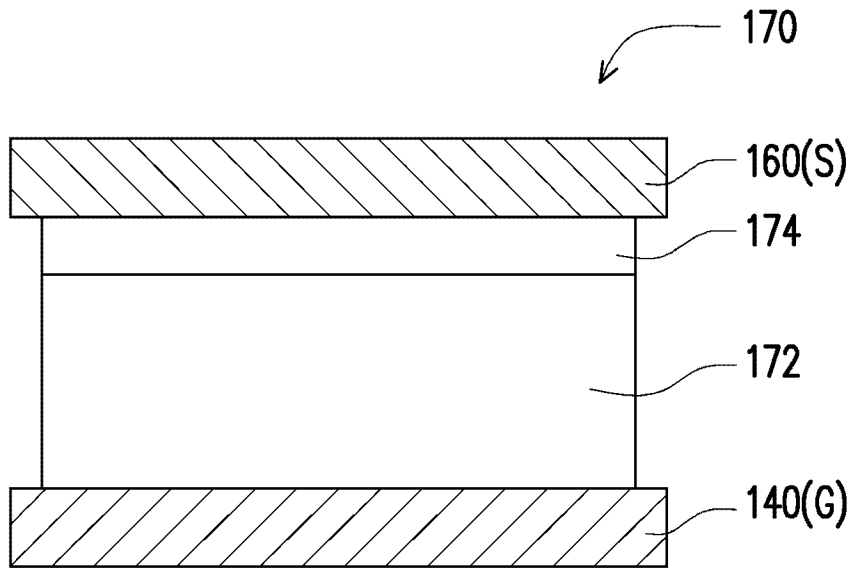
顯示裝置及補償電容的操作方法

(57) 摘要

一種顯示裝置具有顯示區以及多個非顯示區。顯示裝置包括基板、多個畫素單元、多條第一閘極線、多條第二閘極線、多條第一資料線、多條第二資料線及多個電容補償結構。畫素單元矩陣排列於基板上。第一閘極線與第二閘極線於基板上配置成行。第一資料線與第二資料線於基板上配置成行。電容補償結構矩陣排列於非顯示區中。電容補償結構包括部份第二閘極線、絕緣層、半導體層及部份第二資料線。絕緣層配置於部份第二閘極線上。半導體層配置於絕緣層上。部份第二資料線配置於半導體層上。部份第二資料線與部份第二閘極線分別位於半導體層的相對兩側。

A display device has a display area and a plurality of non-display areas. The display device includes a substrate, a plurality of pixel units, a plurality of first gate lines, a plurality of second gate lines, a plurality of first data lines, a plurality of second data lines, and a plurality of capacitor compensation structures. The pixel units are arranged on the substrate in a matrix. The first gate line and the second gate line are arranged in rows on the substrate. The first data line and the second data line are arranged in columns on the substrate. The capacitor compensation structures are arranged in a matrix in the non-display areas. The capacitor compensation structure includes a portion of the second gate line, an insulating layer, a semiconductor layer, and a portion of the second data line. The insulating layer is disposed on the portion of the second gate line. The semiconductor layer is disposed on the insulating layer. The portion of the second data line is disposed on the semiconductor layer. The portion of the second data lines and the portion of the second gate lines are disposed on opposite sides of the semiconductor layer.

指定代表圖：



符號簡單說明：

140 . . . 第二閘極線

160 . . . 第二資料線

170 . . . 電容補償結構

172 . . . 絕緣層

174 . . . 半導體層

G . . . 閘極

S . . . 源極

【圖1D】



公告本

I674571

【發明摘要】

【中文發明名稱】顯示裝置及補償電容的操作方法

【英文發明名稱】 DISPLAY DEVICE AND COMPENSATION
CAPACITOR OPERATING METHOD

【中文】一種顯示裝置具有顯示區以及多個非顯示區。顯示裝置包括基板、多個畫素單元、多條第一閘極線、多條第二閘極線、多條第一資料線、多條第二資料線及多個電容補償結構。畫素單元矩陣排列於基板上。第一閘極線與第二閘極線於基板上配置成列。第一資料線與第二資料線於基板上配置成行。電容補償結構矩陣排列於非顯示區中。電容補償結構包括部份第二閘極線、絕緣層、半導體層及部份第二資料線。絕緣層配置於部份第二閘極線上。半導體層配置於絕緣層上。部份第二資料線配置於半導體層上。部份第二資料線與部份第二閘極線分別位於半導體層的相對兩側。

【英文】 A display device has a display area and a plurality of non-display areas. The display device includes a substrate, a plurality of pixel units, a plurality of first gate lines, a plurality of second gate lines, a plurality of first data lines, a plurality of second data lines, and a plurality of capacitor compensation structures. The pixel units are arranged on the substrate in a matrix. The first gate

line and the second gate line are arranged in rows on the substrate. The first data line and the second data line are arranged in columns on the substrate. The capacitor compensation structures are arranged in a matrix in the non-display areas. The capacitor compensation structure includes a portion of the second gate line, an insulating layer, a semiconductor layer, and a portion of the second data line. The insulating layer is disposed on the portion of the second gate line. The semiconductor layer is disposed on the insulating layer. The portion of the second data line is disposed on the semiconductor layer. The portion of the second data lines and the portion of the second gate lines are disposed on opposite sides of the semiconductor layer.

【指定代表圖】圖 1D。

【代表圖之符號簡單說明】

140：第二閘極線

160：第二資料線

170：電容補償結構

172：絕緣層

174：半導體層

G：閘極

S：源極

【特徵化學式】

無

【發明申請專利範圍】

【第1項】 一種顯示裝置，具有一顯示區以及多個非顯示區，該顯示裝置包括：

基板；

多個畫素單元，矩陣排列於該基板上且位於該顯示區中；

多條第一閘極線與多條第二閘極線，於該基板上配置成列且位於該顯示區中；

多條第一資料線與多條第二資料線，於該基板上配置成行且位於該顯示區中；

多個電容補償結構，矩陣排列於該些非顯示區中，各該電容補償結構包括：

部份該第二閘極線；

一絕緣層，配置於部份該第二閘極線上；

一半導體層，配置於該絕緣層上；以及

部份該第二資料線，配置於該半導體層上，其中部份該第二資料線與部份該第二閘極線分別位於該半導體層的相對兩側。

【第2項】 如申請專利範圍第1項所述的顯示裝置，其中該顯示裝置的一平面輪廓具有一圓角或一凹孔，且該些非顯示區位於該平面輪廓的該圓角外或該凹孔外。

【第3項】 如申請專利範圍第1項所述的顯示裝置，其中該些第一閘極線、該些第二閘極線、該些第一資料線以及該些第二資料線

分別電性連接於該些畫素單元，其中該些第二閘極線電性連接的該些畫素單元的數量相較於該些第一閘極線電性連接的該些畫素單元的數量少。

【第4項】如申請專利範圍第1項所述的顯示裝置，其中該些第二閘極線與該些第二資料線分別延伸至該些非顯示區中並互相交叉重疊，而具有多個交叉重疊區。

【第5項】如申請專利範圍第4項所述的顯示裝置，其中該些電容補償結構位於該些交叉重疊區。

【第6項】如申請專利範圍第1項所述的顯示裝置，其中該半導體層包括單晶矽、多晶矽或非晶矽。

【第7項】一種補償電容的操作方法，利用如申請專利範圍第1項所述的顯示裝置，而該操作方法包括：

當該些第二閘極線的閘極負載相較於該些第一閘極線的閘極負載大時，藉由增加該些電容補償結構中的該些第二資料線的一電位，以降低補償電容及該些第二閘極線的總電容；

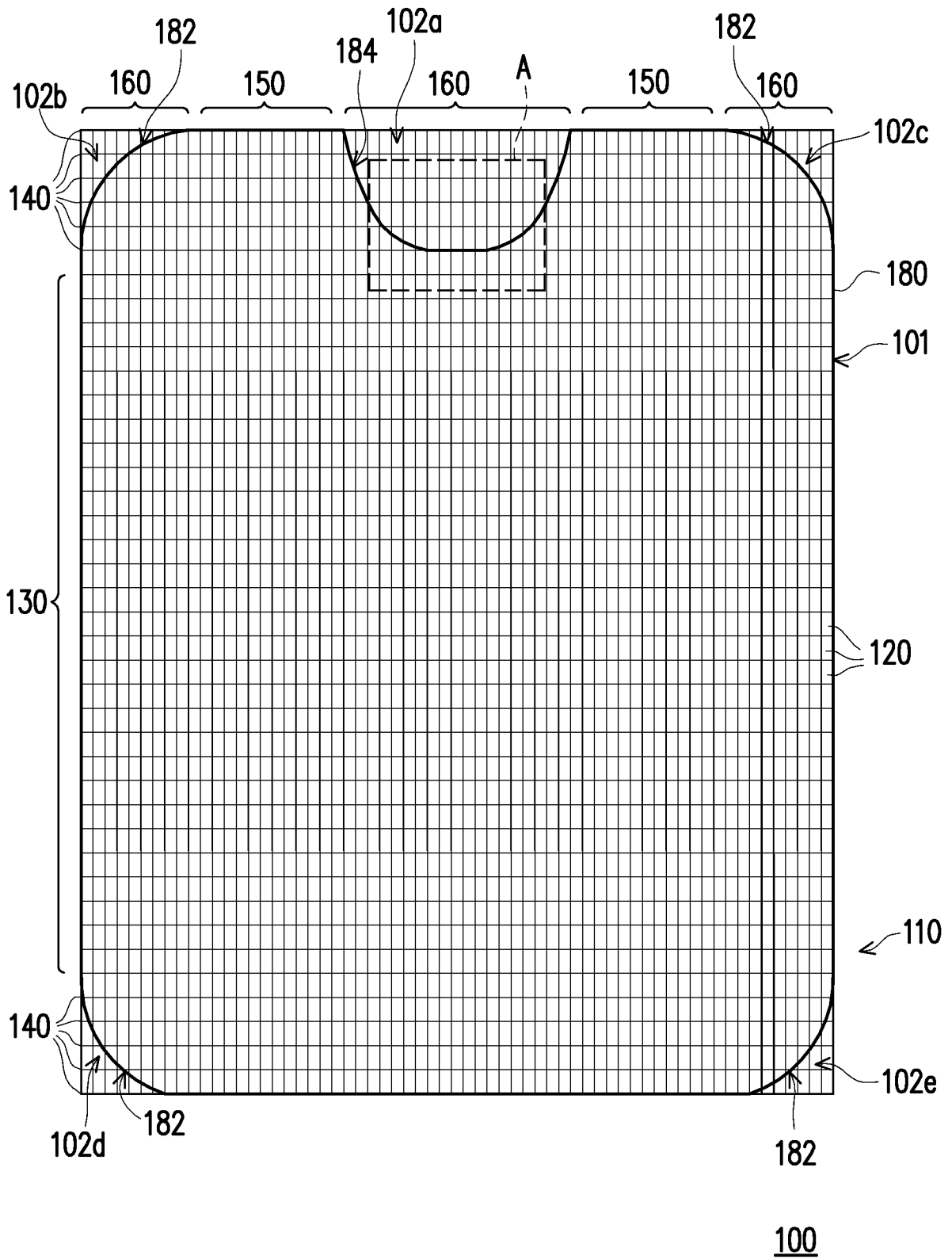
當該些第二閘極線的閘極負載相較於該些第一閘極線的閘極負載小時，藉由降低該些電容補償結構中的該些第二資料線的該電位，以增加補償電容及該些第二閘極線的總電容；

當該些第二閘極線的電位下降時間相較於該些第一閘極線的電位下降時間慢時，藉由增加該些電容補償結構中的該些第二資料線的該電位，以降低補償電容及該些第二閘極線的總電容；

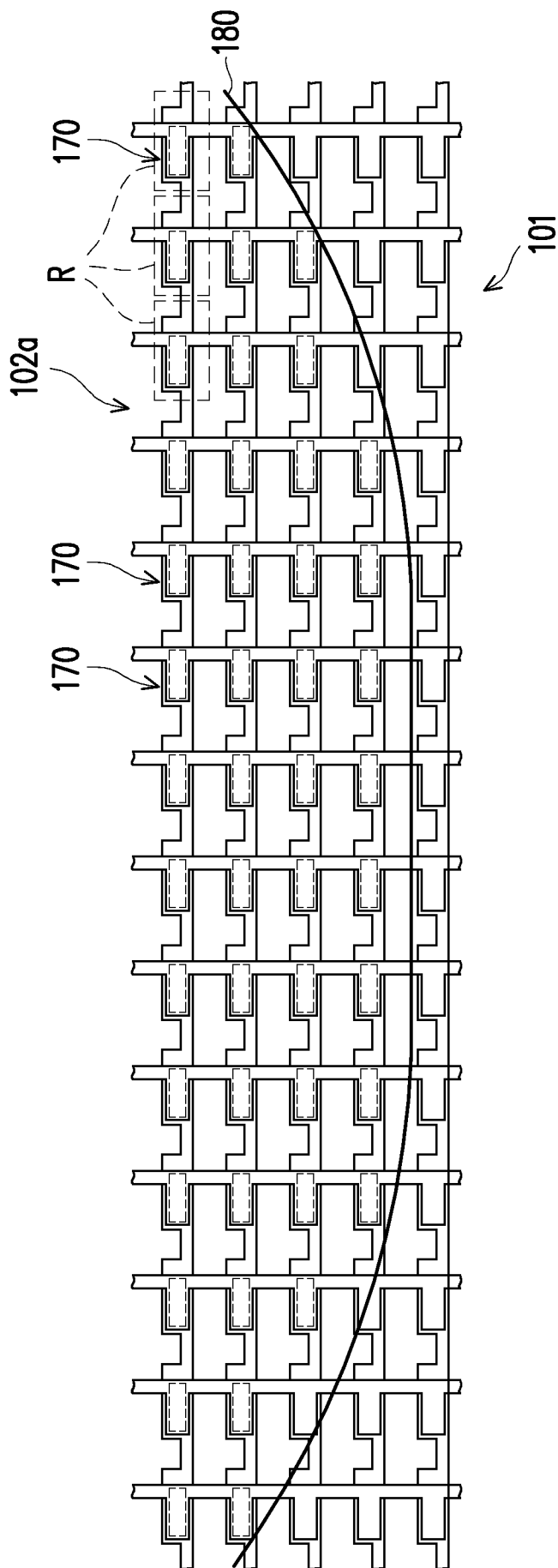
當該些第二閘極線的電位下降時間相較於該些第一閘極線的

電位下降時間快時，藉由降低該些電容補償結構中的該些第二資料線的該電位，以增加補償電容及該些第二閘極線的總電容。

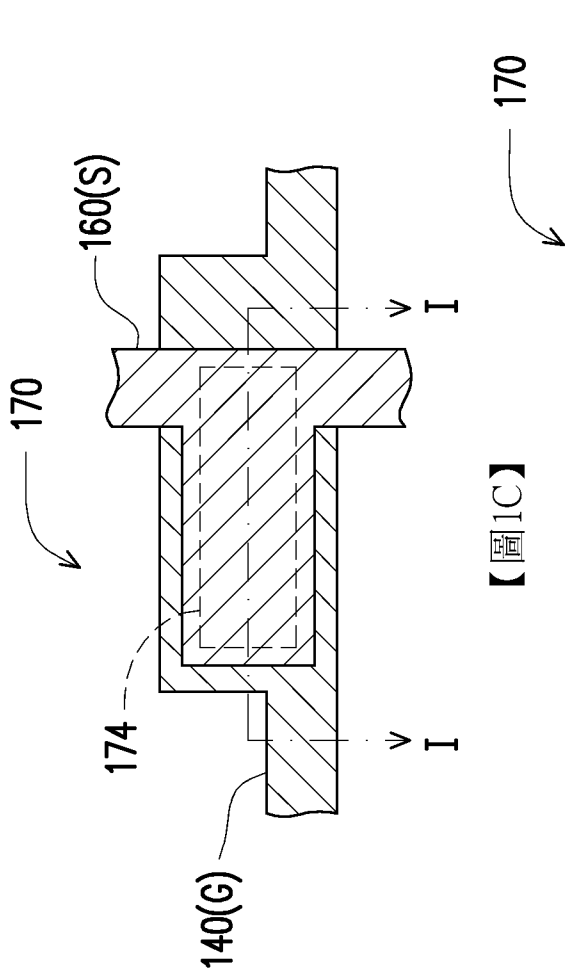
【發明圖式】



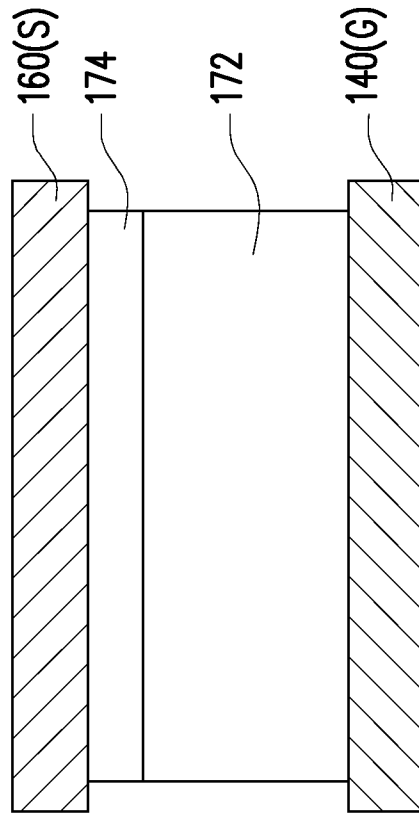
【圖1A】



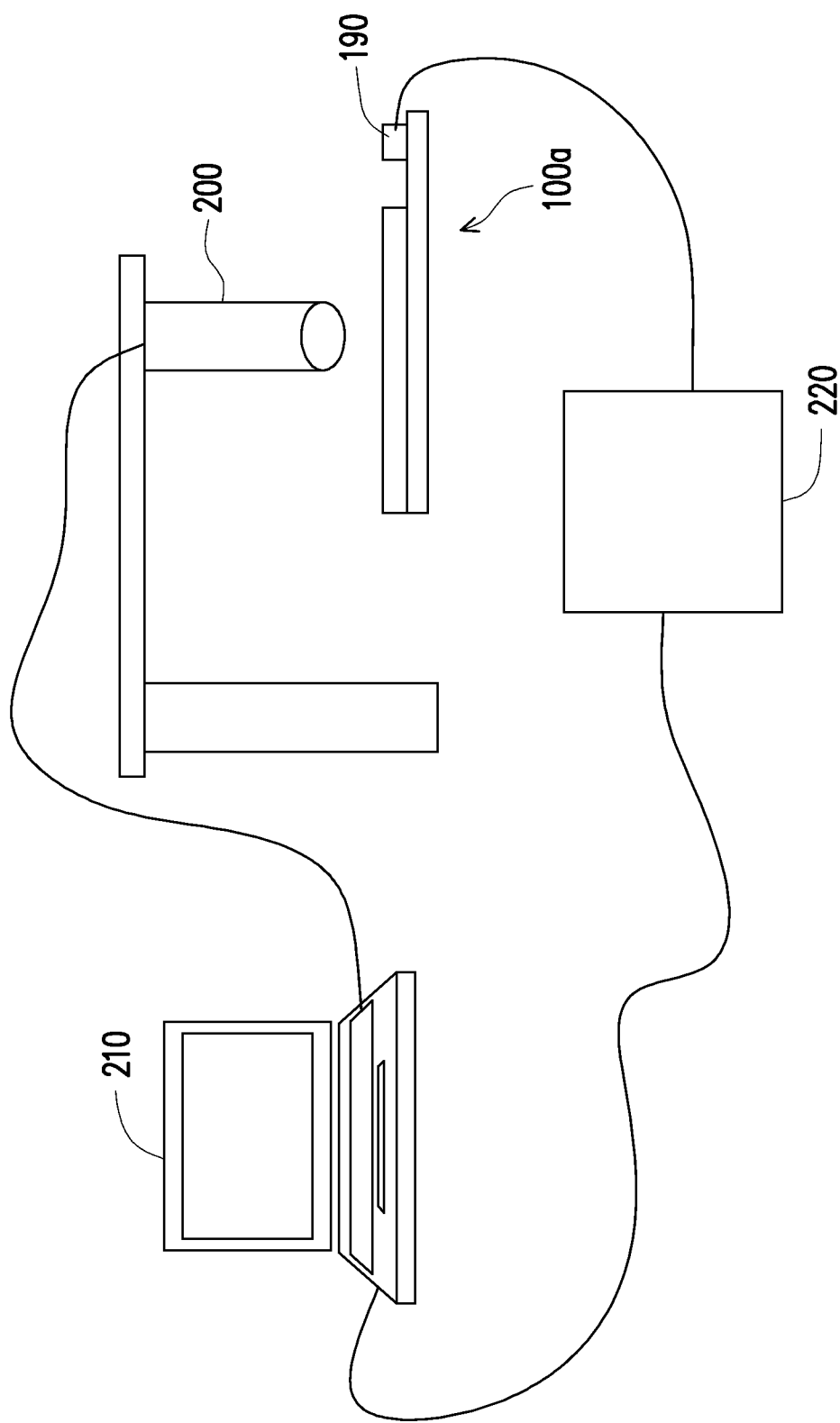
【圖1B】



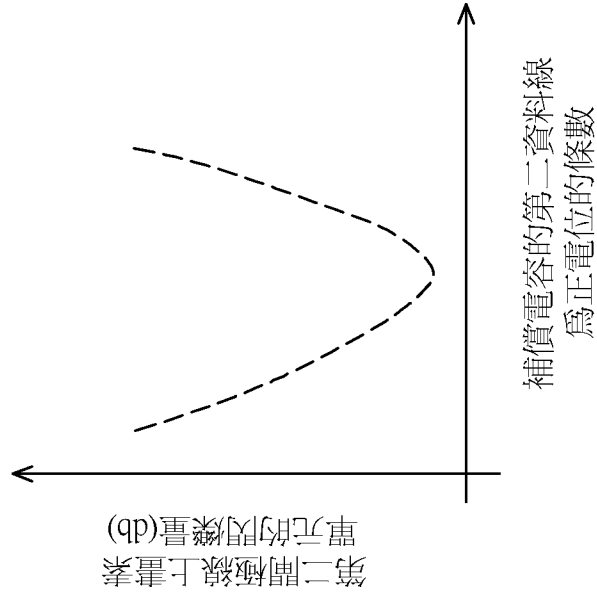
【圖1C】



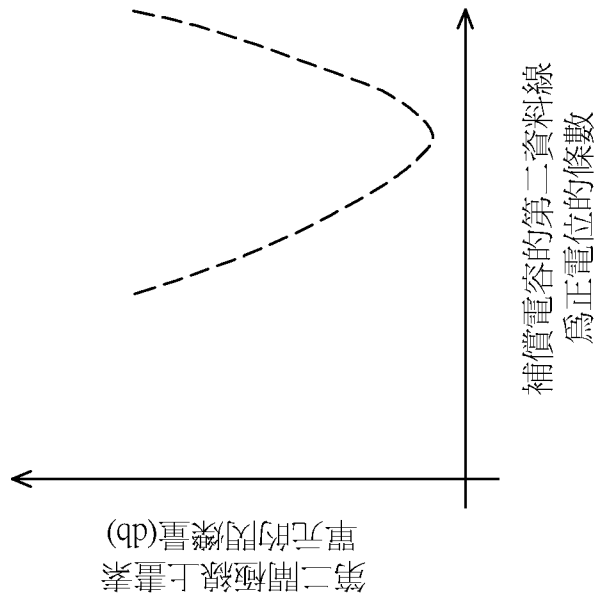
【圖1D】



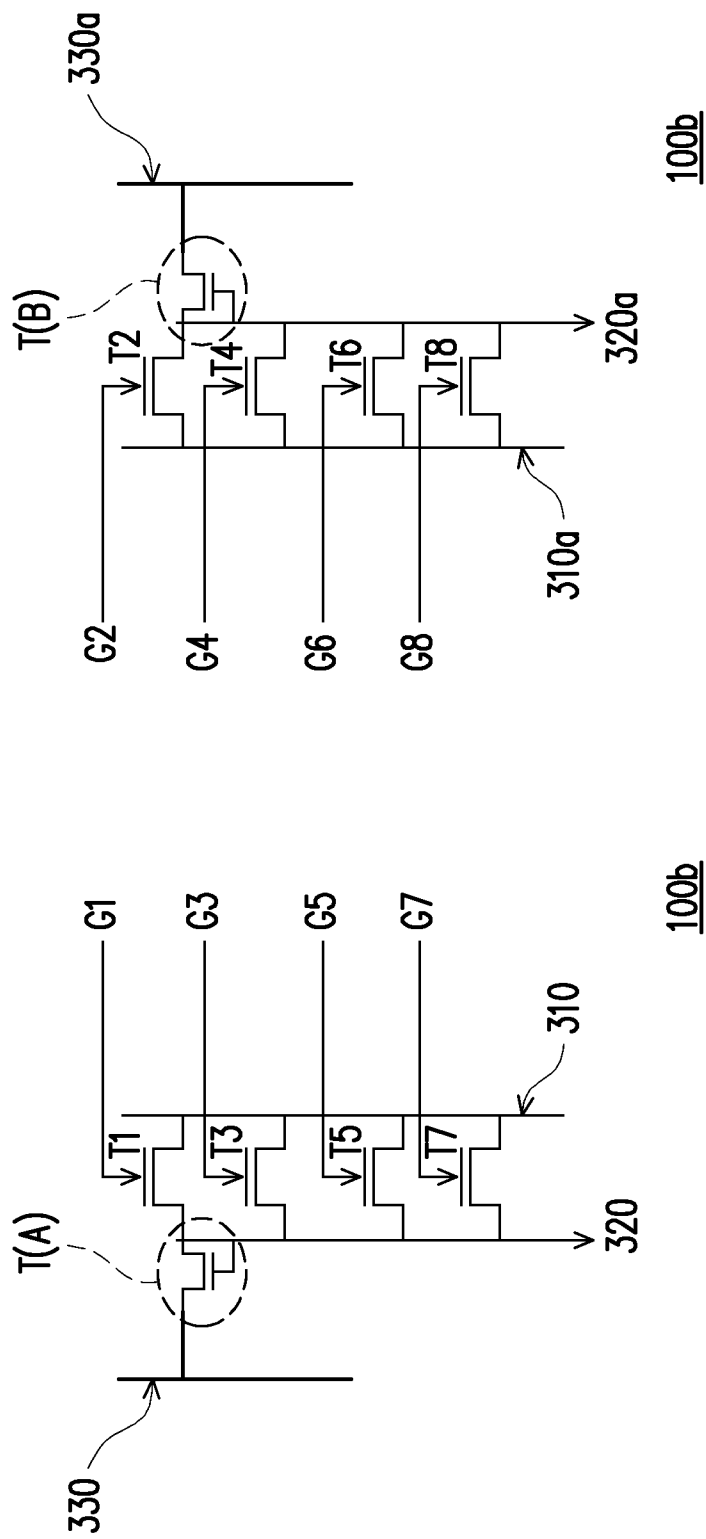
【圖2A】



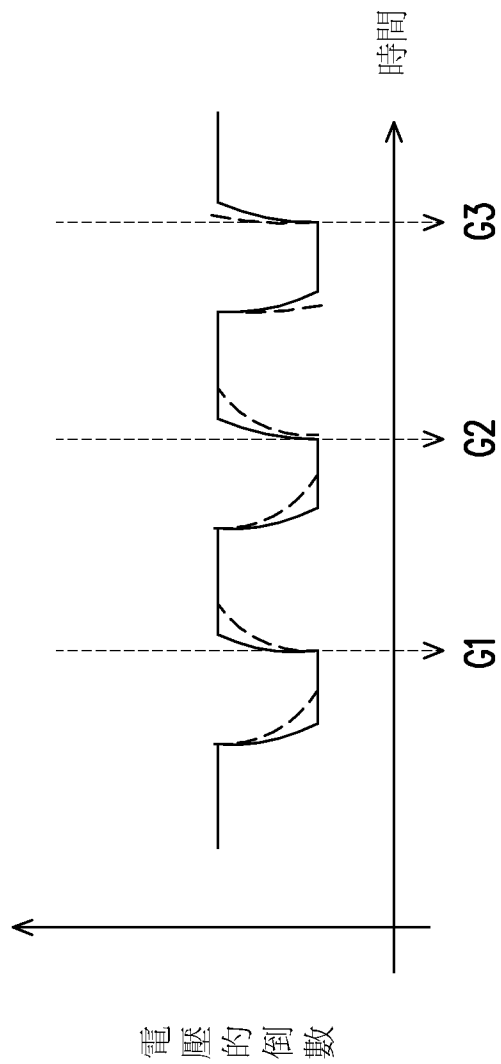
【圖2C】



【圖2B】



【圖3A】



【圖3B】

【發明說明書】

【中文發明名稱】顯示裝置及補償電容的操作方法

【英文發明名稱】 DISPLAY DEVICE AND COMPENSATION
CAPACITOR OPERATING METHOD

【技術領域】

【0001】本發明是有關於一種顯示裝置，且特別是有關於一種具有電容補償結構的顯示裝置以及補償電容的操作方法。

【先前技術】

【0002】目前，在具有液晶顯示裝置的電子產品(例如：手機)中，常會在其液晶顯示裝置的上方中心設置有凹孔(notch)，以放置相機或感測器；甚至還會將其液晶顯示裝置的四個角做成圓角，以滿足消費者在電子產品外觀上的需求。然而，相較於液晶顯示裝置的其他區域，在凹孔和圓角處的閘極線上所對應的畫素數量比較少，因而使得在凹孔和圓角處的閘極線的閘極負載與其他區域的閘極線的閘極負載有所不同，進而造成液晶顯示裝置有顯示亮度不均勻且畫面不連續的問題。

【發明內容】

【0003】本發明提供一種顯示裝置，包括有電容補償結構，可具有較均勻的顯示亮度，且可避免畫面不連續的問題。

【0004】 本發明提供一種補償電容的操作方法，利用上述具有電容補償結構的顯示裝置，可改善顯示亮度不均勻且畫面不連續的問題。

【0005】 本發明的一種顯示裝置具有顯示區以及多個非顯示區。顯示裝置包括基板、多個畫素單元、多條第一閘極線、多條第二閘極線、多條第一資料線、多條第二資料線及多個電容補償結構。畫素單元矩陣排列於基板上且位於顯示區中。第一閘極線與第二閘極線於基板上配置成列且位於顯示區中。第一資料線與第二資料線於基板上配置成行且位於顯示區中。電容補償結構矩陣排列於非顯示區中。電容補償結構包括部份第二閘極線、絕緣層、半導體層及部份第二資料線。絕緣層配置於部份第二閘極線上。半導體層配置於絕緣層上。部份第二資料線配置於半導體層上。部份第二資料線與部份第二閘極線分別位於半導體層的相對兩側。

【0006】 本發明的一種補償電容的操作方法，利用上述的顯示裝置，而操作方法包括以下步驟。當第二閘極線的閘極負載相較於第一閘極線的閘極負載大時，藉由增加電容補償結構中的第二資料線的電位，以降低補償電容及第二閘極線的總電容。當第二閘極線的閘極負載相較於第一閘極線的閘極負載小時，藉由降低電容補償結構中的第二資料線的電位，以增加補償電容及第二閘極線的總電容。當第二閘極線的電位下降時間相較於第一閘極線的電位下降時間慢時，藉由增加電容補償結構中的第二資料線的電位，以降低補償電容及第二閘極線的總電容。當第二閘極線的電

位下降時間相較於第一閘極線的電位下降時間快時，藉由降低電容補償結構中的第二資料線的電位，以增加補償電容及第二閘極線的總電容。

【0007】 在上述實施例之一的顯示裝置，具有電容補償結構，可具有較均勻的顯示亮度，且可避免畫面不連續的問題。

【0008】 在上述實施例之一的補償電容的操作方法，可改善顯示亮度不均勻且畫面不連續的問題。

【0009】 基於上述，本實施例的顯示裝置具有多個電容補償結構，排列於非顯示區中。電容補償結構包括部份第二閘極線、絕緣層、半導體層及部份第二資料線。其中，絕緣層配置於部份第二閘極線上，半導體層配置於絕緣層上，部份第二資料線配置於半導體層上，且部份第二資料線與部份第二閘極線分別位於半導體層的相對兩側。藉此設計，使得上述的顯示裝置可具有較均勻的顯示亮度且可避免畫面不連續的問題。

【0010】 為讓本發明的上述特徵和優點能更明顯易懂，下文特舉實施例，並配合所附圖式作詳細說明如下。

【圖式簡單說明】

【0011】

圖 1A 繪示為本發明一實施例的一種顯示裝置的俯視示意圖。

圖 1B 繪示為圖 1A 中區域 A 的放大圖。

圖 1C 繪示為圖 1B 中交叉重疊區 R 的放大圖。

圖 1D 繪示為圖 1C 中沿 I - I' 剖線的剖面示意圖。

圖 2A 繪示為本發明一實施例的一種補償電容的操作方法的示意圖。

圖 2B 與圖 2C 繪示為圖 2A 的補償電容的操作方法的應用。

圖 3A 繪示為本發明另一實施例的一種補償電容的操作方法的示意圖。

圖 3B 繪示為圖 3A 的補償電容的操作方法的應用。

【實施方式】

【0012】 圖 1A 繪示為本發明一實施例的一種顯示裝置的俯視示意圖。圖 1B 繪示為圖 1A 中區域 A 的放大圖。圖 1C 繪示為圖 1B 中交叉重疊區 R 的放大圖。圖 1D 繪示為圖 1C 中沿 I - I' 剖線的剖面示意圖。

【0013】 請同時參照圖 1A 與圖 1B，在本實施例中，顯示裝置 100 具有顯示區 101 以及多個非顯示區 102a、102b、102c、102d、102e。顯示裝置 100 包括基板 110、多個畫素單元 120、多條第一閘極線 130、多條第二閘極線 140、多條第一資料線 150、多條第二資料線 160 及多個電容補償結構 170。畫素單元 120 矩陣排列於基板 110 上且位於顯示區 101 中。第一閘極線 130 與第二閘極線 140 於基板 110 上配置成列且位於顯示區 101 中。第一資料線 150 與第二資料線 160 於基板 110 上配置成行且位於顯示區 101 中。電容

補償結構 170 矩陣排列於非顯示區 102a、102b、102c、102d、102e 中(圖 1B 中示意地繪示出非顯示區 102a 中的多個電容補償結構 170)。

【0014】 接著，請同時參照圖 1C 與圖 1D，電容補償結構 170 包括部份第二閘極線 140、絕緣層 172、半導體層 174 及部份第二資料線 160。絕緣層 172 配置於部份第二閘極線 140 上。半導體層 174 配置於絕緣層 172 上。部份第二資料線 160 配置於半導體層 174 上。部份第二資料線 160 與部份第二閘極線 140 分別位於半導體層 174 的相對兩側。在本實施例中，可藉由改變電容補償結構 170 的第二閘極線 140(閘極 G)和第二資料線 160(源極 S)之間的電位差($V_{GS} = \text{閘極電位} - \text{源極電位}$)，來決定電容補償結構 170 的半導體層 174 為導體或絕緣體，進而改變電容補償結構 170 的補償電容的大小。此處，半導體層 174 的材料包括單晶矽、多晶矽、非晶矽或其他適合的半導體材料。

【0015】 詳細來說，請再參照圖 1A，在本實施例中，顯示裝置 100 的平面輪廓 180 具有圓角 182 或凹孔 184。其中，非顯示區 102a 位於平面輪廓 180 的凹孔 184 外，且非顯示區 102b、102c、102d、102e 位於平面輪廓 180 的圓角 182 外。

【0016】 此外，在本實施例中，第一閘極線 130、第二閘極線 140、第一資料線 150 以及第二資料線 160 分別電性連接於畫素單元 120。其中，由於第二閘極線 140 會延伸至圓角 182 外或凹孔 184 外的非顯示區 102a、102b、102c、102d、102e 中，使得與第二閘極線

140 電性連接的畫素單元 120 的數量相較於與第一閘極線 130 電性連接的畫素單元 120 的數量少。

【0017】 具體來說，在本實施例中，第二閘極線 140 與第二資料線 160 可分別延伸至非顯示區 102a、102b、102c、102d、102e 中，並在非顯示區 102a、102b、102c、102d、102e 中互相交叉重疊，因而形成多個交叉重疊區 R，如圖 1B 所示。其中，電容補償結構 170 位於交叉重疊區 R 中。換言之，在第二閘極線 140 與第二資料線 160 互相交叉重疊所形成的多個交叉重疊區 R 中，具有電容補償結構 170。

【0018】 簡言之，本實施例的顯示裝置 100 具有多個電容補償結構 170，排列於非顯示區 102a、102b、102c、102d、102e 中。電容補償結構 170 包括部份第二閘極線 140、絕緣層 172、半導體層 174 及部份第二資料線 160。其中，絕緣層 172 配置於部份第二閘極線 140 上，半導體層 174 配置於絕緣層 172 上，部份第二資料線 160 配置於半導體層 174 上，且部份第二資料線 160 與部份第二閘極線 140 分別位於半導體層 174 的相對兩側。藉此設計，使得本實施例的顯示裝置 100 可具有較均勻的顯示亮度且可避免畫面不連續的問題。

【0019】 以下將列舉其他實施例以作為說明，並說明如何利用具有電容補償結構的顯示裝置來進行補償電容的操作方法。在此必須說明的是，下述實施例沿用前述實施例的元件標號與部分內容，其中採用相同的標號來表示相同或近似的元件，並且省略了相同

技術內容的說明。關於省略部分的說明可參考前述實施例，下述實施例不再重複贅述。

【0020】 圖 2A 繪示為本發明一實施例的一種補償電容的操作方法的示意圖。請參照圖 2A，在本實施例的補償電容的操作方法中，包括顯示裝置 100a、高速攝影機 200、電腦 210 以及點亮治具 220 等。電腦 210 電性連接至高速攝影機 200 與點亮治具 220。高速攝影機 200 可拍攝顯示裝置 100a 上的每一個畫素單元 120 的閃爍量，並將拍攝結果傳輸至連接至電腦 210。點亮治具 220 還可電性連接至顯示裝置 100a 上的驅動元件 190 以驅動顯示裝置 100a。

【0021】 在本實施例中，顯示裝置 100a 與圖 1A 的顯示裝置 100 相同，於是，當顯示裝置 100a 開啟時，由於顯示裝置 100a 上的每一條第二閘極線 140 上的畫素單元 120 的閃爍量可能大於或小於第一閘極線 130 上的畫素單元 120 的閃爍量，因而造成顯示裝置 100a 有顯示亮度不均勻且畫面不連續的問題。因此，針對這樣的問題，可利用本實施例的補償電容的操作方法來對每一條第二閘極線 140 所對應的電容補償結構 170 進行調整如下。

【0022】 當高速攝影機 200 偵測到第二閘極線 140 上的畫素單元 120 的閃爍量大於第一閘極線 130 上的畫素單元 120 的閃爍量，且第二閘極線 140 的閘極負載相較於第一閘極線 130 的閘極負載大時，可在第二閘極線 140 的電位下降之前，藉由增加電容補償結構 170 中的第二資料線 160 的電位，例如是增加 2V~3V，又例如是使第二資料線 160 的電位從負電位變成為正電位，以減少電容

補償結構 170 的 VGS、降低電容補償結構 170 的補償電容以及降低第二閘極線 140 的總電容。具體來說，由於每條第二閘極線 140 對應有多個電容補償結構 170 以及多條第二資料線 160，因此，可針對每條第二閘極線 140 上的每個電容補償結構 170 中的第二資料線 160 的電位進行調整，以增加補償電容的第二資料線 160 為正電位的條數，以使調整後的電容補償結構 170 的補償電容降低且使第二閘極線 140 的總電容降低，進而使得調整後的第二閘極線 140 上的畫素單元 120 的閃爍量降低，如圖 2B 所示。

【0023】 反之，當高速攝影機 200 偵測到第二閘極線 140 上的畫素單元 120 的閃爍量大於第一閘極線 130 上的畫素單元 120 的閃爍量，且第二閘極線 140 的閘極負載相較於第一閘極線 130 的閘極負載小時，可在第二閘極線 140 的電位下降之前，藉由降低電容補償結構 170 中的第二資料線 160 的電位，以增加電容補償結構 170 的 VGS、增加電容補償結構 170 的補償電容以及增加第二閘極線 140 的總電容。換言之，可減少補償電容的第二資料線 160 為正電位的條數，以使調整後的電容補償結構 170 的補償電容增加且使第二閘極線 140 的總電容增加，進而使得調整後的第二閘極線 140 上的畫素單元 120 的閃爍量降低，如圖 2C 所示。

【0024】 接著，在獲得每一條第二閘極線 140 的每個電容補償結構 170 所對應的第二資料線 160 的電位的調整條件之後，則可將這些調整條件燒錄到驅動元件 190 中，以使經由本實施例的補償電容的操作方法調整後的顯示裝置 100a，可具有較均勻的顯示亮

度且可避免畫面不連續的問題。

【0025】 圖 3A 繪示為本發明另一實施例的一種補償電容的操作方法。請參照圖 3A，在本實施例的補償電容的操作方法中，顯示裝置 100b 可包括多個第二閘極線 G1~G8，且第二閘極線 G1~G8 依序排列於顯示裝置 100b 中。接著，並聯設置多個電晶體 T1、T3、T5、T7，使第二閘極線 G1、G3、G5、G7 分別電性連接至對應的每一個電晶體 T1、T3、T5、T7 的閘極，並使電晶體 T1、T3、T5、T7 的一端連接低電位 310，使電晶體 T1、T3、T5、T7 的另一端(輸出端)連接至波型偵測元件 320 以及另一個電晶體 T(A)。此時，電晶體 T(A)的一端連接高電位 330 並使電晶體 T(A)的 $V_{gs}=0$ 。

【0026】 類似上述的方式，並聯設置多個電晶體 T2、T4、T6、T8，使第二閘極線 G2、G4、G6、G8 分別電性連接至對應的每一個電晶體 T2、T4、T6、T8 的閘極，並使電晶體 T2、T4、T6、T8 的一端連接低電位 310a，使電晶體 T2、T4、T6、T8 的另一端(輸出端)連接至波型偵測元件 320a 以及另一個電晶體 T(B)。此時，電晶體 T(B)的一端連接高電位 330a 並使電晶體 T(B)的 $V_{gs}=0$ 。

【0027】 於是，每一個第二閘極線 G1~G8 的訊號可透過與其電性連接的電晶體 T1~T8 的另一端(輸出端)來產生出放大的訊號，再藉由波型偵測元件 320、320a 來顯示出其波型，如圖 3B 所示。

【0028】 請參照圖 3B，圖中的實線為理想的電位變化(可視為第一閘極線的電位變化)，虛線為第二閘極線 G1、G3、G5 實際的電位

變化。由圖 3B 可知，由於第二閘極線 G1、G3 的電位下降時間相較於理想的電位(第一閘極線 130 的電位)的下降時間慢，因此，可在下個幀(frame)於第二閘極線 G1、G3 關閉前，藉由增加電容補償結構 170 中的第二資料線 160 的電位(或是增加補償電容的第二資料線 160 為正電位的條數和減少補償電容的第二資料線 160 為負電位的條數)，以降低電容補償結構 170 的補償電容及第二閘極線 G1、G3 的總電容。

【0029】此外，由於第二閘極線 G5 的電位下降時間相較於理想的電位(第一閘極線 130 的電位)的下降時間快時，因此，可在下個幀(frame)於第二閘極 G5 關閉前，藉由降低電容補償結構 170 中的第二資料線 160 的電位(或是減少補償電容的第二資料線 160 為正電位的條數和增加補償電容的第二資料線 160 為負電位的條數)，以增加電容補償結構 170 的補償電容及第二閘極線 G5 的總電容。

【0030】綜上所述，在本實施例的顯示裝置及補償電容的操作方法中，由於顯示裝置的非顯示區中具有多個電容補償結構，且電容補償結構包括部份第二閘極線、絕緣層、半導體層及部份第二資料線。因此，當第二閘極線的閘極負載相較於第一閘極線的閘極負載大(或小)時，可藉由增加(或降低)電容補償結構中的第二資料線的電位，以降低(或增加)補償電容及第二閘極線的總電容。當第二閘極線的電位下降時間相較於第一閘極線的電位下降時間慢(或快)時，可藉由增加(或降低)電容補償結構中的第二資料線的電位，以降低(或增加)補償電容及第二閘極線的總電容。藉此設計，

使得本實施例的顯示裝置可具有較均勻的顯示亮度且可避免畫面不連續的問題，並可利用本實施例的補償電容的操作方法改善顯示亮度不均勻且畫面不連續的問題。

【0031】 雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明的精神和範圍內，當可作些許的更動與潤飾，故本發明的保護範圍當視後附的申請專利範圍所界定者為準。

【符號說明】

【0032】

100、100a、100b：顯示裝置

101：顯示區

102a、102b、102c、102d、102e：非顯示區

110：基板

120：畫素單元

130：第一閘極線

140、G1、G2、G3、G4、G5、G6、G7、G8：第二閘極線

150：第一資料線

160：第二資料線

170：電容補償結構

172：絕緣層

174：半導體層

180：平面輪廓

182：圓角

184：凹孔

190：驅動元件

200：高速攝影機

210：電腦

220：點亮治具

310、310a：低電位

320、320a：波型偵測元件

330、330a：高電位

A：區域

G：閘極

R：交叉重疊區

S：源極

T1、T2、T3、T4、T5、T6、T7、T8、T(A)、T(B)：電晶體