

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5431232号
(P5431232)

(45) 発行日 平成26年3月5日(2014.3.5)

(24) 登録日 平成25年12月13日(2013.12.13)

(51) Int.Cl.		F I	
HO 1 L 23/08	(2006.01)	HO 1 L 23/08	A
HO 1 L 23/02	(2006.01)	HO 1 L 23/02	F
HO 1 S 5/022	(2006.01)	HO 1 S 5/022	
HO 1 L 23/04	(2006.01)	HO 1 L 23/04	E

請求項の数 1 (全 12 頁)

(21) 出願番号	特願2010-83911 (P2010-83911)	(73) 特許権者	000001889 三洋電機株式会社 大阪府守口市京阪本通2丁目5番5号
(22) 出願日	平成22年3月31日(2010.3.31)	(74) 代理人	100105924 弁理士 森下 賢樹
(65) 公開番号	特開2011-216691 (P2011-216691A)	(74) 代理人	100123102 弁理士 宗田 悟志
(43) 公開日	平成23年10月27日(2011.10.27)	(72) 発明者	岡山 芳央 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
審査請求日	平成25年2月8日(2013.2.8)	(72) 発明者	井上 恭典 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
		審査官	萩原 周治

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項 1】

絶縁樹脂層と、
前記絶縁樹脂層の一方の主表面に設けられた配線層と、
前記配線層と一体的に形成され、前記配線層から前記絶縁樹脂層の側に突出している突起部と、
前記突起部と電氣的に接続された素子電極が形成されている半導体素子と、
前記絶縁樹脂層の他方の主表面の上に設けられ、少なくとも前記半導体素子が露出するような開口部が設けられた支持部材と、
前記支持部材の上に設けられた封止部材と、
を備え、
前記突起部の頂部面の少なくとも一部が、前記開口部の近傍の前記支持部材の下面と重畳しており、

前記支持部材の内壁と半導体素子の側面との間に、間隔が設けられており、前記開口部内の空間が前記封止部材によって気密封止されていることを特徴とする半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体素子が気密封止された半導体装置に関する。

【背景技術】

【 0 0 0 2 】

近年、電子機器の小型化、高機能化に伴い、電子機器に使用される半導体装置のさらなる小型化が求められている。半導体装置が有する半導体素子を外部の熱や水分から保護する必要がある場合に、半導体素子を気密封止した構造を採用することにより、それらから保護できることが知られている。

【 0 0 0 3 】

たとえば、特許文献 1 では、気密封止された半導体素子と、外部接続端子としてのんだボールとが基板に形成されたビア配線により接続されたパッケージ構造が開示されている（特許文献 1、図 3 参照）。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 4 】

【 特許文献 1 】 特開 2 0 0 4 - 2 5 5 4 8 7 号公報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 0 5 】

従来のように、気密封止された半導体素子と外部接続端子との電気的な接続のため、基板にビア配線または電極の貫通孔を設けた構成では、基板に貫通孔を形成する工程が個々の半導体装置で必要となる。このため、半導体素子が気密封止された半導体装置の製造時間の増加、ひいては半導体素子が気密封止された半導体装置のコスト増の要因となっており、半導体装置の小型化の障害となっていた。

【 0 0 0 6 】

本発明はこうした課題に鑑みてなされたものであり、その目的は、半導体素子が気密封止された半導体装置を小型化しつつ、製造コストを低減することのできる技術の提供にある。

【 課題を解決するための手段 】

【 0 0 0 7 】

本発明のある態様は、半導体装置である。当該半導体装置は、絶縁樹脂層と、絶縁樹脂層の一方の主表面に設けられた配線層と、配線層と一体的に形成され、配線層から絶縁樹脂層の側に突出している突起部と、突起部と電気的に接続された素子電極が形成されている半導体素子と、絶縁樹脂層の他方の主表面の上に設けられ、少なくとも前記半導体素子が露出するような開口部が設けられた支持部材と、開口部を塞ぐように、支持部材の上に設けられている封止部材と、を備えることを特徴とする。

【 0 0 0 8 】

この態様によれば、配線基板（素子搭載用基板）に電極用の貫通孔を形成することなく、配線層に一体的に形成された突起部を介して、気密封止された半導体素子と外部接続端子とを電気的に接続することができる。この結果、半導体素子が気密封止された半導体装置を小型化しつつ、製造コストを低減することができる。

【 0 0 0 9 】

上記態様の半導体装置において、半導体素子が前記突起部の上に設けられていてもよい。突起部の頂部面の少なくとも一部が開口部の近傍の支持部材の下面と重畳していてもよい。支持部材は、絶縁樹脂層の主表面に対して傾斜した内壁面を有していてもよい。半導体素子はレーザ素子であり、封止部材は透光性を有していてもよい。さらに、レーザ素子から出射されたレーザ光が支持部材の内壁面または、当該内壁面に設けられた膜で反射して、封止部材を透過してもよい。

【 発明の効果 】

【 0 0 1 0 】

本発明によれば、半導体素子が気密封止された半導体装置を小型化しつつ、製造コストを低減することができる。

【 図面の簡単な説明 】

10

20

30

40

50

【 0 0 1 1 】

【図 1】実施の形態 1 に係る半導体装置の概略構成を示す断面図である。
【図 2】実施の形態 1 に係る半導体装置の概略構成を示す平面図である。
【図 3】実施の形態 1 に係る半導体装置の製造方法を示す工程断面図である。
【図 4】実施の形態 1 に係る半導体装置の製造方法を示す工程断面図である。
【図 5】実施の形態 1 に係る半導体装置の製造方法を示す工程断面図である。
【図 6】実施の形態 1 に係る半導体装置の製造方法を示す工程断面図である。
【図 7】実施の形態 1 に係る半導体装置の製造方法を示す工程断面図である。
【図 8】実施の形態 2 に係る半導体装置の概略構成を示す断面図である。
【図 9】実施の形態 2 に係る半導体装置の概略構成を示す平面図である。
【図 10】実施の形態 3 に係る半導体装置の概略構成を示す断面図である。
【図 11】実施の形態 3 に係る半導体装置の概略構成を示す平面図である。
【発明を実施するための形態】

10

【 0 0 1 2 】

以下、本発明の実施の形態を図面を参照して説明する。なお、すべての図面において、同様な構成要素には同様の符号を付し、適宜説明を省略する。

【 0 0 1 3 】

(実施の形態 1)

図 1 は、実施の形態 1 に係る半導体装置 10 の概略構成を示す断面図である。図 2 は、実施の形態 1 に係る半導体装置 10 の概略構成を示す平面図である。図 1 は、図 2 の A - A' 線に沿った断面図である。なお、図 2 において、後述する封止部材 60 が省略されている。半導体装置 10 は、半導体素子 40 が気密封止された構造を有する。以下、半導体装置 10 の構成について詳述する。

20

【 0 0 1 4 】

絶縁樹脂層 20 は絶縁性の樹脂からなり、たとえば、BT レジン等のメラミン誘導体、液晶ポリマー、エポキシ樹脂、PPE 樹脂、ポリイミド樹脂、フッ素樹脂、フェノール樹脂、ポリアミドビスマレイミド等の熱硬化性樹脂が例示される。

【 0 0 1 5 】

配線層 30 は、絶縁樹脂層 20 の半導体素子 40 と反対側の主表面に所定パターンを有する導体層として設けられており、導電材料、好ましくは圧延金属、さらには圧延銅により形成されている。圧延銅は、めっき処理等によって形成された銅からなる金属膜と比較すると、機械的強度の点において強く、再配線のための材料として優れている。

30

【 0 0 1 6 】

配線層 30 の所定位置に絶縁樹脂層 20 を貫通する突起部 32 が突設されている。本実施の形態においては、配線層 30 と突起部 32 とは一体的に形成されており、それにより配線層 30 と突起部 32 との接続が確実になっている。突起部 32 はその全体的な形状が、先端に近づくにつれて径が細くなっている。言い換えると、突起部 32 の側面はテーパ状となっている。突起部 32 の高さは、たとえば、20 ~ 25 μm である。

【 0 0 1 7 】

なお、突起部 32 には、電気的接続部材としての機能に加えて、後述する半導体素子 40 を搭載可能な面積を有するマウント部分としての機能を有する突起部 32a と、電気的接続部材としての機能を主に有する突起部 32b とがある。なお、突起部 32a に半導体素子 40 が搭載されている場合には、突起部 32a が放熱性の高い金属で形成されているため、半導体装置 10 の放熱性の向上を図ることができる。

40

【 0 0 1 8 】

配線層 30 の絶縁樹脂層 20 と反対側の主表面には、配線層 30 の酸化などを防ぐための保護層 70 が設けられている。保護層 70 としては、ソルダーレジスト層などが挙げられる。保護層 70 の所定の領域には開口部 72 が形成されており、開口部 72 によって配線層 30 の一部が露出している。開口部 72 内には外部接続電極としてのはんだボール 80 が形成され、はんだボール 80 と配線層 30 とが電気的に接続されている。はんだボ-

50

ル 80 を形成する位置、すなわち開口部 72 の形成領域は、たとえば再配線（配線層 30）で引き回した先の端部である。

【0019】

以上説明した絶縁樹脂層 20、配線層 30 および突起部 32 により素子搭載用基板が形成されている。

【0020】

半導体素子 40 は、突起部 32 a の上に接着剤を用いて接合されている。本実施の形態の半導体装置 10 で用いられる半導体素子 40 は、MEMS (Micro Electro Mechanical Systems) デバイス、レーザ素子、レーザ素子以外の光学素子などの真空封止あるいは密閉が必要なデバイス、または、有機デバイスなどの樹脂封止できないようなデバイスが挙げられる。なお、本願においては、MEMS は半導体素子以外でも適用は可能である。

10

【0021】

半導体素子 40 の電極形成面には、突起部 32 a、突起部 32 b にそれぞれ対応する素子電極 42 a、素子電極 42 b が設けられている。素子電極 42 a と突起部 32 a とは、金線 44 a によりワイヤボンディング接続されている。また、素子電極 42 b と突起部 32 b とは、金線 44 b によりワイヤボンディング接続されている。

【0022】

支持部材 50 は、絶縁樹脂層 20 の半導体素子 40 側の主表面上に設けられている。図 2 に示すように、支持部材 50 の中央領域には、半導体素子 40 が露出するような開口部 54 が設けられている。本実施の形態では、図 2 に示す平面視において、支持部材 50 の外形および開口部 54 の外形はともに矩形状であるが、支持部材 50 の外形および開口部 54 の外形はこれに限られない。支持部材 50 の材料は、気密性や形状保持性を有していれば特に限定されないが、たとえば、エポキシ樹脂などの樹脂材料や、Si 基板などの無機材料が挙げられる。なお、本実施の形態では、開口部 54 に面した支持部材 50 の内壁は、絶縁樹脂層 20 の半導体素子 40 側の主表面に対して垂直であるが、絶縁樹脂層 20 の半導体素子 40 側の主表面に対して傾いたテーパ状であってもよい。開口部 54 に面した支持部材 50 の内壁をテーパ状とすることにより、半導体素子 40 の側面との間隔がより広くなるため、半導体素子 40 を実装する際に支持部材 50 の内壁が障害とならないため、半導体素子 40 の実装を容易にすることができる。

20

【0023】

封止部材 60 は、支持部材 50 に設けられた開口部 54 を塞ぐように、支持部材 50 の上に設けられている。一例として、封止部材 60 の平面形状は、支持部材 50 の外形と略同一であり、封止部材 60 と支持部材 50 との接触面において、封止部材 60 と支持部材 50 とが接着剤により接着されている。封止部材 60 の材料は、気密性や形状保持性を有していれば特に限定されないが、たとえば、エポキシ樹脂などの樹脂材料や、ガラス基板、Si 基板などの無機材料、銅板などの金属材料が挙げられる。封止部材 60 により、支持部材 50 に設けられた開口部 54 が気密封止されている。なお、半導体装置 10 の外部と半導体素子 40 との間で、可視光、赤外線、紫外線などを含む電磁波の伝搬の必要がなければ、封止部材 60 は当該電磁波に対して透過性を有していなくてよい。

30

【0024】

以上説明したように、本実施の形態の半導体装置 10 では、支持部材 50 に設けられた開口部 54 に気密封止された状態で半導体素子 40 が実装された構造が実現されている。本実施の形態では、配線層 30 に一体的に形成された突起部 32 を介して、気密封止された半導体素子 40 と外部接続端子としてのんだボール 80 とが電氣的に接続されている。このため、従来のように配線基板に貫通孔を形成するような高コストのプロセスが不要であり、半導体装置 10 の小型化を図りつつ、製造コストを低減することができる。

40

【0025】

（半導体装置の製造方法）

実施の形態 1 に係る半導体装置の製造方法について図 3 乃至 7 を参照して説明する。

【0026】

50

まず、図3(A)に示すように、図1に示したような突起部32の高さと配線層30の厚さとの和より少なくとも大きい厚さを有する金属板としての銅板200を用意する。銅板200の厚さは、たとえば100 μ mである。銅板200としては圧延された銅からなる圧延金属が採用される。

【0027】

次に、図3(B)に示すように、スクライプラインLによって囲まれた各区画において、図1に示した突起部32の形成予定領域に対応したパターンに合わせてレジスト210をリソグラフィ法により選択的に形成する。具体的には、ラミネーター装置を用いて銅板200に所定膜厚のレジスト膜を貼り付け、突起部32のパターンを有するフォトリソマスクを用いて露光した後、現像することによって、銅板200の上にレジスト210が選択的に形成される。なお、レジストとの密着性向上のために、レジスト膜のラミネート前に、銅板200の表面に研磨、洗浄等の前処理を必要に応じて施すことが望ましい。また、レジスト210を設けた面と反対側(図3(B)では下面側)の全面にはレジスト保護膜(図示せず)を形成して銅板200を保護しておくことが望ましい。

10

【0028】

次に、図3(C)に示すように、レジスト210をマスクとして塩化第二鉄溶液などの薬液を用いたウェットエッチング処理を行うことにより、銅板200の表面Sから突出する所定パターンの突起部32を形成する。この際、突起部32はその先端部に近づくにつれて径(寸法)が細くなるテーパ状の側面部を有するように形成される。

20

【0029】

次に、図3(D)に示すように、レジスト210およびレジスト保護膜を剥離剤を用いて剥離する。以上説明した工程により、銅板200に突起部32が一体的に形成される。

【0030】

次に、図4(A)に示すように、ロールラミネータやホットプレス機を用いて、突起部32が設けられた側の銅板200の表面に絶縁樹脂層20を積層する。絶縁樹脂層20としては、たとえば、熱硬化性のエポキシ系接着樹脂フィルムが用いられる。積層される絶縁樹脂層20の厚さは、突起部32の頂部面を被覆するのに十分な厚みであればよい。後述する工程において、支持部材50を接着するため、エポキシ系接着樹脂フィルムの積層時の温度は、エポキシ系接着樹脂フィルムが完全硬化しない温度(100以下)が好ましい。

30

【0031】

次に、図4(B)に示すように、 O_2 プラズマエッチングや研磨処理を用いて、突起部32の頂部面が露出し、かつ突起部32の頂部面と絶縁樹脂層20の上面が面一になるように絶縁樹脂層20を薄膜化する。

【0032】

次に、図5(A)に示すように、開口部54を有する支持部材50を絶縁樹脂層20の上に搭載し、加熱圧着(温度200、圧力1MPa、5分間)により支持部材50と絶縁樹脂層20とを貼り合わせる。なお、絶縁樹脂層20が硬化している場合には、支持部材50と絶縁樹脂層20とを接着剤により接合してもよい。

【0033】

40

次に、図5(B)に示すように、半導体素子40を突起部32aに接着した後、半導体素子40に設けられた素子電極42aと突起部32aとを金線44aを用いてワイヤボンディング接続する。また、半導体素子40に設けられた素子電極42bと突起部32bとを金線44bを用いてワイヤボンディング接続する。

【0034】

次に、図5(C)に示すように、支持部材50に設けられた開口部を塞ぐように支持部材50の上に封止部材60を載せ、支持部材50と封止部材60とを接着する。

【0035】

次に、図6(A)に示すように、塩化第二鉄溶液などの薬液を用いたウェットエッチング処理などにより、突起部32が設けられた側と反対側の銅板200の表面をエッチパッ

50

クシ銅板 200 を薄膜化する。これにより、所定の厚さ（配線層 30 の厚さ）に加工され、所定の突起部 32 が一体的に設けられた銅板 200 が形成される。本実施の形態の銅板 200 の厚さは約 20 μm である。

【0036】

次に、図 6 (B) に示すように、リソグラフィ技術およびエッチング技術を用いて銅板 200 を所定の配線パターンに加工することにより、配線層（再配線）30 を形成する。これにより、所定の厚さに加工され、所定の突起部 32 が一体的に設けられた配線層 30 が形成される。

【0037】

次に、図 6 (C) に示すように、配線層 30 および露出した絶縁樹脂層 20 の下面に保護層（フォトリソグラフィーレジスト層）70 を積層した後、フォトリソグラフィ法により保護層 70 の所定領域（はんだボール搭載領域）に開口部 72 を設ける。保護層 70 は配線層 30 の保護膜として機能する。保護層 70 にはエポキシ樹脂などが採用され、その膜厚は、たとえば、約 30 μm である。さらに、保護層 70 の開口部 72 にスクリーン印刷法によりはんだボール 80 を搭載する。具体的には、樹脂とはんだ材をペースト状にしたはんだペーストをスクリーンマスクにより所望の箇所に印刷し、はんだ溶解温度に加熱することではんだボール 80 を形成する。

【0038】

次に、図 7 に示すように、スクライプライン L に沿ってダイシング加工を行うことにより、半導体装置 10 を個片化する。

【0039】

以上の工程によれば、実施の形態 1 に係る半導体装置 10 を製造することができる。上述した半導体装置 10 の製造方法では、半導体素子 40 が搭載される素子搭載用基板に貫通孔を形成するプロセスを採用することなく、半導体素子 40 が気密封止された半導体装置 10 を低コストで製造可能である。

【0040】

また、各半導体装置 10 に対応した突起部 32 および配線層 30 の形成、封止部材 60 による半導体素子 40 の封止工程などを一括して行った後、半導体装置 10 を個片化することにより、製造時間の短縮および製造コストの低減を図ることができる。

【0041】

なお、以上説明した半導体装置 10 の製造方法では、突起部 32 a に半導体素子 40 を搭載した後、封止部材 60 による気密封止を行っているが、支持部材 50 と封止部材 60 とを予め接合した後、突起部 32 a に半導体素子 40 が搭載された銅板 200 を貼り合わせたプロセスフローも採用することができる。また、突起部 32 a に半導体素子 40 を搭載した後で支持部材 50 を銅板 200 に貼り合わせてもよい。また、銅板 200 をエッチバックして薄膜化する工程（図 6 (A) 参照）は、突起部 32 を形成するためのレジスト 210 を除去する工程（図 3 (D)）の後や、絶縁樹脂層 20 を薄膜化する工程（図 4 (B)）の後などに実施することも可能である。

【0042】

（実施の形態 2）

図 8 は、実施の形態 2 に係る半導体装置 10 の概略構成を示す断面図である。図 9 は、実施の形態 2 に係る半導体装置 10 の概略構成を示す平面図である。図 8 は、図 9 の A - A' 線に沿った断面図である。なお、図 9 において、後述する封止部材 60 が省略されている。実施の形態 2 に係る半導体装置 10 の基本的な構成は実施の形態 1 と同様である。以下の説明において、実施の形態 1 と同様な構成については適宜説明を省略する。

【0043】

実施の形態 1 に係る半導体装置 10 では、突起部 32 の頂部面と支持部材 50 の側壁との間において絶縁樹脂層 20 が露出している。一方、実施の形態 2 に係る半導体装置 10 では、突起部 32 の頂部面の少なくとも一部が支持部材 50 の下部に延在している。言い換えると、突起部 32 の頂部面の一部と、支持部材 50 の側壁近傍の下面の一部とが重畳

10

20

30

40

50

している。これにより、絶縁樹脂層 20 の上に支持部材 50 を搭載したときに（図 4（A）参照）、突起部 32 の頂部面に絶縁樹脂層 20 の一部が染み出すことが抑制される。突起部 32 の頂部面が絶縁樹脂層 20 で被覆されることが抑制されるので、突起部 32 に金線 44 をワイヤボンディングした場合に突起部 32 と金線 44 との接続信頼性を向上させることができる。

【0044】

（実施の形態 3）

図 10 は、実施の形態 3 に係る半導体装置 10 の概略構成を示す断面図である。図 11 は、実施の形態 3 に係る半導体装置 10 の概略構成を示す平面図である。図 10 は、図 11 の A - A' 線に沿った断面図である。なお、図 11 において、後述する封止部材 60 が省略されている。実施の形態 3 に係る半導体装置 10 の基本的な構成は実施の形態 1 と同様である。以下の説明において、実施の形態 1 と同様な構成については適宜説明を省略する。

【0045】

本実施の形態の半導体装置 10 は、半導体レーザ素子を備えた半導体レーザ装置である。半導体装置 10 は、光ディスクシステムや光通信システムなどの光源として使用可能である。特に、約 380 nm ~ 約 780 nm の可視光帯のレーザ光を出射する半導体レーザ素子を用いる場合には、CD 用、DVD 用および BD 用などの各種光ディスクの記録・再生用の光源として使用可能である。

【0046】

本実施の形態では、サブマウント 100 が Au - Sn 半田からなる導電性接着層（図示せず）を介して突起部 32 a に接合されている。突起部 32 a の頂部面は、サブマウント 100 よりも大きな平面積を有しており、サブマウント 100 は、突起部 32 a の頂部面の領域内に載置されている。サブマウント 100 の厚さは、たとえば、約 200 μm である。サブマウント 100 の材料は、たとえば、Si や AlN（窒化アルミニウム）などである。

【0047】

サブマウント 100 の上面の所定領域には、パッド電極 102 が形成されている。パッド電極 102 と突起部 32 a の頂部面とが、金線 104 a によりワイヤボンディング接続されている。

【0048】

半導体素子 40 a は、その上面が支持部材 50 の上面よりも下方に位置した状態でパッド電極 102 の上に搭載されている。半導体素子 40 a は、周知の素子構造を有する窒化物系半導体レーザ素子である。半導体素子 40 a の n 側電極（図示せず）と、サブマウント 100 の上面に形成されたパッド電極 102 とが、導電性接着層（図示せず）を介して接合されている。これにより、半導体素子 40 a の n 側電極が突起部 32 a に電氣的に接続されている。また、半導体素子 40 a の p 側電極と、突起部 32 b の頂部面とが、金線 104 b によりワイヤボンディング接続されている。

【0049】

半導体素子 40 a は、互いに対向する光出射面 45 a および光反射面 45 b を有する。光出射面 45 a は、後述する金属反射膜 110 の側に設けられている。光出射面 45 a および光反射面 45 b は、半導体素子 40 a に形成されている一対の共振器端面に関し、それぞれの端面から出射されるレーザ光の光強度の大小関係により区別される。すなわち、端面から出射されるレーザ光の光強度が相対的に大きい方が光出射面 45 a であり、相対的に小さい方が光反射面 45 b である。なお、半導体素子 40 a の光出射面 45 a は、サブマウント 100 の金属反射膜 110 側の端面と同一面上に位置している。

【0050】

また、サブマウント 100 の上面の所定領域には他の半導体素子 40 b が組み込まれている。本実施の形態では、半導体素子 40 b は、モニタ用 PD（フォトダイオード）である。半導体素子 40 b は、受光面 46 がサブマウント 100 の上面側に露出するようにサ

10

20

30

40

50

ブマウント100に形成されている。半導体素子40bの受光面46は、半導体素子40aの光反射面45b側から出射したレーザ光を受光可能である。

【0051】

半導体素子40bは、p型領域48とn型領域49とを有しており、サブマウント100を貫通する導体106によって、n型領域49とサブマウント100の下面側に位置する突起部32aの頂部面とが電氣的に接続されている。すなわち、半導体素子40aのn側電極とともに、半導体素子40bのn型領域49が突起部32aと電氣的に接続されている。また、半導体素子40bのp型領域48と、突起部32cの頂部面とが金線104cによりワイヤボンディング接続されている。

【0052】

本実施の形態の支持部材50は、(100)面に対して約9.7°傾斜した主表面(上面)を有するSi(100)基板で形成されている。本実施の形態では、Si(100)基板にTMAH(水酸化テトラメチルアンモニウム水溶液)による異方性エッチングを施すことにより、Si(111)面からなる4つの内側面52a、52b、52cおよび52dが形成されている。言い換えると、支持部材50には、内側面52a、52b、52cおよび52dで囲まれた開口部54が形成されている。内側面52aおよび内側面52bは、半導体素子40aの共振器方向に半導体素子40aを挟んで互いに対向している。また、内側面52cおよび内側面52dは、半導体素子40aの幅方向(共振器方向に直交する方向)に互いに対向している。絶縁樹脂層20の主表面に対する内側面52aの傾斜角度は略45°である。絶縁樹脂層20の主表面に対する内側面52bの傾斜角度は略64.4°である。また、絶縁樹脂層20の主表面に対する内側面52cおよび内側面52dの傾斜角度は、それぞれ略54.7°である。

【0053】

本実施の形態では、図11に示すように、内側面52aの略中央領域において、内側面52aの表面上に、約100nm以上約500nm以下の厚みを有する金属反射膜110が形成されている。金属反射膜110は、AgやAlなどの反射率の高い材料で形成される。金属反射膜110は、蒸着法やスパッタ法で成膜することができる。

【0054】

封止部材60は、支持部材50に設けられた開口部54を塞ぐように支持部材50の上に設置されている。これにより、半導体素子40aおよび半導体素子40bが載置された空間が気密封止されている。本実施の形態では、封止部材60は透光性を有する。具体的には、封止部材60は、約500μmの厚みを有する硼珪酸ガラス(硬質ガラス)からなる板状(平板状)の封止ガラスで形成されている。封止部材60の平面形状は、支持部材50の外形と略同一である。

【0055】

本実施の形態の半導体装置10では、半導体素子40aの光出射面45aから出射されたレーザ光が、支持部材50の内側面52aに設置された金属反射膜110によって上方に反射される。金属反射膜110で反射したレーザ光は、封止部材60を透過して外部に出射される。

【0056】

本実施の形態の半導体装置10によれば、半導体レーザ素子が気密封止された半導体レーザ装置が実現される。本実施の形態では、配線層30に一体的に形成された突起部32を介して、気密封止された半導体素子40aおよび半導体素子40bと外部接続端子としてのんだボール80とが電氣的に接続されている。このため、従来のように配線基板に貫通孔を形成するような高コストのプロセスが不要であり、半導体装置10(半導体レーザ装置)の小型化を図りつつ、製造コストを低減することができる。

【0057】

本発明は、上述の各実施の形態に限定されるものではなく、当業者の知識に基づいて各種の設計変更等の変形を加えることも可能であり、そのような変形が加えられた実施の形態も本発明の範囲に含まれるものである。

10

20

30

40

50

【 0 0 5 8 】

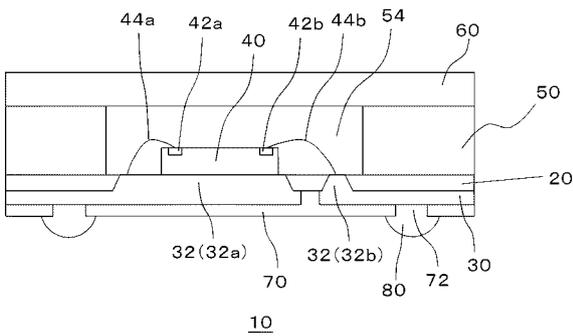
たとえば、上述の実施の形態 1、2 では、半導体素子 4 0 に設けられた素子電極 4 2 と突起部 3 2 とがワイヤボンディング接続されているが、半導体素子 4 0 の電極形成面をフェイスダウンし、素子電極 4 2 と突起部 3 2 とをフリップチップ接続してもよい。

【 符号の説明 】

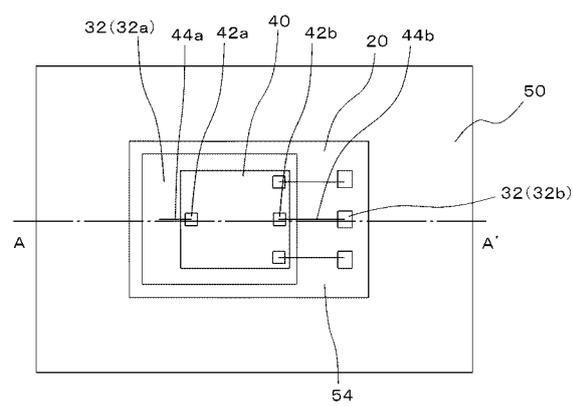
【 0 0 5 9 】

1 0 半導体装置、 2 0 絶縁樹脂層、 3 0 配線層、 3 2 突起部、 4 0 半導体素子、 5 0 支持部材、 6 0 封止部材

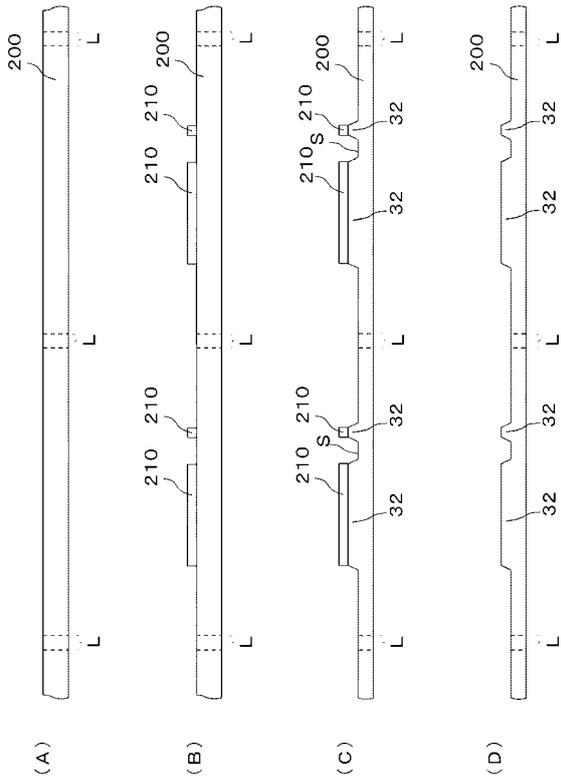
【 図 1 】



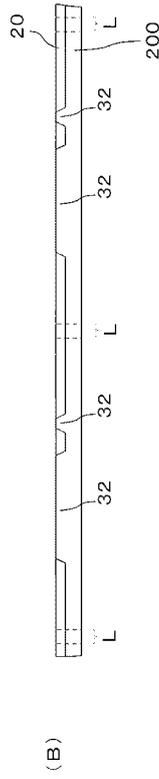
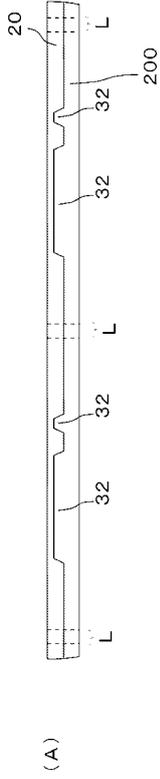
【 図 2 】



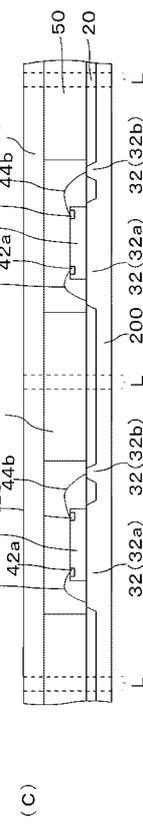
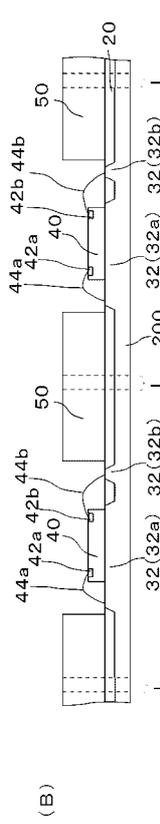
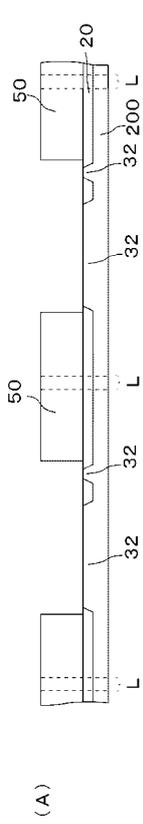
【 図 3 】



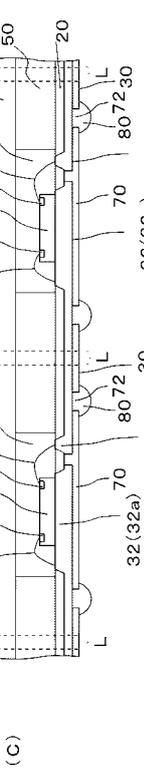
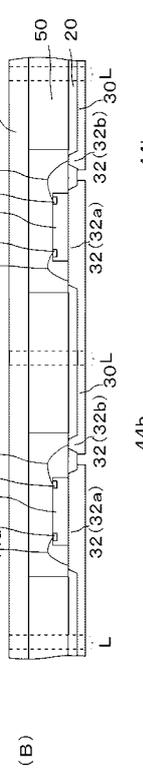
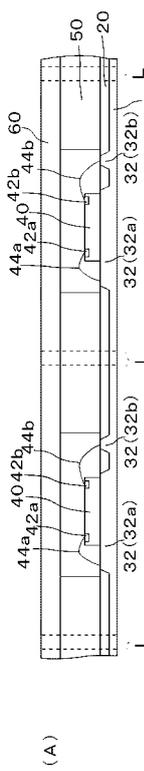
【 4 】



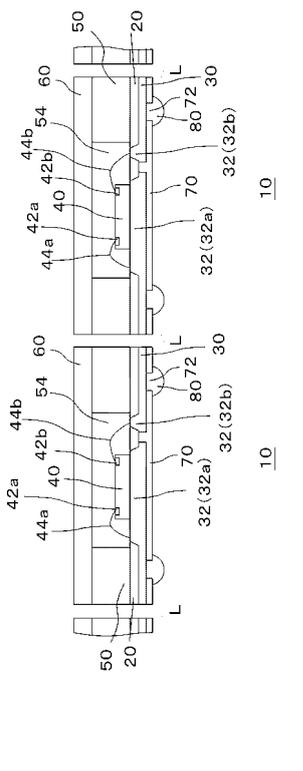
【 5 】



【 6 】



【 7 】



フロントページの続き

- (56)参考文献 特開2005-134869(JP,A)
特開2005-026426(JP,A)
特開2008-218460(JP,A)
特開2010-040610(JP,A)
特開2003-142616(JP,A)
特開2009-246175(JP,A)
特開2006-351568(JP,A)
特開2011-165737(JP,A)
特開2008-135227(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 23/00 - 23/10
H01L 23/16 - 23/26
H01S 5/00 - 5/50