



(12) 发明专利申请

(10) 申请公布号 CN 106291148 A

(43) 申请公布日 2017. 01. 04

(21) 申请号 201510260019. 4

(22) 申请日 2015. 05. 20

(71) 申请人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路 18 号

(72) 发明人 李智

(74) 专利代理机构 北京康信知识产权代理有限公司 11240

代理人 韩建伟 张永明

(51) Int. Cl.

G01R 31/00(2006. 01)

权利要求书2页 说明书4页 附图3页

(54) 发明名称

测试电路及其测试方法

(57) 摘要

本申请公开了一种测试电路及其测试方法。其中,该测试电路包括:D型触发器,用于接收第一使能信号和参考时钟信号,并根据第一使能信号和参考时钟信号生成第二使能信号;环形振荡器,与D型触发器的输出端相连接,用于根据第二使能信号输出振荡信号;计数单元,与环形振荡器的输出端相连接,用于对环形振荡器的输出频率进行计数。本申请解决了现有技术中在监测工艺的波动时效率低、占用体积大的技术问题。



1. 一种测试电路,其特征在于,包括:

D 型触发器,用于接收第一使能信号和参考时钟信号,并根据所述第一使能信号和所述参考时钟信号生成第二使能信号;

环形振荡器,与所述 D 型触发器的输出端相连接,用于根据所述第二使能信号输出振荡信号;

计数单元,与所述环形振荡器的输出端相连接,用于对所述环形振荡器的输出频率进行计数。

2. 根据权利要求 1 所述的测试电路,其特征在于,所述计数单元为二进制计数器。

3. 根据权利要求 1 或 2 所述的测试电路,其特征在于,所述计数单元包括:

D 型触发器,信号输入端连接所述环形振荡器的输出端,用于接收所述振荡信号;

反相器,输入端与所述 D 型触发器的输出端相连接,输出端与所述 D 型触发器的 D 端相连接。

4. 根据权利要求 3 所述的测试电路,其特征在于,所述计数单元包括 n 个依次首尾相连的计数器,第 n-1 个计数器中 D 型触发器的输出端与第 n 个所述 D 型触发器的信号输入端相连接,其中, n 个所述计数器的 RN 端相连接。

5. 根据权利要求 4 所述的测试电路,其特征在于, n 个所述计数器输出 n 位二进制编码。

6. 根据权利要求 1 所述的测试电路,其特征在于,所述环形振荡器包括多个依次首位相连的反相器,在所述环形振荡器的输出端还设置有与非门,其中,所述与非门的一个输入端与末端反相器的输出端相连接,另外一个输入端用于接收所述 D 型触发器生成的第二使能信号。

7. 一种测试电路的测试方法,其特征在于,包括:

在触发器接收的参考时钟信号的触发沿到来时,控制环形振荡器的开始振荡或者停止振荡;

在所述环形振荡器开始振荡时,控制计数器开始计数,在所述环形振荡器停止振荡时,控制所述计数器停止计数;

输出所述开始计数到所述停止计数之间所述计数器的计数结果。

8. 根据权利要求 7 所述的方法,其特征在于,在触发器接收的参考时钟信号的触发沿到来时,控制环形振荡器的开始振荡或者停止振荡包括:

在触发器接收的参考时钟信号的上升沿到来时,控制环形振荡器的开始振荡或者停止振荡;或者

在触发器接收的参考时钟信号的下降沿到来时,控制环形振荡器的开始振荡或者停止振荡。

9. 根据权利要求 7 所述的方法,其特征在于,在触发器接收的参考时钟信号的上升沿到来时,控制环形振荡器的开始振荡或者停止振荡包括:

在所述触发器的参考时钟信号的触发沿到来,且所述触发器的第一使能信号处于高电平时,控制所述环形振荡器开始振荡;

在所述触发器的参考时钟信号的触发沿到来,且所述触发器的第一使能信号处于低电平时,控制所述环形振荡器停止振荡。

10. 根据权利要求 7 所述的方法,其特征在于,输出从所述开始计数到所述停止计数之间所述计数器的计数结果包括:

计算所述开始计数的时刻至所述停止计数时刻之间所述环形振荡器的计数个数;
将所述计数个数转换为二进制编码输出。

测试电路及其测试方法

技术领域

[0001] 本申请涉及电路领域,具体而言,涉及一种测试电路及其测试方法。

背景技术

[0002] 在 28nm 以下的电子制造工艺中,工艺变化高度影响 IC 制造的成品率和产品性能。现有的监测制造工艺的波动通常是在器件外部添加监测设备,但是这样就增加了器件的体积,并且监测的频率并不准确且效率比较低。

[0003] 针对上述的问题,目前尚未提出有效的解决方案。

发明内容

[0004] 本申请实施例提供了一种测试电路及其测试方法,以至少解决现有技术中在监测工艺的波动时效率低、占用体积大的技术问题。

[0005] 根据本申请实施例的一个方面,提供了一种测试电路,包括:D 型触发器,用于接收第一使能信号和参考时钟信号,并根据所述第一使能信号和所述参考时钟信号生成第二使能信号;环形振荡器,与所述 D 型触发器的输出端相连接,用于根据所述第二使能信号输出振荡信号;计数单元,与所述环形振荡器的输出端相连接,用于对所述环形振荡器的输出频率进行计数。

[0006] 进一步地,上述计数单元为二进制计数器。

[0007] 进一步地,上述计数单元包括:D 型触发器,信号输入端连接上述环形振荡器的输出端,用于接收上述振荡信号;反相器,输入端与上述 D 型触发器的输出端相连接,输出端与上述 D 型触发器的 D 端相连接。

[0008] 进一步地,上述计数单元包括 n 个依次首尾相连的计数器,第 n-1 个计数器中 D 型触发器的输出端与第 n 个上述 D 型触发器的信号输入端相连接,其中,n 个上述计数器的 RN 端相连接。

[0009] 进一步地,n 个上述计数器输出 n 位二进制编码。

[0010] 进一步地,上述环形振荡器包括多个依次首位相连的反相器,在上述环形振荡器的输出端还设置有与非门,其中,上述与非门的一个输入端与末端反相器的输出端相连接,另外一个输入端用于接收上述 D 型触发器生成的第二使能信号。

[0011] 根据本申请实施例的另一方面,还提供了一种测试电路的测试方法,包括:在触发器接收的参考时钟信号的触发沿到来时,控制环形振荡器的开始振荡或者停止振荡;在上述环形振荡器开始振荡时,控制计数器开始计数,在上述环形振荡器停止振荡时,控制上述计数器停止计数;输出上述开始计数到上述停止计数之间上述计数器的计数结果。

[0012] 进一步地,在触发器接收的参考时钟信号的触发沿到来时,控制环形振荡器的开始振荡或者停止振荡包括:在触发器接收的参考时钟信号的上升沿到来时,控制环形振荡器的开始振荡或者停止振荡;或者在触发器接收的参考时钟信号的下降沿到来时,控制环形振荡器的开始振荡或者停止振荡。

[0013] 进一步地,在触发器接收的参考时钟信号的上升沿到来时,控制环形振荡器的开始振荡或者停止振荡包括:在上述触发器的参考时钟信号的触发沿到来,且上述触发器的第一使能信号处于高电平时,控制上述环形振荡器开始震荡;在上述触发器的参考时钟信号的触发沿到来,且上述触发器的第一使能信号处于低电平时,控制上述环形振荡器停止振荡。

[0014] 进一步地,输出从上述开始计数到上述停止计数之间上述计数器的计数结果包括:计算上述开始计数的时刻至上述停止计数时刻之间上述环形振荡器的计数个数;将上述计数个数转换为二进制编码输出。

[0015] 在本申请实施例中,采用 D 型触发器用于接收第一使能信号和参考时钟信号,并根据第一使能信号和参考时钟信号生成第二使能信号;环形振荡器与 D 型触发器的输出端相连接,用于根据第二使能信号输出振荡信号;计数单元与环形振荡器的输出端相连接,用于对环形振荡器的输出频率进行计数,通过计数单元对环形振荡器输出的振荡频率进行计数,该测试电路可以直接与 JTAG 控制器连接进行测试,而不需要额外的测试电路。同时,与 JTAG 扫描程序相结合还能提高测试效率,达到了提高测试效率但是不增加器件面积的效果,进而解决了现有技术中在监测工艺的波动时效率低、占用体积大的技术问题。

附图说明

[0016] 此处所说明的附图用来提供对本申请的进一步理解,构成本申请的一部分,本申请的示意性实施例及其说明用于解释本申请,并不构成对本申请的不当限定。在附图中:

[0017] 图 1 是根据本申请实施例的一种测试电路的示意图;

[0018] 图 2 是根据本申请实施例的一种可选的计数单元的示意图;

[0019] 图 3 是根据本申请实施例的环形振荡器的示意图;

[0020] 图 4 是根据本申请实施例的 D 型触发器的示意图;

[0021] 图 5 是根据本申请实施例的测试电路的测试方法的流程图;以及

[0022] 图 6 是根据本申请实施例的多个时钟的波形图。

具体实施方式

[0023] 为了使本技术领域的人员更好地理解本申请方案,下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本申请一部分的实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都应当属于本申请保护的范围。

[0024] 为了便于描述,在这里可以使用空间相对术语,如“在……之上”、“在……上方”、“在……上表面”、“上面的”等,用来描述如在图中所示的一个器件或特征与其他器件或特征的空间位置关系。应当理解的是,空间相对术语旨在包含除了器件在图中所描述的方位之外的在使用或操作中的不同方位。例如,如果附图中的器件被倒置,则描述为“在其他器件或构造上方”或“在其他器件或构造之上”的器件之后将被定位为“在其他器件或构造下方”或“在其他器件或构造之下”。因而,示例性术语“在……上方”可以包括“在……上方”和“在……下方”两种方位。该器件也可以其他不同方式定位(旋转 90 度或处于其他方

位),并且对这里所使用的空间相对描述作出相应解释。

[0025] 本申请实施例提供了一种测试电路。如图 1 所示,该测试电路包括 D 型触发器 10、环形振荡器 20 和计数单元 30。该测试电路可以通过计数单元 30 将环形振荡器 20 的振荡信号转换为数字信号进行输出,并且在 D 型触发器输入有参考时钟信号,在参考时钟信号的一个时钟周期内对环形振荡器的输出频率进行计数。具体地,D 型触发器 10 用于接收第一使能信号和参考时钟信号,并根据第一使能信号和参考时钟信号生成第二使能信号;环形振荡器 20 与 D 型触发器 10 的输出端相连接,用于根据第二使能信号输出振荡信号;计数单元 30 与环形振荡器 20 的输出端相连接,用于对环形振荡器 20 的输出频率进行计数。

[0026] D 型触发器 10 根据接收到的第一使能信号和参考时钟信号生成的第二使能信号能够控制环形振荡器的振荡。当第一个第二使能信号的触发沿到达环形振荡器 20 后,控制环形振荡器 20 开始振荡并输出振荡频率,此时计数单元 30 开始对环形振荡器 20 的输出频率进行计数;当下一个第二使能信号的触发沿到达环形振荡器 20 后,控制环形振荡器 20 停止振荡,此时计数单元 30 不再有振荡频率的输入,停止对振荡信号的计数,则从计数单元 30 开始计数到停止计数之间的时间内计数单元 30 输出的数字则为环形振荡器的频率。

[0027] 本实施例通过计数单元对环形振荡器输出的振荡频率进行计数,利用计数单元的技术结果与工艺仿真的目标值进行比较,从而达到监视工艺的波动的目的。该测试电路可以直接与 JTAG 控制器连接进行测试,而不需要额外的测试电路。同时,与 JTAG 扫描程序相结合还能提高测试效率,达到了提高测试效率但是不增加器件面积的效果。

[0028] 优选地,为了增加输出的振荡频率的可读性,计数单元 30 为二进制计数器,将环形振荡器的振荡频率转换为二进制编码输出。

[0029] 如图 2 所示,计数单元 30 包括 n 个依次首尾相连的计数器,第 n-1 个计数器中 D 型触发器的输出端与第 n 个 D 型触发器的信号输入端相连接,其中,n 个计数器的 RN 端相连接。其中,每个计数器包括一个 D 型触发器和一个反相器。D 型触发器,信号输入端连接环形振荡器的输出端,用于接收振荡信号;反相器,输入端与 D 型触发器的输出端相连接,输出端与 D 型触发器的 D 端相连接。每个计数器输出一位二进制编码,因此,可以根据振荡频率和参考时钟信号周期的频率来确定计数器的个数。例如,参考时钟信号的频率为 100Mhz,环形振荡器的频率为 2GHz,那么,需要记录 $2G/100M$ 个周期,即 20 个周期。通过二进制的输出单元输出 20 个周期,5 个计数器能够对 32 个周期进行计数,4 个计数器能够对 16 个周期进行计数,则 20 个周期需要 5 个首尾相连的计数器,这 5 个计数器输出 5 位的二进制编码。

[0030] 图 3 是根据本申请实施例的环形振荡器的示意图。该环形振荡器包括多个依次首尾相连的反相器,在环形振荡器的输出端还设置有与非门,其中,与非门的一个输入端与末端反相器的输出端相连接,另外一个输入端用于接收 D 型触发器生成的第二使能信号。多个反相器的 VSS 端相连接,VDD 端相连接。根据振荡器的需要选择连接的反相器的个数,处于环形振荡器的输出端的反相器连接与非门的一个输入端,与非门的另外一个输入端连接 D 型触发器的第二使能信号输出端,以控制该环形振荡器开始振荡或者停止振荡。

[0031] 图 4 是根据本申请实施例的 D 型触发器的示意图。其将第二使能信号发送给环形振荡器。

[0032] 本申请实施例还提供了一种测试电路的测试方法。该测试方法可以用于上述的测试电路,如图 5 所示,该测试电路的测试方法包括:

[0033] 步骤 S402,在触发器接收的参考时钟信号的触发沿到来时,控制环形振荡器的开始振荡或者停止振荡。

[0034] 步骤 S404,在环形振荡器开始振荡时,控制计数器开始计数,在环形振荡器停止振荡时,控制计数器停止计数。

[0035] 步骤 S406,输出开始计数到停止计数之间计数器的计数结果。

[0036] 图 6 是根据本申请实施例的多个时钟的波形图。下面以图 6 所示的波形图为例对本申请的实施例进行说明。

[0037] 参考时钟信号的上升沿到来时,第一使能信号处于高电平,则输出的第二使能信号在参考时钟的上升沿为上升沿的触发信号,此时环形振荡器开始振荡。参考时钟信号的下一个上升沿到来时,第一使能信号处于低电平,则输出的第二使能信号在参考时钟信号的该上升沿处变为下降沿的信号,该下降沿的信号控制环形振荡器停止振荡。计数器记录环形振荡器从开始振荡到结束振荡之间的振荡次数。可选地,输出从开始计数到停止计数之间计数器的计数结果包括:计算开始计数的时刻至停止计数时刻之间环形振荡器的计数个数;将计数个数转换为二进制编码输出。通过每个计数器输出一位二进制编码,可以根据振荡频率和参考时钟信号周期的频率来确定计数器的个数,利用多个计数器输出多位二进制编码,通过二进制编码可以直接指示计数器计算的环形振荡器的振荡周期的个数,增加了计数结果的可读性。

[0038] 同时,该测试方法可以计算环形振荡器的周期个数,输出计数结果并存储在寄存器中,方便的利用计数结果与工艺的仿真目标值进行比较,从而监视工艺的波动情况。该输出结果可以通过 JTAG 扫描链进行扫描,从而提高计数效率。即通过上述方法,利用计数器计算一个参考时钟信号的一个周期内环形振荡器的振荡周期,并输出二进制编码,在对环形振荡器的高频信号进行计数时能够更加准确、高效,且不增加器件的面积。

[0039] 需要说明的是,上述例子中以参考时钟信号的上升沿作为触发沿来控制环形振荡器振荡的开始和停止,本实施例还可以用参考时钟信号的下降沿作为触发沿来控制环形振荡器振荡的开始和停止。

[0040] 同理,上述例子中参考时钟信号的触发沿到来,且第一使能处于高电平时控制环形振荡器开始振荡,第一使能信号处于低电平时控制环形振荡器停止振荡。本实施例还可以在参考时钟信号的触发沿到来,且第一使能处于低电平时控制环形振荡器开始振荡,第一使能信号处于高电平时控制环形振荡器停止振荡。本申请对上述情况并不做限制,应该理解到,上述实施例的变形也在本申请的保护范围之内。

[0041] 上述本申请实施例序号仅仅为了描述,不代表实施例的优劣。

[0042] 在本申请的上述实施例中,对各个实施例的描述都各有侧重,某个实施例中沒有详述的部分,可以参见其他实施例的相关描述。

[0043] 以上所述仅是本申请的优选实施方式,应当指出,对于本技术领域的普通技术人员来说,在不脱离本申请原理的前提下,还可以做出若干改进和润饰,这些改进和润饰也应视为本申请的保护范围。

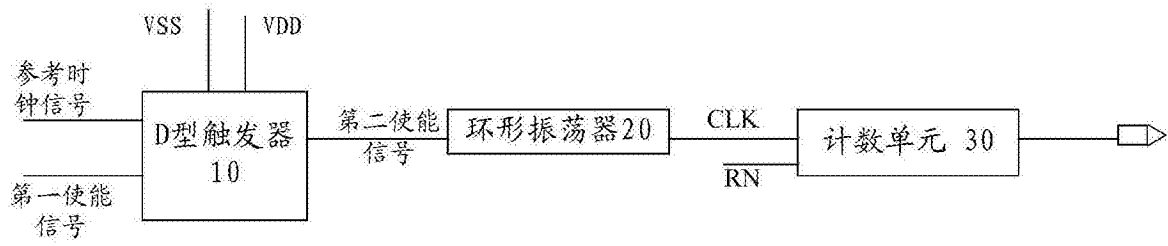


图 1

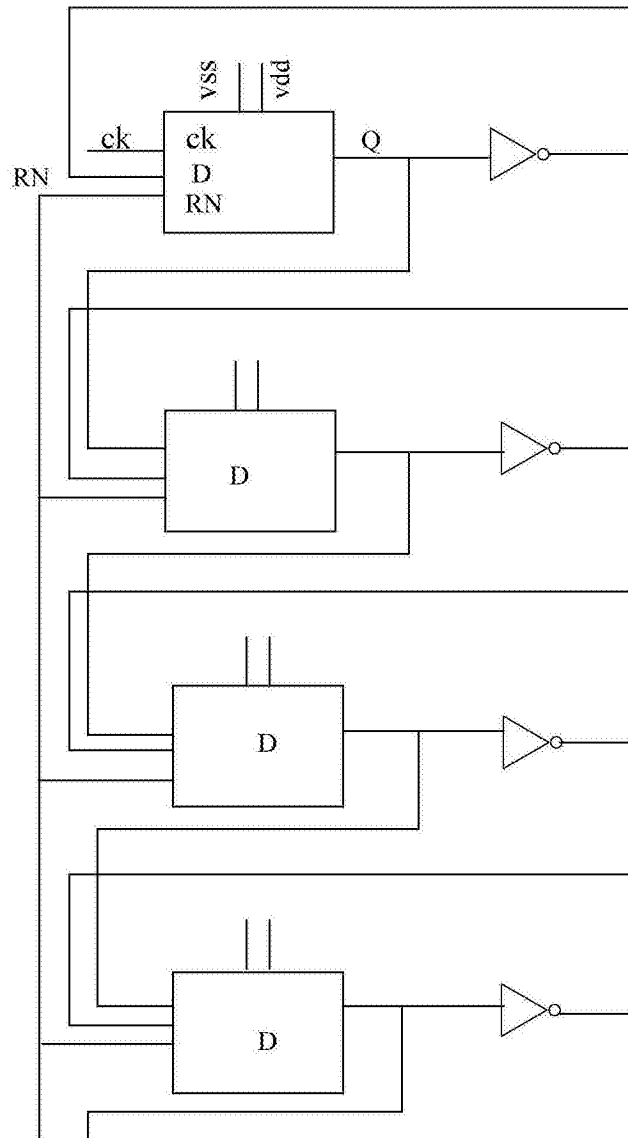


图 2

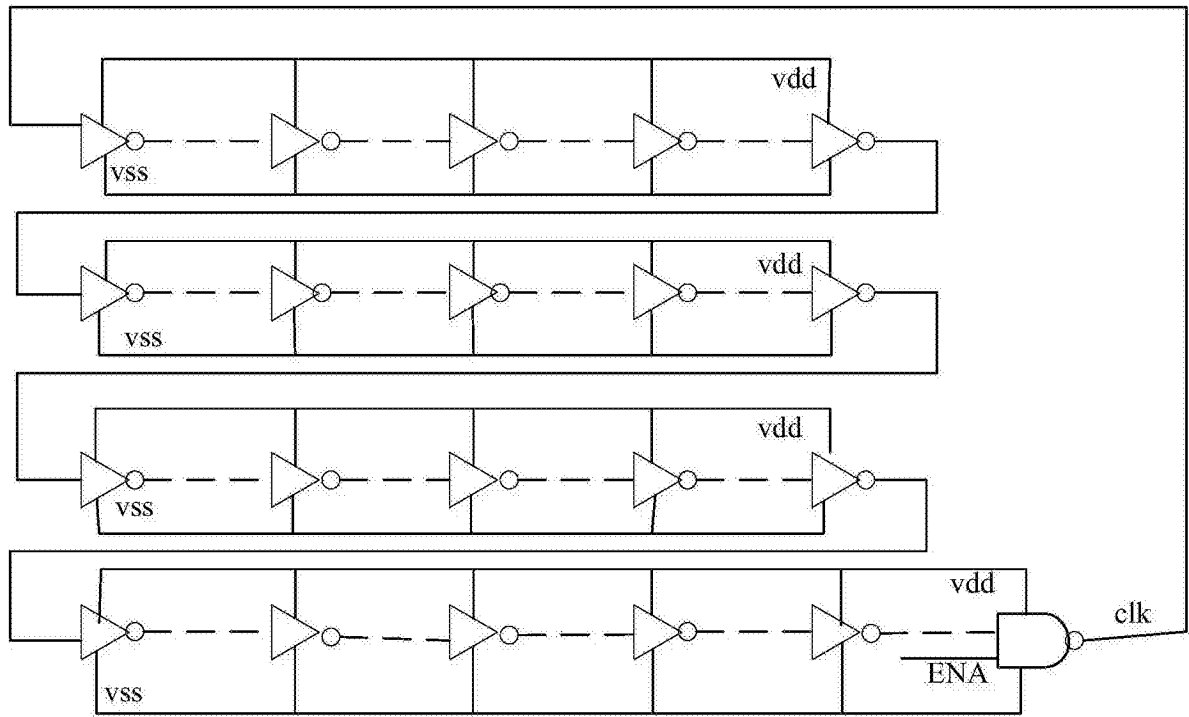


图 3

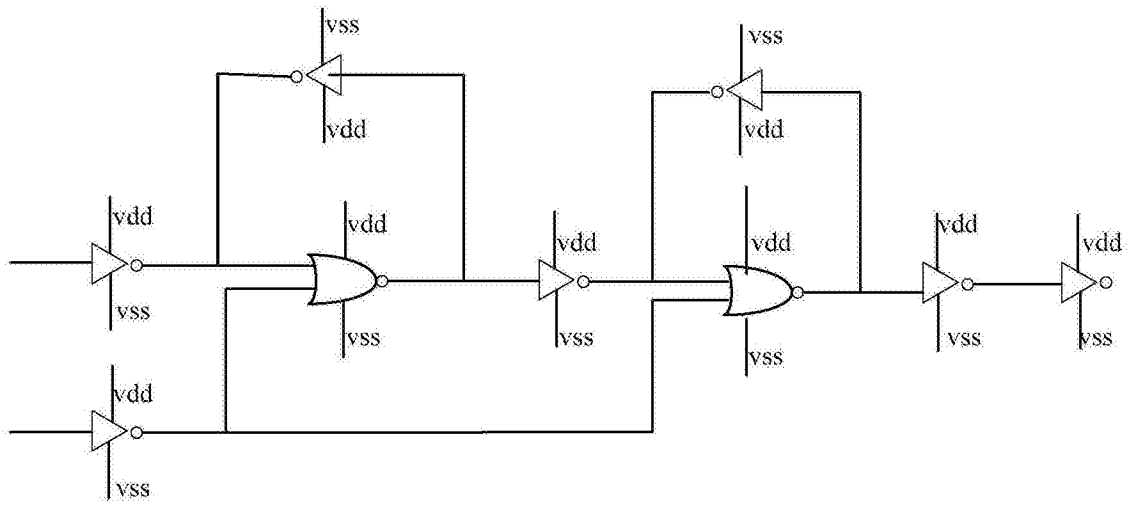


图 4

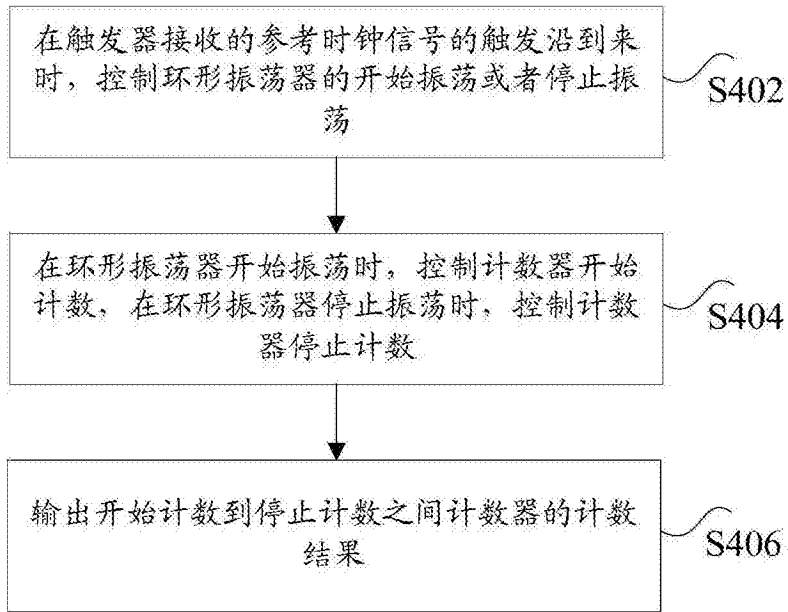


图 5

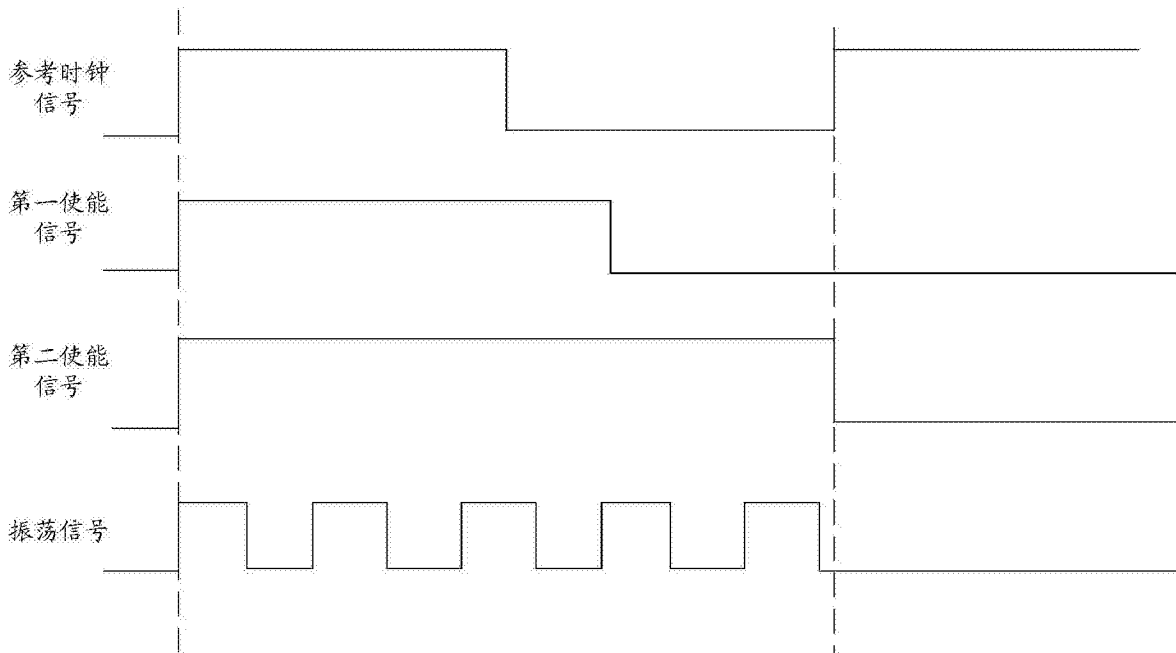


图 6