

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年10月10日(10.10.2019)



(10) 国際公開番号

WO 2019/193739 A1

(51) 国際特許分類:

H02M 7/12 (2006.01)

(21) 国際出願番号: PCT/JP2018/014667

(22) 国際出願日: 2018年4月6日(06.04.2018)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: 東芝三菱電機産業システム株式会社(TOSHIBA MITSUBISHI-ELECTRIC INDUSTRIAL SYSTEMS CORPORATION) [JP/JP]; 〒1040031 東京都中央区京橋三丁目1番1号 Tokyo (JP).

(72) 発明者: 茂田 宏樹 (SHIGETA, Hiroki); 〒1040031 東京都中央区京橋三丁目1番1号 東

芝三菱電機産業システム株式会社内 Tokyo (JP). 中野 俊秀(NAKANO, Toshihide); 〒1040031 東京都中央区京橋三丁目1番1号 東芝三菱電機産業システム株式会社内 Tokyo (JP).

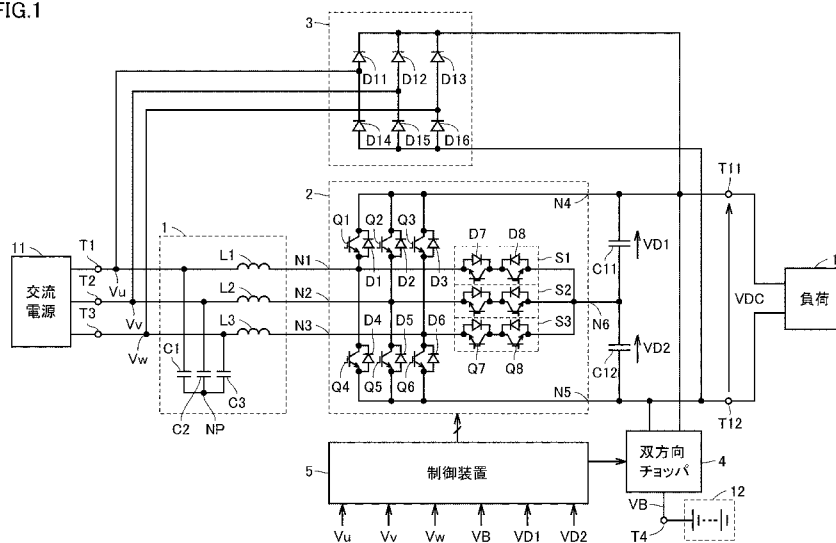
(74) 代理人: 特許業務法人深見特許事務所(FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島三丁目2番4号 中之島フェスティバルタワー・ウエスト Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,

(54) Title: POWER CONVERSION DEVICE

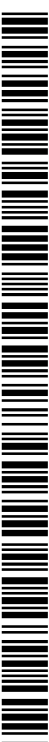
(54) 発明の名称: 電力変換装置

FIG.1



- 4 Bidirectional chopper
- 5 Control device
- 11 Alternating-current power source
- 13 Load

(57) Abstract: In the present invention, a control device (5) of an uninterruptible power source device is provided for each of first through sixth IGBTs (Q1 - Q6) and includes: first through sixth comparison circuits (22a - 22f) that, on the basis of the results of a comparison of three-phase alternating-current voltages, output signals (A1 - A6) indicating whether it is permissible to turn ON the corresponding IGBT; and a control unit (23) that, if an interterminal voltage (VD1 or VD2) of a first or second capacitor (C11 or C12) is higher than a target voltage (VDT), turns each of the first through



WO 2019/193739 A1

KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 一 国際調査報告 (条約第21条(3))

sixth IGBTs ON or OFF on the basis of the output signals of the first through sixth comparison circuits and lowers the interterminal voltage of the first or second capacitor.

(57) 要約 : 無停電電源装置の制御装置 (5) は、それぞれ第1~第6のIGBT (Q1~Q6) に対応して設けられ、各々が、三相交流電圧の高低の比較結果に基づいて、対応するIGBTをオンさせることを許可するか否かを示す信号 (A1~A6) を出力する第1~第6の比較回路 (22a~22f) と、第1または第2のコンデンサ (C11またはC12) の端子間電圧 (VD1またはVD2) が目標電圧 (VDT) よりも高い場合に、第1~第6の比較回路の出力信号に基づいて第1~第6のIGBTの各々をオンおよびオフさせ、第1または第2のコンデンサの端子間電圧を下降させる制御部 (23) とを含む。

明 細 書

発明の名称：電力変換装置

技術分野

[0001] この発明は電力変換装置に関し、特に、並列接続された整流器およびコンバータを備えた電力変換装置に関する。

背景技術

[0002] 特開平8-251947号公報（特許文献1）には、交流電源と負荷の間に並列接続された整流器およびコンバータを備えた電力変換装置において、整流器およびコンバータのうちの少なくともいずれか一方と交流電源との間に変圧器を設けることにより、交流電源、整流器、およびコンバータにループ電流が流れることを防止する技術が開示されている。

先行技術文献

特許文献

[0003] 特許文献1：特開平8-251947号公報

発明の概要

発明が解決しようとする課題

[0004] しかし、従来の電力変換装置では、ループ電流が流れることを防止するために変圧器を設けるので、コスト高になるという問題があった。

[0005] それゆえに、この発明の主たる目的は、ループ電流が流れることを防止することが可能で低価格の電力変換装置を提供することである。

課題を解決するための手段

[0006] この発明に係る電力変換装置は、交流電源から供給される第1～第3の交流電圧に基づいて第1～第3の直流電圧を生成し、第1～第3の直流電圧をそれぞれ第1～第3の出力ノードに出力するコンバータと、第1および第2の出力ノード間に接続された第1のコンデンサと、第2および第3の出力ノード間に接続された第2のコンデンサと、第1および第2のコンデンサの端子間電圧の各々が目標電圧になるようにコンバータを制御する制御装置と、

第1～第3の交流電圧を整流して第1および第3の出力ノード間に第4の直流電圧を出力する整流器とを備えたものである。

[0007] コンバータは、それぞれ第1～第3の交流電圧に対応して設けられ、各々の第1の電極が第1の出力ノードに接続され、各々の第2の電極が対応する交流電圧を受ける第1～第3のトランジスタと、それぞれ第1～第3の交流電圧に対応して設けられ、各々の第1の電極が対応する交流電圧を受け、各々の第2の電極が第3の出力ノードに接続された第4～第6のトランジスタと、それぞれ第1～第6のトランジスタに逆並列に接続された第1～第6のダイオードと、それぞれ第1～第3の交流電圧に対応して設けられ、各々の一方端子が対応する交流電圧を受け、各々の他方端子が第2の出力ノードに接続された第1～第3の交流スイッチとを含む。

[0008] 制御装置は、それぞれ第1～第3のトランジスタに対応して設けられ、各々が、第1～第3の交流電圧の高低を比較し、対応するトランジスタに対応する交流電圧が他の2つの交流電圧よりも高い場合に、対応するトランジスタをオンさせることを許可する信号を出力する第1～第3の比較回路と、それぞれ第4～第6のトランジスタに対応して設けられ、各々が、第1～第3の交流電圧の高低を比較し、対応するトランジスタに対応する交流電圧が他の2つの交流電圧よりも低い場合に、対応するトランジスタをオンさせることを許可する信号を出力する第4～第6の比較回路と、第1および第2のコンデンサのうちの少なくともいずれか一方のコンデンサの端子間電圧が目標電圧よりも高い場合には、第1～第6の比較回路の出力信号に基づいて第1～第6のトランジスタの各々をオンおよびオフさせ、第1および第2のコンデンサのうちの少なくともいずれか一方のコンデンサの端子間電圧を下降させる制御部とを含む。

発明の効果

[0009] この発明に係る電力変換装置では、第1～第3の比較回路は、それぞれ第1～第3のトランジスタに対応して設けられ、対応するトランジスタに対応する交流電圧が他の2つの交流電圧よりも高い場合に、対応するトランジスタ

タをオンさせることを許可する信号を出力する。第4～第6の比較回路は、それぞれ第4～第6のトランジスタに対応して設けられ、対応するトランジスタに対応する交流電圧が他の2つの交流電圧よりも低い場合に、対応するトランジスタをオンさせることを許可する信号を出力する。制御部は、第1または第2のコンデンサの端子間電圧が目標電圧よりも高い場合には、第1～第6の比較回路の出力信号に基づいて第1～第6のトランジスタの各々をオンおよびオフさせて、第1または第2のコンデンサの端子間電圧を下降させる。したがって、交流電源、整流器、およびコンバータにループ電流が流れることを防止することができる。また、変圧器を設置する必要がないので、装置の低価格化を図ることができる。

図面の簡単な説明

- [0010] [図1]この発明の実施の形態1による無停電電源装置の構成を示す回路ブロック図である。
- [図2]従来の問題点を説明するための回路ブロック図である。
- [図3]従来の問題点を説明するための他の回路ブロック図である。
- [図4]図1に示した制御装置のうちのコンバータを制御してコンデンサC11、C12を放電させる部分の構成を示すブロック図である。
- [図5]図4に示した線間電圧の波形を示すタイムチャートである。
- [図6]図4に示した比較部の構成を示す回路図である。
- [図7]図6に示した比較部の動作を説明するためのタイムチャートである。
- [図8]図6に示した比較部の動作を説明するための他のタイムチャートである。
- [図9]図6に示した信号A1～A6の波形を示すタイムチャートである。
- [図10]図4に示した制御部の構成を示す回路図である。
- [図11]図10に示したクロック信号CLK1、信号A1、およびゲート信号G1の波形を示すタイムチャートである。
- [図12]図1に示した制御装置のうちのコンバータを制御してコンデンサC11、C12を充電させる部分の構成を示すブロック図である。

[図13]図12に示したクロック信号およびゲート信号の波形を示すタイムチャートである。

[図14]この発明の実施の形態2による無停電電源装置の要部を示す回路ブロック図である。

[図15]図14に示した信号A15, A16, A26, A24, A34, A35の波形を示すタイムチャートである。

[図16]図14に示したクロック信号CLK3、信号A15、およびゲート信号G1, G5の波形を示すタイムチャートである。

発明を実施するための形態

[0011] [実施の形態1]

図1は、この発明の実施の形態1による無停電電源装置の構成を示す回路ブロック図である。図1において、この無停電電源装置は、入力端子T1～T3、バッテリー端子T4、出力端子T11, T12、フィルタ1、コンバータ2、コンデンサC11, C12、整流器3、双方向チョッパ4、および制御装置5を備える。

[0012] 入力端子T1～T3は、それぞれ交流電源11からU相交流電圧 V_u （第1の交流電圧）、V相交流電圧 V_v （第2の交流電圧）、およびW相交流電圧 V_w （第3の交流電圧）を受ける。三相交流電圧 V_u, V_v, V_w の各々は商用周波数を有し、三相交流電圧 V_u, V_v, V_w の位相は120度ずつずれている。三相交流電圧 V_u, V_v, V_w の瞬時値は、制御装置5によって検出される。

[0013] バッテリー端子T4は、バッテリー12（電力貯蔵装置）に接続される。バッテリー12の端子間電圧 V_B の瞬時値は、制御装置5によって検出される。バッテリー12の代わりにコンデンサが接続されていても構わない。出力端子T11, T12間には、負荷13が接続される。負荷13は、無停電電源装置から供給される直流電力によって駆動される。

[0014] フィルタ1は、コンデンサC1～C3およびリアクトルL1～L3を含む。コンデンサC1～C3の一方電極はそれぞれ入力端子T1～T3に接続さ

れ、それらの他方電極はともに中性点NPに接続される。中性点NPは、たとえば接地電圧を受ける。リアクトルL1～L3の一方端子はそれぞれ入力端子T1～T3に接続され、それらの他方端子はそれぞれコンバータ2の入力ノードN1～N3に接続される。

[0015] フィルタ1は、低域通過フィルタであり、交流電源11からの商用周波数の電流をコンバータ2に通過させ、コンバータ2で発生するスイッチング周波数の電流が交流電源11側に流れることを防止する。

[0016] コンバータ2は、IGBT (Insulated Gate Bipolar Transistor) Q1～Q6、ダイオードD1～D6、および交流スイッチS1～S3を含む。IGBT Q1～Q3のコレクタはともに出力ノードN4 (第1の出力ノード) に接続され、それらのエミッタはそれぞれ入力ノードN1～N3に接続される。出力ノードN4には、正電圧 (第1の直流電圧) が出力される。出力ノードN4は、出力端子T11に接続される。

[0017] IGBT Q4～Q6のコレクタはそれぞれ入力ノードN1～N3に接続され、それらのエミッタはともに出力ノードN5 (第3の出力ノード) に接続される。出力ノードN5には、負電圧 (第3の直流電圧) が出力される。出力ノードN5は、出力端子T12に接続される。ダイオードD1～D6は、それぞれIGBT Q1～Q6に逆並列に接続される。IGBT Q1～Q6の各々のオンおよびオフは、制御装置5によって制御される。

[0018] 交流スイッチS1～S3の一方端子はそれぞれ入力ノードN1～N3に接続され、それらの他方端子はともに出力ノードN6 (第2の出力ノード) に接続される。出力ノードN6には、中性点電圧 (第2の直流電圧) が出力される。出力ノードN6は、たとえば中性点NPに接続される。

[0019] 交流スイッチS1～S3の各々は、IGBT Q7, Q8およびダイオードD7, D8を含む。IGBT Q7, Q8のコレクタは互いに接続され、IGBT Q7のエミッタは一方端子 (対応する入力ノード) に接続され、IGBT Q8のエミッタは他方端子 (ノードN6) に接続される。ダイオードD7, D8は、それぞれIGBT Q7, Q8に逆並列に接続される。スイッチS

1～S3に属するIGBTQ7, Q8の各々のオンおよびオフは、制御装置5によって制御される。

[0020] なお、スイッチS1～S3の各々において、IGBTQ7, Q8のエミッタが互いに接続され、IGBTQ8のコレクタが一方端子（対応する入力ノード）に接続され、IGBTQ7のコレクタが他方端子（ノードN6）に接続され、ダイオードD7, D8がそれぞれIGBTQ7, Q8に逆並列に接続されていてもよい。

[0021] コンバータ2は、制御装置5によって制御される。交流電源11から三相交流電力が正常に供給されている場合（交流電源11の健全時）には、コンバータ2は、交流電源11からフィルタ1を介して供給される三相交流電圧 V_u , V_v , V_w に基づいて正電圧、負電圧、および中性点電圧を生成し、正電圧、負電圧、および中性点電圧をそれぞれ出力ノードN4～N6に出力する。交流電源11からの三相交流電力の供給が停止された場合（交流電源11の停電時）には、コンバータ2の運転は停止される。

[0022] コンデンサC11は、コンバータ2の出力ノードN4, N6間に接続され、出力ノードN4, N6間の直流電圧 V_{D1} を平滑化する。コンデンサC12は、コンバータ2の出力ノードN6, N5間に接続され、出力ノードN6, N5間の直流電圧 V_{D2} を平滑化する。

[0023] コンデンサC11の端子間電圧（ノードN4, N6間の直流電圧） V_{D1} の瞬時値は、制御装置5によって検出される。コンデンサC12の端子間電圧（ノードN6, N5間の直流電圧） V_{D2} の瞬時値は、制御装置5によって検出される。

[0024] 制御装置5は、三相交流電圧 V_u , V_v , V_w に基づいて、交流電源11の停電が発生したか否かを判別する。たとえば、制御装置5は、三相交流電圧 V_u , V_v , V_w のうちのいずれかの交流電圧が下限値よりも低下した場合に、交流電源11の停電が発生したと判別する。制御装置5は、三相交流電圧 V_u , V_v , V_w がともに下限値よりも高い場合には、交流電源11は健全であると判別する。

- [0025] 交流電源 11 の健全時には、制御装置 5 は、三相交流電圧 V_u , V_v , V_w に基づいて、コンデンサ C_{11} の端子間電圧 V_{D1} が目標電圧 V_{DT} になり、かつコンデンサ C_{12} の端子間電圧 V_{D2} が目標電圧 V_{DT} になるようにコンバータ 2 を制御する。これにより、出力端子 T_{11} , T_{12} 間の直流電圧 V_{DC} が目標電圧 V_{DT} の 2 倍の電圧 $2V_{DT}$ にされる。
- [0026] 交流電源 11 の停電時には、制御装置 5 は、全ての IGBT $Q_1 \sim Q_8$ をオフさせてコンバータ 2 の運転を停止する。交流電源 11 の健全時にコンバータ 2 を運転する方法については、後で詳細に説明する。
- [0027] 整流器 3 は、ダイオード $D_{11} \sim D_{16}$ を含む。ダイオード $D_{11} \sim D_{13}$ のアノードはそれぞれ入力端子 $T_1 \sim T_3$ に接続され、それらのカソードはともに出力端子 T_{11} に接続される。ダイオード $D_{14} \sim D_{16}$ のアノードはともに出力端子 T_{12} に接続され、それらのカソードはそれぞれダイオード $D_{11} \sim D_{13}$ のアノードに接続される。整流器 3 は、交流電源 11 から供給される三相交流電圧 V_u , V_v , V_w を全波整流して直流電圧 V_{dc} を生成する。整流器 3 の直流出力電圧 V_{dc} は、上記目標電圧 V_{DT} の 2 倍の電圧 $2V_{DT}$ よりも低い。
- [0028] したがって、コンバータ 2 が正常に動作している場合には、整流器 3 のダイオード $D_{11} \sim D_{16}$ はオフ状態に維持され、整流器 3 から負荷 13 に直流電力は供給されない。コンバータ 2 が故障して直流出力電圧 V_{DC} が整流器 3 の直流出力電圧 V_{dc} まで低下した場合には、三相交流電圧 V_u , V_v , V_w に同期してダイオード $D_{11} \sim D_{16}$ のうちの 2 つのダイオードが順次オンし、整流器 3 から負荷 13 に直流電力が供給される。
- [0029] 双方向チョッパ 4 は、出力端子 T_{11} , T_{12} とバッテリー端子 T_4 との間に接続され、制御装置 5 によって制御される。双方向チョッパ 4 は、交流電源 11 の健全時には、コンバータ 2 (または整流器 3) から供給される直流電力をバッテリー 12 に蓄え、交流電源 11 の停電時には、バッテリー 12 の直流電力を負荷 13 に供給する。
- [0030] 制御装置 5 は、交流電源 11 の健全時には、バッテリー 12 の端子間電圧 V

Bが目標バッテリー電圧 V_{BT} になるように双方向チョッパ4を制御し、交流電源11の停電時には、コンデンサ C_{11} 、 C_{12} の端子間電圧 V_{D1} 、 V_{D2} の和の電圧($V_{D1} + V_{D2}$)が目標電圧 V_{DT} の2倍の電圧 $2V_{DT}$ になるように双方向チョッパ4を制御する。 $2V_{DT} > V_{BT}$ である。

[0031] なお、双方向チョッパ4が出力ノード $N_4 \sim N_6$ に接続されていてもよい。この場合、制御装置5は、交流電源11の健全時には、バッテリー12の端子間電圧 V_B が目標バッテリー電圧 V_{BT} になるように双方向チョッパ4を制御し、交流電源11の停電時には、コンデンサ C_{11} 、 C_{12} の端子間電圧 V_{D1} 、 V_{D2} の各々が目標電圧 V_{DT} になるように双方向チョッパ4を制御する。

[0032] 次に、この無停電電源装置の動作について説明する。交流電源11の健全時には、交流電源11からフィルタ1を介してコンバータ2に三相交流電力が供給される。三相交流電力は、コンバータ2によって直流電力に変換されて負荷13に供給されるとともに、双方向チョッパ4によってバッテリー12に蓄えられる。負荷13は、コンバータ2から供給される直流電力によって駆動される。

[0033] 交流電源11の健全時においてコンバータ2が故障した場合には、交流電源11から供給される三相交流電力が整流器3によって直流電力に変換される。整流器3によって生成された直流電力は、負荷13に供給されるとともに、双方向チョッパ4によってバッテリー12に蓄えられる。したがって、交流電源11の健全時においてコンバータ2が故障した場合でも、負荷13の運転を継続することができる。

[0034] 交流電源11の停電時には、コンバータ2の運転は停止され、整流器3のダイオード $D_{11} \sim D_{16}$ はオフ状態に維持され、バッテリー12の直流電力が双方向チョッパ4によって負荷13に供給される。したがって、バッテリー12に直流電力が蓄えられている期間は、負荷13の運転を継続することができる。

[0035] さて、このような構成の無停電電源装置において、従来の無停電電源装置

のように三相交流電圧 V_u 、 V_v 、 V_w の高低に関係なくコンバータ2を運転すると、交流電源11から整流器3、コンバータ2およびフィルタ1を介して交流電源11に、あるいはその逆の経路にループ電流 I_L が流れ、損失が発生するという問題がある。

[0036] たとえば、交流電圧 V_v が交流電圧 V_u よりも高い期間にIGBTQ1をオンさせると、図2に示すように、交流電源11のV相端子から入力端子T2、ダイオードD12、IGBTQ1、リアクトルL1、および入力端子T1を介して交流電源11のU相端子にループ電流 I_L が流れてしまう。

[0037] 同様に、交流電圧 V_w が交流電圧 V_u よりも高い期間にIGBTQ1がオンされると、交流電源11のW相端子から入力端子T3、ダイオードD13、IGBTQ1、リアクトルL1、および入力端子T1を介して交流電源11のU相端子にループ電流 I_L が流れてしまう。

[0038] また、交流電圧 V_v が交流電圧 V_u よりも高い期間にIGBTQ5がオンされると、図3に示すように、交流電源11のV相端子から入力端子T2、リアクトルL2、IGBTQ5、ダイオードD14、および入力端子T1を介して交流電源11のU相端子にループ電流 I_L が流れてしまう。

[0039] 同様に、交流電圧 V_v が交流電圧 V_w よりも高い期間にIGBTQ5がオンされると、交流電源11のV相端子から入力端子T2、リアクトルL2、IGBTQ5、ダイオードD16、および入力端子T3を介して交流電源11のW相端子にループ電流 I_L が流れてしまう。本願発明は、この問題を解決するものである。

[0040] 図4は、制御装置5のうちのコンバータ2を制御してコンデンサC11、C12を放電させる部分の構成を示すブロック図である。図4において、制御装置5は、線間電圧検出部21、比較部22、および制御部23を含む。

[0041] 線間電圧検出部21は、交流電源11から供給される三相交流電圧 V_u 、 V_v 、 V_w に基づいて線間電圧 V_{uv} 、 V_{uw} 、 V_{vw} 、 V_{vu} 、 V_{wu} 、 V_{wv} を検出する。線間電圧 V_{uv} 、 V_{uw} は、それぞれV相およびW相から見たU相の電圧である。線間電圧 V_{vw} 、 V_{vu} は、それぞれW相および

U相から見たV相の電圧である。線間電圧 V_{wu} 、 V_{wv} は、それぞれU相およびV相から見たW相の電圧である。

[0042] 図5は、線間電圧 V_{uv} 、 V_{uw} 、 V_{vw} 、 V_{vu} 、 V_{wu} 、 V_{wv} を示す波形図である。図5では、線間電圧の実効値が100%と表示されている。三相交流電圧 V_u 、 V_v 、 V_w の各々は60Hzで正弦波状に変化し、三相交流電圧 V_u 、 V_v 、 V_w の位相は120度ずつずれている。したがって、線間電圧 V_{uv} 、 V_{uw} 、 V_{vw} 、 V_{vu} 、 V_{wu} 、 V_{wv} の各々は60Hzで正弦波状に変化し、線間電圧 V_{uv} 、 V_{uw} 、 V_{vw} 、 V_{vu} 、 V_{wu} 、 V_{wv} の位相は60度ずつずれている。

[0043] 図4に戻って、比較部22は、線間電圧 V_{uv} 、 V_{uw} 、 V_{vw} 、 V_{vu} 、 V_{wu} 、 V_{wv} に基づいて、ループ電流 I_L を流すことなくIGBTQ1～Q6をオンすることができるか否かを判定し、判定結果を示す信号A1～A6を出力する。信号A1～A6は、それぞれIGBTQ1～Q6をオン状態にしてもよい場合に活性化レベルの「H」レベルにされる。また信号A1～A6は、それぞれIGBTQ1～Q6をオン状態にしてはいけない場合に非活性化レベルの「L」レベルにされる。

[0044] 図6は、比較部22の構成を示す回路図である。図6において、比較部22は、比較器31～42およびANDゲート51～56を含む。比較器31～42の反転入力端子（-端子）は、それぞれ線間電圧 V_{vu} 、 V_{wu} 、 V_{uv} 、 V_{wv} 、 V_{vw} 、 V_{uw} 、 V_{uv} 、 V_{uw} 、 V_{vu} 、 V_{vw} 、 V_{wv} 、 V_{wu} を受ける。比較器31～42の非反転入力端子（+端子）は、ともに0Vを受ける。

[0045] 比較器31～42の出力信号 ϕ_{31} ～ ϕ_{42} は、それぞれ線間電圧 V_{vu} 、 V_{wu} 、 V_{uv} 、 V_{wv} 、 V_{vw} 、 V_{uw} 、 V_{uv} 、 V_{uw} 、 V_{vu} 、 V_{vw} 、 V_{wv} 、 V_{wu} が負電圧である場合に「H」レベルとなり、それぞれ線間電圧 V_{vu} 、 V_{wu} 、 V_{uv} 、 V_{wv} 、 V_{vw} 、 V_{uw} 、 V_{uv} 、 V_{uw} 、 V_{vu} 、 V_{vw} 、 V_{wv} 、 V_{wu} が正電圧である場合に「L」レベルとなる。

- [0046] 比較器31, 33, 35, 37, 39, 41の出力信号 $\phi 31$, $\phi 33$, $\phi 35$, $\phi 37$, $\phi 39$, $\phi 41$ はそれぞれANDゲート51~56の一方入力ノードに与えられ、比較器32, 34, 36, 38, 40, 42の出力信号 $\phi 32$, $\phi 34$, $\phi 36$, $\phi 38$, $\phi 40$, $\phi 42$ はそれぞれANDゲート51~56の他方入力ノードに与えられる。ANDゲート51~56は、それぞれ信号A1~A6を出力する。
- [0047] 図2では、交流電圧 V_u が交流電圧 V_v , V_w がよりも低い期間にIGBTQ1をオンさせるとループ電流 I_L が流れることを説明した。しかし、交流電圧 V_u が交流電圧 V_v , V_w よりも高い期間にIGBTQ1をオンさせるとループ電流 I_L が流れない。したがって、交流電圧 V_u が交流電圧 V_v , V_w よりも高い期間、すなわち、図7に示すように、線間電圧 V_{vu} , V_{wu} がともに負電圧である期間TAがIGBTQ1をオンさせてもよい期間である。
- [0048] 図6に戻って、比較器31の出力信号 $\phi 31$ は、線間電圧 V_{vu} が負電圧である期間に「H」レベルとなり、線間電圧 V_{vu} が正電圧である期間に「L」レベルとなる。比較器32の出力信号 $\phi 32$ は、線間電圧 V_{wu} が負電圧である期間に「H」レベルとなり、線間電圧 V_{wu} が正電圧である期間に「L」レベルとなる。
- [0049] ANDゲート51の出力信号A1は、信号 $\phi 31$, $\phi 32$ がともに「H」レベルである期間、すなわち線間電圧 V_{vu} , V_{wu} がともに負電圧である期間に「H」レベルとなる。したがって、信号A1が「H」レベルである期間がIGBTQ1をオンさせてもよい期間である。
- [0050] 同様に、線間電圧 V_{uv} , V_{wv} がともに負電圧となり、信号A2が「H」レベルとなる期間がIGBTQ2をオンさせてもよい期間である。また、線間電圧 V_{vw} , V_{uw} がともに負電圧となり、信号A3が「H」レベルとなる期間がIGBTQ3をオンさせてもよい期間である。
- [0051] 比較器31, 32およびANDゲート51は、IGBTQ1に対応して設けられ、三相交流電圧 V_u , V_v , V_w の高低を比較し、対応するIGBT

Q1に対応する交流電圧 V_u が他の2つの交流電圧 V_v , V_w よりも高い場合に、信号A1を「H」レベルにして、対応するIGBTQ1をオンさせることを許可する第1の比較回路22aを構成する。

[0052] 比較器33, 34およびANDゲート52は、IGBTQ2に対応して設けられ、三相交流電圧 V_u , V_v , V_w の高低を比較し、対応するIGBTQ2に対応する交流電圧 V_v が他の2つの交流電圧 V_u , V_w よりも高い場合に、信号A2を「H」レベルにして、対応するIGBTQ2をオンさせることを許可する第2の比較回路22bを構成する。

[0053] 比較器35, 36およびANDゲート53は、IGBTQ3に対応して設けられ、三相交流電圧 V_u , V_v , V_w の高低を比較し、対応するIGBTQ3に対応する交流電圧 V_w が他の2つの交流電圧 V_u , V_v よりも高い場合に、信号A3を「H」レベルにして、対応するIGBTQ3をオンさせることを許可する第3の比較回路22cを構成する。

[0054] また図3では、交流電圧 V_v が交流電圧 V_u , V_w よりも高い期間にIGBTQ5をオンさせるとループ電流 I_L が流れることを説明した。しかし、交流電圧 V_v が交流電圧 V_u , V_w よりも低い期間にIGBTQ5をオンさせるとループ電流 I_L は流れない。したがって、交流電圧 V_v が交流電圧 V_u , V_w よりも低い期間、すなわち線間電圧 V_{vu} , V_{vw} がともに負電圧である期間がIGBTQ5をオンさせてもよい期間である。

[0055] 図6に戻って、比較器39の出力信号 ϕ_{39} は、線間電圧 V_{vu} が負電圧である期間に「H」レベルとなり、線間電圧 V_{vu} が正電圧である期間に「L」レベルとなる。比較器40の出力信号 ϕ_{40} は、線間電圧 V_{vw} が負電圧である期間に「H」レベルとなり、線間電圧 V_{vw} が正電圧である期間に「L」レベルとなる。

[0056] ANDゲート55の出力信号A5は、信号 ϕ_{39} , ϕ_{40} がともに「H」レベルである期間、すなわち線間電圧 V_{vu} , V_{vw} がともに負電圧である期間に「H」レベルとなる。したがって、信号A5が「H」レベルである期間がIGBTQ5をオンさせてもよい期間である。

- [0057] 同様に、線間電圧 V_{uv} 、 V_{uw} がともに負電圧となり、信号 A_4 が「H」レベルとなる期間がIGBT Q_4 をオンさせてもよい期間である。また、線間電圧 V_{wv} 、 V_{wu} がともに負電圧となり、信号 A_6 が「H」レベルとなる期間がIGBT Q_6 をオンさせてもよい期間である。
- [0058] 比較器37、38およびANDゲート54は、IGBT Q_4 に対応して設けられ、三相交流電圧 V_u 、 V_v 、 V_w の高低を比較し、対応するIGBT Q_4 に対応する交流電圧 V_u が他の2つの交流電圧 V_v 、 V_w よりも低い場合に、信号 A_4 を「H」レベルにして、対応するIGBT Q_4 をオンさせることを許可する第4の比較回路22dを構成する。
- [0059] 比較器39、40およびANDゲート55は、IGBT Q_5 に対応して設けられ、三相交流電圧 V_u 、 V_v 、 V_w の高低を比較し、対応するIGBT Q_5 に対応する交流電圧 V_v が他の2つの交流電圧 V_u 、 V_w よりも低い場合に、信号 A_5 を「H」レベルにして、対応するIGBT Q_5 をオンさせることを許可する第5の比較回路22eを構成する。
- [0060] 比較器41、42およびANDゲート56は、IGBT Q_6 に対応して設けられ、三相交流電圧 V_u 、 V_v 、 V_w の高低を比較し、対応するIGBT Q_6 に対応する交流電圧 V_w が他の2つの交流電圧 V_u 、 V_v よりも低い場合に、信号 A_6 を「H」レベルにして、対応するIGBT Q_6 をオンさせることを許可する第6の比較回路22fを構成する。
- [0061] 図8(A)、(B)は、IGBT Q_1 、 Q_5 をオンさせてもよい期間 T_A 、 T_B を示すタイムチャートである。図8(A)において、線間電圧 V_{vu} 、 V_{wu} がともに負電圧となる期間 T_A がIGBT Q_1 をオンさせてもよい期間である。図8(B)において、線間電圧 V_{vu} 、 V_{vw} がともに負電圧となる期間 T_B がIGBT Q_5 をオンさせてもよい期間である。期間 T_A と期間 T_B が重なっている期間 T_C は、IGBT Q_1 、 Q_5 の両方を同時にオンさせてもよい期間である。
- [0062] 図9(A)～(F)は、信号 A_1 ～ A_6 の波形を示すタイムチャートである。信号 A_1 ～ A_6 の各々の周波数は、三相交流電圧 V_u 、 V_v 、 V_w の各

々の周波数と同じである。信号A1～A6の各々は、360度のうちの120度だけ「H」レベルとなり、残りの240度は「L」レベルとなる。信号A1～A3の位相は120度ずつずれている。信号A4～A6の位相は120度ずつずれている。信号A1～A3の位相は、信号A4～A6の位相よりも180度進んでいる。

[0063] 信号A1～A3のうちのいずれか1つの信号と、信号A4～A6のうちのいずれか1つの信号とが同時に「H」レベルとなる。信号A1, A4, 信号A2, A5、および信号A3, A6の各々が同時に「H」レベルになることはない。したがって、IGBTQ1とQ4、IGBTQ2とQ5、およびIGBTQ3とQ6の各々が同時にオンすることはない。

[0064] 図4に戻って、制御部23は、信号A1～A6とコンデンサC11, C12の端子間電圧VD1, VD2とに基づいて、IGBTQ1～Q6をオンおよびオフさせるためのゲート信号Q1～Q6を生成する。

[0065] 図10は、制御部23の構成を示す回路ブロック図である。図10において、制御部23は、電圧検出器61, 62、目標電圧発生器63、減算器64, 65、デューティ比設定部66, 67、発振器68、信号発生部69, 70、およびANDゲート71～76を含む。

[0066] 電圧検出器61は、コンデンサC11の端子間電圧VD1の瞬時値を検出し、検出値を示す信号VD1fを出力する。電圧検出器62は、コンデンサC12の端子間電圧VD2の瞬時値を検出し、検出値を示す信号VD2fを出力する。目標電圧発生器63は、目標電圧VD Tを生成する。

[0067] 減算器64は、信号VD1fと目標電圧VD Tの偏差 $\Delta VD1 = VD1f - VD T$ を求める。減算器65は、信号VD2fと目標電圧VD Tの偏差 $\Delta VD2 = VD2f - VD T$ を求める。デューティ比設定部66は、偏差 $\Delta VD1$ にゲインを乗じてデューティ比設定信号DS1を生成する。デューティ比設定部67は、偏差 $\Delta VD2$ にゲインを乗じてデューティ比設定信号DS2を生成する。デューティ比設定信号DS1, DS2は、それぞれ信号発生部69, 70に与えられる。

- [0068] 発振器68は、三相交流電圧 V_u 、 V_v 、 V_w に同期して、三相交流電圧 V_u 、 V_v 、 V_w の周波数の整数倍（たとえば6倍）の周波数を有するクロック信号CLKAを生成する。クロック信号CLKAは、信号発生部69、70に与えられる。信号発生部69は、デューティ比設定信号DS1に基づき、クロック信号CLKAのデューティ比を調整してクロック信号CLK1を生成する。偏差 $\Delta VD1$ が大きいほどクロック信号CLK1のデューティ比は大きくなる。信号発生部70は、デューティ比設定信号DS2に基づき、クロック信号CLKAのデューティ比を調整してクロック信号CLK2を生成する。偏差 $\Delta VD2$ が大きいほどクロック信号CLK2のデューティ比は大きくなる。
- [0069] ANDゲート71～73の一方入力ノードはクロック信号CLK1を受け、それらの他方入力ノードはそれぞれ信号A1～A3を受ける。ANDゲート71～73の出力信号は、それぞれゲート信号G1～G3となる。ゲート信号G1～G3は、それぞれIGBTQ1～Q3のゲートに与えられる。ゲート信号G1～G3が「H」レベルである場合は、それぞれIGBTQ1～Q3がオンする。ゲート信号G1～G3が「L」レベルである場合は、それぞれIGBTQ1～Q3がオフする。
- [0070] ANDゲート74～76の一方入力ノードはクロック信号CLK2を受け、それらの他方入力ノードはそれぞれ信号A4～A6を受ける。ANDゲート74～76の出力信号は、それぞれゲート信号G4～G6となる。ゲート信号G4～G6は、それぞれIGBTQ4～Q6のゲートに与えられる。ゲート信号G4～G6が「H」レベルである場合は、それぞれIGBTQ4～Q6がオンする。ゲート信号G4～G6が「L」レベルである場合は、それぞれIGBTQ4～Q6がオフする。
- [0071] 図11(A)～(C)は、クロック信号CLK1、信号A1、およびゲート信号G1の波形を示すタイムチャートである。クロック信号CLK1は、三相交流電圧 V_u 、 V_v 、 V_w の周波数の整数倍（たとえば6倍）の周波数を有する。クロック信号CLK1と信号A1は、同期している。図11(A

)では、クロック信号CLK1が「H」レベルにされている時間と、クロック信号CLK1の1周期との比であるデューティ比が50%である場合が示されている。

[0072] 信号A1が「H」レベルである期間では、クロック信号CLK1がANDゲート71(図10)を通過してゲート信号G1となる。信号A1が「L」レベルである期間では、ANDゲート71の出力信号であるゲート信号G1は「L」レベルに固定される。したがって、信号A1が「H」レベルである期間にIGBTQ1がオンおよびオフされ、信号A1が「L」レベルである期間ではIGBTQ1はオフ状態に維持される。

[0073] 次に、この無停電電源装置におけるコンデンサC11, C12の放電方法について説明する。負荷13の運転中に負荷電流が減少したり、負荷13が急に停止したり、負荷13で回生電流が発生すると、コンデンサC11, C12の端子間電圧VD1, VD2の各々が目標電圧VDTよりも高くなる。この場合は、コンデンサC11, C12を放電させてコンデンサC11, C12の端子間電圧VD1, VD2を下降させる必要がある。

[0074] まず線間電圧検出部21(図4)によって線間電圧VuV, VuW, VvW, VvU, VwU, VwVが検出され、その検出結果に基づいて比較部22(図4)により、ループ電流ILを流すことなくIGBTQ1~Q6をオンさせることが可能か否かを示す信号A1~A6(図9(A)~(F))が生成される。制御部23(図4)は、信号A1~A6とコンデンサC11, C12の端子間電圧VD1, VD2とに基づいて、ゲート信号G1~G6を生成することにより、コンバータ2を制御する。

[0075] 制御部23(図10)では、電圧検出器61, 62によってコンデンサC11, C12の端子間電圧VD1, VD2が検出され、目標電圧発生器63によって目標電圧VDTが生成される。電圧検出器61, 62の出力信号VD1f, VD2fと目標電圧VDTとの偏差ΔVD1, ΔVD2が減算器64, 65によって生成される。デューティ比設定部66, 67により、偏差ΔVD1, VD2に応じた値のデューティ比設定信号DS1, DS2が生成

される。

[0076] 信号発生部69は、デューティ比設定信号DS1に基づき、発振器68によって生成されたクロック信号CLKAのデューティ比を調整してクロック信号CLK1を生成する。信号A1～A3が「H」レベルである場合に、クロック信号CLK1がANDゲート71～73を通過してゲート信号G1～G3となる。ゲート信号G1～G3が「H」レベルにされると、それぞれIGBTQ1～Q3（図1）がオンする。たとえばIGBTQ1がオンすると、コンデンサC11の正極からIGBTQ1、リアクトルL1、およびコンデンサC1を介してコンデンサC11の負極（ノードN6）に電流が流れ、コンデンサC11の端子間電圧VD1が若干低下する。

[0077] 信号発生部70は、デューティ比設定信号DS2に基づき、クロック信号CLKAのデューティ比を調整してクロック信号CLK2を生成する。信号A4～A6が「H」レベルである場合に、クロック信号CLK2がANDゲート74～76を通過してゲート信号G4～G6となる。ゲート信号G4～G6が「H」レベルにされると、それぞれIGBTQ4～Q6（図1）がオンする。たとえばIGBTQ5がオンすると、コンデンサC12の正極（ノードN6）からコンデンサC2、リアクトルL2、およびIGBTQ5を介してコンデンサC12の負極に電流が流れ、コンデンサC12の端子間電圧VD2が若干低下する。

[0078] また、IGBTQ1、Q5の両方が同時にオンすると、コンデンサC11の正極からIGBTQ1、リアクトルL1、コンデンサC1、C2、リアクトルL2、およびIGBTQ5を介してコンデンサC12の負極に電流が流れ、コンデンサC11、C12の端子間電圧VD1、VD2が若干低下する。

[0079] コンデンサC11、C12の端子間電圧VD1、VD2がともに目標電圧VDTに到達し、偏差 $\Delta VD1$ 、 $\Delta VD2$ がともに0になると、デューティ比設定部66、67および信号発生部69、70によってクロック信号CLK1、CLK2のデューティ比が0にされる。これにより、ゲート信号G1

～G6が「L」レベルにされ、IGBTQ1～Q6がオフされて、コンデンサC11、C12の放電が中止される。なお、コンデンサC11、C12を放電させる場合には、スイッチS1～S3のIGBTQ7、Q8（図1）はオフ状態に維持される。

[0080] 図12は、制御装置5（図1）のうちのコンバータ2を制御してコンデンサC11、C12を充電させる部分を示す回路ブロック図である。負荷13で消費される電流が急に増加すると、コンデンサC11、C12の端子間電圧VD1、VD2の各々が目標電圧VDTよりも低下する。この場合は、コンデンサC11、C12を充電する必要がある。図12において、制御装置5は、減算器81、82、デューティ比設定部83、84、発振器85、88、信号発生部86、87、インバータ89、およびANDゲート90、91を含む。

[0081] 減算器81は、目標電圧発生器63（図10）によって生成された目標電圧VDTと電圧検出器61（図10）の出力信号VD1fとの偏差 $\Delta VD1A = VDT - VD1f$ を求める。減算器82は、目標電圧VDTと電圧検出器62（図10）の出力信号VD2fとの偏差 $\Delta VD2A = VDT - VD2f$ を求める。

[0082] デューティ比設定部83は、偏差 $\Delta VD1A$ にゲインを乗じてデューティ比設定信号DS1Aを生成する。デューティ比設定部84は、偏差 $\Delta VD2A$ にゲインを乗じてデューティ比設定信号DS2Aを生成する。デューティ比設定信号DS1A、DS2Aは、それぞれ信号発生部86、87に与えられる。

[0083] 発振器85は、三相交流電圧Vu、Vv、Vwに同期して、三相交流電圧Vu、Vv、Vwの周波数の整数倍（たとえば8倍）の周波数を有するクロック信号CLKBを生成する。クロック信号CLKBは、信号発生部86、87に与えられる。

[0084] 信号発生部86は、デューティ比設定信号DS1Aに基づき、クロック信号CLKBのデューティ比を調整してクロック信号CLK1Bを生成する。

偏差 $\Delta V D 1 A$ が大きくなるほどクロック信号 $CLK 1 B$ のデューティ比は大きくなる。信号発生部 87 は、デューティ比設定信号 $DS 2 A$ に基づき、クロック信号 $CLK B$ のデューティ比を調整してクロック信号 $CLK 2 B$ を生成する。偏差 $\Delta V D 2 A$ が大きくなるほどクロック信号 $CLK 2 B$ のデューティ比は大きくなる。

[0085] 発振器 88 は、クロック信号 $CLK B$ に同期して、クロック信号 $CLK B$ の周波数の偶数倍（たとえば4倍）の周波数を有するクロック信号 $CLK C$ を生成する。インバータ 89 は、クロック信号 $CLK C$ の反転信号/ $CLK C$ を生成する。

[0086] ANDゲート 90 の一方入力ノードはクロック信号 $CLK 1 B$ を受け、その他方入力ノードはクロック信号 $CLK C$ を受ける。ANDゲート 91 の一方入力ノードはクロック信号 $CLK 2 B$ を受け、その他方入力ノードはクロック信号/ $CLK C$ を受ける。ANDゲート 90 、 91 の出力信号は、それぞれゲート信号 GA 、 GB となる。ゲート信号 GA は、スイッチ $S 1 \sim S 3$ のIGBT $Q 7$ （図1）のゲートに与えられる。ゲート信号 GB は、スイッチ $S 1 \sim S 3$ のIGBT $Q 8$ （図1）のゲートに与えられる。

[0087] ゲート信号 GA が「H」レベルである場合は、スイッチ $S 1 \sim S 3$ のIGBT $Q 7$ がオンする。この場合、ダイオード $D 1 \sim D 3$ のうちのいずれか1つのダイオードであって、三相交流電圧 $V u$ 、 $V v$ 、 $V w$ のうちの最も高い電圧に対応するダイオードがオンするとともに、スイッチ $S 1 \sim S 3$ のうちのいずれか1つのスイッチであって、三相交流電圧 $V u$ 、 $V v$ 、 $V w$ のうちの最も低い電圧に対応するスイッチのダイオード $D 8$ がオンし、コンデンサ $C 11$ が充電される。ゲート信号 GA が「L」レベルである場合は、スイッチ $S 1 \sim S 3$ のIGBT $Q 7$ がオフし、コンデンサ $C 11$ の充電は停止される。

[0088] ゲート信号 GB が「H」レベルである場合は、スイッチ $S 1 \sim S 3$ のIGBT $Q 8$ がオンする。この場合、スイッチ $S 1 \sim S 3$ のうちのいずれか1つのスイッチであって、三相交流電圧 $V u$ 、 $V v$ 、 $V w$ のうちの最も高い電圧

に対応するスイッチのダイオードD7がオンするとともに、ダイオードD4～D6のうちのいずれか1つのダイオードであって、三相交流電圧V_u, V_v, V_wのうちの最も低い電圧に対応するダイオードがオンし、コンデンサC12が充電される。ゲート信号GBが「L」レベルである場合は、スイッチS1～S3のIGBTQ8がオフし、コンデンサC12の充電は停止される。

[0089] 図13(A)～(F)は、クロック信号CLK1B, CLK2B, CLKC, /CLKC、およびゲート信号GA, GBの波形を示すタイムチャートである。クロック信号CLK1B, CLK2Bは、三相交流電圧V_u, V_v, V_wの周波数の整数倍（たとえば8倍）の周波数を有する。図13(A), (B)では、クロック信号CLK1B, CLK2Bのデューティ比がともに50%である場合が示されている。クロック信号CLKCは、クロック信号CLKBに同期しており、クロック信号CLKBの周波数の偶数倍（たとえば4倍）の周波数を有する。クロック信号/CLKCは、クロック信号CLKCの反転信号である。

[0090] クロック信号CLKCが「H」レベルである期間では、クロック信号CLK1BがANDゲート90（図12）を通過してゲート信号GAとなる。クロック信号CLKCが「L」レベルである期間では、ANDゲート90の出力信号であるゲート信号GAは「L」レベルに固定される。したがって、クロック信号CLKCが「H」レベルである期間にIGBTQ7がオンおよびオフされ、クロック信号CLKCが「L」レベルである期間ではIGBTQ7はオフ状態に維持される。

[0091] また、クロック信号/CLKCが「H」レベルである期間では、クロック信号CLK2BがANDゲート91（図12）を通過してゲート信号GBとなる。クロック信号/CLKCが「L」レベルである期間では、ANDゲート91の出力信号であるゲート信号GBは「L」レベルに固定される。したがって、クロック信号CLKCが「L」レベルである期間にIGBTQ8がオンおよびオフされ、クロック信号CLKCが「H」レベルである期間では

I G B T Q 8 はオフ状態に維持される。

- [0092] 次に、この無停電電源装置におけるコンデンサC 1 1, C 1 2の充電方法について説明する。整流器3の直流出力電圧V d cはコンデンサC 1 1, C 1 2の端子間電圧V D 1, V D 2の各々の目標電圧V D Tの和(2 V D T)よりも低いので($V d c < 2 V D T$)、コンバータ2によってコンデンサC 1 1, C 1 2の各々を充電する必要がある。
- [0093] 電圧検出器6 1, 6 2(図10)によってコンデンサC 1 1, C 1 2の端子間電圧V D 1, V D 2が検出され、目標電圧発生器6 3(図10)によって目標電圧V D Tが生成される。目標電圧V D Tと電圧検出器6 1, 6 2の出力信号V D 1 f, V D 2 fとの偏差 $\Delta V D 1 A, V D T 2 A$ が減算器8 1, 8 2(図12)によって生成される。
- [0094] コンデンサC 1 1, C 1 2の端子間電圧V D 1, V D 2の各々が目標電圧V D Tよりも低い場合には、デューティ比設定部8 6, 8 7(図12)により、偏差 $\Delta V D 1 A, V D T 2 A$ に応じた値のデューティ比設定信号D S 1 A, D S 2 Aが生成される。
- [0095] 信号発生部8 6(図12)は、デューティ比設定信号D S 1 Aに基づき、発振器8 5(図12)によって生成されたクロック信号C L K Bのデューティ比を調整してクロック信号C L K 1 Bを生成する。信号発生部8 7は、デューティ比設定信号D S 2 Aに基づき、クロック信号C L K Bのデューティ比を調整してクロック信号C L K 2 Bを生成する。
- [0096] 発振器8 8によって生成されたクロック信号C L K Cが「H」レベルである場合は、クロック信号C L K 1 BがANDゲート9 0を通過してゲート信号G Aとなる。ゲート信号G Aが「H」レベルにされると、スイッチS 1~S 3のI G B T Q 7がオンする。
- [0097] スイッチS 1~S 3のI G B T Q 7がオンすると、ダイオードD 1~D 3のうちのいずれか1つのダイオードであって、三相交流電圧V u, V v, V wのうちの最も高い電圧に対応するダイオードがオンするとともに、スイッチS 1~S 3のうちのいずれか1つのスイッチであって、三相交流電圧V u

, V_v , V_w のうちの最も低い電圧に対応するスイッチのダイオードがオンし、コンデンサC11が充電される。

[0098] 発振器88によって生成されたクロック信号CLKCが「L」レベルである場合は、クロック信号CLK2BがANDゲート91を通過してゲート信号GBとなる。ゲート信号GBが「H」レベルにされると、スイッチS1～S3のIGBTQ8がオンする。

[0099] スイッチS1～S3のIGBTQ8がオンすると、スイッチS1～S3のうちのいずれか1つのスイッチであって、三相交流電圧 V_u , V_v , V_w のうちの最も高い電圧に対応するスイッチのダイオードD7がオンするとともに、ダイオードD4～D6のうちのいずれか1つのダイオードであって、三相交流電圧 V_u , V_v , V_w のうちの最も低い電圧に対応するダイオードがオンし、コンデンサC12が充電される。

[0100] コンデンサC11, C12の端子間電圧VD1, VD2がともに目標電圧VDTに到達し、偏差 $\Delta VD1A$, $\Delta VD2A$ がともに0になると、デューティ比設定部83, 84および信号発生部86, 87によってクロック信号CLK1B, CLK2Bのデューティ比が0にされる。これにより、ゲート信号GA, GBが「L」レベルにされ、スイッチS1～S3のIGBTQ7, Q8がオフされて、コンデンサC11, C12の充電が中止される。なお、コンデンサC11, C12を充電させる場合には、コンバータ2のIGBTQ1～Q6(図1)はオフ状態に維持される。

[0101] 以上のように、この実施の形態1では、コンデンサC11, C12を放電させる場合には、IGBTQ1～Q6をオンさせてもループ電流ILが流れない期間にIGBTQ1～Q6の各々をオンおよびオフさせる。また、コンデンサC11, C12を充電する場合には、IGBTQ1～Q6をオフ状態に維持し、スイッチS1～S3のIGBTQ7, Q8の各々をオンおよびオフさせる。したがって、ループ電流ILが流れて損失が発生することを防止することができる。また、変圧器を使用してループ電流ILを阻止する場合に比べ、装置の低価格化を図ることができる。

[0102] [実施の形態 2]

図 14 は、この発明の実施の形態 2 による無停電電源装置の要部を示す回路ブロック図であって、図 10 と対比される図である。図 14 を参照して、この無停電電源装置が実施の形態 1 の無停電電源装置と異なる点は、制御部 23 が制御部 95 で置換されている点である。制御部 95 は、IGBTQ1～Q3 のうちのいずれか 1 つの IGBT と、IGBTQ4～Q6 のうちのいずれか 1 つの IGBT とを同時にオンさせて、コンデンサ C11, C12 を放電させる。

[0103] 制御部 95 は、電圧検出器 61, 62、加算器 96、目標電圧発生器 97、減算器 65、デューティ比設定部 67、発振器 68、信号発生部 70、AND ゲート 101～106、およびゲート回路 107 を含む。

[0104] 電圧検出器 61 は、コンデンサ C11 の端子間電圧 VD1 の瞬時値を検出し、検出値を示す信号 VD1f を出力する。電圧検出器 62 は、コンデンサ C12 の端子間電圧 VD2 の瞬時値を検出し、検出値を示す信号 VD2f を出力する。加算器 96 は、信号 VD1f と信号 VD2f を加算して信号 VD3f を生成する。目標電圧発生器 97 は、目標電圧 2VDT を生成する。

[0105] 減算器 65 は、信号 VD3f と目標電圧 2VDT の偏差 $\Delta VD3 = VD3f - 2VDT$ を求める。デューティ比設定部 67 は、偏差 $\Delta VD3$ にゲインを乗じてデューティ比設定信号 DS3 を生成する。発振器 68 は、三相交流電圧 Vu, Vv, Vw に同期して、三相交流電圧 Vu, Vv, Vw の周波数の整数倍（たとえば 6 倍）の周波数を有するクロック信号 CLKA を生成する。信号発生部 70 は、デューティ比設定信号 DS3 に基づき、クロック信号 CLKA のデューティ比を調整してクロック信号 CLK3 を生成する。偏差 $\Delta VD3$ が大きいほどクロック信号 CLK3 のデューティ比は大きくなる。

[0106] AND ゲート 101 は、信号 A1, A5 の論理積信号 A15 を生成する。AND ゲート 102 は、信号 A1, A6 の論理積信号 A16 を生成する。AND ゲート 103 は、信号 A2, A6 の論理積信号 A26 を生成する。AN

Dゲート104は、信号A2、A4の論理積信号A24を生成する。ANDゲート105は、信号A3、A4の論理積信号A34を生成する。ANDゲート106は、信号A3、A5の論理積信号A35を生成する。

[0107] 図15(A)～(F)は、信号A15、A16、A26、A24、A34、A35の波形を示すタイムチャートであって、図9(A)～(F)と対比される図である。図15(A)～(F)において、信号A15、A16、A26、A24、A34、A35の各々の周波数は、信号A1～A6の各々の周波数、すなわち三相交流電圧Vu、Vv、Vwの各々の周波数と同じである。

[0108] 信号A15、A16、A26、A24、A34、A35の各々は、360度のうちの60度だけ「H」レベルとなり、残りの300度は「L」レベルとなる。信号A15、A16、A26、A24、A34、A35の位相は60度ずつずれている。信号A15、A16、A26、A24、A34、A35のうちのいずれか1つの信号が「H」レベルとなる。

[0109] 信号A1が「H」レベルである場合はIGBTQ1をオンさせることが許可され、信号A5が「H」レベルである場合はIGBTQ5をオンさせることが許可されるので、信号A15が「H」レベルである場合はIGBTQ1、Q5の両方をオンさせることが許可される。

[0110] 同様に、信号A16が「H」レベルである場合はIGBTQ1、Q6の両方をオンさせることが許可される。信号A26が「H」レベルである場合はIGBTQ2、Q6の両方をオンさせることが許可される。信号A24が「H」レベルである場合はIGBTQ2、Q4の両方をオンさせることが許可される。信号A34が「H」レベルである場合はIGBTQ3、Q4の両方をオンさせることが許可される。信号A35が「H」レベルである場合はIGBTQ3、Q5の両方をオンさせることが許可される。3つ以上のIGBTを同時にオンさせることが許可されることはない。

[0111] 図14に戻って、ゲート回路107は、信号発生部70からクロック信号CLK3を受ける入力ノードN10と、それぞれゲート信号G1～G6を出

力するための出力ノードN11～N16とを含む。

- [0112] ゲート回路107は、信号A15、A16、A26、A24、A34、A35にตอบสนองして、クロック信号CLK3を6つの出力ノードN11～N16のうちのいずれか2つの出力ノードに通過させる。信号A15が「H」レベルである場合、クロック信号CLK3が出力ノードN11、N15に通過してゲート信号G1、G5となる。信号A16が「H」レベルである場合、クロック信号CLK3が出力ノードN11、N16に通過してゲート信号G1、G6となる。信号A26が「H」レベルである場合、クロック信号CLK3が出力ノードN12、N16に通過してゲート信号G2、G6となる。
- [0113] 信号A24が「H」レベルである場合、クロック信号CLK3が出力ノードN12、N14に通過してゲート信号G2、G4となる。信号A34が「H」レベルである場合、クロック信号CLK3が出力ノードN13、N14に通過してゲート信号G3、G4となる。信号A35が「H」レベルである場合、クロック信号CLK3が出力ノードN13、N15に通過してゲート信号G3、G5となる。
- [0114] 図16(A)～(D)は、クロック信号CLK3、信号A15、およびゲート信号G1、G5の波形を示すタイムチャートであって、図11(A)～(C)と対比される図である。クロック信号CLK3は、三相交流電圧Vu、Vv、Vwの周波数の整数倍(たとえば6倍)の周波数を有する。クロック信号CLK3と信号A15は、同期している。図16(A)では、クロック信号CLK3が「H」レベルにされている時間と、クロック信号CLK3の1周期との比であるデューティ比が50%である場合が示されている。
- [0115] 信号A15が「H」レベルである期間では、クロック信号CLK3がゲート回路107(図14)を通過してゲート信号G1、G5となる。信号A15が「L」レベルである期間では、ゲート信号G1、G5はともに「L」レベルに固定される。したがって、信号A15が「H」レベルである期間にIGBTQ1、Q5が同時にオンおよびオフされ、信号A15が「L」レベルである期間ではIGBTQ1、Q5はオフ状態に維持される。

- [0116] 次に、この無停電電源装置におけるコンデンサC11、C12の放電方法について説明する。負荷13の運転中に負荷電流が減少したり、負荷13が急に停止したり、負荷13で回生電流が発生すると、コンデンサC11、C12の端子間電圧VD1、VD2の和($VD1 + VD2$)が目標電圧 $2VD_T$ よりも高くなる。この場合は、コンデンサC11、C12を放電させてコンデンサC11、C12の端子間電圧VD1、VD2を下降させる必要がある。
- [0117] まず線間電圧検出部21(図4)によって線間電圧VuV、VuW、VvW、VvU、VwU、VwVが検出され、その検出結果に基づいて比較部22(図4)により、ループ電流ILを流すことなくIGBTQ1~Q6をオンすることが可能か否かを示す信号A1~A6(図9(A)~(F))が生成される。制御部95(図14)は、信号A1~A6とコンデンサC11、C12の端子間電圧VD1、VD2に基づいて、ゲート信号G1~G6を生成する。
- [0118] 制御部95(図14)では、電圧検出器61、62によってコンデンサC11、C12の端子間電圧VD1、VD2が検出され、加算器96によって電圧検出器61、62の出力信号VD1f、VD2fが加算されて信号 $VD3f = VD1f + VD2f$ が生成され、目標電圧発生器97によって目標電圧 $2VD_T$ が生成される。目標電圧 $2VD_T$ と信号VD3fの偏差 $\Delta VD3$ が減算器65によって生成される。デューティ比設定部67により、偏差 $\Delta VD3$ に応じた値のデューティ比設定信号DS3が生成される。
- [0119] 信号発生部70は、デューティ比設定信号DS3に基づき、発振器68によって生成されたクロック信号CLKAのデューティ比を調整してクロック信号CLK3を生成する。クロック信号CLK3は、ゲート回路107に与えられる。
- [0120] 比較部22(図4)からの信号A1~A6に基づき、ANDゲート101~106によって信号A15、A16、A26、A24、A34、A35が生成される。ゲート回路107は、信号A15、A16、A26、A24、

A 3 4, A 3 5に基づいて、クロック信号CLK 3を6つの出力ノードN 1 1~N 1 6のうちのいずれか2つの出力ノードに通過させることにより、ゲート信号G 1~G 6を生成する。

[0121] ゲート信号G 1~G 6が「H」レベルにされると、それぞれIGBTQ 1~Q 6(図1)がオンする。たとえばIGBTQ 1, Q 5の両方が同時にオンすると、コンデンサC 1 1の正極からIGBTQ 1,リアクトルL 1,コンデンサC 1, C 2,リアクトルL 2,およびIGBTQ 5を介してコンデンサC 1 2の負極に電流が流れ、コンデンサC 1 1, C 1 2の端子間電圧VD 1, VD 2が若干低下する。

[0122] コンデンサC 1 1, C 1 2の端子間電圧VD 1, VD 2の和の電圧(VD 1+VD 2)が目標電圧2VD Tに到達し、偏差ΔVD 3が0になると、デューティ比設定部6 7および信号発生部7 0によってクロック信号CLK 3のデューティ比が0にされる。これにより、ゲート信号G 1~G 6が「L」レベルにされ、IGBTQ 1~Q 6がオフされて、コンデンサC 1 1, C 1 2の放電が中止される。

[0123] 他の構成および動作は実施の形態1と同じであるので、その説明は繰り返さない。この実施の形態2でも実施の形態1と同じ効果が得られる。

[0124] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0125] T 1~T 3 入力端子、T 4 バッテリ端子、T 1 1, T 1 2 出力端子、1 フィルタ、2 コンバータ、C 1~C 3, C 1 1, C 1 2 コンデンサ、3 整流器、4 双方向チョッパ、5 制御装置、1 1 交流電源、1 2 バッテリ、1 3 負荷、L 1~L 3 リアクトル、Q 1~Q 8 IGBT、D 1~D 8, D 1 1~D 1 6 ダイオード、S 1~S 3 交流スイッチ、2 1 線間電圧検出部、2 2 比較部、2 2 a~2 2 f 比較回路、2 3

制御部、31～42 比較器、51～56, 71～76, 90, 91, 101～106 ANDゲート、61, 62 電圧検出器、63, 97 目標電圧発生器、64, 65, 81, 82 減算器、66, 67, 83, 84 デューティ比設定部、68, 85, 88 発振器、69, 70, 86, 87 信号発生部、89 インバータ、96 加算器、107 ゲート回路。

請求の範囲

[請求項1]

交流電源から供給される第1～第3の交流電圧に基づいて第1～第3の直流電圧を生成し、前記第1～第3の直流電圧をそれぞれ第1～第3の出力ノードに出力するコンバータと、

前記第1および第2の出力ノード間に接続された第1のコンデンサと、

前記第2および第3の出力ノード間に接続された第2のコンデンサと、

前記第1および第2のコンデンサの端子間電圧の各々が目標電圧になるように前記コンバータを制御する制御装置と、

前記第1～第3の交流電圧を整流して前記第1および第3の出力ノード間に第4の直流電圧を出力する整流器とを備え、

前記コンバータは、

それぞれ前記第1～第3の交流電圧に対応して設けられ、各々の第1の電極が前記第1の出力ノードに接続され、各々の第2の電極が対応する交流電圧を受ける第1～第3のトランジスタと、

それぞれ前記第1～第3の交流電圧に対応して設けられ、各々の第1の電極が対応する交流電圧を受け、各々の第2の電極が前記第3の出力ノードに接続された第4～第6のトランジスタと、

それぞれ前記第1～第6のトランジスタに逆並列に接続された第1～第6のダイオードと、

それぞれ前記第1～第3の交流電圧に対応して設けられ、各々の一方端子が対応する交流電圧を受け、各々の他方端子が前記第2の出力ノードに接続された第1～第3の交流スイッチとを含み、

前記制御装置は、

それぞれ前記第1～第3のトランジスタに対応して設けられ、各々が、前記第1～第3の交流電圧の高低を比較し、対応するトランジスタに対応する交流電圧が他の2つの交流電圧よりも高い場合に、対応

するトランジスタをオンさせることを許可する信号を出力する第1～第3の比較回路と、

それぞれ前記第4～第6のトランジスタに対応して設けられ、各々が、前記第1～第3の交流電圧の高低を比較し、対応するトランジスタに対応する交流電圧が他の2つの交流電圧よりも低い場合に、対応するトランジスタをオンさせることを許可する信号を出力する第4～第6の比較回路と、

前記第1および第2のコンデンサのうちの少なくともいずれか一方のコンデンサの端子間電圧が前記目標電圧よりも高い場合には、前記第1～第6の比較回路の出力信号に基づいて前記第1～第6のトランジスタの各々をオンおよびオフさせ、前記第1および第2のコンデンサのうちの少なくともいずれか一方のコンデンサの端子間電圧を下降させる制御部とを含む、電力変換装置。

[請求項2]

前記制御部は、

前記第1のコンデンサの端子間電圧が前記目標電圧よりも高い場合には、前記第1～第3のトランジスタのうちの前記第1～第3の比較回路の出力信号によってオンさせることが許可されたトランジスタをオンおよびオフさせて、前記第1のコンデンサの端子間電圧を下降させ、

前記第2のコンデンサの端子間電圧が前記目標電圧よりも高い場合には、前記第4～第6のトランジスタのうちの前記第4～第6の比較回路の出力信号によってオンさせることが許可されたトランジスタをオンおよびオフさせて、前記第2のコンデンサの端子間電圧を下降させる、請求項1に記載の電力変換装置。

[請求項3]

前記制御部は、

前記第1のコンデンサの端子間電圧と前記目標電圧との偏差に応じたデューティ比を有する第1のクロック信号を生成する第1の信号発生部と、

前記第1～第3のトランジスタのうちの前記第1～第3の比較回路の出力信号によってオンさせることが許可されたトランジスタのゲートに前記第1のクロック信号を与える第1のゲート回路と、

前記第2のコンデンサの端子間電圧と前記目標電圧との偏差に応じたデューティ比を有する第2のクロック信号を生成する第2の信号発生部と、

前記第4～第6のトランジスタのうちの前記第4～第6の比較回路の出力信号によってオンさせることが許可されたトランジスタのゲートに前記第2のクロック信号を与える第2のゲート回路とを含む、請求項2に記載の電力変換装置。

[請求項4]

前記制御部は、前記第1および第2のコンデンサの端子間電圧の和が前記目標電圧の2倍の電圧よりも高い場合には、前記第1～第3のトランジスタのうちの前記第1～第3の比較回路の出力信号によってオンさせることが許可されたトランジスタと、前記第4～第6のトランジスタのうちの前記第4～第6の比較回路の出力信号によってオンさせることが許可されたトランジスタとを同時にオンおよびオフさせて、前記第1および第2のコンデンサの端子間電圧を下降させる、請求項1に記載の電力変換装置。

[請求項5]

前記制御部は、

前記第1および第2のコンデンサの端子間電圧の和と前記目標電圧の2倍の電圧との偏差に応じたデューティ比を有するクロック信号を生成する信号発生部と、

前記第1～第3のトランジスタのうちの前記第1～第3の比較回路の出力信号によってオンさせることが許可されたトランジスタのゲートに前記クロック信号を与えるとともに、前記第4～第6のトランジスタのうちの前記第4～第6の比較回路の出力信号によってオンさせることが許可されたトランジスタのゲートに前記クロック信号を与えるゲート回路とを含む、請求項4に記載の電力変換装置。

- [請求項6] 前記第1～第3の交流スイッチの各々は、
それらの第1の電極が互いに接続され、それらの第2の電極がそれぞれ前記一方端子および前記他方端子に接続された第7および第8のトランジスタと、
それぞれ前記第7および第8のトランジスタに逆並列に接続された第7および第8のダイオードとを含む、請求項1に記載の電力変換装置。
- [請求項7] 前記制御装置は、
前記第1のコンデンサの端子間電圧が前記目標電圧よりも低い場合には、前記第1～第3の交流スイッチの前記第7のトランジスタをオンおよびオフさせて前記第1のコンデンサの端子間電圧を上昇させ、
前記第2のコンデンサの端子間電圧が前記目標電圧よりも低い場合には、前記第1～第3の交流スイッチの前記第8のトランジスタをオンおよびオフさせて前記第2のコンデンサの端子間電圧を上昇させる、請求項6に記載の電力変換装置。
- [請求項8] 前記制御装置は、
前記目標電圧と前記第1のコンデンサの端子間電圧との偏差に応じたデューティ比を有する第1のクロック信号を生成する第1の信号発生部と、
前記目標電圧と前記第2のコンデンサの端子間電圧との偏差に応じたデューティ比を有する第2のクロック信号を生成する第2の信号発生部と、
前記第1および第2のクロック信号を受け、第1の期間は前記第1のクロック信号を前記第1～第3の交流スイッチの前記第7のトランジスタのゲートに与え、第2の期間は前記第2のクロック信号を前記第1～第3の交流スイッチの前記第8のトランジスタのゲートに与えるゲート回路とを含む、請求項7に記載の電力変換装置。
- [請求項9] 前記整流器は、

それらのアノードがそれぞれ前記第1～第3の交流電圧を受け、それらのカソードがともに前記第1の出力ノードに接続された第7～第9のダイオードと、

それらのアノードがともに前記第3の出力ノードに接続され、それらのカソードがそれぞれ前記第7～第9のダイオードのアノードに接続された第10～第12のダイオードとを含む、請求項1に記載の電力変換装置。

[請求項10]

前記目標電圧の2倍の電圧は前記第4の直流電圧よりも高く、

前記第1および第3の出力ノード間に負荷が接続され、

前記コンバータが正常である場合は前記コンバータから前記負荷に直流電力が供給され、前記コンバータが故障した場合は前記整流器から前記負荷に直流電力が供給される、請求項1に記載の電力変換装置。

[請求項11]

さらに、前記第1および第3の出力ノードに接続され、前記交流電源の健全時は、前記整流器および前記コンバータからの直流電力を電力貯蔵装置に蓄え、前記交流電源の停電時は、前記電力貯蔵装置の直流電力を前記負荷に供給する双方向チョッパを備え、

前記制御装置は、前記交流電源の停電時には、前記コンバータの運転を停止させる、請求項10に記載の電力変換装置。

[図1]

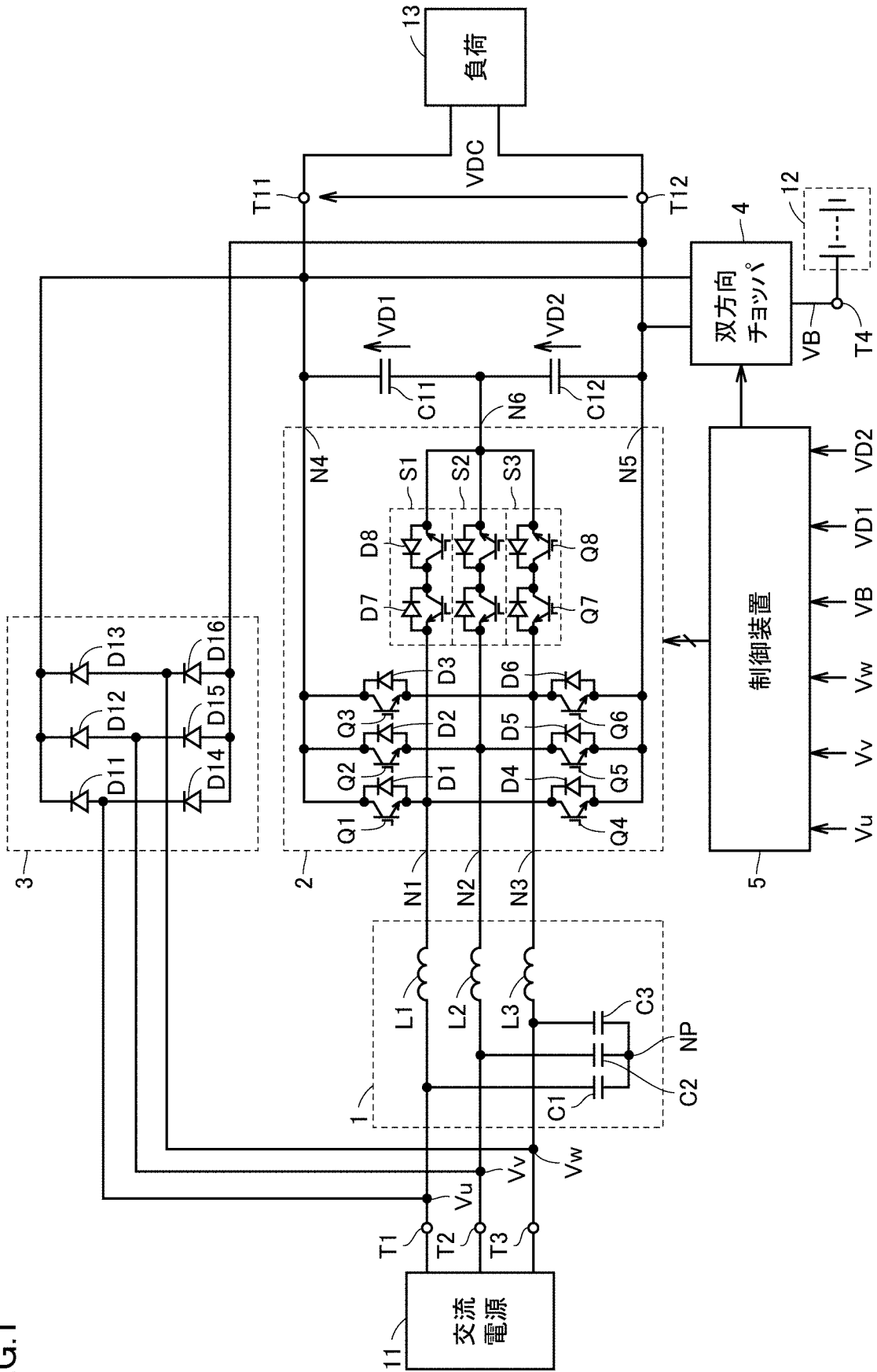


FIG.1

[図2]

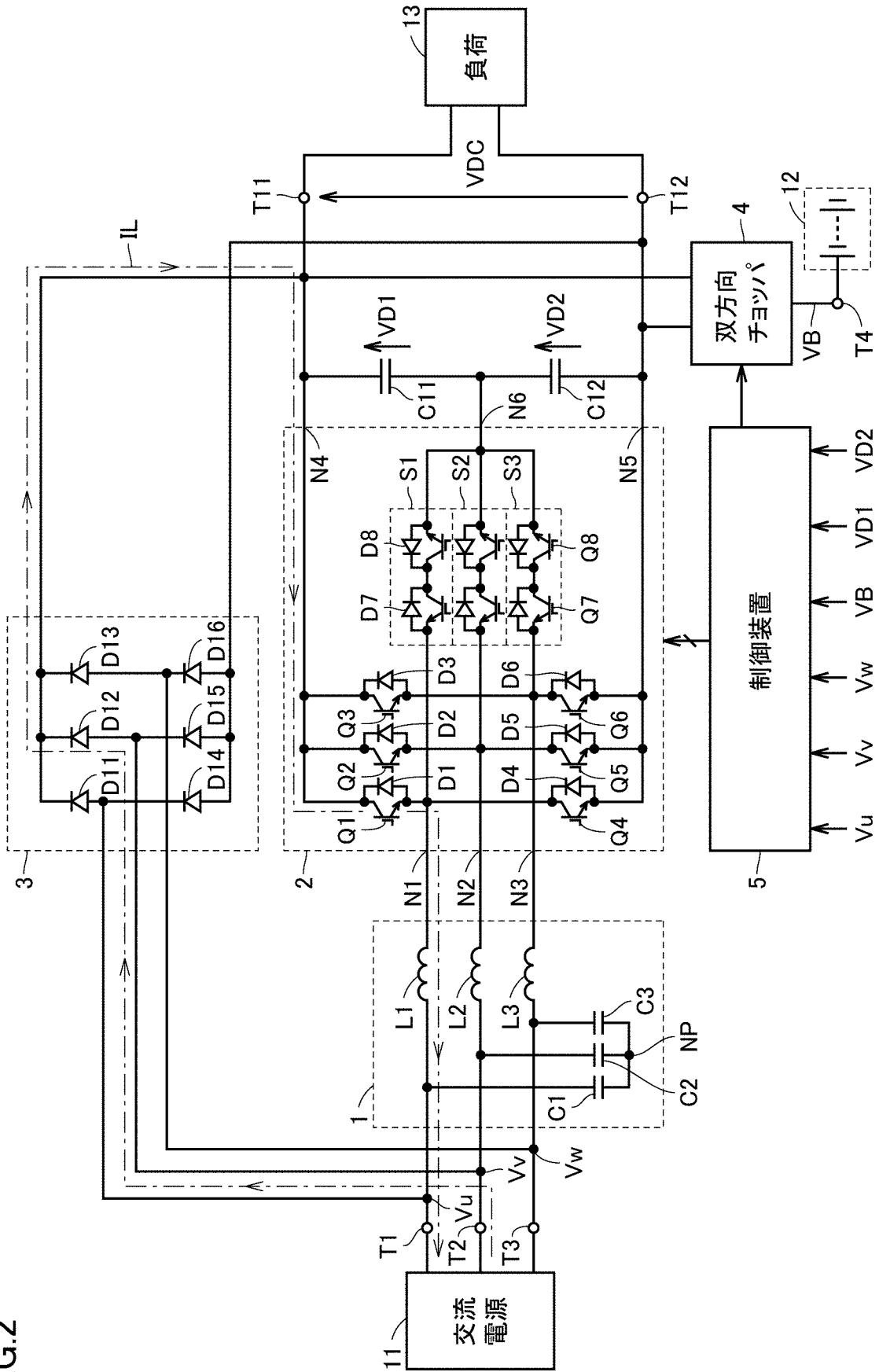


FIG.2

[図3]

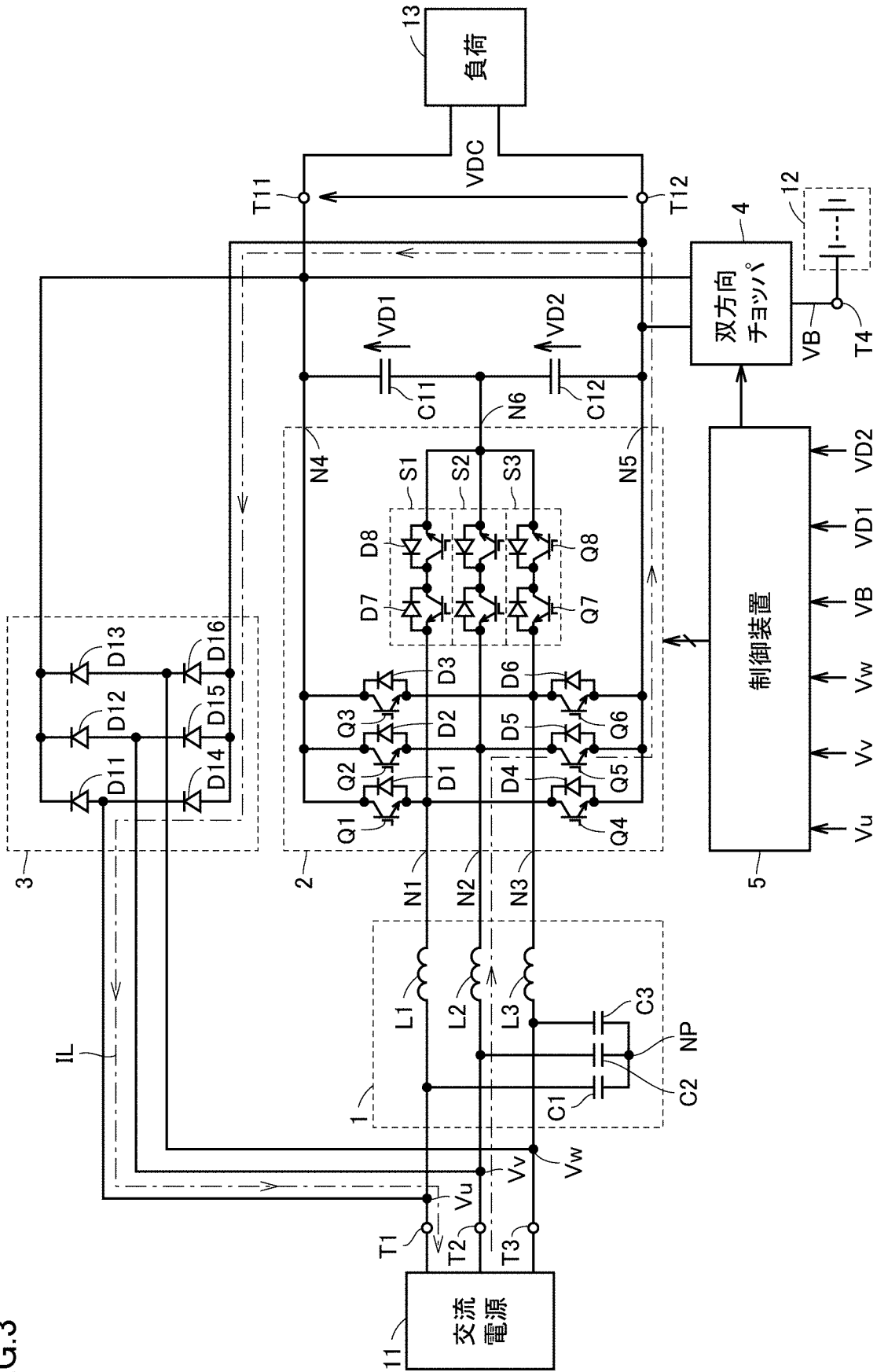


FIG.3

[図4]

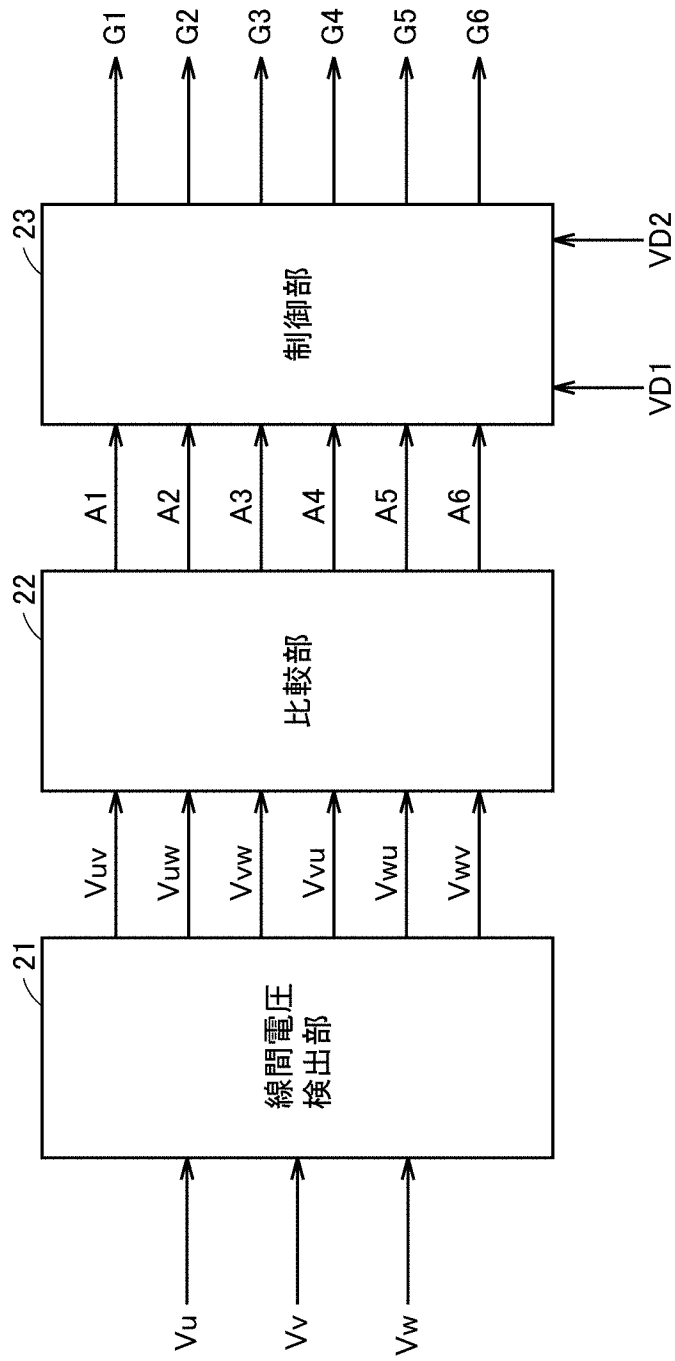


FIG.4

5

[図5]

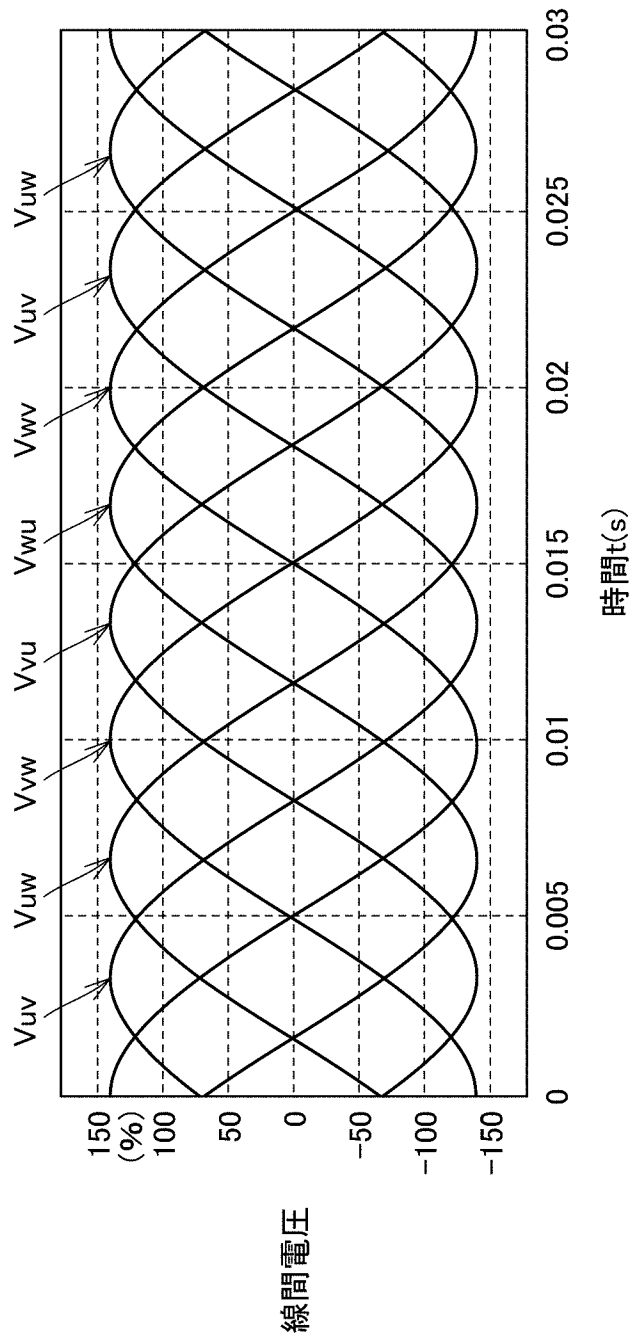
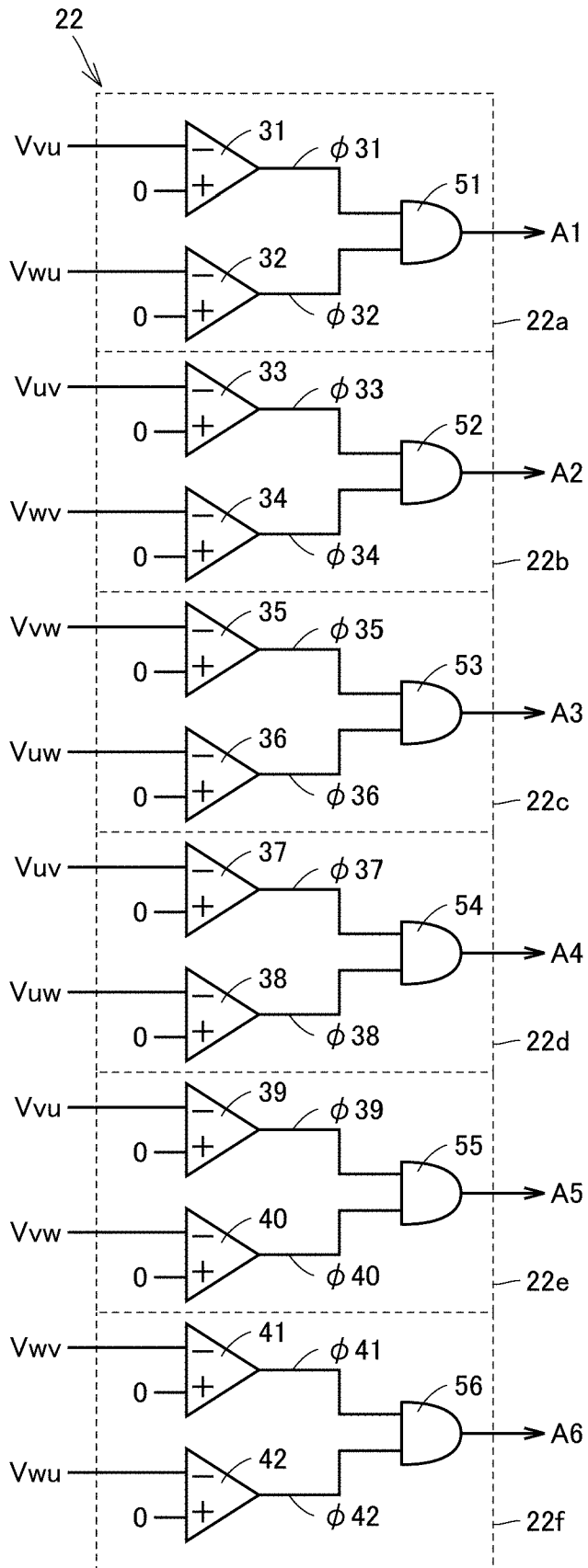


FIG.5

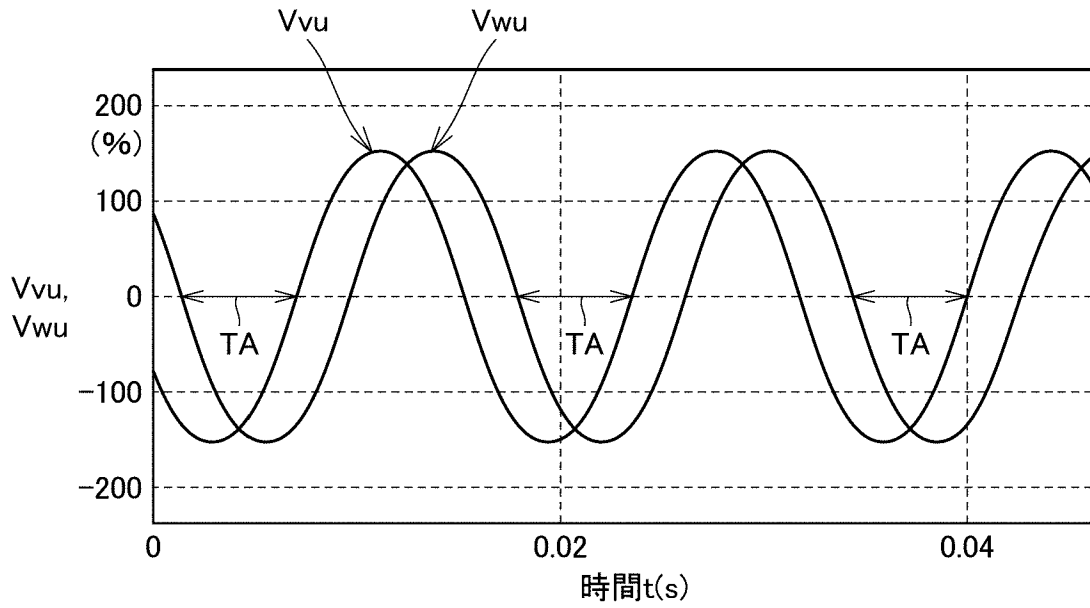
[図6]

FIG.6



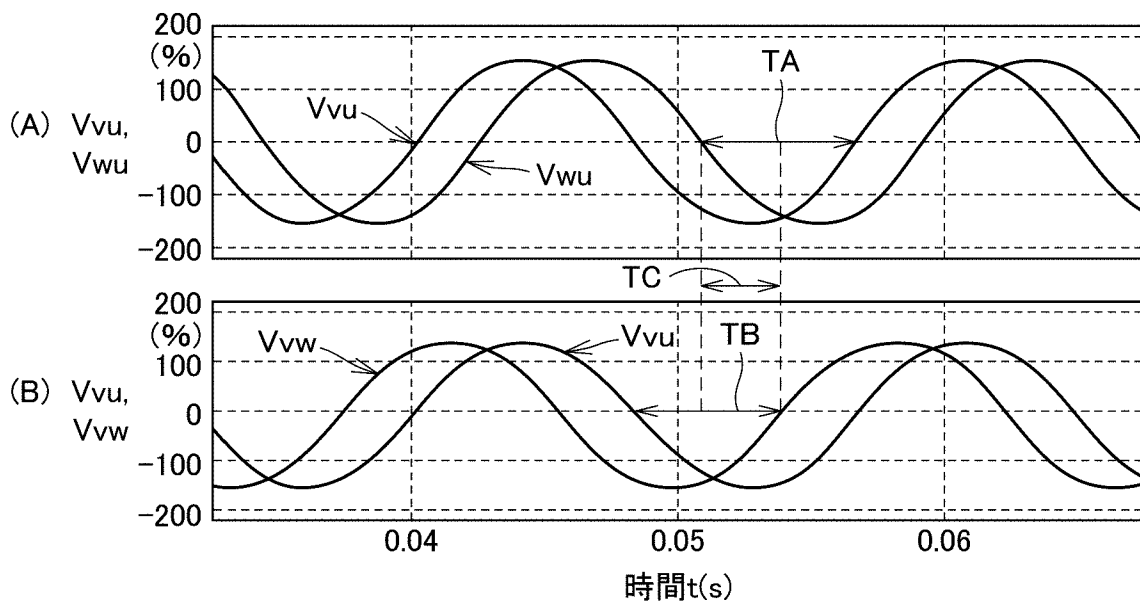
[図7]

FIG.7

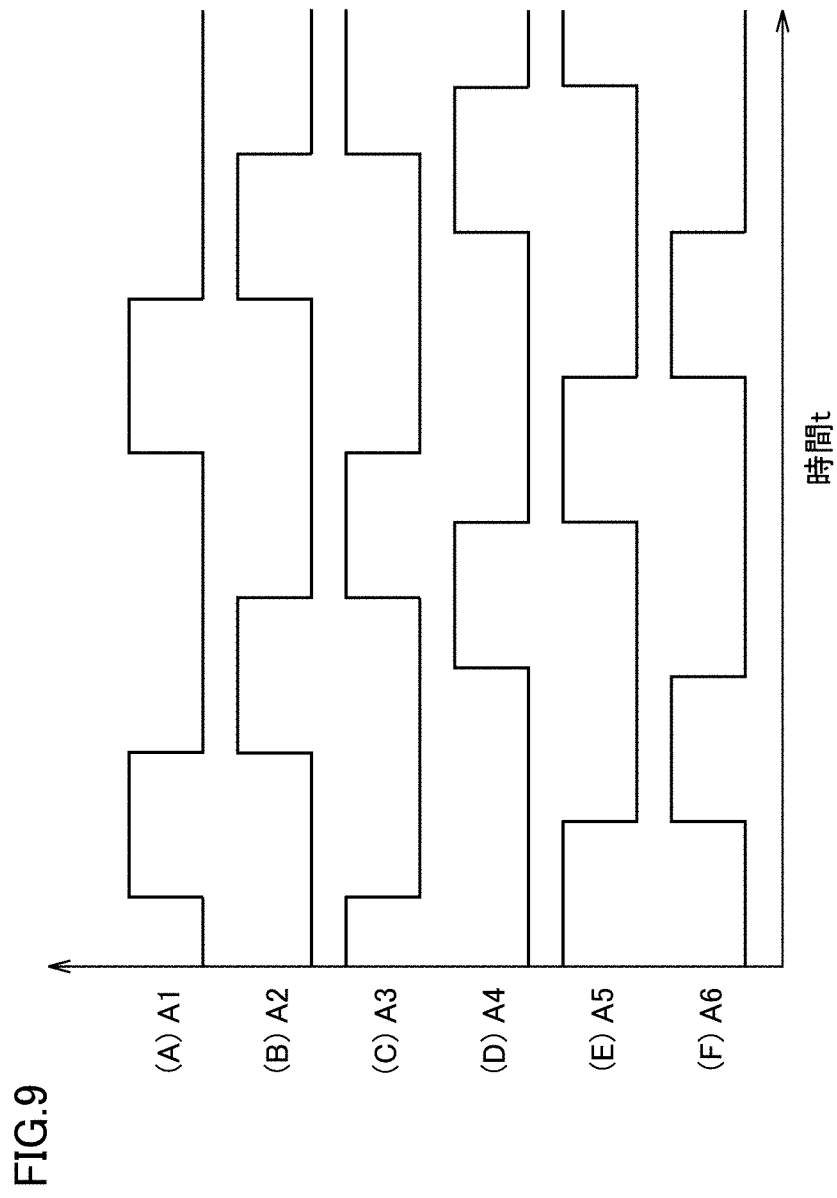


[図8]

FIG.8



[図9]



[図10]

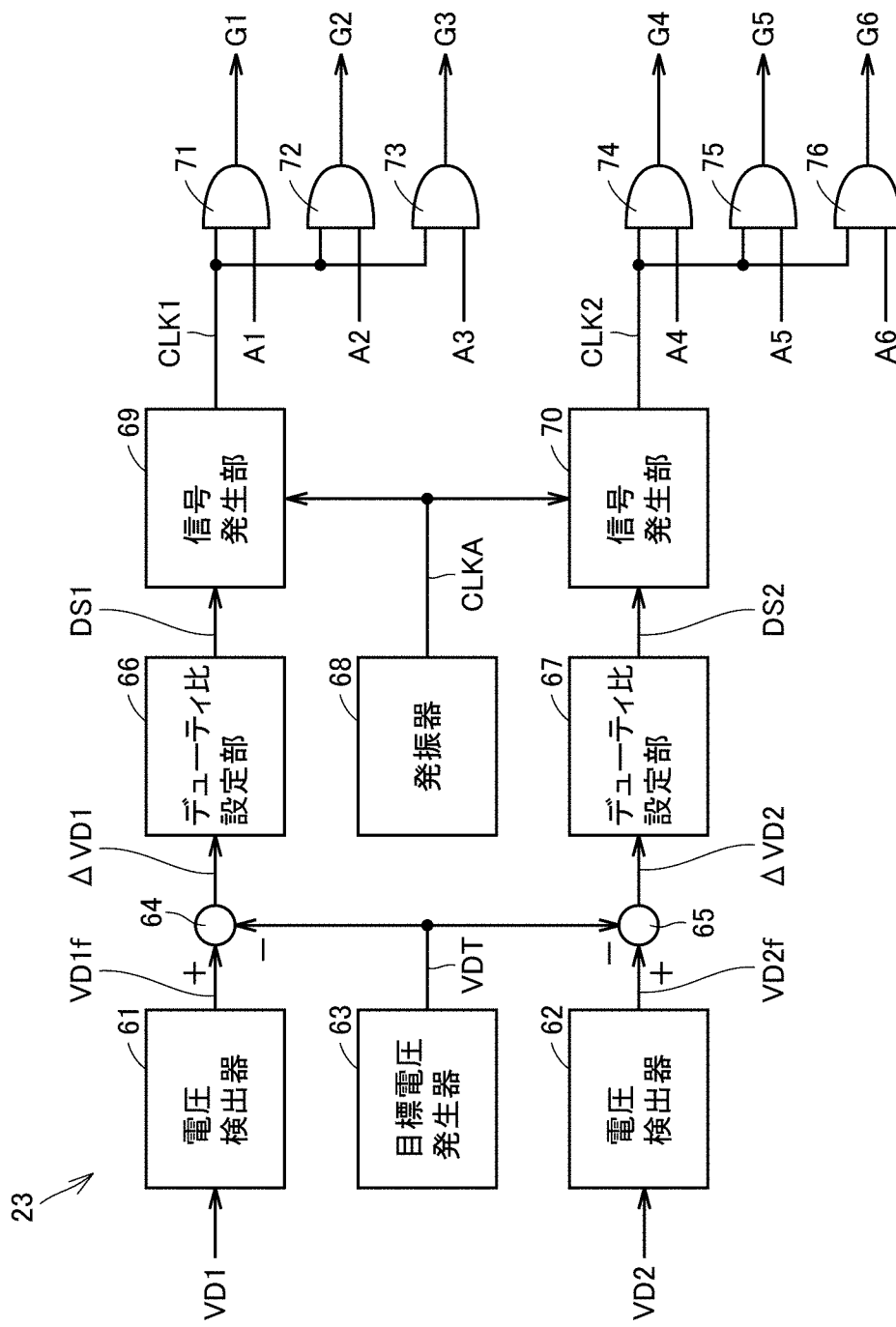


FIG.10

[図11]

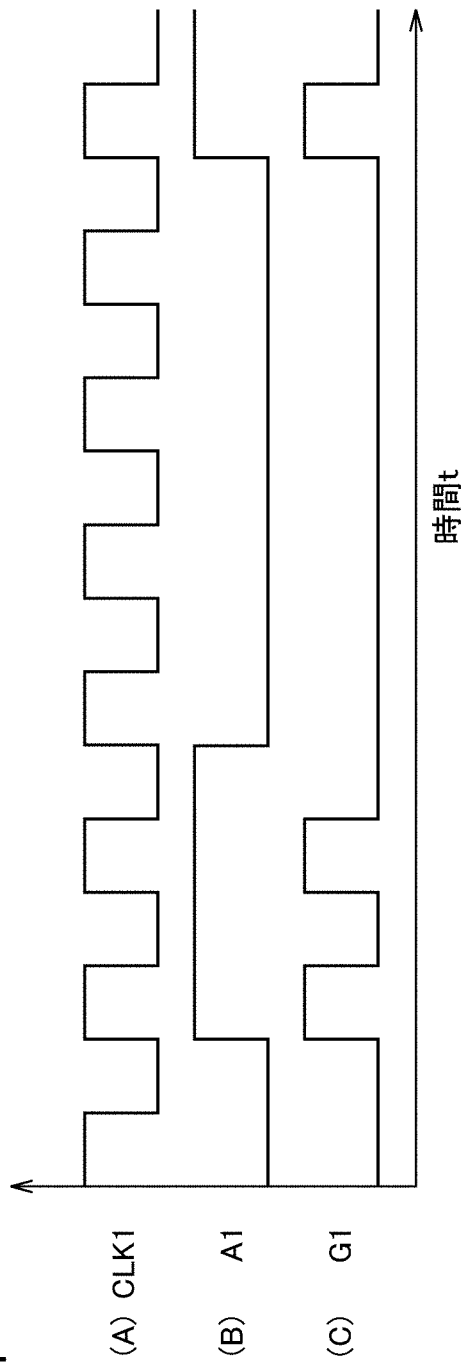
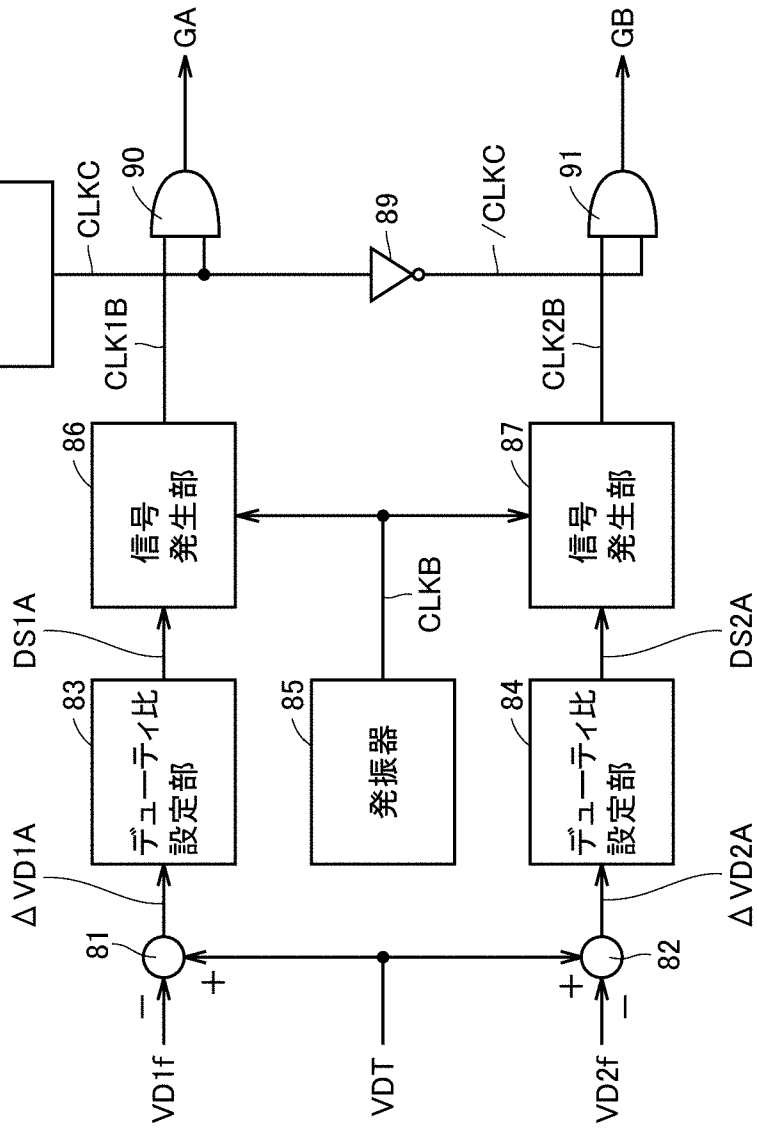


FIG.11

[図12]

FIG.12



[図]13

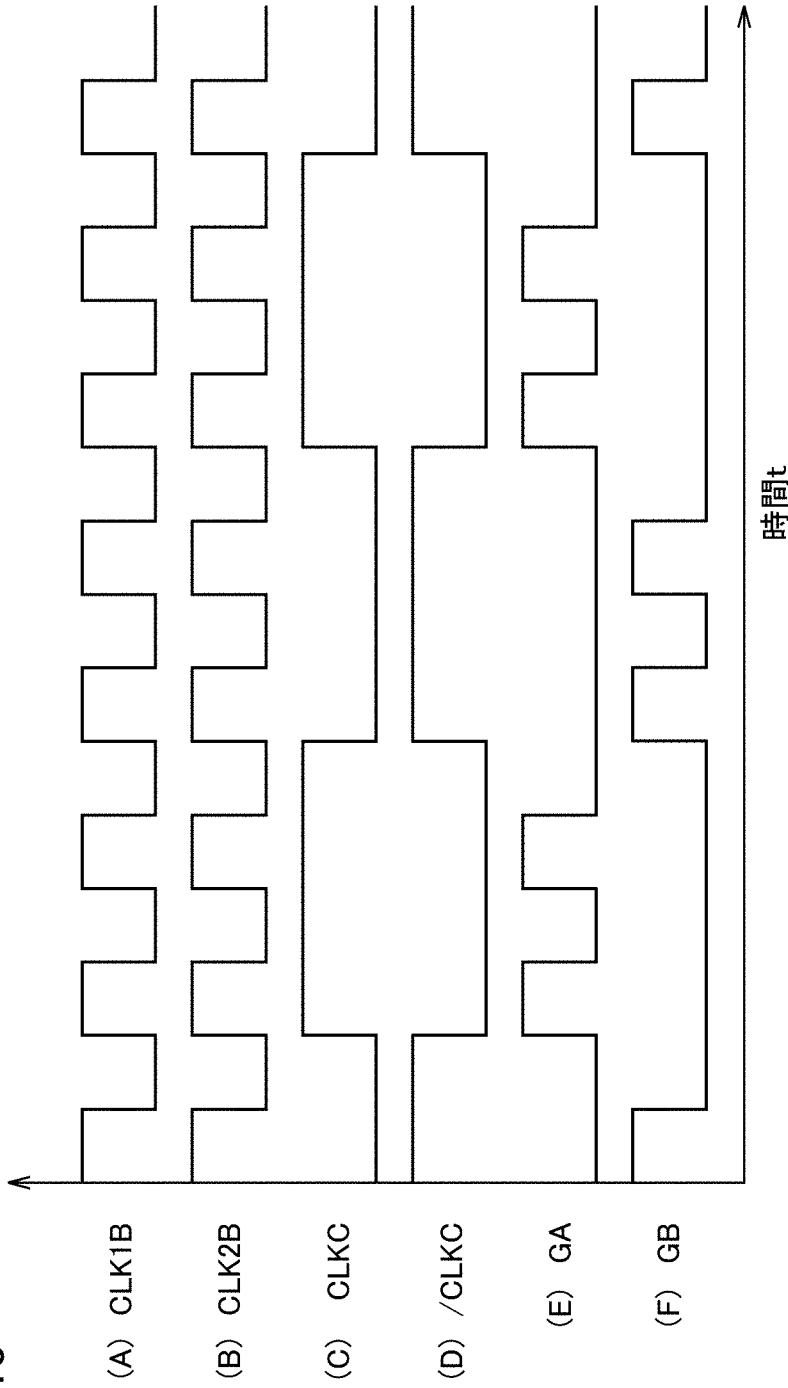
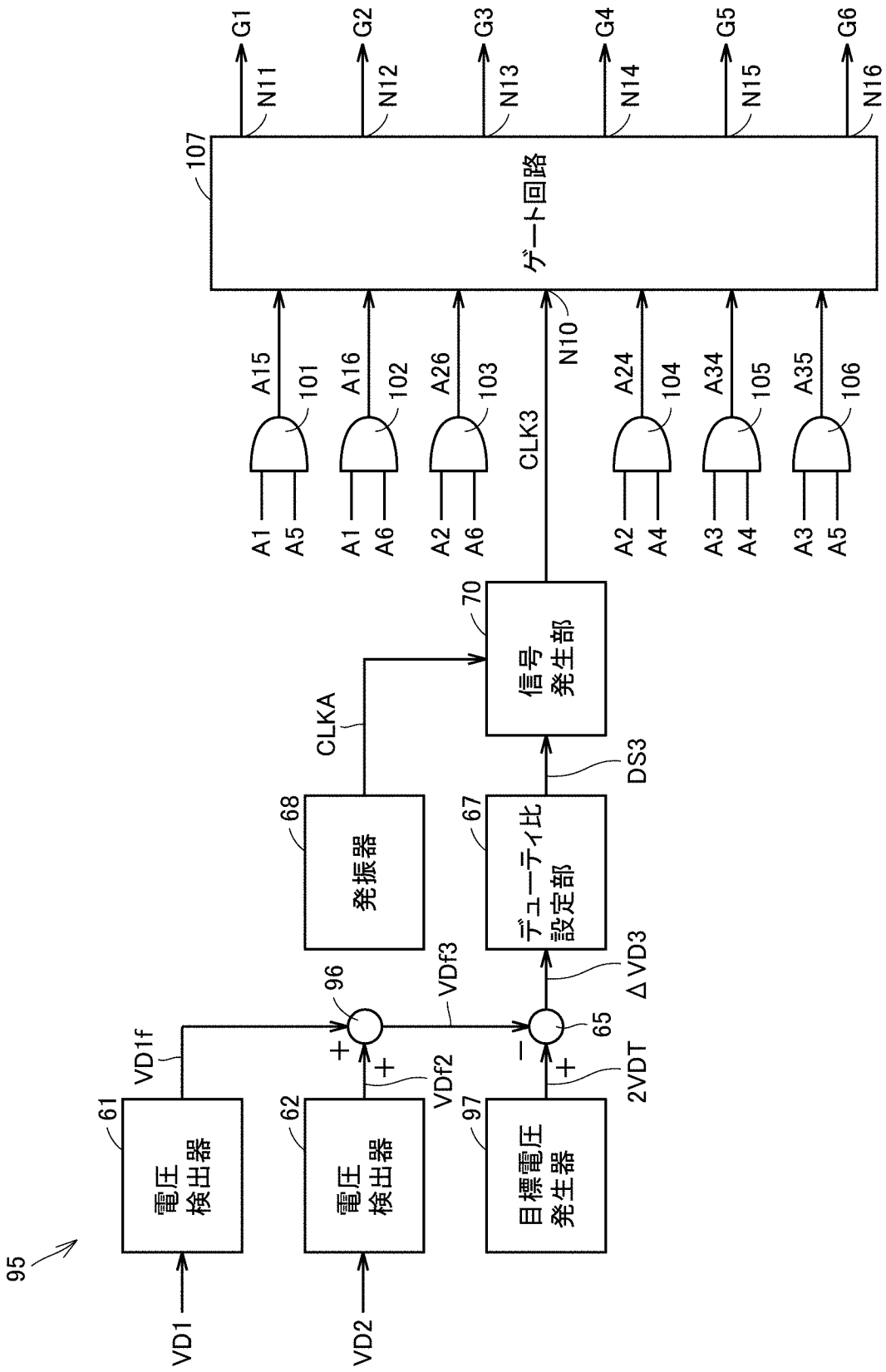


FIG.13

[図14]

FIG.14



[図15]

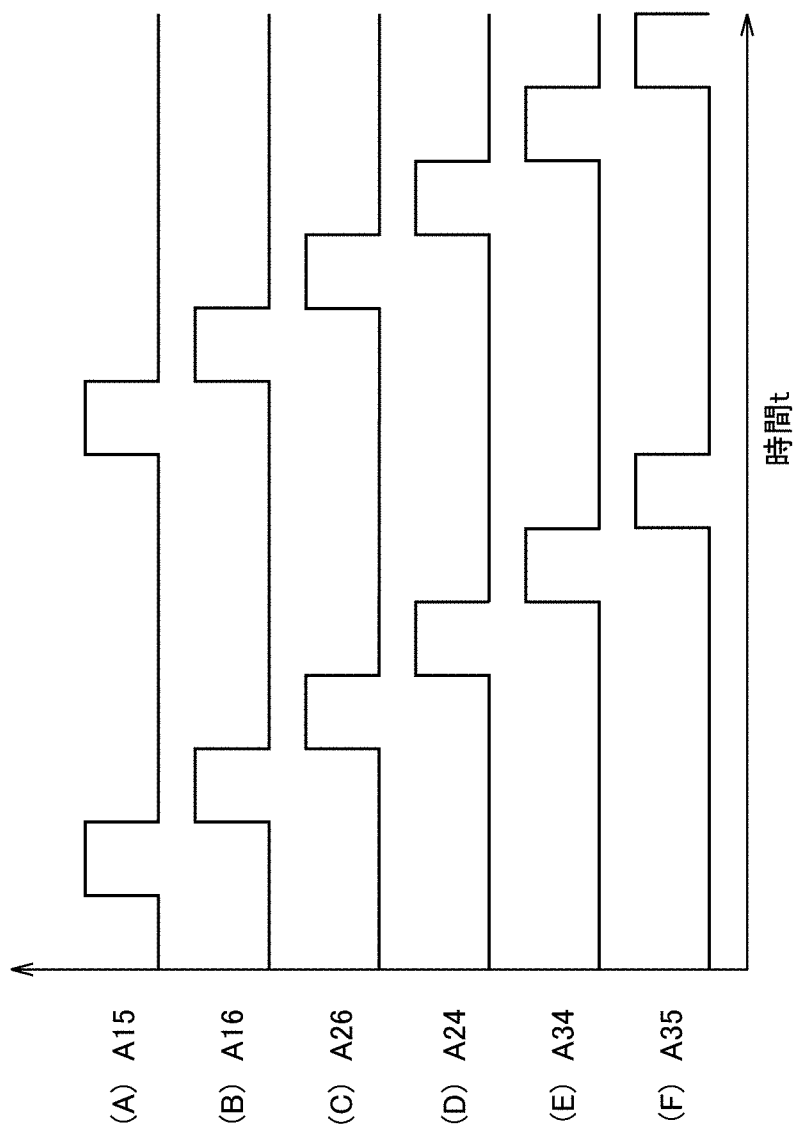


FIG.15

[図16]

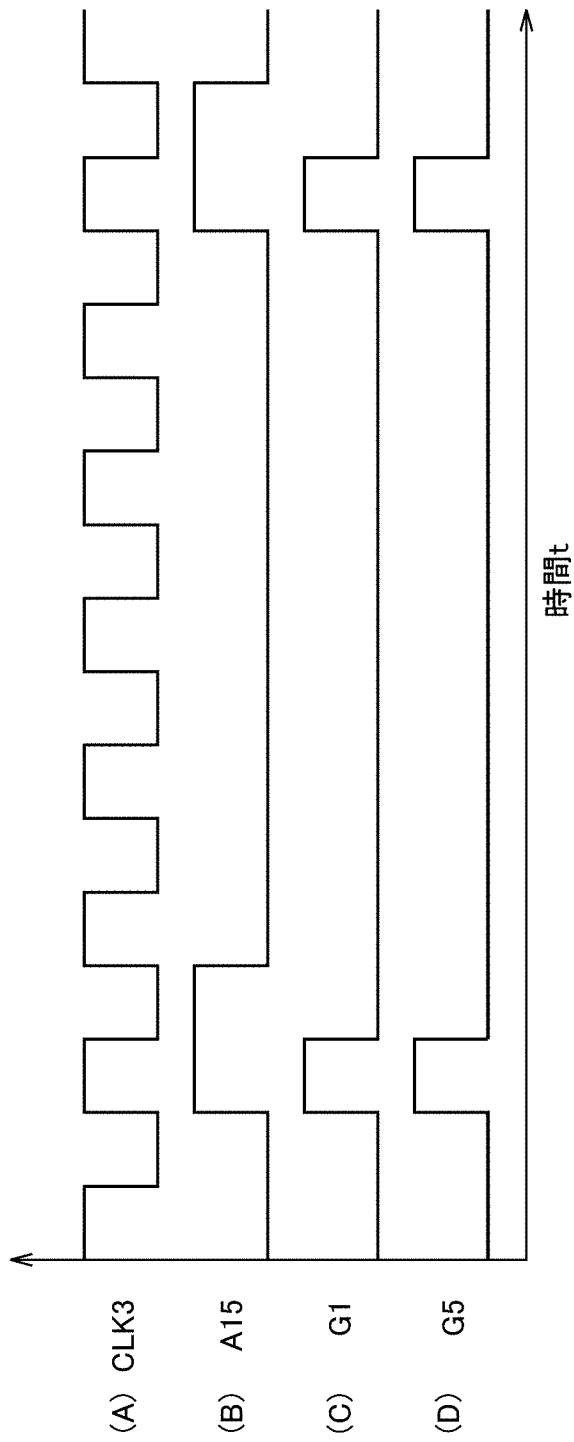


FIG.16

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/014667

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H02M7/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H02M7/12

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2011-113269 A (SANKEN ELECTRIC CO., LTD.) 09 June 2011, paragraphs [0070]-[0074], [0079], fig. 11 (Family: none)	1-11
A	JP 2003-309977 A (TOSHIBA CORPORATION) 31 October 2003, paragraphs [0127]-[0140], fig. 15 (Family: none)	1-11
A	JP 2013-143836 A (TOSHIBA MITSUBISHI-ELECTRIC INDUSTRIAL SYSTEM CORP.) 22 July 2013, paragraphs [0011]-[0018], fig. 1 & US 2015/0002066 A1, paragraphs [0015]-[0022], fig. 1 & EP 2804309 A1 & CN 104040864 A	1-11

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

29.05.2018

Date of mailing of the international search report

05.06.2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H02M7/12(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H02M7/12

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2011-113269 A (サンケン電気株式会社) 2011.06.09, [0070]-[0074], [0079], 図 11 (ファミリーなし)	1-11
A	JP 2003-309977 A (株式会社東芝) 2003.10.31, [0127]-[0140], 図 15 (ファミリーなし)	1-11
A	JP 2013-143836 A (東芝三菱電機産業システム株式会社) 2013.07.22, [0011]-[0018], 図 1 & US 2015/0002066 A1, [0015]-[0022], FIG. 1 & EP 2804309 A1 & CN 104040864 A	1-11

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
- 「O」 口頭による開示、使用、展示等に言及する文献
- 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

- 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」 同一パテントファミリー文献

国際調査を完了した日

29.05.2018

国際調査報告の発送日

05.06.2018

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

遠藤 尊志

電話番号 03-3581-1101 内線 3526

5G

3052