

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
14. Mai 2010 (14.05.2010)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2010/051836 A1

(51) Internationale Patentklassifikation:

H03K 17/082 (2006.01) H02H 7/122 (2006.01)
H03K 17/16 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2008/064972

(22) Internationales Anmeldedatum:
5. November 2008 (05.11.2008)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): OSRAM GESELLSCHAFT MIT BESCHRÄNKTER HAFTUNG [DE/DE]; Hellabrunner Str. 1, 81543 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): HECKMANN, Markus [DE/DE]; Badstr. 16, 81379 München (DE).

(74) Gemeinsamer Vertreter: OSRAM GESELLSCHAFT MIT BESCHRÄNKTER HAFTUNG; Postfach 22 16 34, 80506 München (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL,

AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

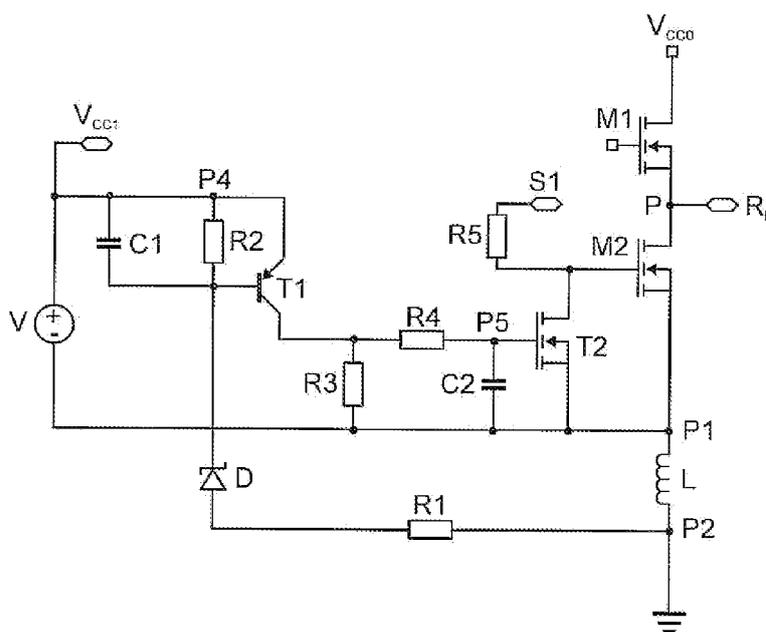
(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

(54) Title: HALF-BRIDGE CIRCUIT PROTECTED AGAINST SHORT CIRCUITS AND HAVING SEMICONDUCTOR SWITCHES

(54) Bezeichnung : VOR KURZSCHLUSS GESCHÜTZTE HALBBRÜCKENSCHALTUNG MIT HALBLEITERSCHALTERN



(57) Abstract: The invention relates to a half-bridge circuit having a semiconductor switch, wherein an inductance (L) is connected in series with the two semiconductor switches (M1, M2) between a potential connection (P1) and the ground (P2), and the voltage drop across the inductance is measured. If the voltage exceeds a predetermined threshold value, a chain of action begins, by which ultimately one of the semiconductor switches (M2) is switched off. Particularly high voltages are namely induced at the inductance (L) if a short circuit is arising. By switching off one of the semiconductor switches (M2), the short-circuit current is stopped immediately as it arising.

(57) Zusammenfassung: In einer Halbbrückenschaltung mit Halbleiterschaltern wird in Reihe zu den beiden Halbleiterschaltern (M1, M2) zwischen einem Potentialanschluss (P1) und Erde (P2) eine Induktivität (L) geschaltet und die an der Induktivität (L) abfallende Spannung wird abgegriffen. Überschreitet die Spannung einen vorbestimmten Schwellwert, setzt eine Wirkkette

ein, durch die schließlich einer der Halbleiterschalter (M2) abgeschaltet

[Fortsetzung auf der nächsten Seite]

WO 2010/051836 A1

wird. An der Induktivität (L) werden nämlich besonders hohe Spannungen induziert, wenn ein Kurzschlussstrom im Entstehen ist. Durch das Abschalten eines der Halbleiterschalter (M2) wird der Kurzschlussstrom unmittelbar bei seinem Entstehen unterbunden.

Beschreibung

VOR KURZSCHLUSS GESCHÜTZTE HALBBRÜCKENSCHALTUNG MIT HALBLEITERSCHALTERN

Technisches Gebiet

- 5 Die Erfindung betrifft eine Schaltungsanordnung gemäß dem Oberbegriff des Patentanspruchs 1 sowie ein Verfahren gemäß dem Oberbegriff des Patentanspruchs 7

Stand der Technik

Halbbrückenschaltungen sind als solche bekannt: Zwei
Schalter sind hierbei zwischen einem ersten Potentialan-
10 schluss und einem zweiten Potentialanschluss, der typi-
scherweise an Massepotential liegt, in Reihe geschaltet.
Durch Steuerung der Schalter kann das Potential, das zwi-
schen den beiden Schaltern anliegt, beeinflusst werden.
Es ist bekannt, derartige Halbbrückenschaltungen mit
15 Halbleiterschaltern und insbesondere Transistoren als
Schaltern bereitzustellen.

Aufgrund von Fehlsteuerungen und Fehlfunktionen kann es
in der Schaltung zu Kurzschlüssen kommen. Die relativ
großen Kurzschlussströme können die Halbleiterschalter
20 hierbei dauerhaft beschädigen.

Darstellung der Erfindung

Die Aufgabe der vorliegenden Erfindung ist es, eine
Schaltungsanordnung gemäß dem Oberbegriff des Patentan-
spruchs 1 bereitzustellen, bei der die Halbleiterschalt-

- 2 -

tern besonders wirksam vor Beschädigung durch Kurzschlüsse geschützt sind. Genauso ist es Aufgabe der vorliegenden Erfindung, ein Verfahren gemäß dem Oberbegriff von Patentanspruch 7 zu benennen, welches wirksam ist.

- 5 Diese Aufgabe wird bei einer Schaltungsanordnung mit Merkmalen des Oberbegriffs des Patentanspruchs 1 durch die Merkmale des kennzeichnenden Teils des Patentanspruchs 1 gelöst. Das erfindungsgemäße Verfahren ist in Patentanspruch 7 angegeben.
- 10 Besonders vorteilhafte Ausgestaltungen finden sich in den abhängigen Ansprüchen.

Erfindungsgemäß ist somit in der Schaltungsanordnung ein induktives Element in der Reihenschaltung zwischen den beiden Potentialanschlüssen, in der Regel also irgendwo
15 zwischen einem Halbleiterschalter der (Halbbrücken-) Schaltung und einem der Potentialanschlüsse, bereitgestellt. Ferner gibt es Elemente einer Wirkkette derart, dass bei vorbestimmten Bedingungen eine an dem induktiven Element abfallende Spannung ein Ausschalten zumindest ei-
20 nes der Halbleiterschalter, also ein Sperren zumindest eines der Transistoren, bewirkt.

Das Bereitstellen des induktiven Elements trägt der Tatsache Rechnung, dass bei Auftreten eines Kurzschlusses der über die Reihenschaltung von dem ersten zum zweiten
25 Potentialanschluss fließende Strom kurzfristig stark ansteigt. Ein Anstieg im Strom bewirkt einen Abfall an einer Spannung an dem induktiven Element, die dann ausgewertet wird.

Man kann die Wirkkette formal in einzelne funktionale Mittel aufteilen. Zum Beispiel kann man formulieren, dass es Mittel zum Auswerten einer an dem induktiven Element abfallenden Spannung hinsichtlich zumindest eines vorbestimmten Kriteriums gibt, und dass es Mittel zum Sperren zumindest eines der Halbleiterschalter der Halbbrücke bei Erfülltsein eines vorbestimmten Kriteriums gibt. Derartige Mittel können insbesondere Mikrocontroller umfassen. Ein Mikroprozessor kann als Mittel zum Auswerten die an dem induktiven Element abfallende Spannung insbesondere in ihrem Zeitverlauf auswerten. Ein Sperren insbesondere eines Transistors kann vorgesehen sein, wenn der Zeitverlauf bestimmten Bedingungen genügt, und hierbei können dann unterschiedliche Szenarien berücksichtigt werden. Ein anderer Mikroprozessor kann dann Steuerbefehle an die Steueranschlüsse des zu sperrenden Transistors senden, nachdem er ein entsprechendes Informationssignal von den Mitteln zum Auswerten erhalten hat. Es kann auch ein und derselbe Mikroprozessor gleichzeitig als Mittel zum Auswerten und Mittel zum Sperren dienen.

Neben den bereits erwähnten Mikrocontrollern bzw. Mikroprozessoren ist es besonders vorteilhaft, lediglich elektronische Bauteile in einer Wirkkette vorzusehen, so dass ein Auswerten der abfallenden Spannung lediglich implizit erfolgt.

Im einfachsten Fall wird man davon ausgehen, dass die Änderung der Stromstärke einen vorbestimmten Schwellwert überschreiten muss. Dieser entspricht einem Schwellwert für die an dem induktiven Element abfallende Spannung. Eine schwellwertabhängige Schaltung macht im einfachsten Fall Gebrauch von einer Zenerdiode. An einer Zenerdiode

kann bis zur Zenerspannung eine Spannung anliegen, ohne dass Strom fließt. Bei Überschreiten der Zenerspannung kommt es spontan zum Fließen eines starken Stromes. Dieser Strom kann im Rahmen der Wirkkette genutzt werden.

5 Die Wirkkette kann einen Hilfstransistor umfassen. Da Transistoren über eine Spannung steuerbar sind, kann der über die Zenerdiode fließende Strom über ein Widerstandselement geleitet werden. Somit erhält man eine zuverlässige Steuerung, wenn eine Reihenschaltung aus der Zenerdiode und einem Widerstandselement parallel zu dem induktiven Element geschaltet ist, während die beiden Anschlüsse des Widerstandselements mit zwei Anschlüssen eines ersten Hilfstransistors gekoppelt sind, darunter insbesondere dem Steueranschluss. Dann wird durch eine an

10 dem Widerstandselement abfallende Spannung ein Durchschalten des ersten Hilfstransistors bestimmt. Unterhalb eines zum Hilfstransistor definierten Schwellwerts (typischerweise 0,7 V) für die an dem Widerstandselement abfallende Spannung sperrt der erste Hilfstransistor ober-

15 halb des Schwellwerts schaltet er durch.

20

Beim Durchschalten des ersten Hilfstransistors, und kann dieser unmittelbar auf einen Transistor aus der Halbbrückenschaltung einwirken und diesen zum Sperren bringen.

Da die an dem induktiven Element abfallende Spannung lediglich ein Maß für die Änderung der Stromstärke ist, und nicht für deren absoluten Wert, kann es sich als vorteilhaft erweisen, den Zeitverlauf der Spannung zu berücksichtigen. Allgemein lässt sich dies dadurch bewirken, dass die Wirkkette ein Zeitglied umfasst.

25

Ein Zeitglied umfasst in einem einfachen Fall einfach ein kapazitives Element (einen Kondensator), der aufgeladen wird. Bei der oben genannten bevorzugten Schaltungsanordnung mit Zenerdiode, Widerstandselement und erstem Hilfstransistor kann insbesondere vorgesehen sein, dass einer der beiden Anschlüsse des ersten Hilfstransistors (z. B. dessen Kollektoranschluss) mit einem Potentialanschluss gekoppelt ist, und dass ein weiterer Anschluss des ersten Hilfstransistors (insbesondere nicht der Basisanschluss, also der Steueranschluss, sondern bevorzugt der Emitteranschluss) über ein kapazitives Element mit einem weiteren Potentialanschluss gekoppelt ist. Dann geschieht Folgendes: Bei Anlegen einer Spannung an die Potentialanschlüsse (z. B. durch Anlegen eines Potentials an einen der Potentialanschlüsse und Erden des anderen Potentialanschlusses) fließt ein Strom über den ersten Hilfstransistor, wenn dieser durchschaltet. Dieser Strom lädt dann das kapazitive Element. Nun lässt sich das kapazitive Element mit seinen beiden Anschlüssen mit jeweiligen Anschlüssen eines zweiten Hilfstransistors koppeln, so dass durch eine an dem kapazitiven Element abfallende Spannung ein Durchschalten des zweiten Hilfstransistors bestimmt wird. Werden beispielsweise Gate und Source eines MOSFETs als zweitem Hilfstransistor mit einem Kondensator gekoppelt, so schaltet selbiger oberhalb eines Schwellwerts für die an dem Kondensator abfallende Spannung durch. Werden nun die von dem Gate-Anschluss verschiedenen Anschlüsse des zweiten Hilfstransistors zum Kurzschließen des Steueranschlusses eines von zwei Transistoren als Halbleiterschaltern der Halbbrückenschaltung mit einem der anderen Anschlüsse verwendet, so sperrt dieser Transistor der Halbbrückenschaltung wunschgemäß.

Die Verwendung der elektronischen Bauelemente in der genannten Art bewirkt einerseits ein schnelles Abschalten bereits während des Entstehens großer Kurzschlussströme, andererseits wird auch bei einem relativ langsamen Entstehen von Kurzschlussströmen rechtzeitig einer der beiden Halbleiterschalter der Halbbrückenschaltung ausgeschaltet.

Durch geeignete Wahl der Größen können die vorbestimmten Kriterien festgelegt werden, bei denen ein Sperren erfolgt. Das induktive Element sollte eine Induktivität von zwischen 10 nH und 500 nH haben, typischerweise wird man einen Wert von einigen 100 nH wählen. Die Zenerspannung der Zenerdiode kann zwischen 2 V und mehreren 100 V liegen z. B. bei 33 V. Induktivität und Zenerspannung können passend zu dem vorbestimmten Kriterium gewählt sein. Es kann vorgesehen sein, dass ab mehr als 50 A/ μ s Stromanstieg die Wirkkette zu laufen beginnt. Typischerweise folgt eine Auslösung einer Wirkkette jedoch erst bei einem Stromanstieg von zwischen 100 und 1000 A/ μ s.

Die genaue Wahl der Größen ist von der vorgesehenen Sperrverzugszeit („reverse recovery time“) und den zu erwartenden Lastströmen in der Schaltung abhängig.

Das erfindungsgemäße Verfahren umfasst, dass eine durch einen über die Halbleiterschalter fließenden Strom induzierte Spannung abgegriffen wird, und dass Elemente in einer Wirkkette bereitgestellt werden, die ausgelöst wird, wenn die abgegriffene Spannung zumindest eine vorbestimmte Bedingung erfüllt, so dass also die abgegriffene Spannung unter zumindest einer vorbestimmten Bedingung über die Wirkkette ein Ausschalten eines der beiden Halb-

leiterschalter, also insbesondere ein Sperren eines von zwei Transistoren bewirkt. Durch das Sperren der Transistoren wird der Stromfluss von dem ersten Potentialanschluss zum zweiten Potentialanschluss unterbunden und damit auch der Kurzschlussstrom unterbunden.

Kurze Beschreibung der Zeichnung(en)

Im Folgenden soll die Erfindung anhand eines Ausführungsbeispiels näher erläutert werden. Es zeigt:

- Fig. 1 eine teilweise schematische Darstellung einer erfindungsgemäßen Schaltungsanordnung und
- 10 Fig. 2 eine konkrete Ausführungsform einer erfindungsgemäßen Schaltungsanordnung

Bevorzugte Ausführung der Erfindung

Fig. 1 und 2 zeigen Halbbrückenschaltungen, in denen als Schalter Transistoren, vorliegend MOSFETs M1 und M2 eingesetzt sind. Eine Halbbrückenschaltung impliziert, dass die beiden Schalter, vorliegend also die Transistoren M1 und M2, in Reihe geschaltet sind, und zwar zwischen einem Potentialanschluss V_{cc0} und einem zweiten Potentialanschluss, der vorliegend als Massenanschluss gezeichnet ist. An einem Potentialpunkt P zwischen den beiden Transistoren M1 und M2 ist die eigentliche Last R_L angeschlossen. Durch Steuerung der Schalter M1 und M2 wird das Potential am Potentialpunkt P bestimmt und damit über die Last R_L abfallende Spannungen bzw. über die Last R_L fließende Ströme.

Die Transistoren M1 und M2 sollen davor geschützt werden, durch Kurzschlussströme beschädigt bzw. zerstört zu werden. Solche Kurzschlussströme fließen bei ihrem Auftreten vom Potential Vcc0 über die beiden Transistoren M1 und M2 zu Masse. Durch Sperren eines der Transistoren M1 und M2 können somit diese Kurzschlussströme unterbunden werden. Hierfür ist es erforderlich, das Auftreten von Kurzschlussströmen zu erfassen. Hierfür ist in der Reinschaltung zwischen dem Potentialanschluss für Vcc0 und Masse eine Induktivität L vorgesehen. An Anschlüssen P1 und P2 zu beiden Seiten der Induktivität L wird die an der Induktivität L abfallende Spannung abgegriffen. Eine Spannung fällt an einer Induktivität dann ab, wenn sich die Stromstärke eines über die Induktivität fließenden Stroms ändert. Dies ist insbesondere während des Entstehens eines Kurzschlussstroms der Fall. Vorliegend soll ein Kurzschlussstrom während seines Entstehens anhand der an der Induktivität L abfallenden Spannung erkannt werden. Die an den Anschlüssen P1 und P2 abgegriffene Spannung wird daher einer Auswerteeinheit A zugeführt. Diese Auswerteeinheit A bewirkt nun, dass bei Erfülltsein eines vorbestimmten Kriteriums durch die abgegriffene Spannung der Schalter M2 gesperrt wird. Hierzu steuert die Auswerteeinheit A über eine Leitung LT1, die mit dem Gate des Transistors M2 verbunden ist, direkt den Transistor M2 an und bewirkt ein Sperren desselben. Alternativ teilt die Auswerteeinheit über eine Leitung LT2 einer Steuereinheit S für das Gate des Transistors M2 das Erfülltsein des vorbestimmten Kriteriums mit, und die Steuereinheit S steuert das Gate so an, dass der Transistor M2 sperrt. Bei der Steuereinheit S kann es sich um eine eigens bereitgestellte Steuereinheit oder um die ohnehin in der

Halbbrückenschaltung zum Ansteuern des Transistors M2 vorgesehene Steuereinheit handeln.

Die Auswerteeinheit A kann wie die Steuereinheit S als Mikrocontroller bzw. Mikroprozessor ausgebildet sein.
5 Diese können explizit die abgegriffene Spannung nach vorbestimmten Kriterien auswerten.

Besonders einfach und schnell arbeitet die Schaltungsanordnung aus Fig. 1 jedoch dann, wenn lediglich elektronische Bauelemente verwendet werden. Eine bevorzugte Ausführung
10 führungsform der Schaltungsanordnung aus Fig. 1 mit elektronischen Bauelementen ist in Fig. 2 gezeigt.

Bei der Schaltungsanordnung aus Fig. 2 ist der Abgriff P2 an der Induktivität L über einen Widerstand R1 und eine Zenerdiode D mit einem Potentialpunkt P3 verbunden, der
15 seinerseits über einen Widerstand R2 mit einem Potentialpunkt P4 verbunden ist. Der Potentialpunkt P4 kann unmittelbar mit dem Abgriff P1 gekoppelt sein, vorliegend ist eine Spannungsquelle V als dazwischengeschaltet gezeigt, an der beispielsweise eine Spannung von 12 V anliegt. Der
20 Potentialpunkt P4 ist mit einem Hilfsversorgungspotential Vcc1 gekoppelt, das beispielsweise gegenüber Erde auf zwischen 5 und 20 V liegt. Parallel zum Widerstand R2 ist ein Kondensator C1 geschaltet. Der Potentialpunkt P4 ist mit dem Emitter eines ersten Hilfstransistors T1 gekoppelt,
25 wobei dessen Basis mit dem Potentialpunkt P3 gekoppelt ist. Der Kollektor des Transistors T1 ist über eine Reihenschaltung aus einem Widerstand R4 und einem Kondensator C2 mit dem Potentialpunkt P1 gekoppelt. Optional ist wie vorliegend gezeigt parallel zu der Reihenschaltung
30 aus Widerstand R4 und Kondensator C2 ein Widerstand

- 10 -

R3 geschaltet. Der Potentialpunkt P5 zwischen dem Widerstand R4 und dem Kondensator C2 ist mit dem Gate eines zweiten Hilfstransistors, vorliegend eines MOSFETs gekoppelt. Dessen Source ist mit dem Potentialpunkt P1 gekoppelt, und sein Drainanschluss ist mit dem Gate des Transistors M2 gekoppelt. Das Gate des Transistors M2 ist im Übrigen von einer Steuereinheit S1 über einen Widerstand R5 ansteuerbar.

Die Schaltung funktioniert nun wie folgt:

10 Entsteht zwischen dem Potential Vcc0 und Masse über die Transistoren M1 und M2 ein Kurzschlussstrom, so steigt die Stromstärke eines über die Induktivität L fließenden Stromes stark an. Damit wird eine Spannung in der Induktivität L erzeugt, die oberhalb eines Schwellwerts liegt, der durch die Zenerspannung der Zenerdiode D und die von der Spannungsquelle V abgegebene Spannung bestimmt wird. Bei Überschreiten dieses Schwellwerts sperrt die Zenerdiode D nicht länger, sondern es fließt ein Strom von dem Potentialanschluss Vcc1 über den Widerstand R2 und die Zenerdiode D und den Widerstand R1 zu Masse. Somit fällt am Widerstand R2 eine Spannung ab. Dadurch schaltet der Transistor T1 durch, und es fließt ein Strom über selbigen, z. B. vom Potentialanschluss Vcc1 über den Transistor T1, den Widerstand R1, die Induktivität L zu Masse, bzw. es fließt ein Strom aufgrund des Vorhandenseins der Spannungsquelle V. Beim Fließen eines Stroms über den Transistor T1 lädt sich nach und nach der Kondensator C2 auf. Die Kapazität des Kondensators C2 ist nun so gewählt, dass nach einer vorbestimmten Zeit eine solche Spannung am Kondensator C2 anliegt, dass der Transistor T2 durchschaltet. Dann wird über den Transistor T2 das

15
20
25
30

- 11 -

Gate des Transistors M2 mit der Source desselben kurzgeschlossen, und der Transistor M2 sperrt.

Durch die Zenerdiode D, ggf. im Zusammenwirken mit der Stromquelle V, gibt es ein Schwellwertkriterium, ab wann
5 ein Durchschalten des Transistors T2 eingeleitet wird. Der Widerstand R4 wirkt zusammen mit dem Kondensator C2 als Zeitglied, welches das Durchschalten des Transistors C2 verzögert: Erst muss der Kondensator C2 auf die entsprechende Spannung aufgeladen werden. Somit ist implizit
10 für einen Kurzschlussstrom das Kriterium bereitgestellt, dass es eine zeitliche Änderung der Stromstärke gibt, die einen Mindestwert überschreitet, so dass eine Mindestspannung zwischen den Anschlüssen P1 und P2 überschritten wird. Durch das Zeitglied ist zusätzlich die Bedingung
15 gesetzt, dass dieses Überschreiten des Schwellwerts durch die zeitliche Änderung der Stromstärke und damit der durch die Änderung induzierten Spannung für eine vorbestimmte Zeitdauer gilt. Allerdings ist diese Zeitdauer nicht festgelegt, sondern sie verkürzt sich, wenn der
20 Stromanstieg besonders groß ist, weil dann der Kondensator C2 besonders schnell aufgeladen wird. Somit gibt es implizit eine ganze Schar von Stromanstiegsszenarien, bei denen der Transistor M2 gesperrt wird. Trotz des Vorhandenseins des Zeitglieds ist gewährleistet, dass das Sperren
25 relativ kurzfristig erfolgt, so dass der im Entstehen begriffene Kurzschlussstrom die Transistoren M1 und M2 nicht beschädigen kann.

Die Erfindung wurde vorliegend für eine Halbbrückenschaltung beschrieben. Sie ist auch bei Vollbrücken mit
30 zwei Halbbrücken und bei mehrphasigen Systemen anwendbar, z.B. n-phasigen Brücken mit n Halbbrücken, wobei n eine

- 12 -

natürliche Zahl größer als zwei ist. Bei mehreren Halbbrücken muss nicht für jede Halbbrücke ein eigenes induktives Element bereitgestellt werden, sondern es genügt ein einziges induktives Element, das in die gemeinsame
5 Anschlussleitung zum Potentialanschluss eingefügt ist.

Ansprüche

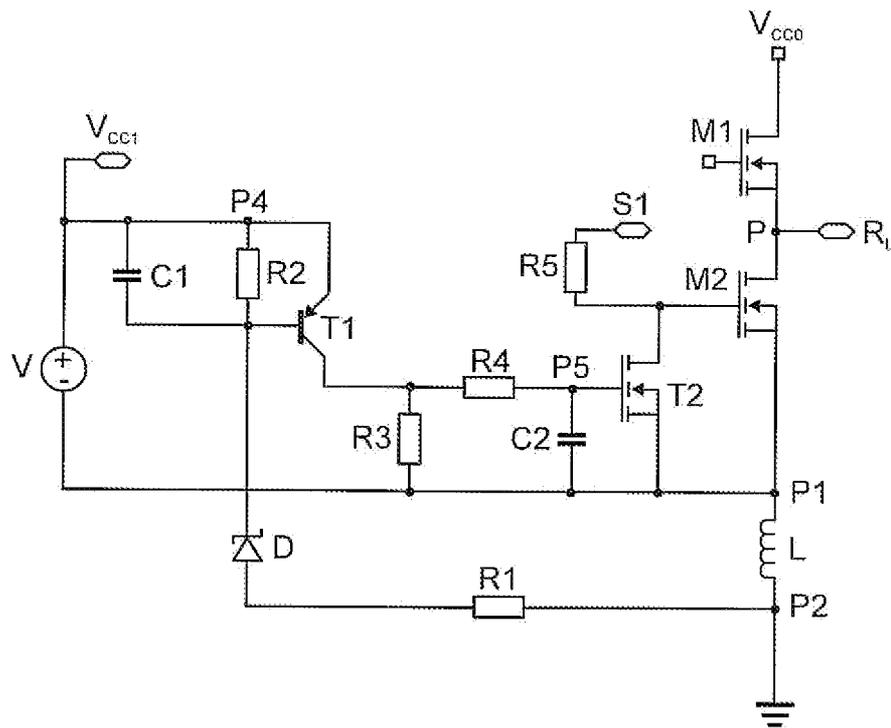
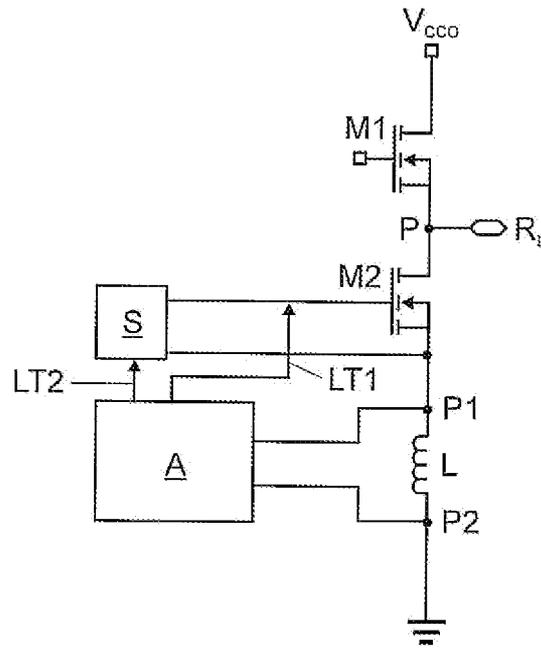
1. Schaltungsanordnung mit zwei zwischen einem ersten Potentialanschluss und einem zweiten Potentialanschluss in Reihe geschalteten Halbleiterschaltern, insbesondere Transistoren (M1, M2),
5 gekennzeichnet durch
ein induktives Element (L) in der Reihenschaltung zwischen den beiden Potentialanschlüssen, und durch Elemente einer Wirkkette derart, dass bei vorbestimmten Bedingungen eine an dem induktiven Element (L)
10 abfallende Spannung ein Abschalten, insbesondere Sperren zumindest eines der Halbleiterschalter (M2) bewirkt.

2. Schaltungsanordnung nach Anspruch 1,
dadurch gekennzeichnet,
15 dass die Wirkkette eine Zenerdiode (D) umfasst.

3. Schaltungsanordnung nach Anspruch 2,
dadurch gekennzeichnet,
dass eine Reihenschaltung aus der Zenerdiode (D) und einem Widerstandselement (R2) in einer Parallelschaltung zu dem induktiven Element (L) bereitgestellt
20 ist, und dass zwei Anschlüsse eines ersten Hilfstransistors (T1) mit zwei Anschlüssen (P3, P4) des Widerstandselements (R2) gekoppelt sind derart, dass durch eine an dem Widerstandselement (R2) abfallende Spannung ein Durchschalten des ersten Hilfstransistors
25 (T2) bestimmt wird.

4. Schaltungsanordnung nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, dass die Wirkkette ein Zeitglied (R4, C2) umfasst.
5. Schaltungsanordnung nach Anspruch 4, in dessen Rück-
5 bezug auf Anspruch 3, dadurch gekennzeichnet, dass einer (P4) der beiden Anschlüsse des ersten Hilfstransistors (T1) mit einem Potentialanschluss (Vcc1) gekoppelt ist sowie ein weiterer Anschluss des
10 ersten Hilfstransistors über ein kapazitives Element (C2) mit einem weiteren Potentialanschluss (P1) gekoppelt ist, so dass bei Anlegen einer Spannung an diese Potentialanschlüsse und Durchschalten des ersten
15 Hilfstransistors (T1) über selbigen ein Strom fließt, der das kapazitive Element (C2) lädt, und wobei das kapazitive Element (C2) mit zwei seiner Anschlüsse (P1, P5) mit zwei Anschlüssen eines zweiten
Hilfstransistors (T2) gekoppelt ist, so dass durch
20 eine an dem kapazitiven Element (C2) abfallende Spannung ein Durchschalten des zweiten Hilfstransistors (T2) bestimmt wird.
6. Schaltungsanordnung nach Anspruch 5, dadurch gekennzeichnet, dass Anschlüsse (P1) des zweiten Hilfstransistors
25 (T2) so mit Anschlüssen eines Transistors (M2) der beiden in Reihe geschalteten Halbleiterschalter (M1, M2) gekoppelt sind, dass bei einem Durchschalten des Hilfstransistors (T2) dieser Transistor (M2) der beiden Halbleiterschalter gesperrt wird.

7. Verfahren zum Schützen einer Reihenschaltung mit zwei Halbleiterschaltern, insbesondere einer Halbbrückenschaltung mit zwei Transistoren, vor Beschädigung, dadurch gekennzeichnet,
- 5 dass eine durch einen über die Halbleiterschalter fließenden Strom induzierte Spannung abgegriffen wird und Elemente in einer Wirkkette bereitgestellt werden, so dass die abgegriffene Spannung unter zumindest einer vorbestimmten Bedingung über die Wirkkette
- 10 ein Ausschalten, insbesondere ein Sperren eines der beiden Halbleiterschalter bewirkt.



INTERNATIONAL SEARCH REPORT

International application No

PCT/EP2008/064972

A. CLASSIFICATION OF SUBJECT MATTER

INV. H03K17/082 H03K17/16
 ADD. H02H7/122

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03K H02H

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6 304 472 B1 (NAGASU MASAHIRO [JP] ET AL) 16 October 2001 (2001-10-16)	1,4,7
Y	column 8, lines 1-51; figure 8 column 10, lines 22-40; figure 10	2,3
X	WO 2004/008601 A (EUPEC GMBH & CO KG [DE]; MUENZER MARK [DE]; BAYERER REINHOLD [DE]; KAN) 22 January 2004 (2004-01-22) page 13, line 27 - page 14, line 21; figure 3B	1,7
Y	DE 100 35 387 A1 (INFINEON TECHNOLOGIES AG [DE]) 7 February 2002 (2002-02-07)	2,3
A	paragraphs [0068], [0079]; figure 2	1
A	US 2002/118500 A1 (COVI KEVIN [US] ET AL) 29 August 2002 (2002-08-29) paragraphs [0011] - [0014]; figure 1 paragraphs [0020] - [0022]; figures 3,4	1,2,4,7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- * & * document member of the same patent family

Date of the actual completion of the international search

6 Juli 2009

Date of mailing of the international search report

13/07/2009

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel. (+31-70) 340-2040,
 Fax: (+31-70) 340-3016

Authorized officer

Martínez Martínez, J

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No PCT/EP2008/064972

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 6304472	B1	16-10-2001	CN 1274192 A 22-11-2000
			JP 3454186 B2 06-10-2003
			JP 2000324846 A 24-11-2000
			KR 20010014862 A 26-02-2001
WO 2004008601	A	22-01-2004	DE 10231198 A1 29-01-2004
			EP 1520331 A1 06-04-2005
			JP 3917156 B2 23-05-2007
			JP 2005520477 T 07-07-2005
			US 2004169975 A1 02-09-2004
DE 10035387	A1	07-02-2002	NONE
US 2002118500	A1	29-08-2002	NONE

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/EP2008/064972

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

INV. H03K17/082 H03K17/16
ADD. H02H7/122

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchiertes Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
H03K H02H

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 6 304 472 B1 (NAGASU MASAHIRO [JP] ET AL) 16. Oktober 2001 (2001-10-16)	1,4,7
Y	Spalte 8, Zeilen 1-51; Abbildung 8 Spalte 10, Zeilen 22-40; Abbildung 10	2,3
X	WO 2004/008601 A (EUPEC GMBH & CO KG [DE]; MUENZER MARK [DE]; BAYERER REINHOLD [DE]; KAN) 22. Januar 2004 (2004-01-22) Seite 13, Zeile 27 - Seite 14, Zeile 21; Abbildung 3B	1,7
Y	DE 100 35 387 A1 (INFINEON TECHNOLOGIES AG [DE]) 7. Februar 2002 (2002-02-07)	2,3
A	Absätze [0068], [0079]; Abbildung 2	1
A	US 2002/118500 A1 (COVI KEVIN [US] ET AL) 29. August 2002 (2002-08-29) Absätze [0011] - [0014]; Abbildung 1 Absätze [0020] - [0022]; Abbildungen 3,4	1,2,4,7

Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

- *A* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
- *E* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist
- *L* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
- *O* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
- *P* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

- *T* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist
- *X* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden
- *Y* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist
- *&* Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche	Absendedatum des internationalen Recherchenberichts
6. Juli 2009	13/07/2009
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Bevollmächtigter Bediensteter Martínez Martínez, J

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2008/064972

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 6304472	B1	16-10-2001	CN 1274192 A 22-11-2000
			JP 3454186 B2 06-10-2003
			JP 2000324846 A 24-11-2000
			KR 20010014862 A 26-02-2001
WO 2004008601	A	22-01-2004	DE 10231198 A1 29-01-2004
			EP 1520331 A1 06-04-2005
			JP 3917156 B2 23-05-2007
			JP 2005520477 T 07-07-2005
			US 2004169975 A1 02-09-2004
DE 10035387	A1	07-02-2002	KEINE
US 2002118500	A1	29-08-2002	KEINE