



(21)申請案號：100144041

(22)申請日：中華民國 100 (2011) 年 11 月 30 日

(51)Int. Cl.：

*H01B5/14 (2006.01)**C23C14/08 (2006.01)*

(71)申請人：群創光電股份有限公司 (中華民國) INNOLUX CORPORATION (TW)

苗栗縣竹南鎮新竹科學工業園區科學路 160 號

(72)發明人：賴思維 LAI, SZU WEI (TW)

(74)代理人：祁明輝；林素華；涂綺玲

(56)參考文獻：

TW I326920

TW 201024437A

審查人員：吳漢傑

申請專利範圍項數：17 項 圖式數：8 共 19 頁

(54)名稱

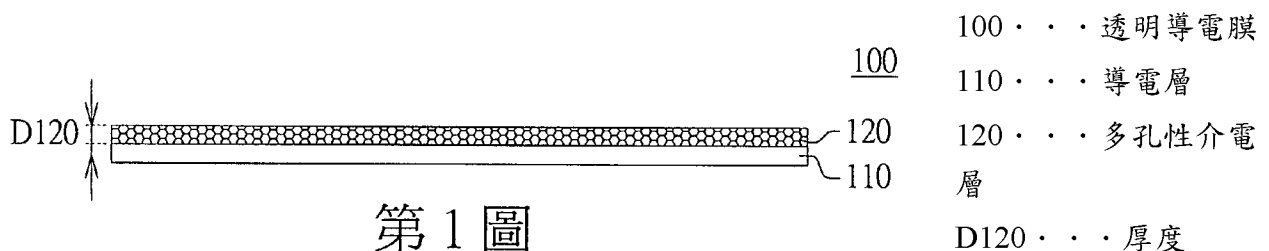
透明導電膜及應用其之電子裝置

TRANSPARENT CONDUCTIVE FILM AND ELECTRONIC DEVICE USING THE SAME

(57)摘要

一種透明導電膜及應用其之電子裝置。透明導電膜包括一導電層及一多孔性介電層(porous dielectric layer)。多孔性介電層設置於導電層上。

A transparent conductive film and an electronic device using the same are provided. The transparent conductive film includes a conductive layer and a porous dielectric layer. The porous dielectric layer is disposed on the conductive layer.



發明專利說明書

公告本

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100144041

※申請日：100.11.30

※IPC分類：

H01B 5/4 (2006.01)

C23C 14/08 (2006.01)

## 一、發明名稱：(中文/英文)

透明導電膜及應用其之電子裝置/TRANSPARENT  
CONDUCTIVE FILM AND ELECTRONIC DEVICE USING THE SAME

## 二、中文發明摘要：

一種透明導電膜及應用其之電子裝置。透明導電膜包括一導電層及一多孔性介電層 (porous dielectric layer)。多孔性介電層設置於導電層上。

## 三、英文發明摘要：

A transparent conductive film and an electronic device using the same are provided. The transparent conductive film includes a conductive layer and a porous dielectric layer. The porous dielectric layer is disposed on the conductive layer.

## 四、指定代表圖：

(一)本案指定代表圖為：第1圖。

(二)本代表圖之元件符號簡單說明：

100：透明導電膜

110：導電層

TW7973PA

120：多孔性介電層

D120：厚度

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

## 六、發明說明：

### 【發明所屬之技術領域】

本發明是有關於一種導電膜及應用其之電子裝置，且特別是有關於一種透明導電膜及應用其之電子裝置。

### 【先前技術】

隨著顯示技術及觸控技術的進步，各式顯示裝置及觸控裝置不斷推陳出新。為了達到良好的畫面顯示效果，顯示裝置及觸控裝置通常會採用透明導電膜來作為驅動電極或參考電極。

在廣泛應用透明導電膜的同時，研究人員發現透明導電膜經常會產生反光或炫光的現象，造成使用者觀看畫面的不舒服，嚴重影響產品的品質。

因此，如何研發出一種透明導電膜，使其具有抗反射或防炫光的效果，實為目前技術發展之一重要方向。

### 【發明內容】

本發明係有關於一種透明導電膜及應用其之電子裝置，其利用多孔性介電層來降低全反射比率並使外界光線散射，使得透明導電膜具有抗反射或防炫光的效果。

根據本發明之一方面，提出一種透明導電膜。透明導電膜包括一導電層及一多孔性介電層(porous dielectric layer)。多孔性介電層設置於導電層上。

根據本發明之另一方面，提出一種電子裝置。電子裝置包括一第一基板、一透明導電膜及一第二基板。透明導

電膜設置於第一基板上。透明導電膜包括一導電層及一多孔性介電層 (porous dielectric layer)。多孔性介電層設置於導電層上。第二基板平行於第一基板。

為讓本發明之上述內容能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下：

### 【實施方式】

以下係提出實施例進行詳細說明，其利用多孔性介電層來降低全反射比率並使外界光線散射，使得透明導電膜具有抗反射或防炫光的效果。然而，實施例僅用以作為範例說明，並不會限縮本發明欲保護之範圍。此外，實施例中之圖式係省略部份元件，以清楚顯示本發明之技術特點。

#### 第一實施例

請參照第 1~2 圖，第 1 圖繪示第一實施例之透明導電膜 100 之示意圖，第 2 圖繪示多孔性介電層 (porous dielectric layer) 120 之立體圖。透明導電膜 100 包括一導電層 110 及一多孔性介電層 120。導電層 110 係為透明狀且具有導電性，例如是銦錫氧化物 (indium tin oxide, ITO) 或銦鋅氧化物 (indium zinc oxide, IZO)。此類型的導電層 110 係可應用於顯示面板及觸控面板。

多孔性介電層 120 設置於導電層 110 上，多孔性介電層 120 之材質例如是氧化鋁。多孔性介電層 120 具有數個空心孔 121，此些空心孔 121 可以是不規則分佈或者是規

則分佈。

氧化鋁的折射率係為 1.76，空心孔 121 內的空氣之折射率為 1.0，因此多孔性介電層 120 之等效折射率將介於 1.0 至 1.76 之間。調整多孔性介電層 120 之空心孔 121 的數量或大小可以調整多孔性介電層 120 之等效折射率。

導電層 110 以銦錫氧化物 (ITO) 為例時，其折射率為 1.8~2.1。外界光線穿越透明導電膜 100 時，依序經過折射率為 1.0 的空氣、折射率為 1.0 至 1.76 的多孔性介電層 120 及折射率為 1.8~2.1 的導電層 110，因此大部分的光線將被折射，進而有效地降低光線全反射的比率，達到抗反射的效果。

此外，調整多孔性介電層 120 之厚度 D120，也可獲得不同的折射效果，以進一步調整抗反射的效果。在本實施例中，多孔性介電層 120 之厚度 D120 係為 80~120 奈米 (nm)。

以下更進一步以流程圖說明如何於導電層 110 上形成多孔性介電層 120。請參照第 3A~3D 圖，其繪示透明導電膜 100 之製造方法的流程圖。首先，於第 3A 圖中，提供一基板 130，基板 130 例如是一硬鍍膜 (HC PET)。

接著，如第 3B 圖所示，形成導電層 110 於基板 130 上。導電層 110 例如是採用凝膠法、磁控濺射法來形成於基板 130 上。在一實施例中，導電層 110 亦可於此步驟進行圖案化製程。

然後，如第 3C 圖所示，形成一金屬層 120' 於導電層 110 上。金屬層 120' 例如是採用電鍍、濺鍍之方式形

成於導電層 110 上。在本實施例中，金屬層 120' 之材質係為鋁 (Al)。

接著，如第 3D 圖所示，以導電層 110 為一陽極，陽極氧化 (anodic oxidation) 金屬層 120'，以形成多孔性介電層 120。陽極氧化為一種電化學反應，在合適的電解液中，透過導電層 110 將金屬層 120' 當作陽極，石墨棒作為陰極。電解液則提供氧離子使陽極的金屬層 120' 形成多孔性介電層 120，同時伴隨氫氣在陰極生成。

在此步驟中，適當的控制電流大小、反應時間、電解液濃度、電解液成分等可以有效控制多孔性介電層 120 之空心孔 121 (繪示於第 2 圖) 的大小與數量。

如上所述，本實施例之多孔性介電層 120 並不是透過額外貼附膜的方式來形成，而是在導電層 110 上透過陽極氧化的方式來直接形成多孔性介電層 120，其製程複雜度低、材料成本可大幅降低、且厚度亦可大幅降低。

此外，本實施例之多孔性介電層 120 也不是透過塗佈顆粒狀結構之方式來形成，而是在導電層 110 上直接形成一體成型的多孔性介電層 120。相較於顆粒狀結構，一體成型的多孔性介電層 120 與導電層 110 之結合面積較大，因此與導電層 110 之結合強度相當的高。

此外，相較於顆粒狀結構，一體成型的多孔性介電層 120 不容易散開或裂開，因此多孔性介電層 120 之內部結合力相當的高。

綜上所述，本實施例之透明導電膜 100 係利用多孔性介電層 120 來降低全反射比率，使得透明導電膜 100 具有

TW7973PA

抗反射的效果。並且本實施例之透明導電膜 100 之製造方法係透過陽極氧化之方式來形成多孔性介電層 120，使得結合強度增加、製程複雜度降低、材料成本降低且厚度也可降低。

## 第二實施例

請參照第 4 圖，其繪示第二實施例之透明導電膜 200 之示意圖。本實施例之透明導電膜 200 與第一實施例之透明導電膜 100 不同之處在於多孔性介電層 220，其餘相同之處不再重複敘述。

如第 4 圖所示，本實施例之多孔性介電層 220 包括數個團聚塊 222。各個團聚塊 222 間隔一間隙 G。此些團聚塊 222 係整面地形成於導電層 210 及基板 230 之上。每一團聚塊 222 之內部含有數個空心孔洞。團聚塊 222 之尺寸相當的微小，在本實施例中，團聚塊 222 之直徑 D222 係為 1~8 微米 (um)。適當地控制陽極氧化之電流大小、反應時間、電解液濃度、電解液成分可以有效地控制團聚塊 222 之尺寸。

外界光線射入團聚塊 222 或射入間隙 G 將產生不同的散射效果。因此，外界光線進入透明導電膜 200 時，炫光的現象可以有效的減少。

## 第三實施例

請參照第 5 圖，其繪示第三實施例之透明導電膜 300 之示意圖。本實施例之透明導電膜 300 與第一實施例之透



明導電膜 100 不同之處在於導電層 310 及多孔性介電層 320 係為圖案化結構，其餘相同之處不再重複敘述。

如第 5 圖所示，本實施例之導電層 310 係為圖案化結構。多孔性介電層 320 可以選擇性披覆的方式皆設置於圖案化之導電層 310 上，而沒有設置於基板 330 上，並暴露出部份之基板 330 的表面。

以基板 330 之材質為玻璃為例，玻璃的折射率約為 1.5~1.6。導電層 310 的折射率則為 1.8~2.1。在基板 330 與導電層 310 之折射率差異大的情況下，外界光線進入導電層 310 與直接進入基板 330 所產生的反射光強度差異則較大，容易在外觀上形成蝕刻痕。

本實施例在導電層 310 上披覆折射率為 1.0~1.76 的多孔性介電層 320，所以外界光線進入多孔性介電層 320 與直接進入基板 330 所產生的反射光強度變得接近，進而使得蝕刻痕變得不明顯。

#### 第四實施例

請參照第 6 圖，其繪示第四實施例之電子裝置 4000 之示意圖。本實施例之電子裝置 4000 係可採用第一實施例之透明導電膜 100 之設計或第二實施例之透明導電膜 200 之設計。以下係以採用第二實施例之透明導電膜 200 之設計為例作說明。

本實施例之電子裝置 4000 包括一第一基板 4100、一透明導電膜 4200、一第二基板 4300、二透明感應膜 4410、4420 及一保護板 4500。透明導電膜 4200 設置於第一基板

TW7973PA

4100 上。第二基板 4300 平行於第一基板 4100。

透明感應膜 4410、4420 設置於第二基板 4300 之相對的二表面上，透明感應膜 4410 與透明感應膜 4420 均為線狀電極（例如是相互垂直的 X 軸向電極及 Y 軸向電極）。第二基板 4300 與透明感應膜 4410、4420 係為一觸控面板。保護板 4500 設置於透明導電膜 4200 外。

透明導電膜 4200 包括導電層 4210 及多孔性介電層 4220。導電層 4210 係為一屏蔽（shielding）電極。本實施例之透明導電膜 4200 採用團聚塊之設計，藉以同時達到抗反射效果及防炫光的效果。

#### 第五實施例

請參照第 7 圖，其繪示第五實施例之電子裝置 5000 之示意圖。本實施例之電子裝置係可採用第三實施例之透明導電膜 300 之設計。

本實施例之電子裝置 5000 係為一觸控面板，該觸控面板例如是薄膜式（Film type）或玻璃式（Glass type）觸控面板，其中玻璃式觸控面板例如是單面鍍膜（Single-sided ITO, SITO）、雙面鍍膜（Double-sided ITO, DITO）、觸控保護玻璃模組（Window in integrated sensor, WIS）。單面鍍膜係指於基板之單一表面形成 X 及 Y 電極，雙面鍍膜係指於基板之相對兩個表面分別形成 X、Y 電極，觸控保護玻璃模組則是指直接於保護玻璃之一側面上形成 X 及 Y 電極。本實施例係以薄膜式（Film type）觸控面板為例。電子裝置 5000 包括一第一基板 5100、一透明導電膜

TW7973PA

5200、一第二基板 5300、一透明導電膜 5400 及一保護板 5500。透明導電膜 5200 設置於第一基板 5100 上。第二基板 5300 平行於第一基板 5100。透明導電膜 5400 設置於第二基板 5300 上。保護板 5500 設置於透明導電膜 5200 之上。

透明導電膜 5200、5400 分別包括導電層 5210、5410 及多孔性介電層 5220、5420。導電層 5210、5410 均為線狀電極（例如是相互垂直的 X 軸向電極及 Y 軸向電極）。本實施例之多孔性介電層 5220 及 5420 採用選擇性披覆之設計，藉以同時達到抗反射效果及避免蝕刻痕的問題。

在一實施例中，可以僅在其中一導電層 5210、5410 上方形成多孔性介電層（例如是多孔性介電層 5220 或者多孔性介電層 5420）。也就是說只要至少其中之一導電層 5210、5410 上方形成有多孔性介電層即不脫離本發明所屬技術範圍。

## 第六實施例

請參照第 8 圖，其繪示第六實施例之電子裝置 6000 之示意圖。本實施例之電子裝置 6000 係可採用第一實施例之透明導電膜 100 之設計或第二實施例之透明導電膜 200 之設計。以下係以採用第二實施例之透明導電膜 200 為例作說明。

本實施例之電子裝置 6000 係為一電子紙顯示面板。電子裝置 6000 包括一第一基板 6100、一透明導電膜 6200、一第二基板 6300、一畫素電極膜 6400、一電泳結

TW7973PA

構層 6500、一保護層 6600 及一透明光學膠 (Optically Clear Adhesive, OCA) 6700。透明導電膜 6200 設置於第一基板 6100 之一側，保護層 6600 及透明光學膠 6700 設置於第一基板 6100 之另一側。透明導電膜 6200 包括導電層 6210 及多孔性介電層 6220。導電層 6210 係為一參考電極。第二基板 6300 平行於第一基板 6100。畫素電極膜 6400 設置於第二基板 6300 上。電泳結構層 6500 設置於第一基板 6100 及第二基板 6300 之間。電泳結構層 6500 例如是包括數個電泳膠囊或電泳微杯。在本實施例中，電泳結構層 6500 係以電泳膠囊為例作說明。

本實施例之多孔性介電層 6220 採用團聚塊之設計，藉以同時達到抗反射效果及避免蝕刻痕的問題。

綜上所述，雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明。本發明所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾。因此，本發明之保護範圍當視後附之申請專利範圍所界定者為準。

#### 【圖式簡單說明】

第 1 圖繪示第一實施例之透明導電膜之示意圖。

第 2 圖繪示多孔性介電層之立體圖。

第 3A~3D 圖繪示透明導電膜之製造方法的流程圖。

第 4 圖繪示第二實施例之透明導電膜之示意圖。

第 5 圖繪示第三實施例之透明導電膜之示意圖。

第 6 圖繪示第四實施例之電子裝置之示意圖。

第 7 圖繪示第五實施例之電子裝置之示意圖。

第 8 圖繪示第六實施例之電子裝置之示意圖。

【主要元件符號說明】

100、200、300、4200、5200、5400、6200：透明導電膜

110、210、310、4210、5210、5410、6210：導電層

120、220、320、4220、5220、5420、6220：多孔性介電層

120'：金屬層

121：空心孔

130、230、330：基板

222：團聚塊

4000、5000、6000：電子裝置

4100、5100、6100：第一基板

4300、5300、6300：第二基板

4410、4420：透明感應膜

4500、5500：保護板

6400：畫素電極膜

6500：電泳結構層

6600：保護層

6700：透明光學膠

D120：厚度

D222：直徑

G：間隙

## 七、申請專利範圍：

1. 一種透明導電膜，包括：

一導電層；以及

一多孔性介電層 (porous dielectric layer)，設置於該導電層上，其中該多孔性介電層包括複數個空心孔。

2. 如申請專利範圍第1項所述之透明導電膜，其中該多孔性介電層之材質係為氧化鋁。

3. 如申請專利範圍第1項所述之透明導電膜，其中該多孔性介電層包括複數個團聚塊，各該團聚塊間隔一間隙。

4. 如申請專利範圍第3項所述之透明導電膜，其中各該團聚塊之直徑係為1~8微米 (um)。

5. 如申請專利範圍第1項所述之透明導電膜，其中該多孔性介電層之厚度係為80~120奈米 (nm)。

6. 如申請專利範圍第1項所述之透明導電膜，其中該導電層設置於一基板上，該導電層係為圖案化結構，該多孔性介電層皆設置於圖案化之該導電層上，並暴露出部份之該基板的表面。

7. 一種電子裝置，包括：

一第一基板；

一透明導電膜，設置於該第一基板上，該透明導電膜

包括：

一導電層；及

一多孔性介電層 (porous dielectric layer)，設置於該導電層上，其中該多孔性介電層包括複數個空心

孔；以及

一第二基板，平行於該第一基板。

8. 如申請專利範圍第7項所述之電子裝置，其中該多孔性介電層之材質係為氧化鋁。

9. 如申請專利範圍第7項所述之電子裝置，其中該多孔性介電層包括複數個團聚塊，各該團聚塊間隔一間隙。

10. 如申請專利範圍第9項所述之電子裝置，其中各該團聚塊之直徑係為1~8微米(um)。

11. 如申請專利範圍第7項所述之電子裝置，其中該多孔性介電層之厚度係為80~120奈米(nm)。

12. 如申請專利範圍第7項所述之電子裝置，其中該導電層設置於該第一基板上，該導電層係為圖案化結構，該多孔性介電層皆設置於圖案化之該導電層上，並暴露出部份之該第一基板的表面。

13. 如申請專利範圍第7項所述之電子裝置，其中該電子裝置係為一觸控面板，該導電層係為一屏蔽(shielding)電極。

14. 如申請專利範圍第7項所述之電子裝置，其中該電子裝置係為一觸控面板，該導電層係為一線狀電極。

15. 如申請專利範圍第7項所述之電子裝置，其中該電子裝置係為一電子紙顯示面板，該電子裝置更包括：

一電泳結構層，設置於該第一基板及該第二基板之間；以及

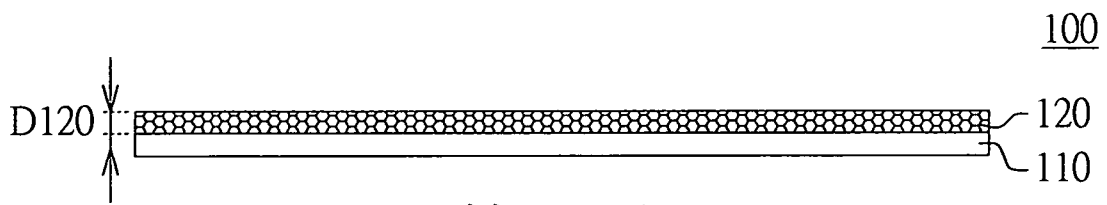
一畫素電極膜，設置於該第二基板上，該導電層係為

一參考電極。

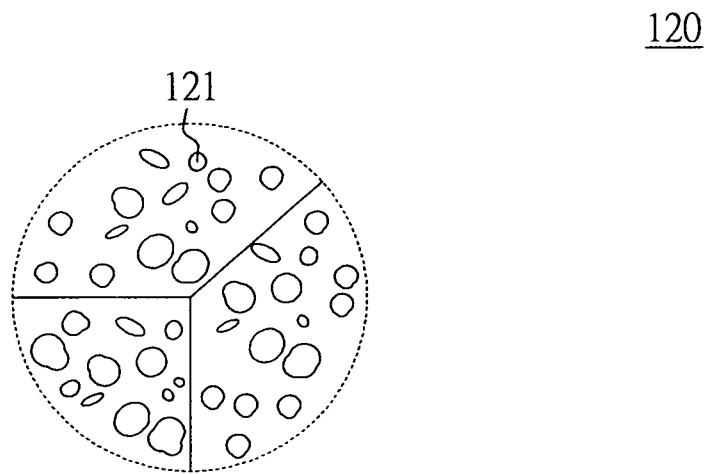
16. 一種透明導電膜之製造方法，包括：  
提供一基板；  
形成一導電層於該基板上；  
形成一金屬層於該導電層上；以及  
以該導電層為一陽極，陽極氧化(anodic oxidation)  
該金屬層，以形成一多孔性介電層，其中該多孔性介電層  
包括複數個空心孔。

17. 如申請專利範圍第16項所述之透明導電膜之製  
造方法，其中在提供該金屬層之步驟中，該金屬層係為鋁  
(Al)。

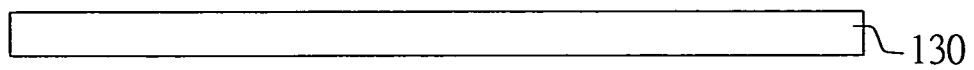




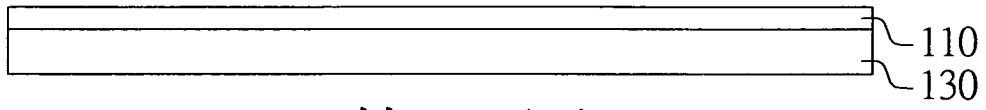
第 1 圖



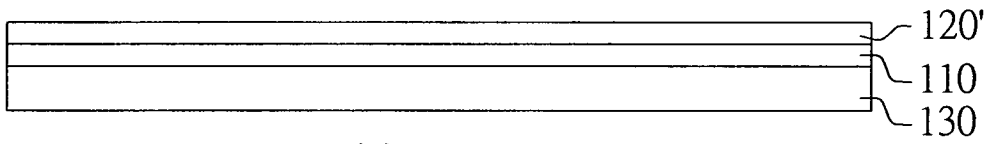
第 2 圖



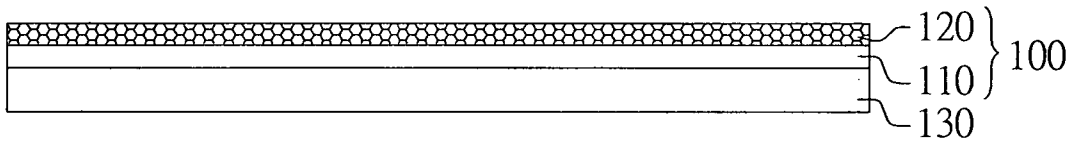
第 3A 圖



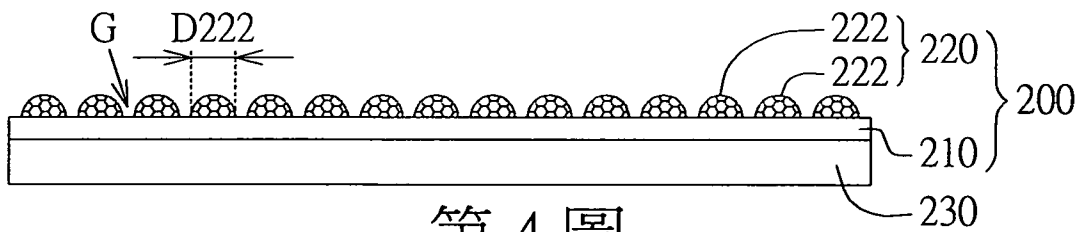
第 3B 圖



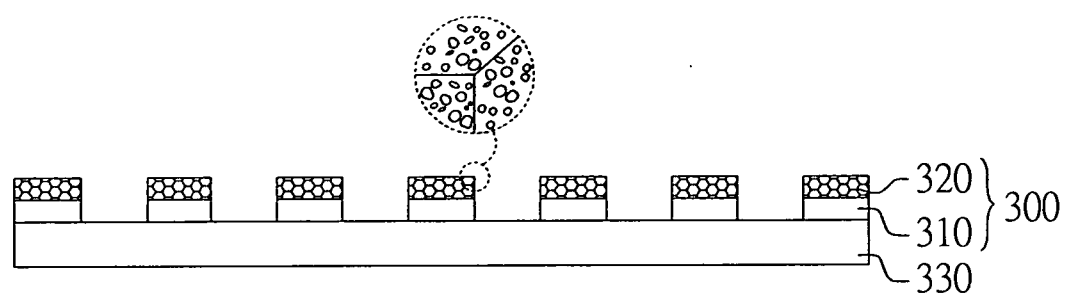
第 3C 圖



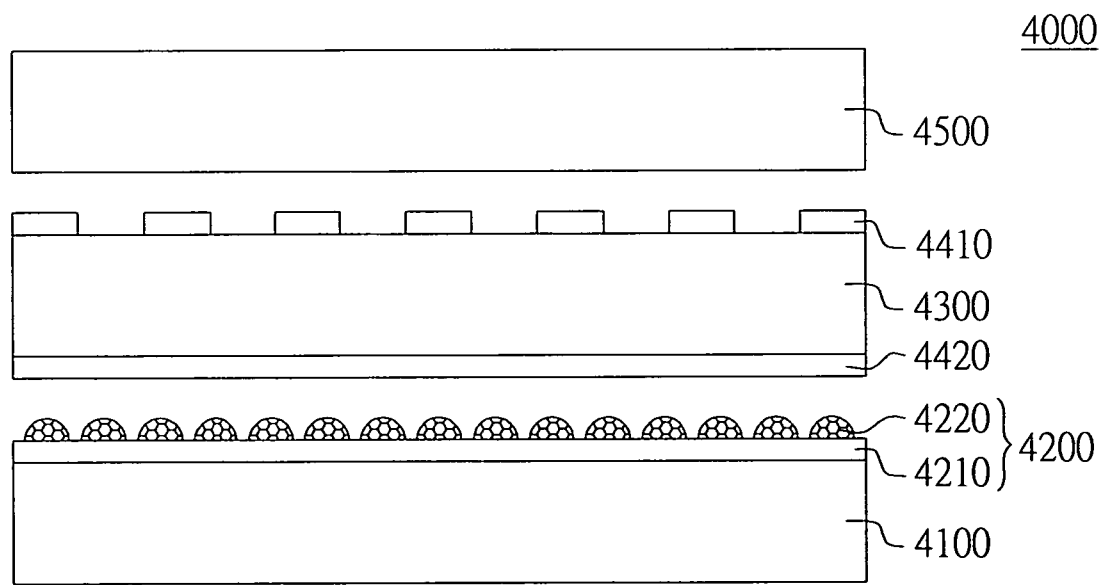
第 3D 圖



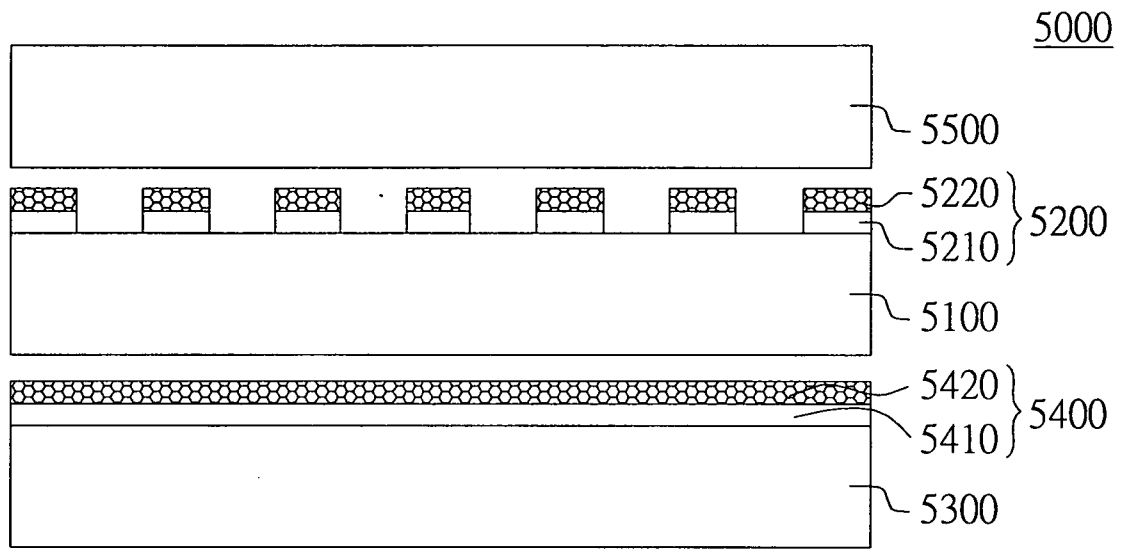
第 4 圖



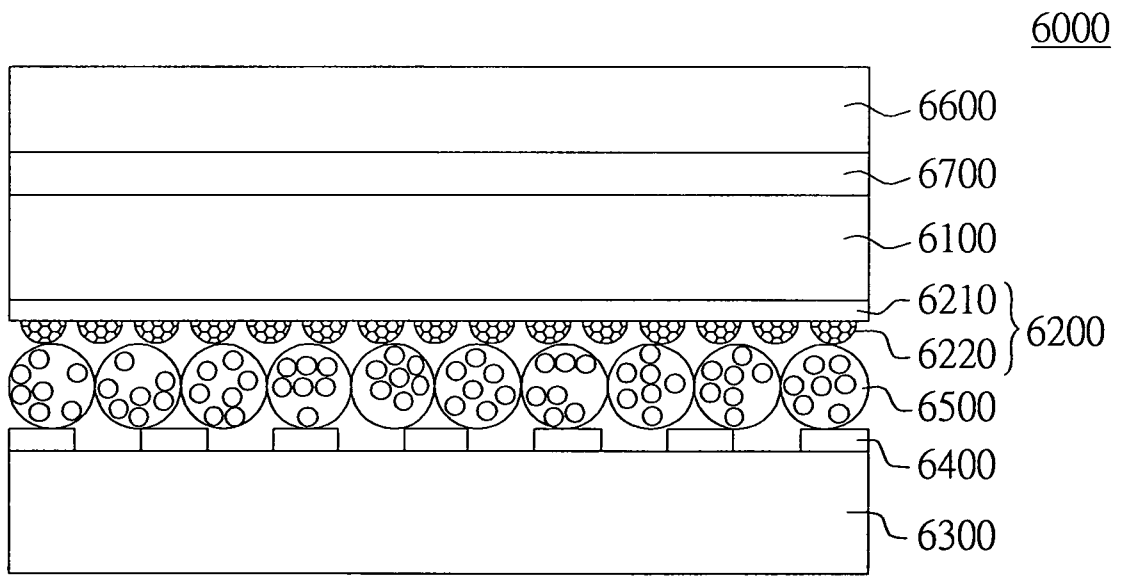
第 5 圖



第 6 圖



第 7 圖



第 8 圖