



# (12) 实用新型专利

(10) 授权公告号 CN 222016532 U

(45) 授权公告日 2024. 11. 15

(21) 申请号 202420282391.X

H03L 7/093 (2006.01)

(22) 申请日 2024.02.05

H03L 7/085 (2006.01)

(73) 专利权人 思特威(上海)电子科技股份有限公司

H03L 7/099 (2006.01)

H03L 7/18 (2006.01)

地址 200120 上海市浦东新区自由贸易试验区祥科路111号3号楼6楼612室

(ESM) 同样的发明创造已同日申请发明专利

(72) 发明人 王运琦 汤黎明

(74) 专利代理机构 深圳中一联合知识产权代理有限公司 44414

专利代理师 李艳丽

(51) Int. Cl.

H03L 7/089 (2006.01)

H02M 3/07 (2006.01)

H02M 1/00 (2007.01)

H02M 1/088 (2006.01)

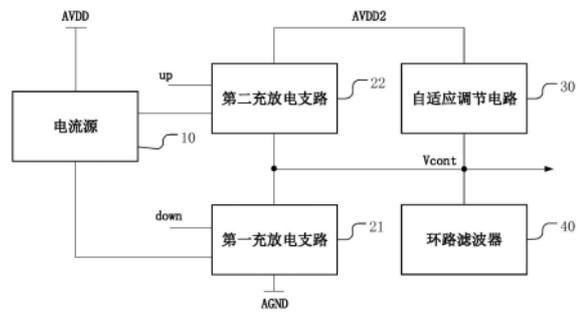
权利要求书2页 说明书6页 附图5页

## (54) 实用新型名称

一种电荷泵及锁相环电路

## (57) 摘要

本实用新型描述了一种用于锁相环电路的电荷泵,包括:电流源,连接于第一电源电压,用于为电荷泵提供参考电流;第一充放电支路,一端接地,并受控于下拉脉冲信号输出放电电流;第二充放电支路,连接于第一充放电支路与第二电源电压之间,并受控于上拉脉冲信号输出充电电流;环路滤波器,连接于第一充放电支路和第一充放电支路,其电压输出端构成电荷泵的输出端;自适应调节电路,连接于电荷泵的输出端与第二充放电支路之间,用于根据电荷泵的输出电压信号,输出第二电源电压至第二充放电支路,以调节电荷泵的输出电压信号的大小并输出。本申请通过引入自适应调节电路消除电荷泵中充放电电路的电流失配问题,从而实现电荷泵的输出低杂散的要求。



1. 一种用于锁相环电路的电荷泵,可基于放电电流和充电电流输出电压信号,其特征在于,所述电荷泵包括:

电流源,连接于第一电源电压,用于为第一充放电支路和第二充放电支路提供参考电流;

所述第一充放电支路,一端接地,并受控于下拉脉冲信号输出所述放电电流;

所述第二充放电支路,连接于所述第一充放电支路与第二电源电压之间,并受控于上拉脉冲信号输出所述充电电流;

环路滤波器,连接于所述第一充放电支路和所述第二充放电支路,其电压输出端构成所述电荷泵的输出端,用于根据所述充电电流或放电电流输出所述电荷泵的输出电压信号;

自适应调节电路,连接于所述电荷泵的输出端与所述第二充放电支路之间,用于根据所述电荷泵的输出电压信号,输出所述第二电源电压至所述第二充放电支路,以调节所述电荷泵的输出电压信号的大小并输出。

2. 如权利要求1所述的电荷泵,其特征在于,

所述第一充放电支路包括放电电路和第一支路开关,所述放电电路连接于所述电流源,所述第一支路开关连接于地与所述放电电路之间,并受控于所述下拉脉冲信号以对所述放电电路进行放电;

所述第二充放电支路包括充电电路和第二支路开关,所述充电电路连接于所述电流源,所述第二支路开关连接于所述第二电源电压与所述充电电路之间,受控于所述上拉脉冲信号以对所述充电电路进行充电。

3. 如权利要求2所述的电荷泵,其特征在于,所述放电电路包括共栅的第一NMOS管、第二NMOS管以及第三NMOS管,所述第一NMOS管的漏极与所述电流源以及所述第一NMOS管的栅极相连,所述第二NMOS管和所述第三NMOS管的漏极与所述充电电路相连;

所述第一支路开关包括源极接地的第四NMOS管、第五NMOS管以及第六NMOS管,所述第四NMOS管的漏极与所述第一NMOS管的源极连接,所述第四NMOS管的栅极与所述第五NMOS管的栅极连接,所述第五NMOS管的漏极与所述第二NMOS管的源极连接,所述第六NMOS管的栅极接收所述下拉脉冲信号,所述第六NMOS管的漏极与所述第三NMOS管的源极连接。

4. 如权利要求3所述的电荷泵,其特征在于,所述充电电路包括共栅的第一PMOS管和第二PMOS管,所述第一PMOS管的漏极与所述第二NMOS管的漏极以及所述第一PMOS管的栅极相连,所述第二PMOS管的漏极与所述第三NMOS管的漏极相连;

所述第二支路开关包括第三PMOS管和第四PMOS管,所述第三PMOS管和所述第四PMOS管的源极连接所述第二电源电压,所述第三PMOS管的漏极与所述第一PMOS管的源极连接,所述第三PMOS管的栅极接地,所述第四PMOS管的栅极接收上拉脉冲信号,所述第四PMOS管的漏极与所述第二PMOS管的源极连接。

5. 如权利要求1所述的电荷泵,其特征在于,所述电荷泵还包括:

第一选择电路,所述第一选择电路包括第一开关管和第二开关管;

所述第一开关管连接于所述电荷泵的输出端,用于根据控制信号导通或关断,以将所述电荷泵的输出电压信号输出至压控振荡器;

所述第二开关管连接于所述电荷泵的输出端和所述自适应调节电路之间,用于根据控

制信号导通或关断,以将所述电荷泵的输出电压信号输入至所述自适应调节电路。

6.如权利要求1-5任一项所述的电荷泵,其特征在于,所述自适应调节电路包括:

升压电路,所述升压电路用于输出参考电压;

功率开关,与所述升压电路连接,其输出端的电压随受控端的电压变化而变化;

比较电路,与所述升压电路和所述功率开关相连,并接收所述电荷泵的输出电压信号,用于根据所述功率开关的输出端的电压与所述电荷泵的输出电压信号,反馈调节所述功率开关的输出端的电压;

第二选择电路,一端连接所述第一电源电压,另一端连接所述功率开关的输出端,用于根据控制信号选择性输出所述第一电源电压或所述功率开关的输出端的电压,以作为所述第二电源电压。

7.如权利要求6所述的电荷泵,其特征在于,所述比较电路包括:

电压采样电路,包括第一采样电阻和第二采样电阻,所述第一采样电阻的第一端与所述功率开关的输出端连接,所述第一采样电阻的第二端和所述第二采样电阻的第一端共接构成所述电压采样电路的信号输出端,所述第二采样电阻的第二端接地;

比较器,其正相输入端接收所述电荷泵的输出电压信号,其反相输入端与所述电压采样电路的输出端连接,其输出端输出比较电压至所述功率开关的受控端。

8.如权利要求6所述的电荷泵,其特征在于,所述第二选择电路包括第三开关管和第四开关管,所述第三开关管的一端连接所述第一电源电压,另一端作为输出端,以在导通状态将所述第一电源电压作为所述第二电源电压输出,所述第四开关管的一端连接所述功率开关的输出端,另一端作为输出端,以在导通状态将所述功率开关的输出端的输出电压作为所述第二电源电压输出。

9.如权利要求6所述的电荷泵,其特征在于,所述功率开关为NMOS管;或者,所述功率开关为PMOS管。

10.一种锁相环电路,其特征在于,包括:

鉴频鉴相器,基于参考时钟信号和反馈时钟信号的相位差和频率差,输出上拉脉冲信号和下拉脉冲信号;

如权利要求1-9任一项所述的电荷泵,连接于所述鉴频鉴相器,基于所述上拉脉冲信号或下拉脉冲信号,输出相应的充电电流或放电电流,并基于所述充电电流或放电电流输出电荷泵的输出电压信号;

压控振荡器,连接于所述电荷泵,基于所述电荷泵的输出电压信号输出时钟信号;

分频器,一端连接所述压控振荡器,另一端连接于所述鉴频鉴相器,以将所述压控振荡器输出的时钟信号分频后输出所述反馈时钟信号至所述鉴频鉴相器。

## 一种电荷泵及锁相环电路

### 技术领域

[0001] 本实用新型涉及集成电路设计领域,特别是涉及一种电荷泵及包含该电荷泵的锁相环电路。

### 背景技术

[0002] 锁相环(PLL)电路存在于各种高频应用中,从简单的时钟净化电路到用于高性能无线电通信链路的本振,以及矢量网络分析仪中的超快开关频率合成器。图1为一种典型的电荷泵锁相环结构,其工作原理为:压控振荡器(VCO)产生的振荡信号经过分频器( $/N$ )后,频率被除以 $N$ 倍,通过鉴频鉴相器(PFD)与参考时钟进行相位与频率的比较,并根据可能存在的相位误差产生一个上拉信号up或下拉信号down,并由电荷泵(CP)产生相应的电流,经环路滤波器(LPF)转换为电压的变化,用以驱动压控振荡器的控制电压升高或者降低,从而实现负反馈调节以达到输出稳定的倍频时钟信号。

### 实用新型内容

[0003] 有鉴于此,本实用新型提供一种电荷泵及包含该电荷泵的锁相环电路。

[0004] 本实用新型提供了一种用于锁相环电路的电荷泵,可基于放电电流和充电电流输出电压信号,电荷泵包括:电流源,连接于第一电源电压,用于为第一充放电支路和第二充放电支路提供参考电流;第一充放电支路,一端接地,并受控于下拉脉冲信号输出放电电流;第二充放电支路,连接于第一充放电支路与第二电源电压之间,并受控于上拉脉冲信号输出充电电流;环路滤波器,连接于第一充放电支路和第二充放电支路,其电压输出端构成电荷泵的输出端,用于根据充电电流或放电电流输出电荷泵的输出电压信号;自适应调节电路,连接于电荷泵的输出端与第二充放电支路之间,用于根据电荷泵的输出电压信号,输出第二电源电压至第二充放电支路,以调节电荷泵的输出电压信号的大小并输出。

[0005] 可选的,第一充放电支路包括放电电路和第一支路开关,放电电路连接于电流源,第一支路开关连接于地与放电电路之间,并受控于下拉脉冲信号以对放电电路进行放电;第二充放电支路包括充电电路和第二支路开关,充电电路连接于电流源,第二支路开关连接于第二电源电压与充电电路之间,受控于上拉脉冲信号以对充电电路进行充电。

[0006] 可选的,放电电路包括共栅的第一NMOS管、第二NMOS管以及第三NMOS管,第一NMOS管的漏极与电流源以及第一NMOS管的栅极相连,第二NMOS管和第三NMOS管的漏极与充电电路相连;第一支路开关包括源极接地的第四NMOS管、第五NMOS管以及第六NMOS管,第四NMOS管的漏极与第一NMOS管的源极连接,第四NMOS管的栅极与第五NMOS管的栅极连接,第五NMOS管的漏极与第二NMOS管的源极连接,第六NMOS管的栅极接收下拉脉冲信号,第六NMOS管的漏极与第三NMOS管的源极连接。

[0007] 可选的,充电电路包括共栅的第一PMOS管和第二PMOS,第一PMOS管的漏极与第二NMOS管的漏极以及第一PMOS管的栅极相连,第二PMOS管的漏极与第三NMOS管的漏极相连;第二支路开关包括第三PMOS管和第四PMOS管,第三PMOS管和第四PMOS管的源极连接第二电

源电压,第三PMOS管的漏极与第一PMOS管的源极连接,第三PMOS管的栅极接地,第四PMOS管的栅极接收上拉脉冲信号,第四PMOS管的漏极与第二PMOS管的源极连接。

[0008] 可选的,电荷泵还包括:第一选择电路,第一选择电路包括第一开关管和第二开关管;第一开关管连接于电荷泵的输出端,用于根据控制信号导通或关断,以将电荷泵的输出电压信号输出至压控振荡器;第二开关管连接于电荷泵的输出端和自适应调节电路之间,用于根据控制信号导通或关断,以将电荷泵的输出电压信号输入至自适应调节电路。

[0009] 可选的,自适应调节电路包括:升压电路,升压电路用于输出参考电压;功率开关,与升压电路连接,其输出端的电压随受控端的电压变化而变化;比较电路,与升压电路和功率开关相连,并接收电荷泵的输出电压信号,用于根据功率开关的输出端的电压与电荷泵的输出电压信号,反馈调节功率开关的输出端的电压;第二选择电路,一端连接第一电源电压,另一端连接功率开关的输出端,用于根据控制信号选择性输出第一电源电压或功率开关的输出端的电压,以作为第二电源电压。

[0010] 可选的,比较电路包括:电压采样电路,包括第一采样电阻和第二采样电阻,第一采样电阻的第一端与功率开关的输出端连接,第一采样电阻的第二端和第二采样电阻的第一端共接构成电压采样电路的信号输出端,第二采样电阻的第二端接地;比较器,其正相输入端接收电荷泵的输出电压信号,其反相输入端与电压采样电路的输出端连接,其输出端输出比较电压至功率开关的受控端。

[0011] 可选的,第二选择电路包括第三开关管和第四开关管,第三开关管的一端连接第一电源电压,另一端作为输出端,以在导通状态将第一电源电压作为第二电源电压输出,第四开关管的一端连接功率开关的输出端,另一端作为输出端,以在导通状态将功率开关的输出端的输出电压作为第二电源电压输出。

[0012] 可选的,功率开关为NMOS管;或者,功率开关为PMOS管。

[0013] 本实用新型还提供了一种锁相环电路,包括:鉴频鉴相器,基于参考时钟信号和反馈时钟信号的相位差和频率差,输出上拉脉冲信号和下拉脉冲信号;电荷泵,连接于鉴频鉴相器,基于上拉脉冲信号或下拉脉冲信号,输出相应的充电电流或放电电流,并基于充电电流或放电电流输出电荷泵的输出电压信号;压控振荡器,连接于电荷泵,基于电荷泵的输出电压信号输出时钟信号;分频器,一端连接压控振荡器,另一端连接于鉴频鉴相器,以将压控振荡器输出的时钟信号分频后输出反馈时钟信号至鉴频鉴相器。

[0014] 与现有技术相比,本实用新型至少具有如下突出的优点:

[0015] 在本申请中,通过将电荷泵的输出电压信号引入自适应调节电路中,且自适应调节电路根据电荷泵的输出电压信号值输出与其呈一定比例的第二电源电压至第二充放电支路,以调节充电电流和放电电流,进而消除电荷泵中充放电电路的电流失配问题,从而实现电荷泵的输出低杂散的要求。

## 附图说明

[0016] 图1是现有技术中一种典型的电荷泵锁相环结构;

[0017] 图2是常见的一种电荷泵的结构示意图;

[0018] 图3是图2所示电荷泵电流失配时环路锁定关键节点波形;

[0019] 图4是本申请提供的一种电荷泵的电结构示意图;

- [0020] 图5是本申请提供的另一种电荷泵的电结构示意图；  
 [0021] 图6是本申请提供的又一种电荷泵的电结构示意图；  
 [0022] 图7是本申请提供的自适应调节电路的结构示意图；  
 [0023] 图8是本申请提供的自适应调节电路的具体结构示意图；  
 [0024] 图9是本申请提供的电荷泵内开关管控制信号示意图。

### 具体实施方式

[0025] 为使本实用新型的上述目的、特征和优点能够更为明显易懂，下面将结合附图和实施例对本实用新型做进一步说明。

[0026] 需要说明的是，在以下描述中阐述了具体细节以便于充分理解本实用新型。但是本实用新型能够以多种不同于在此描述的其它方式来实施，本领域技术人员可以在不违背本实用新型内涵的情况下做类似推广。因此本实用新型不受下面公开的具体实施方式的限制。

[0027] 图2是常见的一种电荷泵的结构示意图，当环路锁定时，up、down信号应为宽度相等的脉冲，从而不改变输出电压Vcont大小。图2中，CP电流主要由M3、M5决定，具体的，可表示为下式：

$$[0028] \quad I_{up} = \frac{1}{2} \mu_p C_{ox} \left( \frac{W}{L} \right)_{M5} (V_{GS5} - V_{TH5})^2 (1 + \lambda_p) V_{DS5} \text{-----} 1$$

$$[0029] \quad I_{down} = \frac{1}{2} \mu_n C_{ox} \left( \frac{W}{L} \right)_{M3} (V_{GS3} - V_{TH3})^2 (1 + \lambda_n) V_{DS3} \text{-----} 2$$

[0030] 从图2可知，输出电压Vcont是不确定的，特别是针对不同的输出频率，Vcont变化较大，而当Vcont变化时，则会影响到M3、M5的Vds，从而导致上拉下拉电流的失配。图3展示了图2所示电荷泵电流失配时环路锁定关键节点波形，如图所示，Vcont较低时，M5电流大于M3电流，从图中可知，由于电流失配，up、down信号脉宽不相等，最终导致Vcont节点抖动，引起了输出信号的杂散。

[0031] 基于以上技术问题，本申请提供了一种电荷泵的结构示意图，如图4所示，电荷泵可基于放电电流和充电电流输出电压信号，其中，电荷泵包括：电流源10，连接于第一电源电压AVDD，用于为第一充放电支路21和第二充放电支路22提供参考电流；

[0032] 第一充放电支路21，一端接地，并受控于下拉脉冲信号down输出放电电流 $I_{down}$ ；第二充放电支路22，连接于第一充放电支路21与第二电源电压AVDD2之间，并受控于上拉脉冲信号up输出充电电流 $I_{up}$ ；

[0033] 环路滤波器40，连接于第一充放电支路21和第二充放电支路22，其电压输出端构成电荷泵的输出端，用于根据充电电流 $I_{up}$ 或放电电流 $I_{down}$ 输出电荷泵的输出电压信号Vcont；

[0034] 自适应调节电路30，连接于电荷泵的输出端与第二充放电支路22之间，用于根据电荷泵的输出电压信号Vcont，输出第二电源电压AVDD2至第二充放电支路22，以调节电荷泵的输出电压信号Vcont的大小并输出。

[0035] 在本申请实施例中，通过将电荷泵的输出电压信号Vcont引入自适应调节电路30

中,且自适应调节电路30根据 $V_{cont}$ 值输出与 $V_{cont}$ 值呈一定比例的第二电源电压 $AVDD2$ 至第二充放电支路22,以调节充电电流和放电电流,进而消除电荷泵中充放电电路的电流失配问题,从而实现电荷泵的输出低杂散的要求。

[0036] 可选的,在一些实施例中,如图5所示,第一充放电支路21包括放电电路211和第一支路开关213,放电电路211连接于电流源10,第一支路开关213连接于地与放电电路211之间,并受控于下拉脉冲信号down以对放电电路211进行放电;

[0037] 进一步可选的,如图6所示,放电电路211包括共栅的第一NMOS管N1、第二NMOS管N2以及第三NMOS管N3,第一NMOS管N1的漏极与电流源10以及第一NMOS管N1的栅极相连,第二NMOS管N2和第三NMOS管N3的漏极与充电电路222相连,即放电电路211采用电流镜结构,以将电流源10输出的参考电流复制到放电电路211中;第一支路开关213包括源极接地的第四NMOS管N4、第五NMOS管N5以及第六NMOS管N6,第四NMOS管N4的漏极与第一NMOS管N1的源极连接,第四NMOS管N4的栅极与第五NMOS管N5的栅极连接,第五NMOS管N5的漏极与第二NMOS管N2的源极连接,第六NMOS管N6的栅极接收下拉脉冲信号down,第六NMOS管N6的漏极与第三NMOS管N3的源极连接,其中,第四NMOS管N4和第五NMOS管N5均为常通开关,以保证第一充放电支路21的对称性,第六NMOS管N6为控制开关,通过下拉脉冲信号down控制放电电路211的导通与否。

[0038] 继续参考图5,第二充放电支路22包括充电电路222和第二支路开关224,充电电路222连接于电流源10,第二支路开关224连接于第二电源电压 $AVDD2$ 与充电电路222之间,受控于上拉脉冲信号up以对充电电路222进行充电。

[0039] 进一步可选的,如图6所示,充电电路222包括共栅的第一PMOS管P1和第二PMOS管P2,第一PMOS管P1的漏极与第二NMOS管N2的漏极以及第一PMOS管P1的栅极相连,第二PMOS管P2的漏极与第三NMOS管N3的漏极相连,即充电电路222采用电流镜结构,以将电流源10输出的参考电流复制到充电电路222中;第二支路开关224包括第三PMOS管和第四PMOS管,第三PMOS管P3和第四PMOS管P4的源极连接第二电源电压 $AVDD2$ ,第三PMOS管P3的漏极与第一PMOS管P1的源极连接,第三PMOS管P3的栅极接地,第四PMOS管P4的栅极接收上拉脉冲信号up,第四PMOS管P4的漏极与第二PMOS管P2的源极连接,其中,第三PMOS管P3为常通开关,以保证第二充放电支路22的对称性,第四PMOS管P4为控制开关,通过上拉脉冲信号up控制充电电路222的导通与否。

[0040] 在一些实施例中,如图5及图6所示,电荷泵还包括:

[0041] 第一选择电路50,第一选择电路50包括第一开关管S1和第二开关管S2;

[0042] 第一开关管S1连接于电荷泵的输出端,用于根据控制信号导通或关断,以控制电荷泵的输出信号 $V_{cont}$ 至压控振荡器;

[0043] 第二开关管S2连接于电荷泵的输出端和自适应调节电路30之间,用于根据控制信号导通或关断,以将电荷泵的输出电压信号 $V_{cont}$ 输入至自适应调节电路30。

[0044] 在本申请实施例中,通过设置第一选择电路50,以在特定阶段将电荷泵的输出电压信号 $V_{cont}$ 输入至自适应调节电路30,使自适应调节电路30反馈调节电荷泵的输出,以消除电荷泵的电流失配问题,从而实现电荷泵的输出低杂散的要求。

[0045] 在一些实施例中,结合参考图6和图7,自适应调节电路30包括:

[0046] 升压电路31,升压电路31用于输出参考电压 $V_H$ ;可以理解的,参考电压 $V_H$ 与第一电

源电压AVDD呈现一定比例关系,例如,VH为两倍的AVDD。

[0047] 功率开关32,与升压电路31连接,其输出端的电压随受控端的电压变化而变化;可选的,功率开关32可以为NMOS管或者PMOS管,在本申请实施例中,功率开关32为NMOS管,即其输出端的电压与受控端的电压呈正相关规则变化;

[0048] 比较电路33,与升压电路31和功率开关32相连,并接收电荷泵的输出电压信号Vcont,用于根据功率开关32的输出端的电压与电荷泵的输出电压信号Vcont,反馈调节功率开关32的输出端的电压;

[0049] 第二选择电路34,一端连接第一电源电压AVDD,另一端连接功率开关32的输出端,用于根据控制信号选择性输出第一电源电压AVDD或功率开关32的输出端的电压,以作为第二电源电压AVDD2。

[0050] 具体的,如图8所示,比较电路33包括:

[0051] 电压采样电路331,包括第一采样电阻R1和第二采样电阻R2,第一采样电阻R1的第一端与功率开关32的输出端连接,第一采样电阻R1的第二端和第二采样电阻R2的第一端共接构成电压采样电路331的信号输出端,第二采样电阻R2的第二端接地;

[0052] 比较器332,其正相输入端接收电荷泵的输出电压信号Vcont,其反相输入端与电压采样电路331的输出端连接,其输出端输出比较电压至功率开关32。

[0053] 在本申请实施例中,通过比较器332比较电荷泵的输出电压信号Vcont以及功率开关32的输出端的电压,反馈比较电压至功率开关32的受控端,进一步调节功率开关32的输出端的电压,并将调节后的功率开关32的输出端的电压在特定阶段作为第二电源电压AVDD2输出,电路设计中,第二电源电压AVDD2的电压值应为2倍的电荷泵的输出电压信号Vcont,从而保证第二PMOS管P2与第三NMOS管N3的Vds相同,在此基础上,通过设计电荷泵中电流镜的MOS管尺寸,从而保证 $\lambda$ 系数相同,由此可以消除电荷泵的电流失配问题,从而实现电荷泵的输出低杂散的要求。

[0054] 在一些实施例中,如图8所示,第二选择电路34包括第三开关管S3和第四开关管S4,第三开关管S3的一端连接第一电源电压AVDD,另一端作为输出端,以在开启状态将第一电源电压AVDD作为第二电源电压AVDD2输出,第四开关管S4的一端连接功率开关32的输出端,另一端作为输出端,以在开启状态将功率开关32的输出端的输出电压作为第二电源电压AVDD2输出。在另一些实施例中,第二选择电路34也可以为二选一数据选择器,其第一输入端连接第一电源电压AVDD,其第二输入端连接功率开关32的输出端,其控制端接收数据选择信号,以将第一电源电压AVDD或功率开关32的输出端电压作为第二电源电压AVDD2输出。在本申请中,第二选择电路34可根据实际情况设计,在此不做限定。

[0055] 参见图6、图8和图9,图9为电荷泵内开关管控制信号示意图;其中,电荷泵包括三个控制阶段;

[0056] 在第一控制阶段T1,第一开关管S1和第三开关管S3导通,第二开关管S2和第四开关管S4断开,电荷泵的环路进行预锁定,此时输出频率稳定;

[0057] 在第二控制阶段T2,第二开关管S2和第三开关管S3导通,第一开关管S1和第四开关管S4断开,以将电荷泵的输出电压信号Vcont引入至比较电路33,并且,比较电路33根据功率开关32的输出端的电压与电荷泵的输出电压信号Vcont,反馈调节功率开关32的输出端的电压;

[0058] 在第三控制阶段T3,第一开关管S1和第四开关管S4导通,第二开关管S2和第三开关管S3断开,使自适应调节电路30将功率开关32的输出端的电压作为第二电源电压AVDD2,此时第二电源电压AVDD2为两倍的电荷泵的输出电压信号Vcont值,并将第二电源电压AVDD2输出至第二充放电支路22,以调节电荷泵的充电电流和放电电流,进一步调节电荷泵的输出电压信号Vcont并输出。

[0059] 在本申请实施例中,第二电源电压AVDD2的电压值应为两倍的电荷泵的输出电压信号Vcont值,从而保证第二PMOS管P2与第三NMOS管N3的Vds相同,在此基础上,通过设计电荷泵中电流镜的MOS管尺寸,从而保证 $\lambda$ 系数相同,此时自适应调节电路30作为充放电支路的供电,调节电荷泵的输出电压信号Vcont并输出,由此可以消除电荷泵的电流失配问题,从而实现电荷泵的输出低杂散的要求。

[0060] 本申请还提供一种锁相环,该锁相环包括:

[0061] 鉴频鉴相器,基于参考时钟信号和反馈时钟信号的相位差和频率差,输出上拉脉冲信号和下拉脉冲信号;上述电荷泵,连接于鉴频鉴相器,电荷泵内设置有自适应调节电路,基于上拉脉冲信号或下拉脉冲信号,输出相应的充电电流或放电电流,并基于充电电流或放电电流输出电荷泵的输出电压信号;压控振荡器,连接于电荷泵,基于电荷泵的输出电压信号输出时钟信号;分频器,一端连接压控振荡器,另一端连接于鉴频鉴相器,以将压控振荡器输出的时钟信号分频后输出反馈时钟信号至鉴频鉴相器。

[0062] 本申请的锁相环,将自适应调节电路设置于电荷泵内,并将电荷泵的输出电压信号引入自适应调节电路,以通过自适应调节电路调节电荷泵的充电电流和放电电流,进而消除电荷泵中充放电电路的电流失配问题,从而实现电荷泵的输出低杂散的要求,进而提高锁相环工作效率。

[0063] 以上内容是结合具体的优选实施方式对本实用新型所作的进一步详细说明,不能认定本实用新型的具体实施只局限于这些说明。对于本实用新型所属技术领域的普通技术人员来说,在不脱离本实用新型构思的前提下,还可以做出若干简单推演或替换,都应当视为属于本实用新型的保护范围。

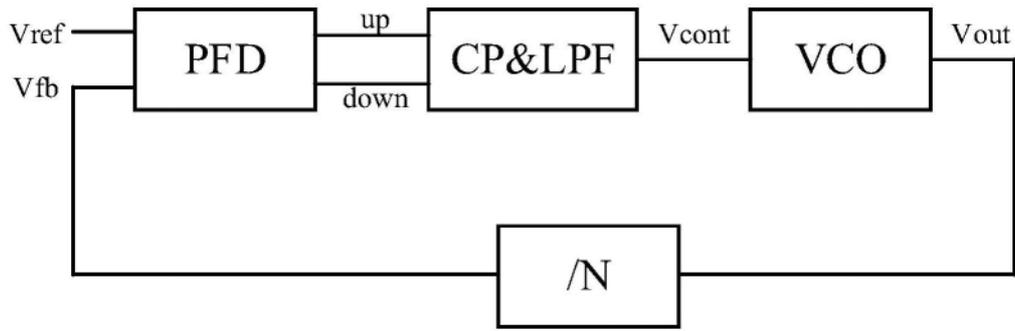


图1

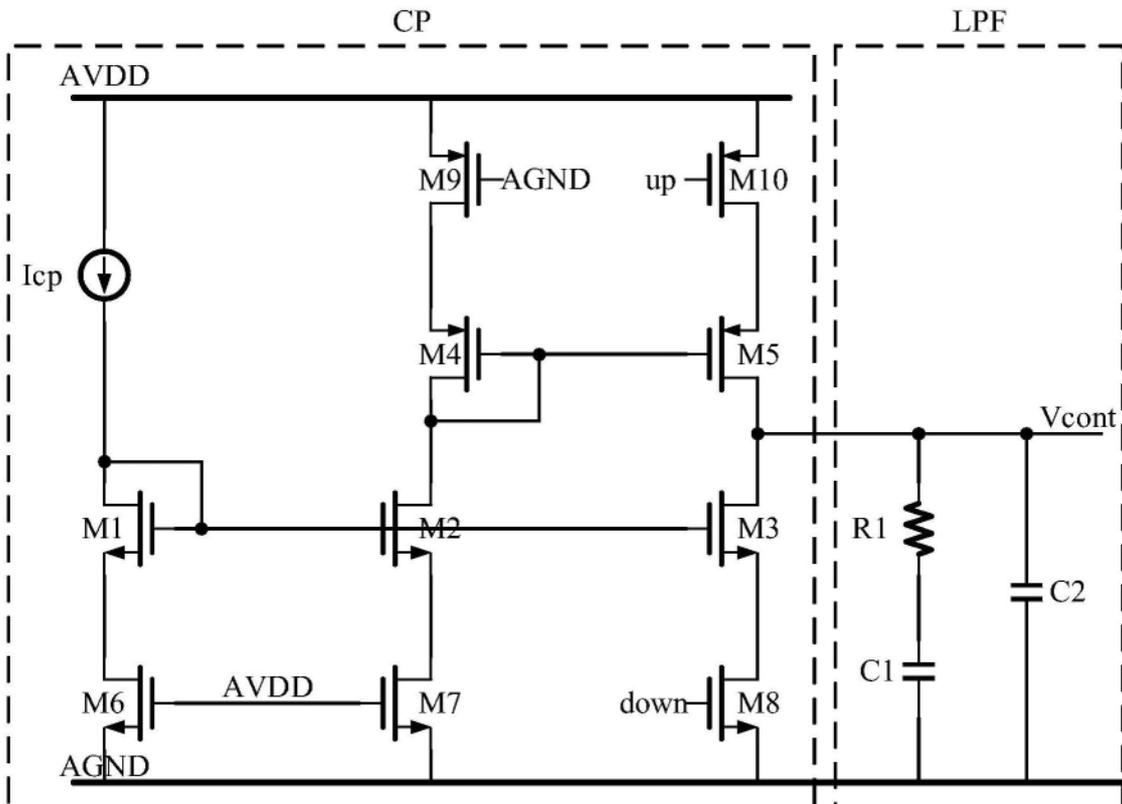


图2

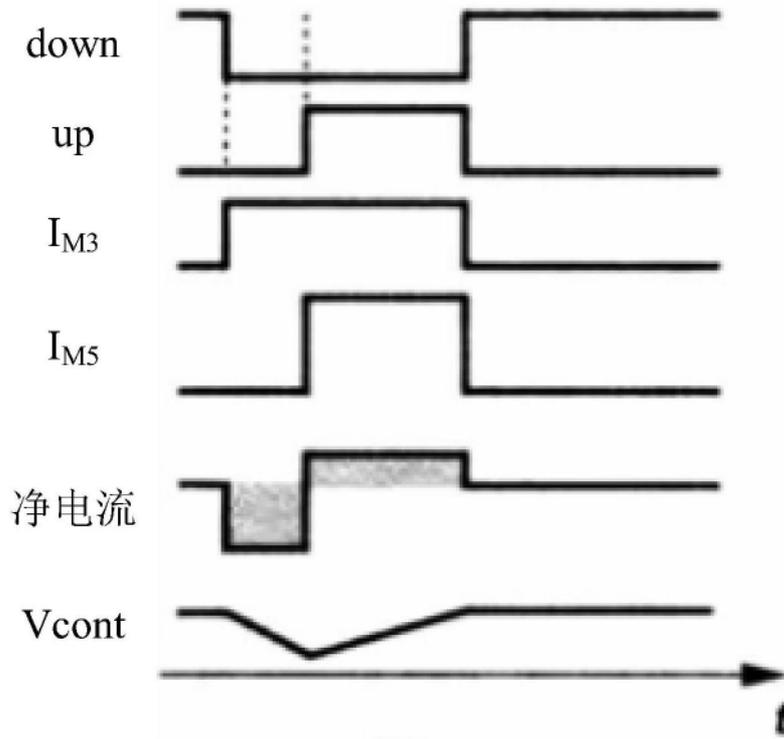


图3

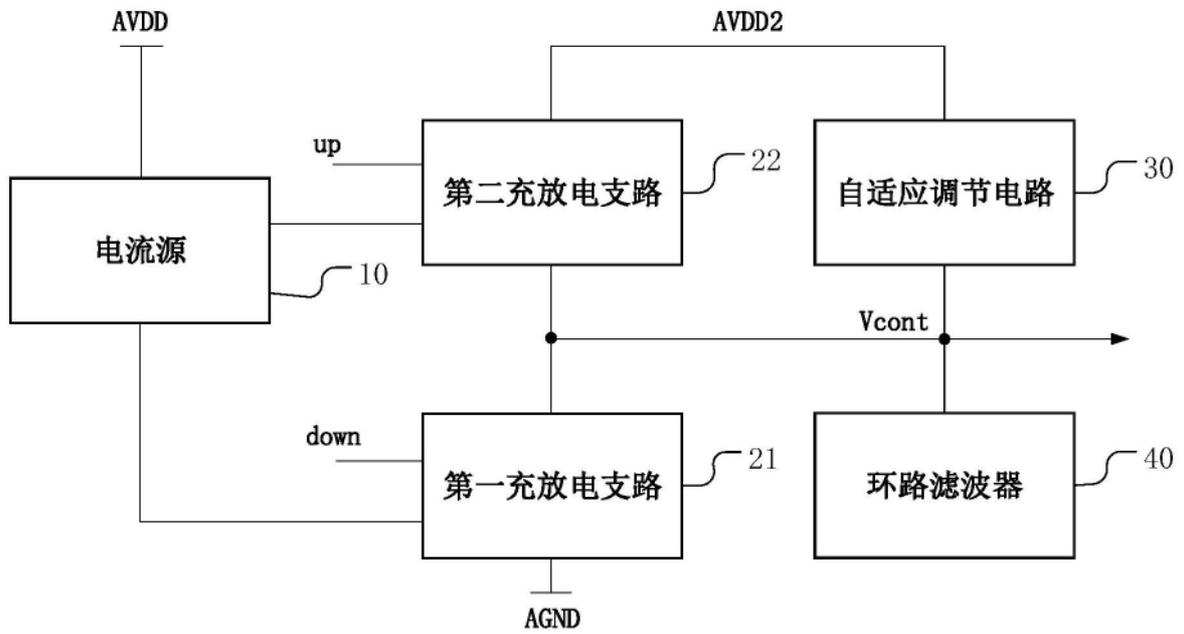


图4

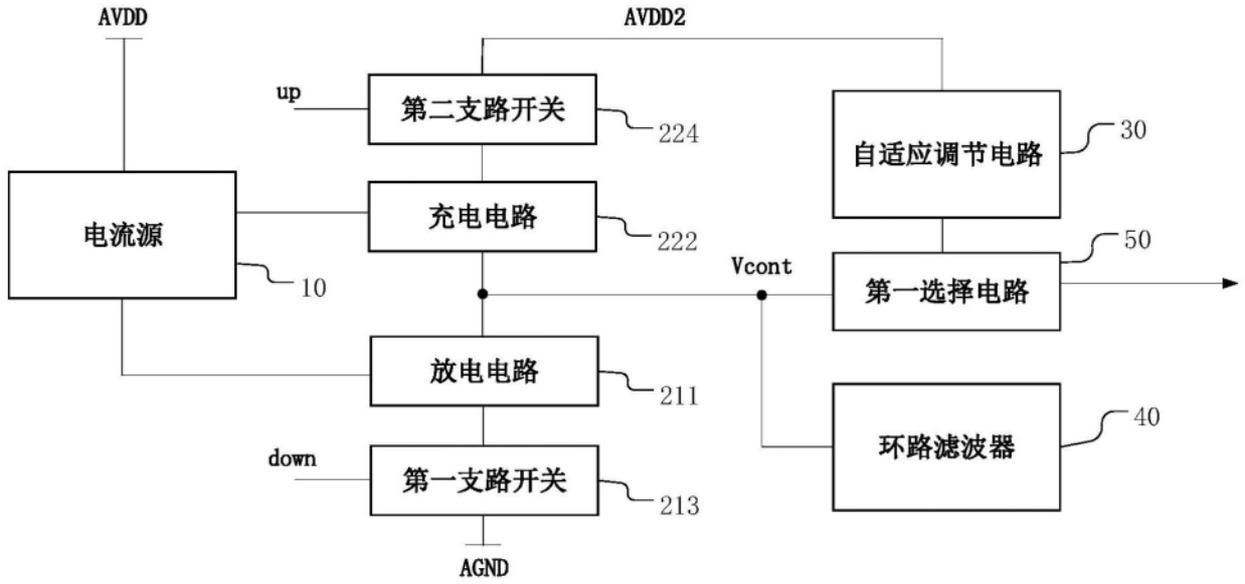


图5

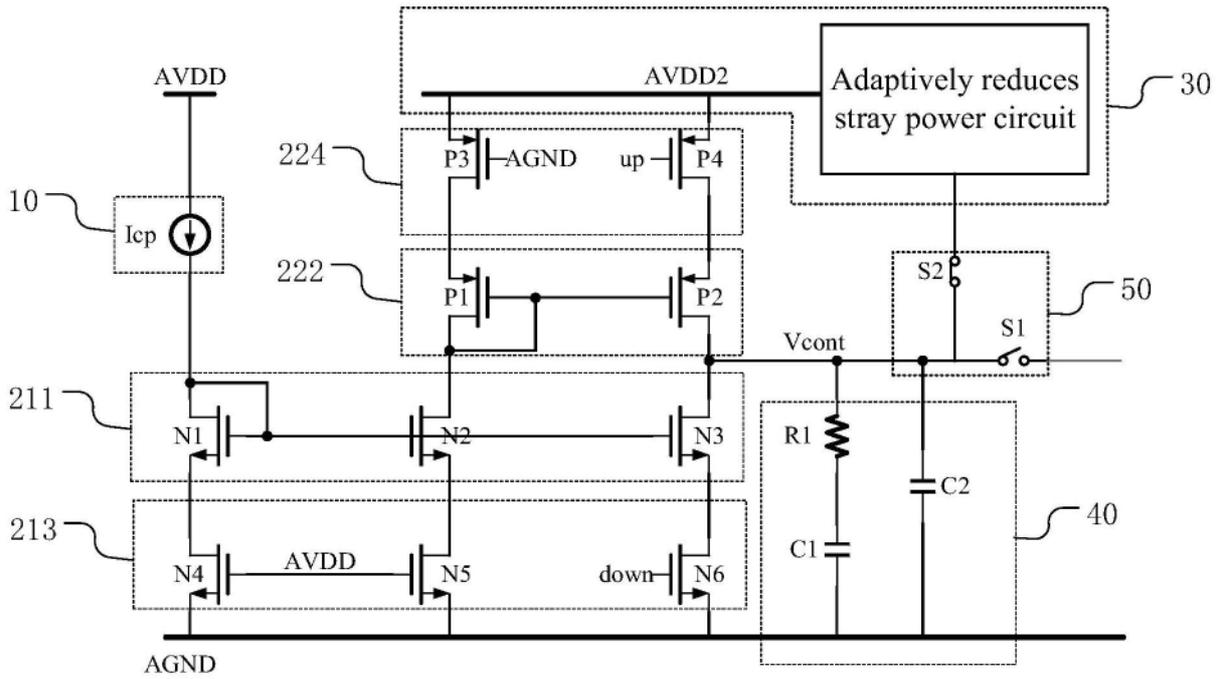


图6

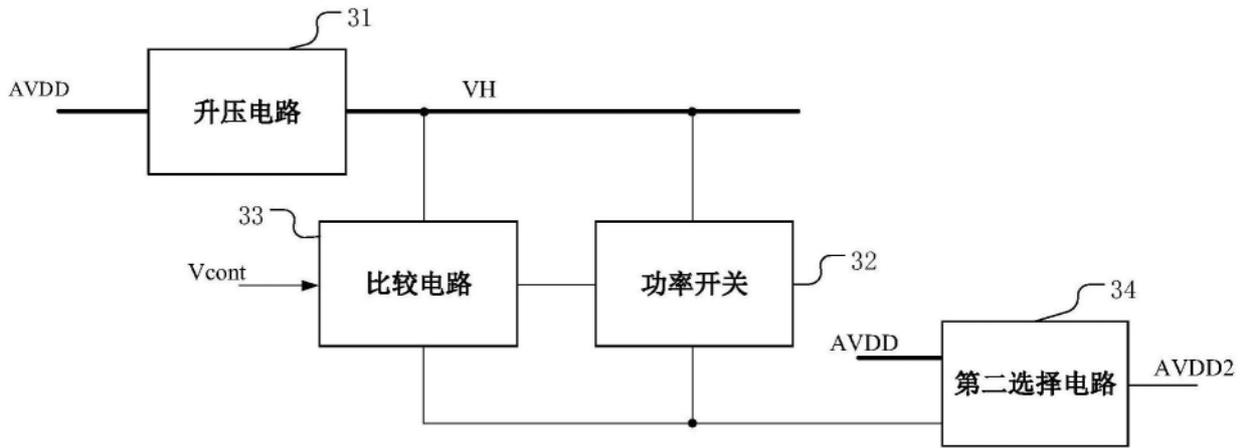


图7

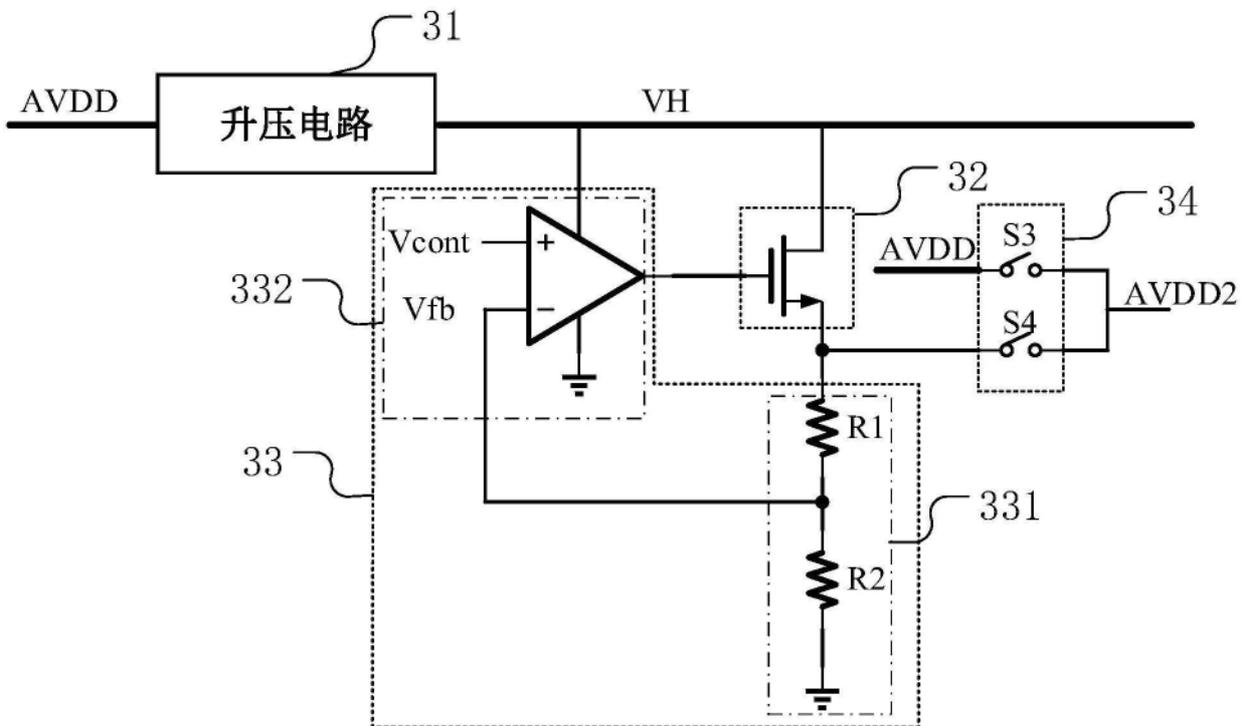


图8

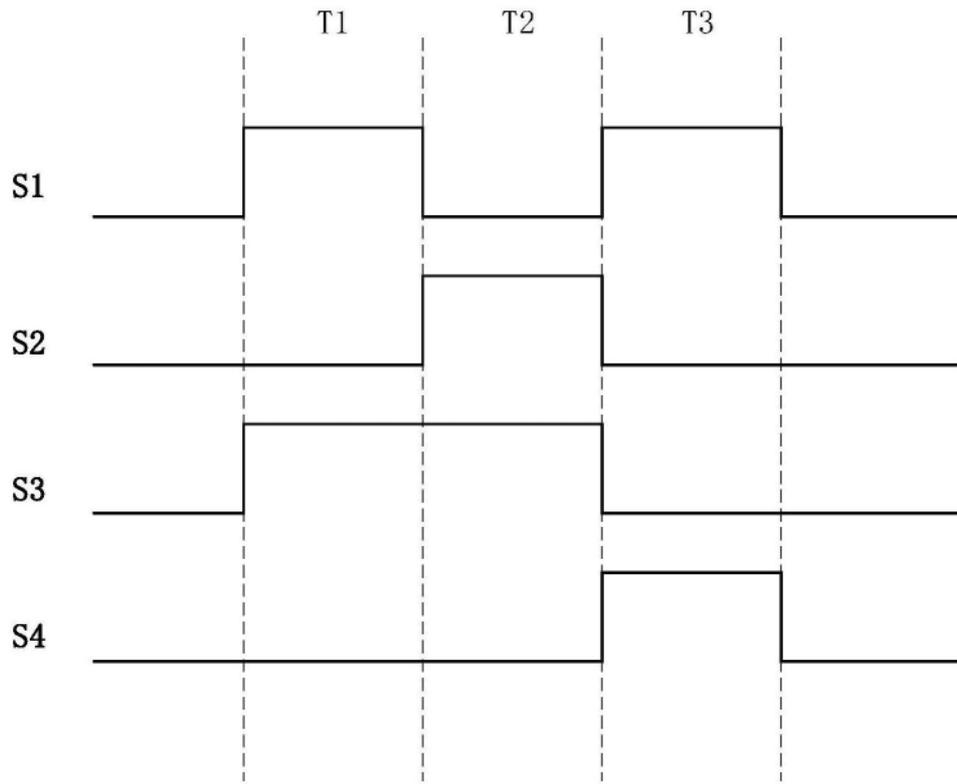


图9