



(12) 发明专利

(10) 授权公告号 CN 101621076 B

(45) 授权公告日 2012. 05. 09

(21) 申请号 200910138568. 9

H01L 27/12(2006. 01)

(22) 申请日 2009. 05. 08

H01L 27/32(2006. 01)

G02F 1/1362(2006. 01)

(30) 优先权数据

10-2008-0062417 2008. 06. 30 KR

(56) 对比文件

WO 2008/069056 A1, 2008. 06. 12, 说明书第 8 页第 5 行至第 10 页第 20 行, 附图 1.

(73) 专利权人 三星移动显示器株式会社

地址 韩国京畿道龙仁市

审查员 颜庙青

(72) 发明人 金民圭 郑棕翰 安泰琼 郑在景

牟然坤 朴镇成 郑现中 金光淑

梁熙元

(74) 专利代理机构 北京铭硕知识产权代理有限

公司 11286

代理人 韩明星 罗延红

(51) Int. Cl.

H01L 29/786(2006. 01)

H01L 29/12(2006. 01)

H01L 21/336(2006. 01)

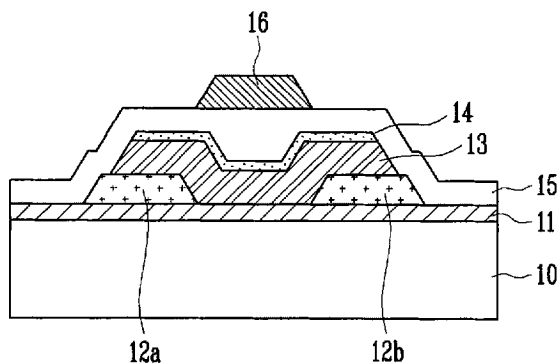
权利要求书 3 页 说明书 7 页 附图 10 页

(54) 发明名称

薄膜晶体管及其制造方法和平板显示装置

(57) 摘要

本发明提供了薄膜晶体管及其制造方法和平板显示装置。一种将氧化物半导体用作有源层的薄膜晶体管 (TFT)、一种制造所述 TFT 的方法和一种具有所述 TFT 的平板显示装置包括:源电极和漏电极,形成在基底上;有源层,由设置在源电极和漏电极上的氧化物半导体形成;栅电极;界面稳定层,形成在有源层的顶表面和底表面中的至少一个上。在所述 TFT 中,界面稳定层由带隙为 3.0eV 至 8.0eV 的氧化物形成。因为界面稳定层的特性与栅极绝缘层和钝化层的特性相同,所以在化学上保持了高的界面稳定性。因为界面稳定层的带隙大于等于有源层的带隙,所以在物理上防止了电荷俘获。



1. 一种薄膜晶体管,包括:
基底;
源电极和漏电极,形成在基底上;
有源层,由氧化物半导体形成,并被形成为与源电极和漏电极至少部分叠置;
栅极绝缘层,形成在基底上,以覆盖有源层、源电极和漏电极;
栅电极,形成在栅极绝缘层上,并通过栅极绝缘层与有源层绝缘;
界面稳定层,形成在有源层的整个底表面上并在有源层的整个底表面与源电极和漏电极之间,界面稳定层由带隙为 3.0eV 至 8.0eV 且大于等于有源层的带隙的氧化物形成。
2. 如权利要求 1 所述的薄膜晶体管,其中,所述薄膜晶体管还包括:
在有源层的顶表面上的由带隙为 3.0eV 至 8.0eV 的氧化物形成的另一界面稳定层。
3. 如权利要求 1 或权利要求 2 所述的薄膜晶体管,其中,氧化物半导体包含氧化锌。
4. 如权利要求 3 所述的薄膜晶体管,其中,氧化物半导体掺杂有镓、铟、锡、锗、铪、镉、银、铜、锆、钆和钷中的至少一种离子。
5. 如权利要求 1 或权利要求 2 所述的薄膜晶体管,其中,界面稳定层包含从由硅的氧化物、硅的氮氧化物、硅的碳氧化物、 $\text{SiO}_x\text{C}_y\text{H}_z$ 、硅的氟氧化物、锆的氧化物、钆的氧化物、铝的氧化物、镓的氧化物、铟的氧化物、锗的氧化物、铪的氧化物、铪的氧化物、钷的氧化物、钷的氧化物、钷的氧化物、镁的氧化物、钙的氧化物、钡的氧化物、锶的氧化物和旋涂玻璃组成的组中选择的一种,其中, $x = 0.90 \sim 1.0$, $y = 0 \sim 0.1$, $z = 0 \sim 0.1$, $x+y+z = 1$ 。
6. 如权利要求 1 或权利要求 2 所述的薄膜晶体管,其中,界面稳定层的氢原子或氢氧根离子浓度为 $10^{+19}/\text{cm}^3$ 或低于 $10^{+19}/\text{cm}^3$ 。
7. 如权利要求 1 或权利要求 2 所述的薄膜晶体管,其中,当界面稳定层形成在有源层的底表面上时,该界面稳定层被形成得宽于有源层。
8. 一种制造薄膜晶体管的方法,所述方法包括以下步骤:
在基底上形成源电极和漏电极;
在具有源电极和漏电极的基底上顺序地形成第一界面稳定层和氧化物半导体层;
将氧化物半导体层图案化,以形成有源层;
在基底上形成栅极绝缘层,以覆盖有源层;
在栅极绝缘层上并在有源层上方形成栅电极,
其中,第一界面稳定层形成在有源层的整个底表面上并在有源层的整个底表面与源电极和漏电极之间,第一界面稳定层由带隙为 3.0eV 至 8.0eV 且大于等于有源层的带隙的氧化物形成。
9. 如权利要求 8 所述的方法,其中,第一界面稳定层包含从由硅的氧化物、硅的氮氧化物、硅的碳氧化物、 $\text{SiO}_x\text{C}_y\text{H}_z$ 、硅的氟氧化物、锆的氧化物、钆的氧化物、铝的氧化物、镓的氧化物、铟的氧化物、锗的氧化物、铪的氧化物、铪的氧化物、钷的氧化物、钷的氧化物、钷的氧化物、镁的氧化物、钙的氧化物、钡的氧化物、锶的氧化物和旋涂玻璃组成的组中选择的一种,其中, $x = 0.90 \sim 1.0$, $y = 0 \sim 0.1$, $z = 0 \sim 0.1$, $x+y+z = 1$ 。
10. 如权利要求 8 所述的方法,其中,利用物理沉积方法形成第一界面稳定层。
11. 如权利要求 8 所述的方法,其中,第一界面稳定层被形成为 10\AA 至 20\AA 的厚度。
12. 如权利要求 8 所述的方法,其中,氧化物半导体层包含氧化锌。

13. 如权利要求 10 所述的方法,其中,氧化物半导体层掺杂有镓、铟、锡、锗、铅、镉、银、铜、锑、钒和钽中的至少一种离子。

14. 如权利要求 8 所述的方法,其中,在形成有源层的步骤中将第一界面稳定层图案化。

15. 如权利要求 8 所述的方法,所述方法还包括:在有源层上与第一界面稳定层相对地形成第二界面稳定层。

16. 如权利要求 15 所述的方法,其中,第二界面稳定层包含从由硅的氧化物、硅的氮氧化物、硅的碳氧化物、 $\text{SiO}_x\text{C}_y\text{H}_z$ 、硅的氟氧化物、锗的氧化物、钒的氧化物、铝的氧化物、镓的氧化物、铟的氧化物、锡的氧化物、锗的氧化物、铅的氧化物、钽的氧化物、钇的氧化物、钽的氧化物、镁的氧化物、钙的氧化物、钡的氧化物、锶的氧化物和旋涂玻璃组成的组中选择的一种,其中, $x = 0.90 \sim 1.0$, $y = 0 \sim 0.1$, $z = 0 \sim 0.1$, $x+y+z = 1$ 。

17. 如权利要求 16 所述的方法,其中,利用物理沉积方法形成第二界面稳定层。

18. 如权利要求 15 所述的方法,其中,所述第二界面稳定层被形成为 50\AA 至 5000\AA 的厚度。

19. 一种平板显示装置,包括第一基底、第二基底和液晶层,在第一基底上设置有第一导电线、第二导电线、多个像素和多个薄膜晶体管,第一导电线被设置为与第二导电线交叉,所述多个像素均具有第一电极,所述多个像素均由第一导电线和第二导电线限定,所述多个薄膜晶体管电结合到第一电极以控制分别提供到像素的信号,在第二基底上形成有第二电极,液晶层设置于第一电极和第二电极之间密封的空间中,其中,薄膜晶体管均包括:

源电极和漏电极,形成在第一基底上,源电极和漏电极中的一个电结合到第一导电线和第二导电线中的一种,源电极和漏电极中的另一个电结合到第一电极;

有源层,由氧化物半导体形成,并被形成为与源电极和漏电极至少部分叠置;

栅极绝缘层,形成在第一基底上,以覆盖有源层、源电极和漏电极;

栅电极,形成在栅极绝缘层上,并通过栅极绝缘层与有源层绝缘,栅电极电连接到第一导电线和第二导电线中的另一种;

界面稳定层,形成在有源层的整个底表面上并在有源层的整个底表面与源电极和漏电极之间,界面稳定层由具有 3.0eV 至 8.0eV 且大于等于有源层的带隙的带隙的氧化物形成。

20. 如权利要求 19 所述的平板显示装置,其中,所述平板显示装置还包括:

在有源层的顶表面上的由带隙为 3.0eV 至 8.0eV 的氧化物形成的另一界面稳定层。

21. 如权利要求 19 或权利要求 20 所述的平板显示装置,其中,氧化物半导体包含氧化锌。

22. 如权利要求 21 所述的平板显示装置,其中,氧化物半导体掺杂有镓、铟、锡、锗、铅、镉、银、铜、锑、钒和钽中的至少一种离子。

23. 如权利要求 19 或权利要求 20 所述的平板显示装置,其中,界面稳定层包含从由硅的氧化物、硅的氮氧化物、硅的碳氧化物、 $\text{SiO}_x\text{C}_y\text{H}_z$ 、硅的氟氧化物、锗的氧化物、钒的氧化物、铝的氧化物、镓的氧化物、铟的氧化物、锡的氧化物、锗的氧化物、铅的氧化物、钽的氧化物、钇的氧化物、钽的氧化物、镁的氧化物、钙的氧化物、钡的氧化物、锶的氧化物和旋涂玻璃组成的组中选择的一种,其中, $x = 0.90 \sim 1.0$, $y = 0 \sim 0.1$, $z = 0 \sim 0.1$, $x+y+z = 1$ 。

24. 一种平板显示装置,包括第一基底和第二基底,在第一基底上形成有有机发光装

置、栅极线、数据线和薄膜晶体管,有机发光装置包括第一电极、有机薄膜层和第二电极,薄膜晶体管控制有机发光装置的操作,第二基底被设置为与第一基底相对,其中,薄膜晶体管包括:

源电极和漏电极,形成在第一基底上,源电极和漏电极中的一个电连接到数据线中的一条;

有源层,由氧化物半导体形成,并被形成为与源电极和漏电极至少部分叠置;

栅极绝缘层,形成在第一基底上,以覆盖有源层、源电极和漏电极;

栅电极,形成在栅极绝缘层上,并通过栅极绝缘层与有源层绝缘,栅电极电连接到栅极线中的一条;

界面稳定层,形成在有源层的整个底表面上并在有源层的整个底表面与源电极和漏电极之间,界面稳定层由带隙为 3.0eV 至 8.0eV 且大于等于有源层的带隙的氧化物形成。

25. 如权利要求 24 所述的平板显示装置,其中,所述平板显示装置还包括:

在有源层的顶表面上的由带隙为 3.0eV 至 8.0eV 的氧化物形成的另一界面稳定层。

26. 如权利要求 24 或权利要求 25 所述的平板显示装置,其中,氧化物半导体包含氧化锌。

27. 如权利要求 26 所述的平板显示装置,其中,氧化物半导体掺杂有镓、铟、锡、锆、钪、镉、银、铜、锗、钆和钷中的至少一种离子。

28. 如权利要求 24 或权利要求 25 所述的平板显示装置,其中,界面稳定层包含从由硅的氧化物、硅的氮氧化物、硅的碳氧化物、 $\text{SiO}_x\text{C}_y\text{H}_z$ 、硅的氟氧化物、锗的氧化物、钆的氧化物、铝的氧化物、镓的氧化物、铈的氧化物、锆的氧化物、钪的氧化物、钇的氧化物、钷的氧化物、镁的氧化物、钙的氧化物、钡的氧化物、锶的氧化物和旋涂玻璃组成的组中选择的一种,其中, $x = 0.90 \sim 1.0$, $y = 0 \sim 0.1$, $z = 0 \sim 0.1$, $x+y+z = 1$ 。

薄膜晶体管及其制造方法和平板显示装置

[0001] 本申请要求于 2008 年 6 月 30 日在韩国知识产权局提交的第 2008-62417 号韩国专利申请的优先权,通过引用将该申请的内容包含于此。

技术领域

[0002] 本发明的多个方面涉及一种将氧化物半导体用作有源层的薄膜晶体管、一种制造所述薄膜晶体管的方法和一种具有所述薄膜晶体管的平板显示装置。更具体地讲,本发明的多个方面涉及一种具有形成在有源层的一个表面或两个表面上的界面稳定层的薄膜晶体管、一种制造所述薄膜晶体管的方法和一种具有所述薄膜晶体管的平板显示装置。

背景技术

[0003] 通常,薄膜晶体管(TFT)包括:有源层,提供沟道区、源区和漏区;栅电极,形成在沟道区上,并通过栅极绝缘层与有源层电隔离。

[0004] 如上所述构造的 TFT 的有源层通常由诸如非晶硅或多晶硅的半导体材料形成。然而,如果有源层由非晶硅形成,则迁移率低,因此难以以高速度操作驱动电路。如果有源层由多晶硅形成,则迁移率高,而阈值电压不均匀。因此,应当添加单独的补偿电路。

[0005] 因为利用低温多晶硅(LTPS)来制造 TFT 的传统方法涉及高成本工艺(例如,激光热处理),所以设备投资和管理成本高,并且难以将传统方法应用到大尺寸的基底。

[0006] 为了解决这样的问题,最近已经对将氧化物半导体用作有源层进行了研究。

[0007] 在第 2004-273614 号日本专利公开中已经公开了将氧化锌(ZnO)或以 ZnO 为主成分的氧化物半导体用作有源层的 TFT。

[0008] 因为以 ZnO 为主成分的氧化物半导体的非晶态和高迁移率,所以推测这样的氧化物半导体是稳定的材料。如果这样的氧化物半导体被用作有源层,则能够利用传统的设备来制造 TFT,而不用另外购买单独的处理设备。以低温沉积所述氧化物半导体,不需要离子注入。此外,利用溅射方法沉积所述氧化物半导体。因此,可以将所述氧化物半导体应用到大尺寸的基底。

[0009] 然而,因为将氧化物半导体用作有源层的 TFT 的电学特性容易根据工艺条件和 TFT 的结构而改变,所以可靠性会降低。具体地说,当通过恒压或恒流来驱动 TFT 时,阈值电压根据时间沿正(+)向变化。估计这样的现象是由电荷俘获导致的,其中,电荷俘获由有源层和绝缘层之间或有源层和钝化层之间的界面的劣化引起。

发明内容

[0010] 本发明的各个方面提供一种能够改善有源层的界面特性的薄膜晶体管(TFT)、一种制造所述薄膜晶体管的方法和一种具有所述薄膜晶体管的平板显示装置。

[0011] 本发明的多个方面提供一种能够在有源层的界面中防止电荷俘获的 TFT、一种制造所述 TFT 的方法和一种具有所述 TFT 的平板显示装置。

[0012] 本发明的多个方面提供了一种具有高的电学特性和可靠性的 TFT、一种制造所述

TFT 的方法和一种具有所述 TFT 的平板显示装置。

[0013] 根据本发明的一方面,一种 TFT 包括:基底;源电极和漏电极,形成在基底上;有源层,由氧化物半导体形成,并被形成为与源电极和漏电极至少部分叠置;栅极绝缘层,形成在基底上,以覆盖有源层、源电极和漏电极;栅电极,形成在栅极绝缘层上,并通过栅极绝缘层与有源层绝缘;界面稳定层,形成在有源层的顶表面和底表面中的一个或两个上,其中,界面稳定层由带隙为 3.0eV 至 8.0eV 的氧化物形成。

[0014] 根据本发明的另一方面,一种制造 TFT 的方法包括以下步骤:在基底上形成源电极和漏电极;在具有源电极和漏电极的基底上顺序地形成第一界面稳定层和氧化物半导体层;将氧化物半导体层图案化,以形成有源层;在具有有源层的基底上形成栅极绝缘层;在栅极绝缘层上并在有源层上方形成栅电极,其中,第一界面稳定层由带隙为 3.0eV 至 8.0eV 的氧化物形成。

[0015] 根据本发明的又一方面,一种制造 TFT 的方法包括以下步骤:在基底上形成源电极和漏电极;在具有源电极和漏电极的基底上顺序地形成氧化物半导体层和界面稳定层;将界面稳定层和氧化物半导体层图案化,以形成有源层;在具有有源层的基底上形成栅极绝缘层;在栅极绝缘层上并在有源层上方形成栅电极,其中,界面稳定层由带隙为 3.0eV 至 8.0eV 的氧化物形成。

[0016] 根据本发明的另一方面,一种具有 TFT 的平板显示装置包括第一基底、第二基底和液晶层,在第一基底上形成有多个像素、多个 TFT 和多个第一电极,多个像素由多条第一导电线和多条第二导电线限定,TFT 控制提供到各个像素的信号,第一电极分别结合到 TFT,在第二基底上形成有第二电极,液晶层被注入到第一电极和第二电极之间密封的空间中,其中,TFT 均包括:源电极和漏电极,形成在第一基底上;有源层,由氧化物半导体制成,并与源电极和漏电极部分叠置;栅电极,通过栅极绝缘层与有源层绝缘;界面稳定层,形成在有源层的顶表面和底表面中一个或两个上,其中,界面稳定层由具有 3.0eV 至 8.0eV 的带隙的氧化物形成。

[0017] 根据本发明的另一方面,一种具有 TFT 的平板显示装置包括第一基底和第二基底,在第一基底上形成有有机发光装置和 TFT,有机发光装置均包括第一电极、有机薄膜层和第二电极,TFT 控制各个有机发光装置的操作,第二基底被设置为与第一基底相对,其中,TFT 均包括:源电极和漏电极,形成在第一基底上;有源层,由氧化物半导体形成,并与源电极和漏电极部分叠置;栅电极,通过栅极绝缘层与有源层隔离;界面稳定层,形成在有源层的顶表面和底表面中的一个或两个上,其中,界面稳定层由带隙为 3.0eV 至 8.0eV 的氧化物形成。

[0018] 在根据本发明多个方面的 TFT 中,界面稳定层形成在有源层的一个表面或两个表面上。因为包含氧化物的界面稳定层的特性与栅极绝缘层和钝化层的特性相同,所以在化学上保持了高的界面稳定性。因为界面稳定层的带隙大于等于有源层的带隙,所以在物理上防止了电荷俘获。因此,通过高的界面稳定性和电荷迁移率,使得诸如阈值电压的变化的电学特性的改变最小化,并可以防止可靠性随温度和时间而降低。当将根据本发明多个方面的 TFT 应用于平板显示装置时,能够通过稳定的电学特性实现改善的图像质量。

[0019] 本发明的附加方面和/或优点将在下面的描述中部分地进行说明,并部分地根据该描述将是明显的,或者可以由本发明的实施而获知。

附图说明

[0020] 通过以下结合附图对实施列的描述,本发明的这些和 / 或其它方面和优点将变得明显且更易于理解,在附图中:

[0021] 图 1 是根据本发明实施列的薄膜晶体管 (TFT) 的剖视图。

[0022] 图 2 是根据本发明实施列的 TFT 的剖视图。

[0023] 图 3 是根据本发明实施列的 TFT 的剖视图。

[0024] 图 4A 至图 4D 是示出根据本发明多个方面的制造 TFT 的方法的剖视图。

[0025] 图 5A 和图 5B 是示出根据本发明多个方面的 TFT 的可靠性测量结果的曲线图。

[0026] 图 6A 至图 6C 是示出根据本发明多个方面的 TFT 的应力测量结果的曲线图。

[0027] 图 7 是示出根据本发明多个方面的具有 TFT 的平板显示装置的实施列的透视图。

[0028] 图 8A 和图 8B 分别是示出根据本发明多个方面的具有 TFT 的平板显示装置的另一实施列的平面图和剖视图。

[0029] 图 9 是图 8A 的有机发光装置的剖视图。

具体实施方式

[0030] 现在,将详细说明本发明的当前实施列,在附图中示出了本发明的示例,其中,相同的标号始终表示相同的元件。下面通过参照附图来描述实施列以说明本发明。

[0031] 在下面的详细描述中,仅通过举例说明的方式只示出并描述了本发明的特定示例性实施列。本领域技术人员将认识到,在全部没有脱离本发明的精神或范围的情况下,所描述的实施列可以以各种不同的方式来修改。因此,附图和描述将被视为在本质上是示出性的而非限制性的。另外,当元件被称作“在”、“形成在”或“设置在”另一元件“上”时,该元件可以直接在、直接形成在或直接设置在另一元件上,或者可以在这两个元件之间设置一个或多个中间元件。另外,当元件被称作“连接到”、“结合到”或“电结合到”另一元件时,该元件可以直接连接到另一元件,或者在这两个元件之间设置一个或多个中间元件的情况下间接地连接到另一元件。在下文中,相同的标号表示相同的元件。

[0032] 图 1 是根据本发明实施列的薄膜晶体管 (TFT) 的剖视图,在图 1 中示出了具有顶栅结构的 TFT 的示例。缓冲层 11 形成在基底 10 上,源电极 12a 和漏电极 12b 形成在缓冲层 11 上。由氧化物半导体制成的有源层 13 和界面稳定层 14 顺序地形成在具有源电极 12a 和漏电极 12b 的基底 10 上。栅极绝缘层 15 形成在具有有源层 13 的基底 10 上,栅电极 16 形成在栅极绝缘层 15 上并在有源层 13 上方。虽然没有示出,但是界面稳定层 14 可以形成得宽于有源层 13。

[0033] 图 2 是根据本发明实施列的 TFT 的剖视图,在图 2 中示出了具有顶栅结构的 TFT 的另一示例。缓冲层 21 形成在基底 20 上,源电极 22a 和漏电极 22b 形成在缓冲层 21 上。界面稳定层 23 和由氧化物半导体制成的有源层 24 顺序地形成在具有源电极 22a 和漏电极 22b 的基底 20 上。栅极绝缘层 25 形成在具有有源层 24 的基底 20 上,栅电极 26 形成在栅极绝缘层 25 上并在有源层 24 上方。虽然没有示出,但是界面稳定层 23 可以形成得宽于有源层 24。

[0034] 图 3 是根据本发明实施列的 TFT 的剖视图,在图 3 中示出了具有顶栅结构的 TFT

的又一示例。缓冲层 31 形成在基底 30 上,源电极 32a 和漏电极 32b 形成在缓冲层 31 上。第一界面稳定层 33、由氧化物半导体制成的有源层 34 和第二界面稳定层 35 顺序地形成在具有源电极 32a 和漏电极 32b 的基底 30 上。栅极绝缘层 36 形成在具有有源层 34 的基底 30 上,栅电极 37 形成在栅极绝缘层 36 上并在有源层 34 上方。虽然没有示出,但是第一界面稳定层 33 和 / 或第二界面稳定层 35 可以形成得宽于有源层 34。

[0035] 这样设置有源层 13、24、34,使得有源层 13 的两个侧部与源电极 12a 和漏电极 12b 部分叠置,有源层 24 的两个侧部与源电极 22a 和漏电极 22b 部分叠置,有源层 34 的两个侧部与源电极 32a 和漏电极 32b 部分叠置。有源层 13、24、34 的沟道区与栅电极 16、26、37 叠置。有源层 13、24、34 的氧化物半导体包含氧化锌 (ZnO),并掺杂有镓 (Ga)、铟 (In)、锡 (Sn)、锆 (Zr)、铪 (Hf)、镉 (Cd)、银 (Ag)、铜 (Cu)、锗 (Ge)、钆 (Gd) 和钒 (V) 中的至少一种离子。例如,有源层 13、24、34 均可以由 ZnO、ZnGaO、ZnInO、ZnSnO、GaInZnO、CdO、InO、GaO、SnO、AgO、CuO、GeO、GdO、HfO 等形成。

[0036] 界面稳定层 14、23、33、35 包含带隙大于等于有源层 13、24 或 34 的带隙的氧化物,例如,所述氧化物具有 3.0eV 至 8.0eV 的带隙。界面稳定层 14、23、33、35 包含从由硅的氧化物、硅的氮氧化物、硅的碳氧化物、 $\text{SiO}_x\text{C}_y\text{H}_z$ 、硅的氟氧化物、锗的氧化物、钆的氧化物、铝的氧化物、镓的氧化物、铟的氧化物、锆的氧化物、铪的氧化物、钽的氧化物、铋的氧化物、钒的氧化物、镁的氧化物、钙的氧化物、钡的氧化物、锶的氧化物和旋涂玻璃 (SOG) 组成的组中选择的任何一种,其中, $x = 0.90 \sim 1.0$, $y = 0 \sim 0.1$, $z = 0 \sim 0.1$, $x+y+z = 1$ 。

[0037] 如图 1 至图 3 所示,界面稳定层 14、23、33、35 形成在有源层 13、24、34 的一个表面或两个表面上。界面稳定层 14、23、33、35 均由带隙为 3.0eV 至 8.0eV 的氧化物形成。如果界面稳定层 14、23、33、35 的带隙小于有源层 13、24、34 的带隙 (例如,3.0eV),则容易传输电荷,因此可能没有有效地利用有源层 13、24、34 的沟道区的载流子。如果界面稳定层 14、23、33、35 的带隙大于 8.0eV,则由于高绝缘特性而导致电学特性劣化。因为包含氧化物的界面稳定层 14、23、33、35 的特性与栅极绝缘层 15、25、36 和钝化层 (未示出) 的特性相同,所以在化学上保持了高的界面稳定性。因为界面稳定层 14、23、33、35 的带隙大于等于有源层 13、24、34 的带隙,所以在物理上防止了电荷俘获。

[0038] 为了提高防止电荷俘获的效果,优选地将界面稳定层 14、23、33、35 的有效 [H]、[OH] 浓度调节为低于 $10^{19}/\text{cm}^3$ 。如果界面稳定层 14、23、33、35 的来自残留的 [H]、[OH] 的净电子浓度高于 $10^{19}/\text{cm}^3$,则氢或氢氧根原子 / 分子 / 离子渗透 (扩散) 通过有源层 13、24、34 的表面,以起到阱的作用。因此,有源层 13、24、34 的电学特性会劣化。为了将界面稳定层 14、23、33、35 的 [H] 或 [OH] 浓度浓度调节为 $10^{19}/\text{cm}^3$ 或更低,可以利用物理沉积方法 (例如,溅射沉积方法),而不是利用化学沉积方法。

[0039] 因为界面稳定层 14、23、33、35 保护有源层 13、24、34 的沟道区,并增加后面的热处理工艺的固化效果 (curing effect),所以可以使有源层 13、24、34 的损伤得到恢复。

[0040] 优选地,将设置在有源层 24 与源电极 22a 和漏电极 22b 之间的界面稳定层 23 以及设置在有源层 34 与源电极 32a 和漏电极 32b 之间的界面稳定层 33 形成为具有 100 \AA 以下的厚度,从而可以将有源层 24 与源电极 22a 和漏电极 22b 之间的接触电阻以及有源层 34 与源电极 32a 和漏电极 32b 之间的接触电阻保持为低。更优选地,将界面稳定层 23、33 形成为具有 10 \AA 至 20 \AA 的厚度。优选地,将形成在有源层 13 的顶表面上的界面稳定层 14 和

形成在有源层 34 的顶表面上的界面稳定层 35 形成为具有例如 50 Å 至 5000 Å 的厚度,从而充分地保护有源层 13、34,并保持界面稳定性。

[0041] 在下文中,将参照图 4A 至图 4D 详细描述根据本发明多个方面的制造如上所述构造的 TFT 的方法。为了方便示出,将以图 3 的结构作为示例进行描述。

[0042] 参照图 4A,在基底 30 上,通过利用 Mo、MoW、Al、AlNd、AlLiLa 等形成导电层然后将所述导电层图案化,来形成源电极 32a 和漏电极 32b。可以在基底 30 上形成缓冲层 31,从而防止杂质扩散,可以在缓冲层 31 上形成源电极 32a 和漏电极 32b。基底 30 可以包括例如硅 (Si) 的半导体基底、例如玻璃或塑料的绝缘基底、或金属基底。

[0043] 参照图 4B,在具有源电极 32a 和漏电极 32b 的基底 30 上顺序地形成第一界面稳定层 33、氧化物半导体层 39 和第二界面稳定层 35。第一界面稳定层 33 和第二界面稳定层 35 均包含带隙大于等于氧化物半导体层 39 的带隙的氧化物,例如,所述氧化物具有 3.0eV 至 8.0eV 的带隙。第一界面稳定层 33 和第二界面稳定层 35 均可以包含从由硅的氧化物、硅的氮氧化物、硅的碳氧化物、 $\text{SiO}_x\text{C}_y\text{H}_z$ 、硅的氟氧化物、锆的氧化物、钪的氧化物、铝的氧化物、镓的氧化物、铋的氧化物、锆的氧化物、铪的氧化物、钽的氧化物、钇的氧化物、钒的氧化物、镁的氧化物、钙的氧化物、钡的氧化物、锶的氧化物和 SOG 组成的组中选择任何一种,其中, $x = 0.90 \sim 1.0$, $y = 0 \sim 0.1$, $z = 0 \sim 0.1$, $x+y+z = 1$ 。

[0044] 可以利用诸如射频 (RF) 或直流 (DC) 溅射沉积方法的物理方法来沉积氧化硅 (SiO_x) 或氧化铝 (AlO_x)。当利用 RF 溅射沉积方法来沉积氧化铝 (AlO_x) 时,将氧比例调节为大约 4% 至 10%,从而形成具有优良的抗应力 (例如,由温度和栅极偏压 (gate bias) 导致的应力) 性的第一界面稳定层 33 和第二界面稳定层 35。

[0045] 参照图 4C,通过将第二界面稳定层 35、氧化物半导体层 39 和第一界面稳定层 33 顺序地图案化,来将氧化物半导体层 39 形成为有源层 34。此时,根据本发明的多个方面,可以不对形成在氧化物半导体层 39 的底表面上的第一界面稳定层 33 进行图案化。

[0046] 参照图 4D,在具有有源层 34 的基底 30 上形成栅极绝缘层 36,栅极绝缘层 36 由 SiO_2 、 SiN_x 、 GaO_3 等形成。通过利用 Al、Cr、MoW 等在栅极绝缘层 36 上形成导电层然后将所述导电层图案化,来在栅极绝缘层 36 上并在有源层 34 上方形成栅电极 37。

[0047] 图 5A 是示出根据本发明多个方面的 TFT 的可靠性测量结果的曲线图,其中,利用氧化铝 (AlO_x) 来形成界面稳定层。因为在温度从室温升高到 100°C 之后,阈值电压 (V_{th})、s- 因子 (亚阈值斜率因子 (sub-threshold slope factor)) 和截止电流几乎不会被改变,所以 TFT 具有优良的可靠性。图 5B 是示出根据本发明多个方面的 TFT 的可靠性测量结果的曲线图,其中,通过利用等离子体增强化学气相沉积 (PECVD) 沉积氧化硅 (SiO_x) 来形成界面稳定层。随着温度升高,阈值电压 (V_{th}) 沿负向改变,且 s- 因子劣化。

[0048] 图 6A 和图 6B 是示出根据本发明多个方面的 TFT 的应力测量结果的曲线图。在图 6A 中,将 15V 的电压 V_{GS} 施加到栅电极达大约 1 小时,在图 6B 中,将 -15V 的电压 V_{GS} 施加到栅电极达大约 1 小时。在图 6A 中,阈值电压 (V_{th}) 的改变是 0.5V,在图 6B 中,阈值电压 (V_{th}) 的改变是 0.7V。图 6C 是示出根据本发明多个方面的 TFT 的应力测量结果的曲线图,其中,利用氧化硅 (SiO_x) 形成界面稳定层。在制造多晶硅 TFT 的过程中通常利用氧化硅 (SiO_x),以 900°C 的温度利用干 (O_2) 或湿 (H_2O) 热氧化方法形成的热氧化物 (SiO_2) 被用作氧化硅 (SiO_x)。当将 15V 的电压 V_{GS} 施加到栅电极达 1 小时时,阈值电压 (V_{th}) 的改变是

2.1V;当将-15V的电压 V_{GS} 施加到栅电极达1小时时,阈值电压(V_{th})的改变是-2.8V。因此,通过图6A、图6B和图6C的结果,可以看出TFT的可靠性与传统的TFT的可靠性相比显著提高。

[0049] 根据本发明多个方面的TFT可以应用于平板显示装置。图7是示出根据本发明多个方面的具有TFT的平板显示装置的实施例的透视图。将示意性地描述显示图像的显示面板100。

[0050] 显示面板100包括彼此相对设置的两个基底110和120以及设置在两个基底110和120之间的液晶层130。在显示面板100中,像素区域113由多条栅极线111和数据线112限定,并以矩阵形式排列。

[0051] TFT 114控制提供到每个像素的信号,结合到晶体管114的像素电极115形成在栅极线111和数据线112的每个交叉部分处并位于基底110上。TFT 114具有图1至图3的结构中的任何一种结构,并可以利用参照图4A至图4D描述的制造TFT的方法来制造。

[0052] 滤色器121和共电极122形成在基底120上。偏振板116形成在基底110的后表面处,偏振板123形成在基底120的后表面处,背光(未示出)设置在偏振板116下方。

[0053] 同时,驱动显示面板100的液晶显示器(LCD)驱动IC(未示出)安装在显示面板100的像素区域113的侧部。LCD驱动IC将从显示面板100的外部提供的电信号转换成扫描信号和数据信号,然后将转换的扫描信号和数据信号提供到栅极线111和数据线112。

[0054] 图8A和图8B分别是示出根据本发明多个方面的具有TFT的平板显示装置的另一实施例的平面图和剖视图。将示意性地描述显示图像的显示面板200。

[0055] 参照图8A,基底210被分成像素区域220和围绕像素区域220的非像素区域230。在扫描线224和数据线226之间以矩阵形式连接的多个有机发光装置300形成在基底210的像素区域220上。从像素区域220延伸的扫描线224和数据线226形成在基底210的非像素区域230上,电源线(未示出)操作有机发光装置300,扫描驱动器234将从显示面板200的外部提供的信号提供到扫描线224,数据驱动器236将从显示面板200的外部提供的信号提供到数据线226。

[0056] 参照图9,有机发光装置300包括阳极电极317、阴极电极320以及形成在阳极电极317和阴极电极320之间的有机薄膜层319。有机薄膜层319被形成为具有空穴传输层、有机发光层和电子传输层层叠的结构。在有机薄膜层319中还可以包括空穴注入层、空穴阻挡层、电子阻挡层和电子注入层。有机发光装置300还可以包括用于控制有机发光装置300的操作的TFT和用于保持信号的电容器。

[0057] TFT可具有图1至图3的结构中的任何一种结构,并可以利用参照图4A至图4D描述的制造TFT的方法来制造。在下文中,将参照图8A和图9详细描述包括TFT的有机发光装置300。

[0058] 缓冲层形成在基底210上,源电极32a和漏电极32b形成在像素区域220中的缓冲层31上。此时,结合到源电极32a和漏电极32b中的一个电极的数据线226形成在像素区域220中。数据线226可以从像素区域220和焊盘228延伸,以接收从显示面板200的外部提供的信号,数据线226可以形成在非像素区域230中。

[0059] 第一界面稳定层33、氧化物半导体层39和第二界面稳定层35顺序形成在具有源电极32a和漏电极32b的基底210上。第二界面稳定层35和氧化物半导体层39被顺序或

同时图案化,从而形成有源层 34。栅极绝缘层 36 形成在具有有源层 34 的基底 210 上,栅电极 37 形成在栅极绝缘层 36 上并形成在有源层 34 上方。此时,结合到栅电极 37 的扫描线 224 形成在像素区域 220 中。扫描线 224 可以从像素区域 220 和焊盘 228 延伸,以接收从显示面板 200 的外部提供的信号,扫描线 224 可以形成在非像素区域 230 中。

[0060] 平坦化层 38 形成在上述薄膜晶体管上方,通孔形成在平坦化层 38 和栅极绝缘层 36 中,以暴露源电极 32a 或漏电极 32b。阳极电极 317 被形成为通过通孔结合到源电极 32a 或漏电极 32b。

[0061] 像素限定层 318 形成在平坦化层 38 上,从而暴露阳极电极 317 的区域(发光区域),有机薄膜层 319 形成在被暴露的阳极电极 317 上。阴极电极 320 形成在具有有机薄膜层 319 的像素限定层 318 上。

[0062] 参照图 8B,密封像素区域 220 的密封基底 400 设置在具有有机发光装置 300 的基底 210 上方,密封基底 400 通过密封构件 410 与基底 210 结合,从而完成显示面板 200。

[0063] 虽然已经示出并描述了本发明的一些实施例,但本领域技术人员应当明白,在不脱离本发明的原理和精神的情况下,可以在这样的实施例中做出改变,本发明的范围由权利要求书及其等同物限定。

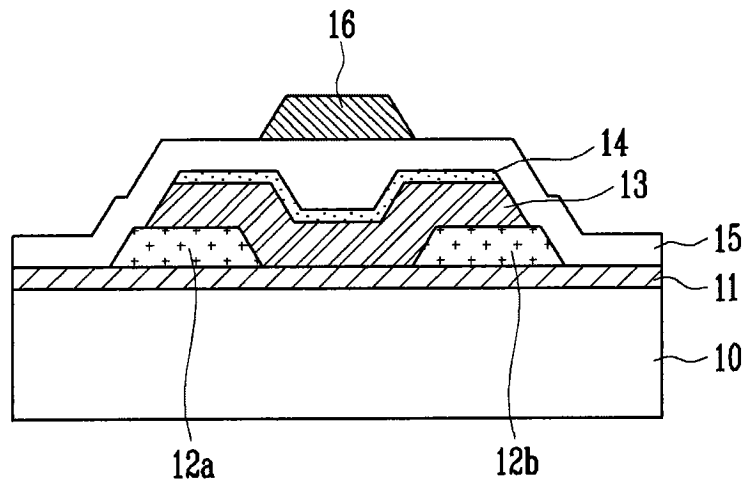


图 1

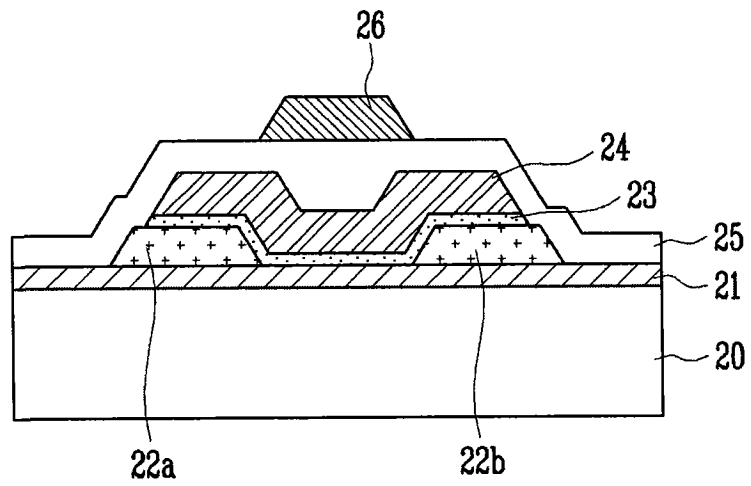


图 2

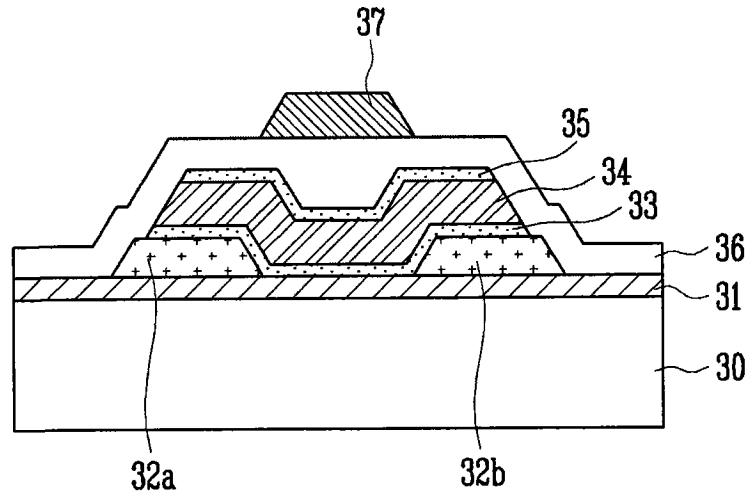


图 3

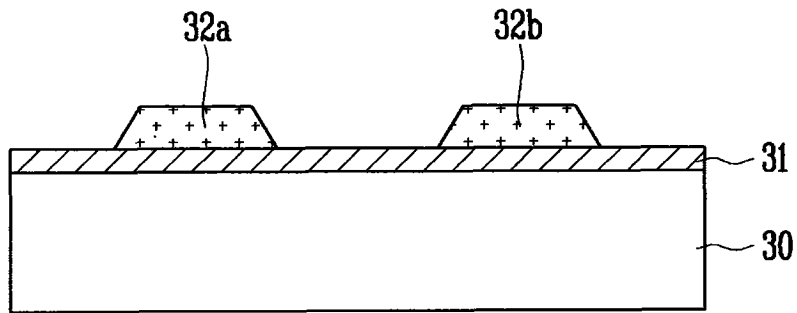


图 4A

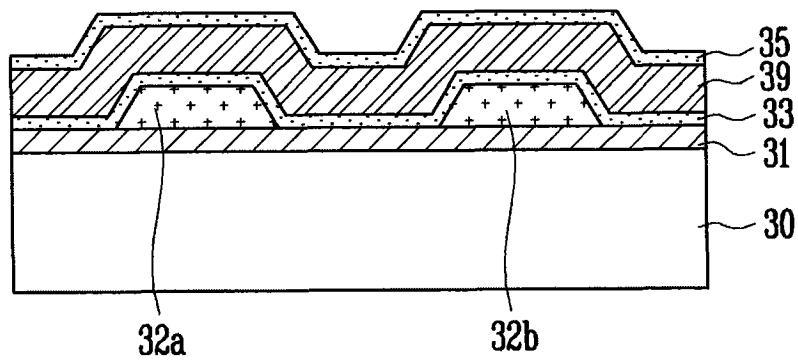


图 4B

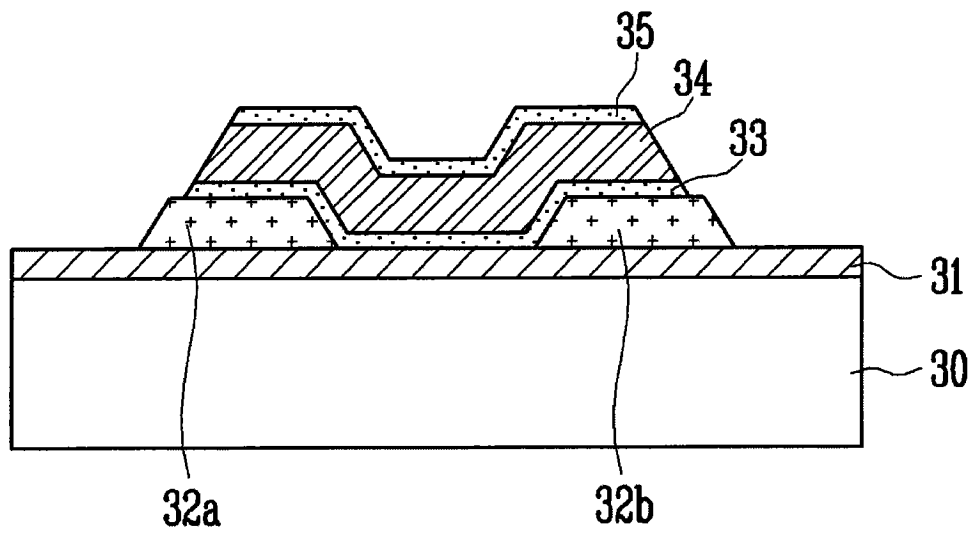


图 4C

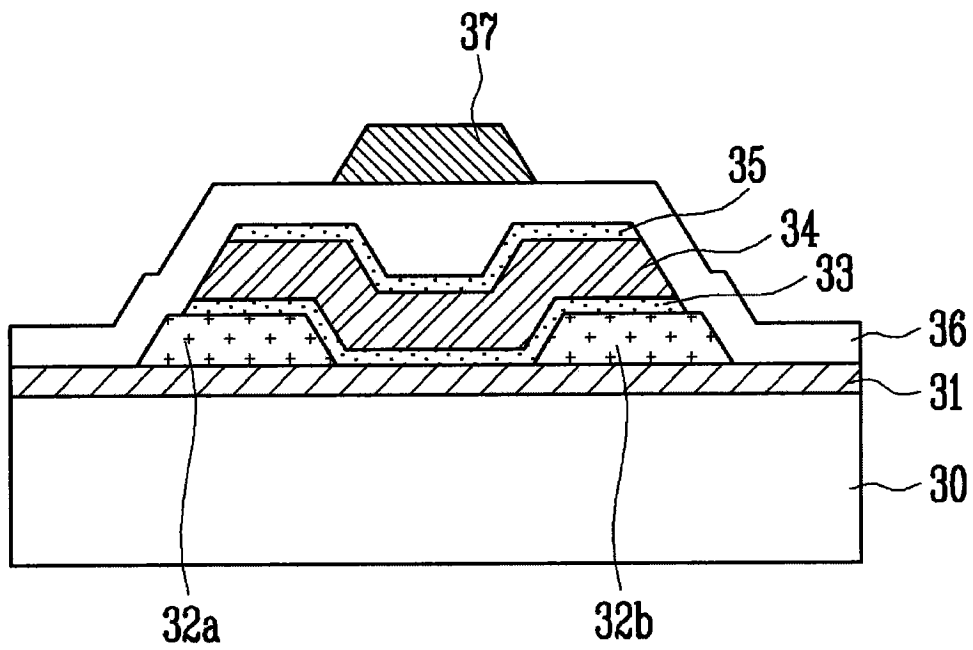


图 4D

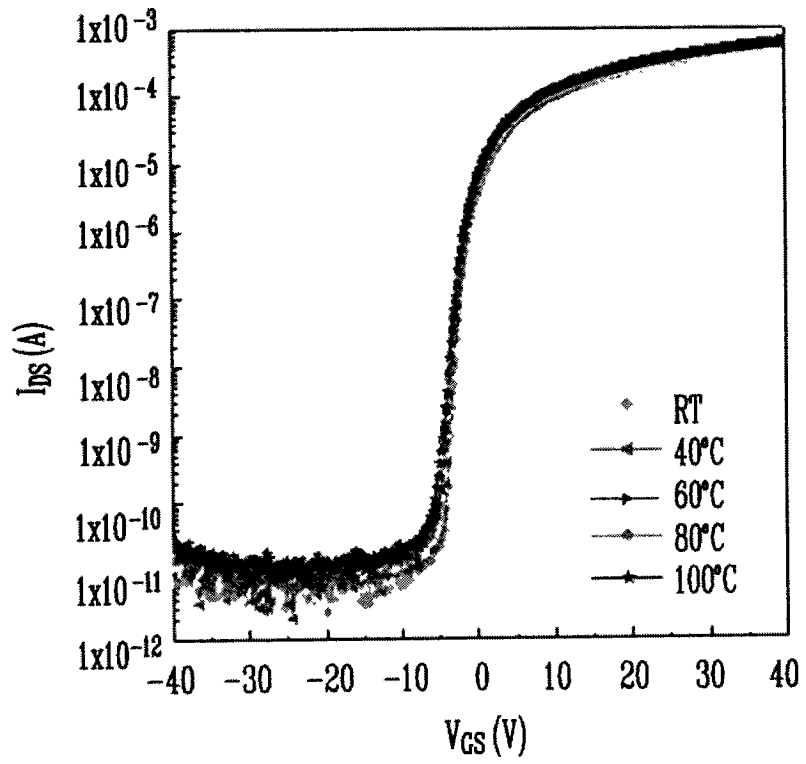


图 5A

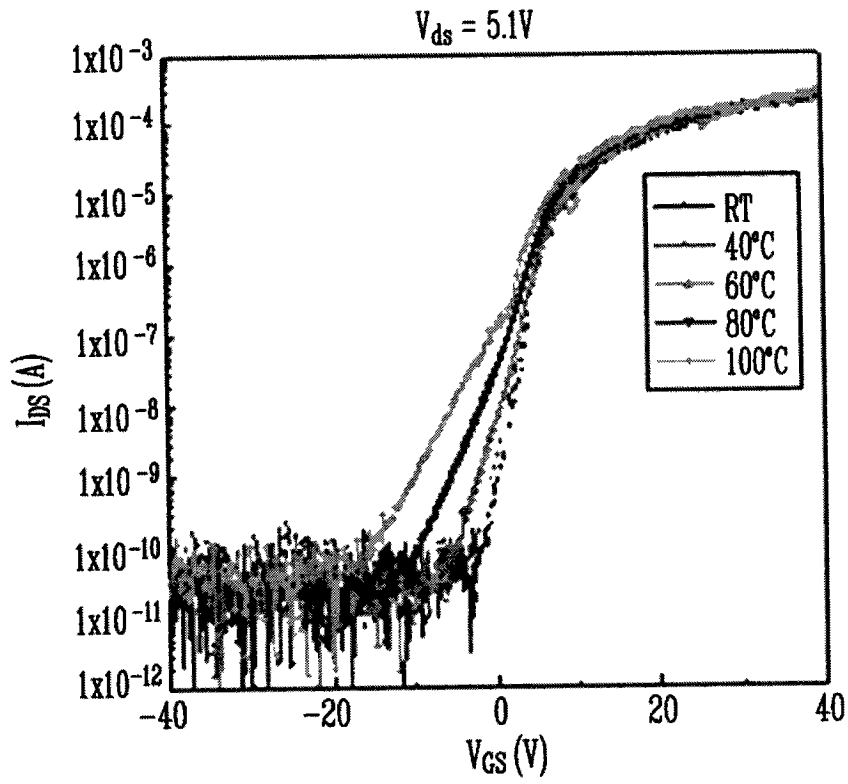


图 5B

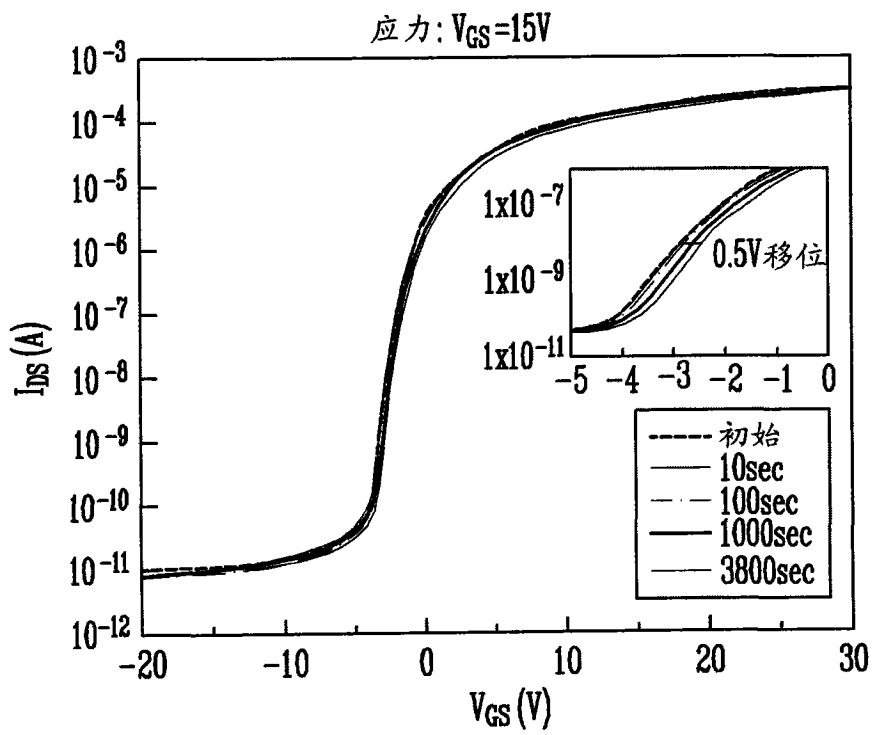


图 6A

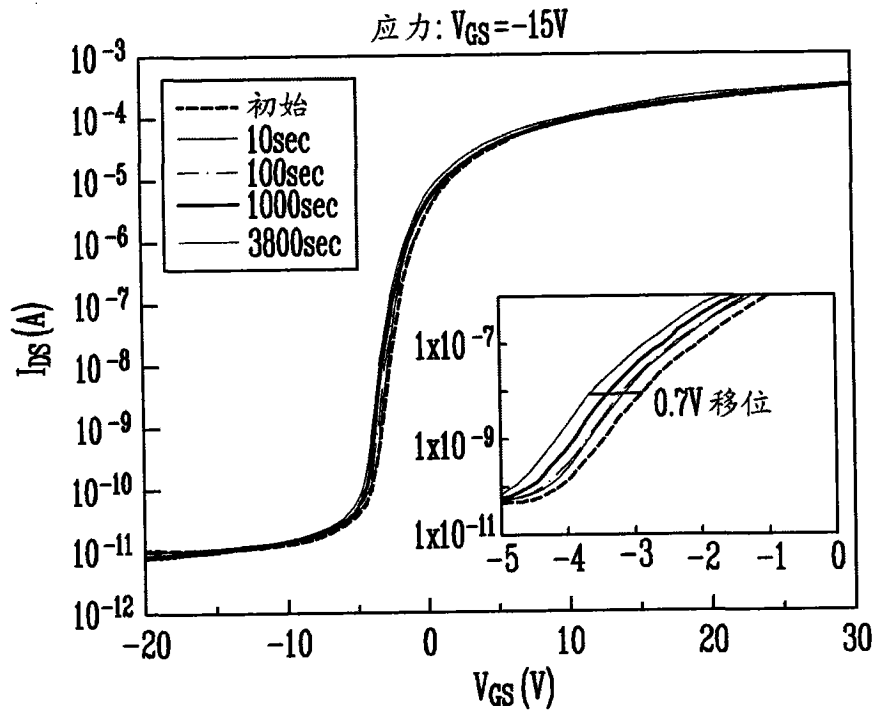


图 6B

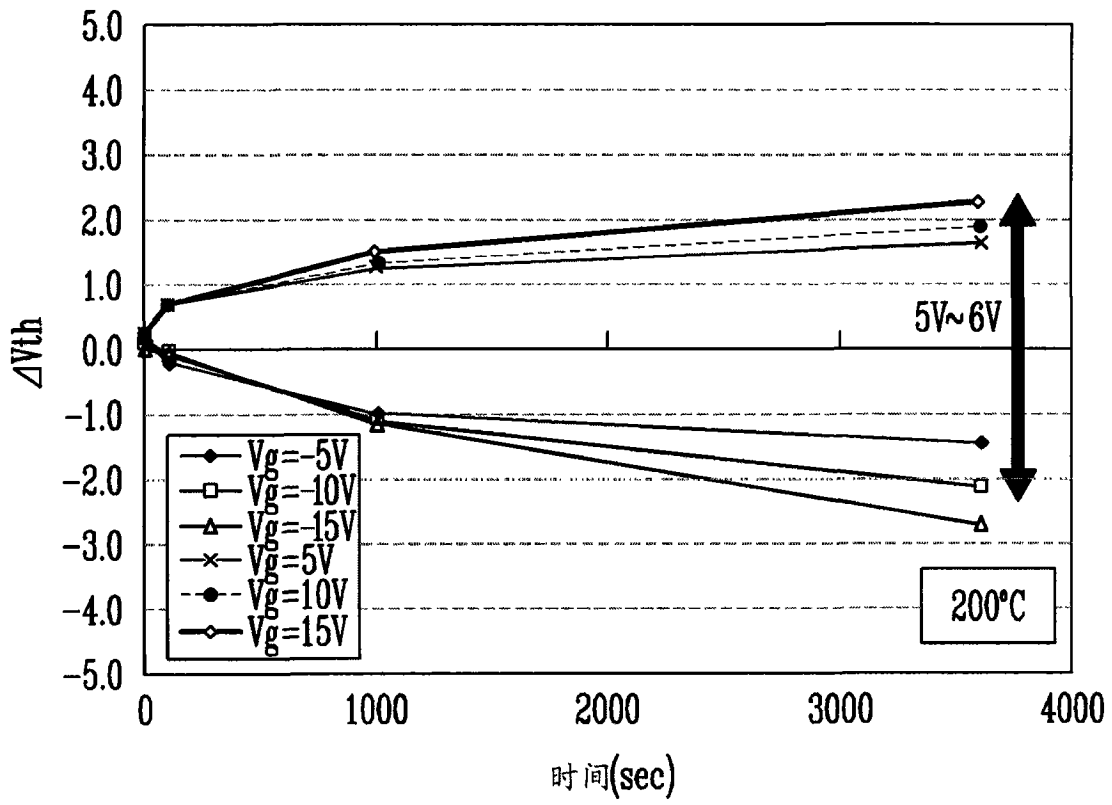


图 6C

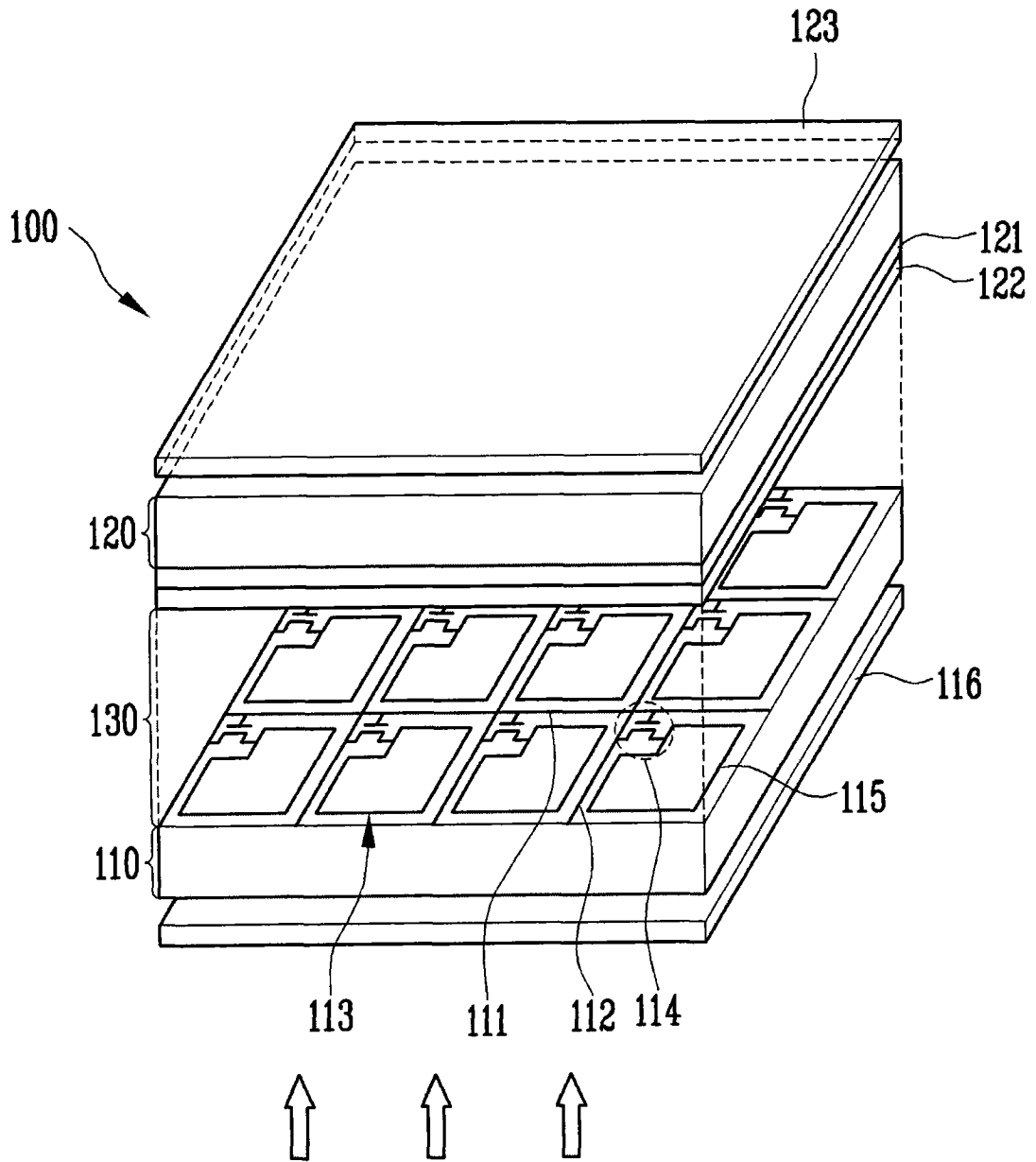


图 7

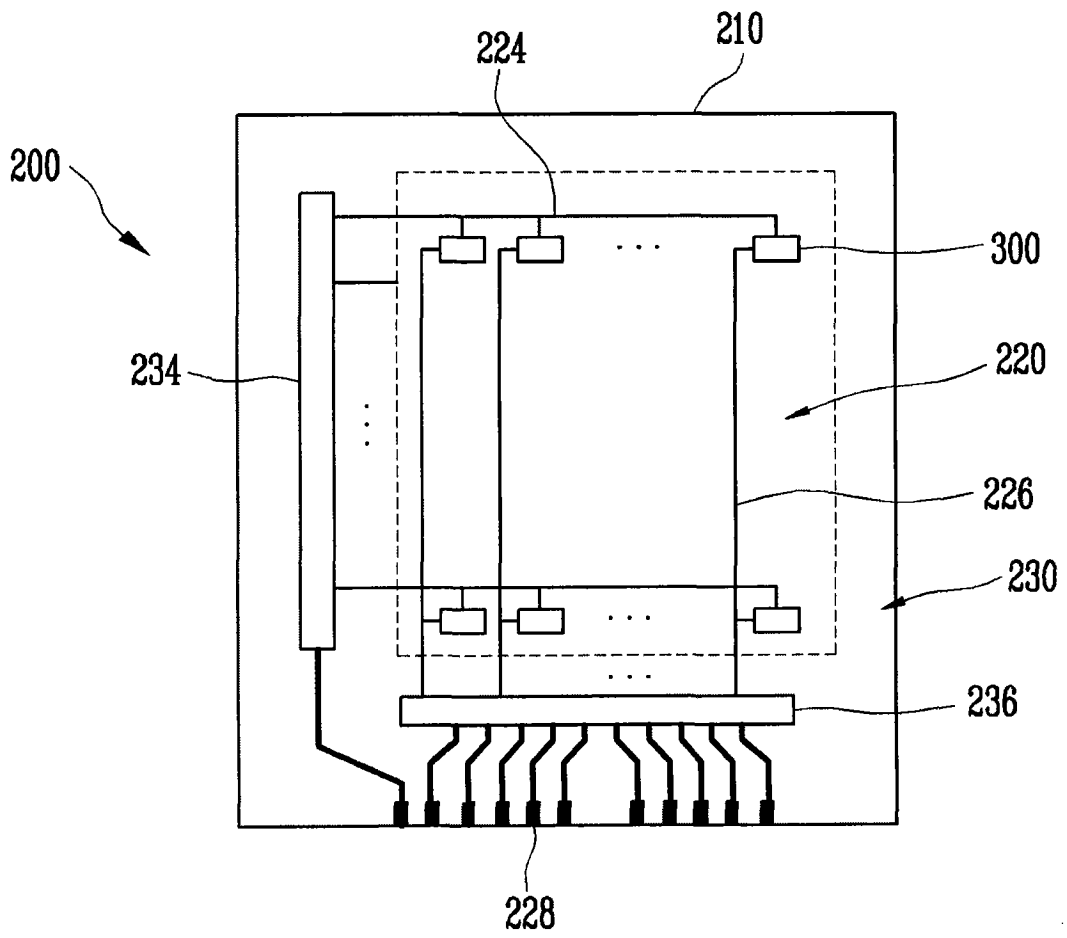


图 8A

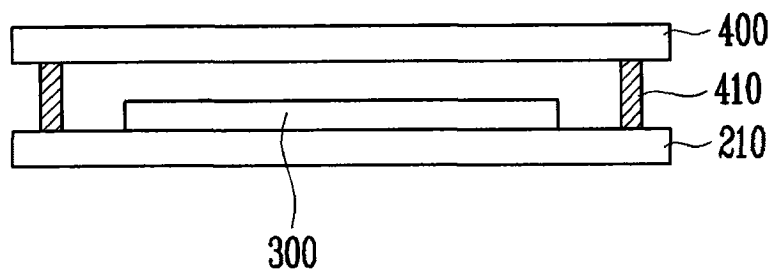


图 8B

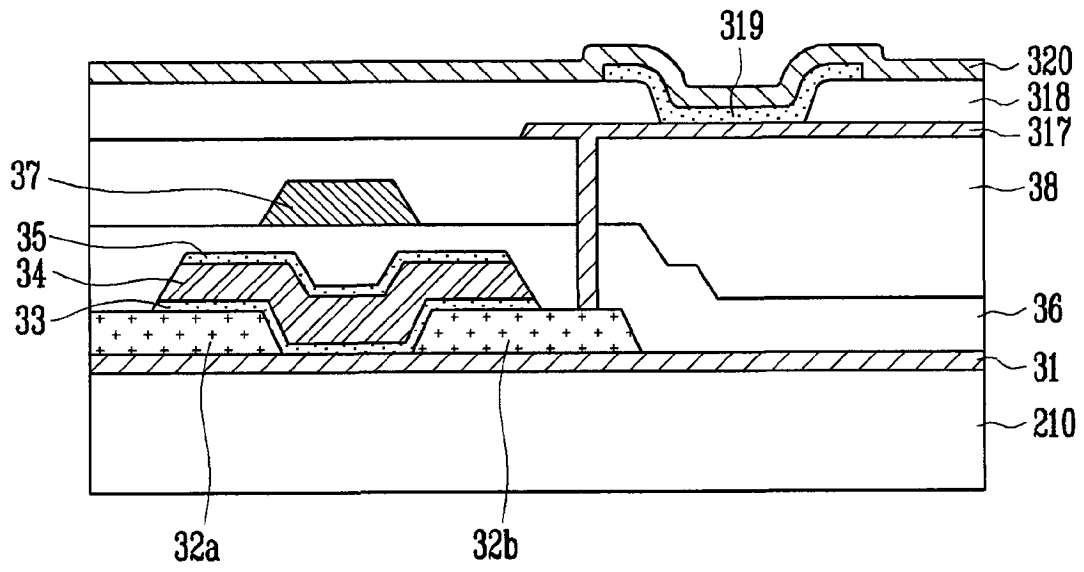


图 9