

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5608824号
(P5608824)

(45) 発行日 平成26年10月15日(2014.10.15)

(24) 登録日 平成26年9月5日(2014.9.5)

(51) Int.Cl. F I
 HO 1 L 21/52 (2006.01) HO 1 L 21/52 B
 HO 1 L 21/60 (2006.01) HO 1 L 21/60 3 1 1 Q

請求項の数 7 (全 24 頁)

(21) 出願番号	特願2013-551248 (P2013-551248)	(73) 特許権者	000005821
(86) (22) 出願日	平成24年12月26日 (2012.12.26)		パナソニック株式会社
(86) 国際出願番号	PCT/JP2012/008324		大阪府門真市大字門真1006番地
(87) 国際公開番号	W02013/099243	(74) 代理人	100081422
(87) 国際公開日	平成25年7月4日 (2013.7.4)		弁理士 田中 光雄
審査請求日	平成25年10月1日 (2013.10.1)	(74) 代理人	100100158
(31) 優先権主張番号	特願2011-284893 (P2011-284893)		弁理士 鮫島 睦
(32) 優先日	平成23年12月27日 (2011.12.27)	(74) 代理人	100132241
(33) 優先権主張国	日本国 (JP)		弁理士 岡部 博史
		(74) 代理人	100113170
			弁理士 稲葉 和久
		(72) 発明者	中村 太一
			大阪府門真市大字門真1006番地 パナソニック株式会社内

最終頁に続く

(54) 【発明の名称】 接合構造体

(57) 【特許請求の範囲】

【請求項1】

基板の電極と、
 半導体素子の電極と、
 前記基板の電極と前記半導体素子の電極との間を接合する接合層と、
 を備え、

前記接合層は、前記基板から前記半導体素子に向かう方向に沿って、
 CuSn系の金属間化合物を含む、第1の金属間化合物層と、
 Bi層と、
 CuSn系の金属間化合物を含む、第2の金属間化合物層と、
 Cu層と、
 CuSn系の金属間化合物を含む、第3の金属間化合物層と、
 を含む、接合構造体。

【請求項2】

前記接合層は、前記第3の金属間化合物層と前記半導体素子の電極との間に、さらに、
 Bi層と、
 CuSn系の金属間化合物を含む、第4の金属間化合物層と、
 が順に配置されている、請求項1に記載の接合構造体。

【請求項3】

前記CuSn系の金属間化合物は、Cu₆Sn₅、及び、Cu₃Snの少なくとも一つ

の金属間化合物を含む、請求項 1 または 2 に記載の接合構造体。

【請求項 4】

前記 Cu 層の厚さが $6.2 \mu\text{m}$ 以上である、請求項 1 から 3 のいずれか一項に記載の接合構造体。

【請求項 5】

前記接合層と前記半導体素子の電極との接合面の面積は、 5mm^2 以上であって 100mm^2 以下である、請求項 4 に記載の接合構造体。

【請求項 6】

前記第 1 の金属間化合物層は、CuSn 系の金属間化合物を有し、AgSn 系金属間化合物を含む、請求項 1 または 2 に記載の接合構造体。

10

【請求項 7】

前記第 4 の金属間化合物層は、CuSn 系の金属間化合物を有し、AgSn 系金属間化合物を含む、請求項 2 に記載の接合構造体。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体部品の内部接合に関する。本発明は、特に、優れた機械特性と耐熱性が要求されるパワー半導体モジュールの半導体素子の電極と基板の電極とを接合する接合層を含む接合構造体に関する。

【背景技術】

20

【0002】

エレクトロニクス実装分野においては、鉛の有害性の懸念や環境への関心の高まりから、鉛を用いない接合が望まれ、一般的なはんだ材である Sn-Pb 共晶はんだについては代替材料が開発、実用化されている。

【0003】

一方、従来の Si に変わる次世代高出力デバイスである GaN、SiC の技術進化を背景として、次世代高出力デバイスの接合材料としてデバイス発熱温度 250°C に対する高耐熱 Pbフリーはんだ材料が検討されている。

【0004】

高耐熱 Pbフリーはんだ材料としては、Au 系、Bi 系、Zn 系、Sn 系のものが検討されている。Au 系のはんだ材料に関しては、例えば融点が 280°C の Au-20Sn などが一部実用化されているが、主成分が Au であるため、材料物性が硬く、材料コストが高く、小型部品への使用に限定されるなど汎用性を持たない。

30

【0005】

Bi 系のはんだ材料は、融点が 270°C 付近であるため、熔融温度面では問題ないが、延性、熱伝導率に乏しい。また、Zn 系はんだ材料は、弾性率が高すぎるため、半導体部品の内部接合においては機械特性と耐熱性が課題である。

【0006】

一方、Sn 系のはんだ材料に関しては、電極材料として汎用されている Ag 及び Cu と Sn との金属間化合物である AgSn 化合物、CuSn 化合物を形成することにより、融点を上げた接合材料が検討されている（例えば、特許文献 1 参照。）。

40

【0007】

図 11 は、特許文献 1 に記載された従来の接合構造体の断面図である。図 11 において、パワー半導体モジュールは、パワー半導体素子 602 と電極 603 との間に接合部 604 を有する。この接合部 604 には、AgSn 化合物、CuSn 化合物を接合材料として用いている。

【先行技術文献】

【特許文献】

【0008】

【特許文献 1】特開 2009-290007 号公報

50

【発明の概要】

【発明が解決しようとする課題】

【0009】

しかしながら、特許文献1のAgSn化合物、CuSn化合物による接合材料は、SnとAg、SnとCuの金属間化合物化により、パワー半導体素子の発熱に対する耐熱性は有するものの、接合プロセスにおける260 から室温への冷却時に、パワー半導体素子のクラック発生、或いは、パワー半導体素子と接合部との界面の剥離が生じてしまう。

【0010】

これは、SnとAg、あるいはSnとCuの金属間化合物化により、接合部の延性が失われ、パワー半導体素子の接合プロセスにおいて、パワー半導体素子と電極の線膨張率差に基づく熱応力を緩和できていないことが理由として考えられる。

10

【0011】

従って、前記特許文献1の接合材料による接合構造体では、接合プロセスにおける熱応力に対してパワー半導体素子のクラック発生或いはパワー半導体素子と接合部との剥離を防ぐことと、耐熱性とを両立しなければならないという課題を有している。

【0012】

そこで、本発明の目的は、パワー半導体素子の発熱に対する耐熱性を有すると共に、パワー半導体素子と接合部との剥離を防ぐことができるパワー半導体モジュールの接合構造体を提供することである。

【課題を解決するための手段】

20

【0013】

本発明に係る接合構造体は、基板の電極と、半導体素子の電極と、前記基板の電極と前記半導体素子の電極との間を接合する接合層と、を備え、前記接合層は、

CuSn系の金属間化合物を含む、第1の金属間化合物層と、

Bi層と、

CuSn系の金属間化合物を含む、第2の金属間化合物層と、

Cu層と、

CuSn系の金属間化合物を含む、第3の金属間化合物層と、

が前記基板の電極から前記半導体素子の電極に向かって順に配置されている。

30

【発明の効果】

【0014】

以上のように、本発明に係る接合構造体によれば、基板の電極と半導体素子の電極との間を接合する接合層は、CuSn系の金属間化合物を含む、第1の金属間化合物層と、Bi層と、CuSn系の金属間化合物を含む、第2の金属間化合物層と、Cu層と、CuSn系の金属間化合物を含む、第3の金属間化合物層と、が基板の電極から半導体素子の電極に向かって順に配置されている。この接合層を介して半導体素子と基板の電極とを接合することにより、接合プロセスにおける熱応力に対して接合層のCu層による延性と、低弾性 (3.2×10^{-9} 、N/m²) のBi層によって応力緩和し、半導体素子のクラック発生或いは半導体素子と接合層との剥離を防ぐことができる。

40

【0015】

また、接合層を構成する金属間化合物層と、Cu層と、Bi層はいずれも十分な耐熱性を有するので、パワー半導体モジュール動作時の半導体素子の発熱に対する耐熱性を確保することができる。これにより、本発明に係る接合構造体では、接合プロセスにおける熱応力に対して半導体素子のクラック発生或いは半導体素子と接合層との剥離を防ぐこと、及び、耐熱性とを両立させることができる。そこで、半導体素子と電極とを品質良く接合して接合信頼性を上げることができる。

【図面の簡単な説明】

50

【0016】

【図1】実施の形態1に係る接合構造体で接合されたパワー半導体モジュールの断面図である。

【図2】(a)は、実施の形態1に係る接合構造体の詳細な断面構造を示す断面図であり、(b)は、(a)のCu層の拡大断面図である。

【図3】(a)～(c)は、実施の形態1に係る接合構造体の製造工程のフロー図である。

【図4】(a)～(c)は、実施の形態1に係る接合構造体の製造工程における接合層の形成の詳細な断面構造を示す模式断面図である。

【図5】(a)は、実施の形態2に係る接合構造体の詳細な断面構造を示す断面図であり、(b)は、(a)のCu層の拡大断面図である。

10

【図6】(a)～(c)は、実施の形態2に係る接合構造体の製造工程のフロー図である。

【図7】(a)は、実施の形態3に係る接合構造体の詳細な断面構造を示す断面図であり、(b)は、(a)のCu層の拡大断面図である。

【図8】(a)～(c)は、実施の形態3に係る接合構造体の製造工程のフロー図である。

【図9】(a)～(c)は、実施の形態3に係る接合構造体の製造工程における接合層の形成の詳細な断面構造を示す模式断面図である。

【図10】接合前の接合材料のSn-Bi層の厚み15μmに対して、接合前の接合材料のCu層の厚みを変化させた場合の接合後の接合層のCu層の厚さとの関係を示すグラフである。

20

【図11】従来のパワー半導体モジュールの接合部の断面図である。

【発明を実施するための形態】

【0017】

第1の態様に係る接合構造体は、基板の電極と、半導体素子の電極と、前記基板の電極と前記半導体素子の電極との間を接合する接合層と、を備え、

前記接合層は、

30

CuSn系の金属間化合物を含む、第1の金属間化合物層と、

Bi層と、

CuSn系の金属間化合物を含む、第2の金属間化合物層と、

Cu層と、

CuSn系の金属間化合物を含む、第3の金属間化合物層と、

が前記基板の電極から前記半導体素子の電極に向かって順に配置されている。

【0018】

第2の態様に係る接合構造体は、上記第1の態様において、前記接合層は、前記第3の金属間化合物層と前記半導体素子の電極との間に、さらに、

Bi層と、

40

CuSn系の金属間化合物を含む、第4の金属間化合物層と、

が順に配置されていてもよい。

【0019】

第3の態様に係る接合構造体は、上記第1の態様又は第2の態様において、前記CuSn系の金属間化合物は、Cu₆Sn₅、及び、Cu₃Snの少なくとも一つの金属間化合物を含んでもよい。

【0020】

第4の態様に係る接合構造体は、上記第1から第3の態様のうちのいずれか一つの態様において、前記Cu層の厚さが6.2μm以上であってもよい。

【0021】

50

第5の態様に係る接合構造体は、上記第4の態様において、前記接合層と前記半導体素子の電極との接合面の面積は、 5 mm^2 以上であって 100 mm^2 以下であってもよい。

【0022】

第6の態様に係る接合構造体は、上記第1の態様又は第2の態様において、前記第1の金属間化合物層は、CuSn系の金属間化合物を有し、AgSn系金属間化合物を含んでもよい。

【0023】

第7の態様に係る接合構造体は、上記第2の態様において、前記第4の金属間化合物層は、CuSn系の金属間化合物を有し、AgSn系金属間化合物を含んでもよい。

【0024】

第8の態様に係る接合材料は、基板の電極と半導体素子の電極との間に挿入する接合材料であって、

前記接合材料は、

Sn層と、

Cu層と、

Sn-Bi層と、

が順に配置され、

前記Cu層の厚さは、隣接する前記Sn層及び前記Sn-Bi層の厚さ以上である。

【0025】

第9の態様に係る接合材料は、基板の電極と半導体素子の電極との間に挿入する接合材料であって、

前記接合材料は、

第1のSn-Bi層と、

Cu層と、

第2のSn-Bi層と、

が順に配置され、

前記Cu層の厚さは、隣接する前記第1及び第2のSn-Bi層のそれぞれの厚さ以上である。

【0026】

以下、実施の形態に係る接合構造体及び接合材料について、添付図面を参照しながら説明する。なお、図面において実質的に同一の部材には同一の符号を付している。

【0027】

(実施の形態1)

図1は、実施の形態1に係る接合層104で接合されたパワー半導体モジュール100の断面図である。このパワー半導体モジュール100は、基板101と、基板101上の電極103に接合層104を介して接合された半導体素子102と、によって構成されている。また、半導体素子102の電極205と、接合層104と、電極103とによって、接合構造体106を構成する。

【0028】

次に、この形成された接合構造体106について、図2(a)及び(b)を用いて詳細に説明する。図2(a)は、接合構造体106の詳細な断面構造を示す断面図である。この接合構造体106では、電極103と、半導体素子102の電極205と、電極103と電極205とを接合する接合層104と、を備えている。接合層104は、電極103の側から半導体素子102の電極205の側に向かって、CuSn系の金属間化合物を含む第1の金属間化合物層207cと、Bi層209と、CuSn系の金属間化合物を含む第2の金属間化合物層207dと、Cu層200と、CuSn系の金属間化合物を含む第3の金属間化合物層208cと、が順に配置されている。さらに、図2(b)は、図2(a)の3つの層の拡大断面図である。この図2(b)に示されるように、第2の金属間化合物層207dとCu層200との境界面、及び、第3の金属間化合物層208cとCu層200との境界面は、平面ではなく凹凸面となる。そのため、第2の金属間化合物層2

10

20

30

40

50

07dと第3の金属間化合物層208cとの間に挟まれたCu層200は、その厚さとして、最小厚さ t_{min} から最大厚さ t_{max} までの幅を持った厚さを有するものと考えられる。

【0029】

図2(a)及び(b)に示すように、この接合構造体106は、電極103と半導体素子102の電極205とを接合する接合層104において、第2及び第3の金属間化合物層207d、208cに挟まれた層状のCu層200を有することと、第1及び第2の金属間化合物層207c、207dに挟まれた層状のBi層209と、を有することを特徴とする。このような積層構造を有するので、接合層104に含まれる各層207c、209、207d、200、208cが十分な耐熱性を有すると共に、第2及び第3の金属間化合物層207d、208cに挟まれた層状のCu層200によって接合層104における延性を保つことができる。加えて、第1及び第2の金属間化合物層207c、207dに挟まれた層状のBi層209によって低弾性金属層による応力緩和を図れる。理由については、追って説明する。以上により、この接合構造体106は、接合プロセスにおける耐熱性と、熱応力に対してCuの延性とBiの低弾性による応力緩和とを両立させることができる。特に、この接合構造体106では、熱応力に対して延性を示すことによって、半導体素子102のクラック発生及び半導体素子102と接合層104との剥離を防ぐことができる。

【0030】

<接合構造体の製造方法>

図3(a)~(c)は、実施の形態1における接合構造体の製造工程のフロー図である。図3(a)は、接合材料203を準備する工程、及び、電極103上に接合材料203を供給する工程を示す断面図である。図3(b)は、接合材料203のSn層202の上に半導体素子102を載置する工程を示す断面図である。図3(c)は、図3(b)の後、自然冷却させて接合層212を得る工程を示す断面図である。

【0031】

(1)まず、図3(a)に示すように、Sn-Bi層201、Cu層200、Sn層202が順に配置された接合材料203を用意する。この接合材料203は、例えば、厚み50 μm のCu層200の厚み方向の下面に厚み10 μm のSn-58wt%Bi(以下、Sn-Biと略記)を形成したSn-Bi層201と、Cu層200の上面に厚み10 μm のSn層202と、を有する。なお、上記厚さは一例であって、これに限られるものではない。また、Sn-Biの組成は溶融時の濡れ性と接合後に単層で残存させるためには、共晶組成に対して $\pm 5\text{wt}\%$ 以内のバラつき範囲であることが望ましい。Sn-Bi層201は、例えば、Cu層200の下面について電解めっき法又は無電解めっきによって設けることができる。好ましくは電解めっき法によってSn-Bi層201を設けることができる。また、Sn層202も電解めっき法又は無電解めっきによって設けることができる。好ましくは電解めっき法によってSn層202を設けることができる。なお、Cu層200の裏面にSn-Bi層201を有し、表面にSn層202を有する接合材料を得る方法は、上記方法に限られず、Cu箔の裏面にSn-Bi箔を圧着し、表面にSn箔を圧着することによって、接合材料203を構成してもよい。あるいは、Cu箔の裏面のSn-Biと、表面のSnと、を真空蒸着法やディップで成膜して接合材料203を構成してもよい。また、電極103上に、Sn-Bi層201、Cu層200、Sn層202を真空蒸着法で順に配置して接合材料203を構成して、電極103上に接合材料203を供給する工程を同時に行ってもよい。

また、接合材料203のCu層200は、両面を挟むSn-Bi層201及びSn層202のそれぞれの厚さ以上であることが好ましい。さらに、Cu層200は、その厚さとして15 μm 以上、100 μm 以下であることが好ましい。

【0032】

(2)次に、電極103上に接合材料203を供給する(図3(a))。電極103上に接合材料203を供給するに際しては、あらかじめ電極103を加熱しておく。具体的

には、水素5%を含んだ窒素雰囲気中で、280 に加熱した状態のCu合金で構成された電極103を用いる。これによって、電極103上に接合材料203を供給した際に、接合材料203のSn-Bi層201、Sn層202の濡れ性を確保できる。

なお、Sn-Bi熔融時のSnとCuとの拡散速度を速める観点からはBiの融点である270 以上でSnとBiが熔融していることが望ましい。この場合において、加熱温度270 ~ 290 の範囲で良好な濡れ性を有することを実際に確認した。そこで、後述の実施例においては設備の温度バラつきを鑑み、加熱温度を中央値の280 に設定した。

【0033】

(3)次に、接合材料203のSn層202の上に半導体素子102を載置する(図3(b))。接合材料203の上に半導体素子102を載置するに際しては、前述の接合材料203の供給工程と同様に、水素5%を含んだ窒素雰囲気中で、図3(a)の工程から連続で280 に加熱した状態の電極103を用いる。

半導体素子102としては、例えば、GaNで構成されているものを用いることができる。また半導体素子102は、例えば、厚み0.3mm、4mm×5mmの大きさを有するものを用いることができる。また、半導体素子102には、電極205として、例えば、厚み1μmのAg層205を成膜させている。このAg層205が接合材料203のSn層202に接するように、半導体素子102を50gf~150gf程度の荷重で、電極103に供給された接合材料203のSn層202の上に載置する。

【0034】

(4)次に、水素5%を含んだ窒素雰囲気中で、図3(b)から連続で280 に加熱した状態の電極103のまま、半導体素子102を接合材料203の上に載置してから約30分間放置させた後に加熱を停止させ、水素5%を含んだ窒素雰囲気中で自然冷却に切り替える(図3(c))。これにより、電極103と半導体素子102の電極205とを接合させる接合層212を形成させ、接合構造体を製造することができる。

【0035】

<接合層の形成について>

さらに、図4(a)~(c)を用いて、接合構造体106の電極103と半導体素子102とを接合する接合層212の形成について説明する。

図4(a)と(b)は、図3(b)と(c)の工程間における接合構造体106の状態変化を示した図である。図4(c)は、図3(c)に相当する接合構造体106を示した図であり、接合層212を詳細に示している。

【0036】

a)金属間化合物層207a、207b、及びBi層209a、209b、及び、金属間化合物層208a、208bの形成

図4(a)は、電極103上に供給された図3で説明した接合材料203の上に、半導体素子102を載置した直後の模式断面図である。電極103を加熱することによって、Ag層205とSn層202との界面では、拡散反応によりAgSn系の金属間化合物を含む金属間化合物層208bが形成される。また、接合材料203のSn層とCu層との界面では、拡散反応によりCuSn系の金属間化合物からなる金属間化合物層208aが形成される。

【0037】

また、接合材料203のSn-Bi層201と電極103との界面では、拡散反応によりCuSn系の金属間化合物からなる金属間化合物層207aが形成される。また、接合材料203のSn-Bi層201とCu層200との界面では、拡散反応によりCuSn系の金属間化合物からなる金属間化合物層207bが形成される。更に、金属間化合物層207a、207bとSn-Bi層201との間に、Cuとは拡散反応しないBiが析出してBi層209a、209bがそれぞれ形成し始める。

以上の反応の結果、金属間化合物層207a、Bi層209a、Sn-Bi層201、Bi層209b、金属間化合物層207b、Cu層200、金属間化合物層208a、S

10

20

30

40

50

n層202、金属間化合物層207bは、接合層212aを構成する。

【0038】

b) Sn-Bi層201、及び、Sn層202の消失

図4(b)は、図4(a)から15分間放置した状態、つまり電極103上に半導体素子102が接合材料203を介して載置されてから15分間後の模式断面図である。280で加熱した状態で15分間放置することで、図4(a)で形成した金属間化合物層208a、208bと金属間化合物層207aと207bとがそれぞれ成長し、図4(a)に記載のSn層202及びSn-Bi層201が完全に消失する。

具体的には、Sn層202を挟む金属間化合物層208a、208bが成長して、Sn層202を消失させる。その結果、層状のバルクのCuSn系の金属間化合物の中にAgSn化合物が微細に均一分散した状態で混在した第3の金属間化合物層208cが形成される。特に、第3の金属間化合物208cにおいて主相となるCuSn系の金属間化合物は、例えば、 Cu_6Sn_5 、 Cu_3Sn である。また、第2相として含まれるAgSn系の金属間化合物は、例えば、 Ag_3Sn である。なお、上記金属間化合物の組成は、例えば走査型電子顕微鏡(SEM)に搭載されたEDX(Energy dispersion X-ray analysis)等によって確認できる。

10

【0039】

また、Sn-Bi層201を挟む金属間化合物層207a、207bが成長して、Sn-Bi層201が消失して、CuSn系の金属間化合物による第1及び第2の金属間化合物層207c、207dと、Bi層209と、が形成される。この場合、CuSn系の金属間化合物は、例えば、 Cu_6Sn_5 、 Cu_3Sn である。

20

さらに、この場合において、元の接合材料203のCu層200は、拡散反応によってその一部が第2及び第3の金属間化合物層207d、208cに変化するが、層状のCu層200が残存する(図2(a)及び(b)参照。)

【0040】

以上の反応の結果、第1の金属間化合物層207c、Bi層209、第2の金属間化合物層207d、Cu層200、第3の金属間化合物層208cは、接合層212bを構成する。この接合層212bは、上記接合層212aとは、明らかにその構成が異なる。

【0041】

なお、ここでは加熱時間を15分間としたが、これに限られず、加熱時間を45分以内としてもよい。後述のように、加熱時間が45分以内であれば、電極103のCuが酸化して変色することを抑制できる。

30

【0042】

c) 接合構造体106の形成

図4(c)は、図4(b)の加熱状態から室温まで自然冷却させ、接合構造体106を完成させた模式断面図である。加熱状態から室温まで自然冷却することによって、図4(b)の積層状態を維持したまま、図4(c)の接合構造体106を得ることができる。なお、接合層212は、上記接合層212bとほぼ同様の構成を有するが、各金属間化合物において温度に応じて高温相/低温相等が存在する場合には、その組成が一部変化する場合があります。

40

例えば、図4(c)に示すように、電極103と、半導体素子102の電極205との間を、接合層212により接合される。接合層212には、AgSn金属間化合物とCuSn金属間化合物とが混在した第3の金属間化合物層208cと、Cu層200と、CuSn金属間化合物による第2の金属間化合物層207dと、Bi層209と、CuSn金属間化合物による第1の金属間化合物層207cと、を含む。また、Cu層200は、平均厚み4.8 μ m(断面観察でN=10点(一断面あたり5点を計測、2断面について計測)測定の平均)を有する。

【0043】

<本実施の形態1の特徴であるSn-Bi層及びSn層の消失、並びに、層状のCu層、Bi層の残存について>

50

図4(c)に示されるように、この実施の形態1に係る接合構造体106では、図3で説明した接合材料203のSn-Bi層201、Cu層200、Sn層202のうち、Sn-Bi層201、及び、Sn層202を消失させている。一方、第2及び第3の金属間化合物層207d、208cに挟まれた層状のCu層200を残存させて、接合層212にCu層200による延性を得ることができる。また、第1及び第2の金属間化合物層207c、207dに挟まれたBi層209を残存させ、Bi層209による低弾性を得ることができる。

【0044】

一方、仮想的に、接合材料のうち、逆に、Sn-Bi層を残存させて接合層の延性を保とうとした場合には、Sn-Biの融点が139と低いため、パワー半導体モジュールの動作時の半導体素子の発熱温度250における耐熱性が失われる。これは、Sn-Bi層を残すことにより、例えば、Sn-Biが層状に残存した場合、半導体素子の発熱温度250において、半導体素子と電極との位置がずれる等の不具合が生じる可能性がある為である。

【0045】

そのため、本発明者は、Sn-BiではなくCu層とBi層とを残存させることを考えた。この場合、電極としてAgやCuが汎用されているため、電極側のAg及びCuを残せばよいと考えることもできる。しかし、半導体素子の電極と基板の電極との間の接合層内が全て金属間化合物層となった場合には、たとえ電極側にCu層が残っていても接合層自体に十分な延性を保つことができず、熱応力に対して半導体素子へのクラック発生及び半導体素子と接合層との剥離防止を達成できない。そこで、本発明者は、図4(c)に示すように、第2及び第3の金属間化合物層207d、208cに挟まれた層状のCu層200を残存させることで接合層212に延性を持たせること、更にはBi層209を残存させることで低弾性化することを考えて、実施の形態1の構成に至ったものである。

【0046】

この接合構造体の接合層のクラック発生、及び、剥離が起こらない理由としては、以下のことが推察される。

図4(c)に示すように、接合層212の第3の金属間化合物層208cを構成するAgSn化合物、CuSn化合物の融点は、それぞれ480以上、及び、415以上である。また、第1及び第2の金属間化合物層207c、207dを構成するCuSn化合物の融点は、415以上である。さらに、Cu層200の融点は1000以上であり、Bi層209の融点は270である。以上のことから、パワー半導体モジュールとして使用する際の半導体素子102の動作時の発熱に対する耐熱性250に対して接合層212の全ての構成が上記耐熱性の基準250より高融点側にあることより、耐熱性を確保したと考えられる。

【0047】

また、かかる構成によれば、接合層212は、AgSn化合物とCuSn化合物が混在した第3の金属間化合物層208cと、層状のCu層200と、第2の金属間化合物層207dと、Bi層209と、第1の金属間化合物層207cとを有する。この接合層212によって半導体素子102と電極103とを接合することにより、従来技術で得られなかった接合プロセスにおける熱応力に対して半導体素子のクラック発生或いは半導体素子と接合層との剥離を防ぐことと、パワー半導体モジュールの動作時の半導体素子の発熱250に対する耐熱性の確保と、を両立することができる。これにより、半導体素子と基板の電極とを品質良く接合して接合信頼性を上げることができる。そこで、本実施の形態1における接合構造体は、従来の課題を解決したものと言える。

【0048】

(実施の形態2)

図5(a)は、実施の形態2に係る接合構造体106の詳細な断面構造を示す断面図である。図5(b)は、図5(a)のCu層200の拡大断面図である。図6(a)~(c)は、実施の形態2に係る接合構造体の製造工程のフロー図である。

10

20

30

40

50

図5(a)に示すように、この実施の形態2に係る接合構造体106は、電極103と、半導体素子102の電極205と、両者の間の接合層104と、を備えている。図6(a)の断面図に示すように、実施の形態1に係る接合材料と比較すると、実施の形態2で用いる接合材料213は、電極103側と半導体素子102の電極205との間で、Cu層200に対してSn-Bi層204とSn層206の配置が上下逆の配置である点で相違する。その結果、形成される接合層104としては、図5(a)に示すように、電極103の側から半導体素子102の電極205の側に向かって、CuSn系の金属間化合物を含む第1の金属間化合物層217cと、Cu層200と、CuSn系の金属間化合物を含む第2の金属間化合物層218cと、Bi層220と、CuSn系の金属間化合物を含む第3の金属間化合物層218dと、が順に配置されている。

10

【0049】

図5(a)に示すように、この実施の形態2に係る接合構造体106は、実施の形態1に係る接合構造体と同様に、電極103と半導体素子102の電極205とを接合する接合層104において、第1及び第2の金属間化合物層217c、218cに挟まれた層状のCu層200を有することと、第2及び第3の金属間化合物層218c、218dに挟まれた層状のBi層220と、を有することを特徴とする。このような積層構造を有するので、接合層104に含まれる各層217c、200、218c、220、218dが十分な耐熱性を有すると共に、第1及び第2の金属間化合物層217c、218cに挟まれた層状のCu層200によって接合層104における延性を保つことができる。加えて、第2及び第3の金属間化合物層218c、218dに挟まれた層状のBi層220によって

20

【0050】

<接合構造体の製造方法>

図6(a)~(c)は、実施の形態2に係る接合構造体の製造工程のフロー図である。

実施の形態2の接合構造体の製造工程では、実施の形態1の接合構造体の製造工程と比較して、Cu層200の表面にSn-Bi層204を有し、裏面にSn層206を有する接合材料213を用いる点で相違する。なお、Sn-Bi層204、Sn層206の組成、作成方法等については、実施の形態1と実質的に同一であってもよい。

30

【0051】

(実施の形態3)

図7(a)は、実施の形態3に係る接合構造体106の詳細な断面構造を示す断面図である。この接合構造体106では、電極103と、半導体素子102の電極205と、電極103と電極205とを接合する接合層104と、を備えている。接合層104は、電極103の側から半導体素子102の電極205の側に向かって、CuSn系の金属間化合物を含む第1の金属間化合物層227cと、Bi層229と、CuSn系の金属間化合物を含む第2の金属間化合物層227dと、Cu層200と、CuSn系の金属間化合物を含む第3の金属間化合物層228cと、Bi層230と、CuSn系の金属間化合物を含む第4の金属間化合物層228dと、が順に配置されている。さらに、図7(b)は、図7(a)の3つの層の拡大断面図である。この図7(b)に示されるように、第2の金属間化合物層227dとCu層200との境界面、及び、第3の金属間化合物層228cとCu層200との境界面は、平面ではなく凹凸面となる。そのため、第2の金属間化合物層227dと第3の金属間化合物層228cとの間に挟まれたCu層200は、その厚さとして、最小厚さ t_{min} から最大厚さ t_{max} までの幅を持った厚さを有するものと考えられる。

40

【0052】

図7(a)及び(b)に示すように、この接合構造体106は、電極103と半導体素

50

子102の電極205とを接合する接合層104において、第2及び第3の金属間化合物層227d、228cに挟まれた層状のCu層200を有することと、第1及び第2の金属間化合物層227c、227dに挟まれた層状のBi層229と、第3及び第4の金属間化合物層228c、228dに挟まれた層状のBi層230と、を有することを特徴とする。このような積層構造を有するので、接合層104に含まれる各層227c、229、227d、200、228c、230、228dが十分な耐熱性を有すると共に、第2及び第3の金属間化合物層227d、228cに挟まれた層状のCu層200によって接合層104における延性を保つことができる。加えて、第1及び第2の金属間化合物227c、227dに挟まれた層状のBi層229と、第3及び第4の金属間化合物228c、228dに挟まれた層状のBi層230と、によって低弾性金属層による応力緩和を
10

【0053】

< 接合構造体の製造方法 >

図8(a)～(c)は、実施の形態3における接合構造体の製造工程のフロー図である。

(1)まず、第1のSn-Bi層201、Cu層200、第2のSn-Bi層204が
20
順に配置された接合材料223を用意する。この接合材料223は、例えば、厚み50 μ mのCu層200の厚み方向の上下各々の表面に厚み10 μ mのSn-58wt%Bi(以下、Sn-Biと略記)を形成した第1のSn-Bi層201、第2のSn-Bi層204を有する。なお、上記厚さは一例であって、これに限られるものではない。また、Sn-Biの組成は熔融時の濡れ性と接合後に単層で残存させる為には、共晶組成に対して ± 5 wt%以内のバラつき範囲であることが望ましい。第1及び第2のSn-Bi層201、204は、例えば、Cu層200の両面について電解めっき法又は無電解めっきによって設けることができる。好ましくは電解めっき法によって第1及び第2のSn-Bi層201、204を設けることができる。なお、Cu層200の表裏面に第1及び第2のSn-Bi層201、204を有する接合材料を得る方法は、上記方法に限られず、Cu箔
30
の表裏面のそれぞれにSn-Bi箔を圧着することによって、接合材料223を構成してもよい。あるいは、Cu箔の表裏面のそれぞれにSn-Biを真空蒸着法やディップで成膜して接合材料223を構成してもよい。また、電極103上に、第1のSn-Bi層201、Cu層200、第2のSn-Bi層204を真空蒸着法で順に配置して接合材料223を構成して、電極103上に接合材料223を供給する工程を同時に行ってもよい。

また、接合材料223のCu層200は、両面を挟む第1のSn-Bi層201及び第2のSn-Bi層204のそれぞれの厚さ以上であることが好ましい。さらに、Cu層200は、その厚さとして15 μ m以上、100 μ mであることが好ましい。

【0054】

(2)次に、電極103上に接合材料223を供給する(図8(a))。電極103上
40
に接合材料223を供給するに際しては、あらかじめ電極103を加熱しておく。具体的には、水素5%を含んだ窒素雰囲気中で、280に加熱した状態のCu合金で構成された電極103を用いる。これによって、電極103上に接合材料223を供給した際に、接合材料223の第1のSn-Bi層201、第2のSn-Bi層204の濡れ性を確保できる。

なお、Sn-Bi熔融時のSnとCuとの拡散速度を速める観点からはBiの融点である270以上でSnとBiが熔融していることが望ましい。この場合において、加熱温度270～290の範囲で良好な濡れ性を確認した。そこで、後述の実施例においては設備の温度バラつきを鑑み、加熱温度を中央値の280に設定した。

【0055】

(3)次に、接合材料223の第2のSn-Bi層204の上に半導体素子102を載置する(図8(b))。接合材料223の上に半導体素子102を載置するに際しては、前述の接合材料223の供給工程と同様に、水素5%を含んだ窒素雰囲気中で、図8(a)から連続で280に加熱した状態の電極103を用いる。

半導体素子102としては、例えば、GaNで構成されているものを用いることができる。また半導体素子102は、例えば、厚み0.3mm、4mm×5mmの大きさを有するものを用いることができる。また、半導体素子102には、電極205として、例えば、厚み1μmのAg層205を成膜させている。このAg層205が接合材料223の第2のSn-Bi層204に接するように、半導体素子102を50gf~150gf程度の荷重で、電極103に供給された接合材料223の上に載置する。

10

【0056】

(4)次に、水素5%を含んだ窒素雰囲気中で、図8(b)から連続で280に加熱した状態の電極103のまま、半導体素子102を接合材料223の上に載置してから約30分間放置させた後に加熱を停止させ、水素5%を含んだ窒素雰囲気中で自然冷却に切り替える(図8(c))。これにより、電極103と半導体素子102の電極205とを接合させる接合層232を形成させ、接合構造体を製造することができる。

【0057】

<接合層の形成について>

さらに、図9(a)~(c)を用いて、接合構造体106の電極103と半導体素子102とを接合する接合層232の形成について説明する。

20

図9(a)と(b)は、図8(b)と(c)の工程間における接合構造体106の状態変化を示した図であり、図9(c)は、図8(c)に相当する接合構造体106を示し、接合層232を詳細に示している。

【0058】

a)金属間化合物層227a、227b、及びBi層229a、229b、及び、金属間化合物層228a、228b、及びBi層230a、230bの形成

図9(a)は、電極103上に供給された図8で説明した接合材料223の上に、半導体素子102を載置した直後の模式断面図である。電極103を加熱することによって、図8の接合材料223のAg層205と第2のSn-Bi層204との界面では、拡散反応によりAgSn系の金属間化合物を含む金属間化合物層228bが形成される。また、接合材料223の第2のSn-Bi層204とCu層200との界面では、拡散反応によりCuSn系の金属間化合物からなる金属間化合物層228aが形成される。更に、金属間化合物層228a、228bと第2のSn-Bi層204との間に、Cuとは拡散反応しないBiが析出してBi層230a、230bがそれぞれ形成し始める。

30

【0059】

また、接合材料223の第1のSn-Bi層201と電極103との界面では、拡散反応によりCuSn系の金属間化合物からなる金属間化合物層227aが形成される。また、接合材料223の第1のSn-Bi層201とCu層200との界面では、拡散反応によりCuSn系の金属間化合物からなる金属間化合物層227bが形成される。更に、金属間化合物層227a、227bと第1のSn-Bi層201との間に、Cuとは拡散反応しないBiが析出してBi層229a、229bがそれぞれ形成し始める。

40

以上の反応の結果、金属間化合物層227a、Bi層229a、第1のSn-Bi層201、Bi層229b、金属間化合物層227b、Cu層200、金属間化合物層228a、Bi層230a、第2のSn-Bi層204、Bi層230b、金属間化合物層227bは接合層232aを構成する。

【0060】

b)第1及び第2のSn-Bi層201、204の消失

図9(b)は、図9(a)から15分間放置した状態、つまり電極103上に半導体素子102が接合材料223を介して載置されてから15分間後の模式断面図である。280で加熱した状態で15分間放置することで、図9(a)で形成した金属間化合物層2

50

2 8 a、2 2 8 bと金属間化合物層 2 2 7 aと2 2 7 bとがそれぞれ成長し、図 9 (a) に記載の第 2 の Sn - Bi 層 2 0 4 及び第 1 の Sn - Bi 層 2 0 1 が完全に消失する。

具体的には、第 2 の Sn - Bi 層 2 0 4 を挟む金属間化合物層 2 2 8 a、2 2 8 b が成長して、第 2 の Sn - Bi 層 2 0 4 を消失させる。その結果、層状のバルクの Cu Sn 系の金属間化合物の中に Ag Sn 化合物が微細に均一分散した状態で混在した第 4 の金属間化合物層 2 2 8 d と、層状のバルクの Cu Sn 系の金属間化合物である第 3 の金属間化合物層 2 2 8 c と、Bi 層 2 3 0 と、が形成される。特に、第 4 の金属間化合物 2 2 8 d において主相となる Cu Sn 系の金属間化合物は、例えば、 Cu_6Sn_5 、 Cu_3Sn である。また、第 2 相として含まれる Ag Sn 系の金属間化合物は、例えば、 Ag_3Sn である。なお、上記金属間化合物の組成は、例えば走査型電子顕微鏡 (SEM) に搭載された EDX (Energy dispersion X-ray analysis) 等によって確認できる。

10

【 0 0 6 1 】

また、第 1 の Sn - Bi 層 2 0 1 を挟む金属間化合物層 2 2 7 a、2 2 7 b が成長して、第 1 の Sn - Bi 層 2 0 1 が消失して、Cu Sn 系の金属間化合物による第 1 及び第 2 の金属間化合物層 2 2 7 c、2 2 7 d と、Bi 層 2 2 9 と、が形成される。この場合、Cu Sn 系の金属間化合物は、例えば、 Cu_6Sn_5 、 Cu_3Sn である。

さらに、この場合において、元の接合材料 2 2 3 の Cu 層 2 0 0 は、拡散反応によってその一部が第 2 及び第 3 の金属間化合物層 2 2 7 d、2 2 8 c に変化するが、層状の Cu 層 2 0 0 が残存する (図 9 (b)) 。

20

【 0 0 6 2 】

以上の反応の結果、第 1 の金属間化合物層 2 2 7 c、Bi 層 2 2 9、第 2 の金属間化合物層 2 2 7 d、Cu 層 2 0 0、第 3 の金属間化合物層 2 2 8 c、Bi 層 2 3 0、第 4 の金属間化合物層 2 2 8 d は、接合層 2 3 2 b を構成する。この接合層 2 3 2 b は、上記接合層 2 3 2 a とは、明らかにその構成が異なる。

【 0 0 6 3 】

なお、ここでは加熱時間を 1 5 分間としたが、これに限られず、加熱時間を 4 5 分以内としてもよい。後述のように、加熱時間が 4 5 分以内であれば、電極 1 0 3 の Cu が酸化して変色することを抑制できる。

【 0 0 6 4 】

c) 接合構造体 1 0 6 の形成

図 9 (c) は、図 9 (b) の加熱状態から室温まで自然冷却させ、接合構造体 1 0 6 を完成させた模式断面図である。加熱状態から室温まで自然冷却することによって、図 9 (b) の積層状態を維持したまま、図 9 (c) の接合構造体 1 0 6 を得ることができる。なお、接合層 2 3 2 は、上記接合層 2 3 2 b とほぼ同様の構成を有するが、金属間化合物において温度に応じて高温相 / 低温相等が存在する場合には、その組成が一部変化する場合があります。

30

例えば、図 9 (c) に示すように、電極 1 0 3 と、半導体素子 1 0 2 の電極 2 0 5 との間を、接合層 2 3 2 により接合される。接合層 2 3 2 には、Ag Sn 金属間化合物と Cu Sn 金属間化合物とが混在した第 4 の金属間化合物層 2 2 8 d と、Bi 層 2 3 0 と、Cu Sn 金属間化合物による第 3 の金属間化合物層 2 2 8 c と、Cu 層 2 0 0 と、Cu Sn 金属間化合物による第 2 の金属間化合物層 2 2 7 d と、Bi 層 2 2 9 と、Cu Sn 金属間化合物による第 1 の金属間化合物層 2 2 7 c と、を含む。また、Cu 層 2 0 0 は、平均厚み $4.8 \mu m$ (断面観察で $N = 10$ 点 (一断面あたり 5 点を計測、2 断面について計測) 測定) の平均) を有する。

40

【 0 0 6 5 】

< 本実施の形態 3 の特徴である第 1 及び第 2 の Sn - Bi 層の消失及び層状の Cu 層、Bi 層の残存について >

図 9 (c) に示すように、この実施の形態 3 に係る接合構造体 1 0 6 では、図 8 で説明した接合材料 2 2 3 の第 1 の Sn - Bi 層 2 0 1、Cu 層 2 0 0、第 2 の Sn - Bi 層 2

50

04のうち、第1及び第2のSn-Bi層201、204を消失させている。一方、第2及び第3の金属間化合物層227d、228cに挟まれた層状のCu層200を残存させて、接合層232にCu層200による延性を得ることができる。また、第1及び第2の金属間化合物層227c、227dに挟まれたBi層229と、第3及び第4の金属間化合物層228c、228dに挟まれたBi層230と、を残存させ、Bi層229、230による低弾性を得ることができる。

【0066】

一方、仮想的に、接合材料のうち、逆に、Sn-Bi層を残存させて接合層の延性を保とうとした場合には、Sn-Biの融点が139と低いため、パワー半導体モジュールの動作時の半導体素子の発熱温度250における耐熱性が失われる。これは、Sn-Bi層を残すことにより、例えば、Sn-Biが層状に残存した場合、半導体素子の発熱温度250において、半導体素子と電極との位置がずれる等の不具合が生じる可能性がある為である。

【0067】

そのため、本発明者は、Sn-BiではなくCu層とBi層とを残存させることを考えた。この場合、電極としてAgやCuが汎用されているため、電極側のAg及びCuを残せばよいと考えることもできる。しかし、半導体素子の電極と基板の電極との間の接合層内が全て金属間化合物層となった場合には、たとえ電極側にCu層が残っていても接合層自体に十分な延性を保つことができず、熱応力に対して半導体素子へのクラック発生及び半導体素子と接合層との剥離防止を達成できない。そこで、本発明者は、図9(c)に示すように、第2及び第3の金属間化合物層227d、228cに挟まれた層状のCu層200を残存させることで接合層232に延性を持たせること、更にはBi層230、229を残存させることで低弾性化することを考えて、実施の形態3の構成に至ったものである。

【0068】

<接合構造体の歩留まりの算出>

ここで、上記のように完成させた接合構造体を使用して、半導体素子中のクラック発生、半導体素子と接合層との界面剥離の確認のため、接合構造体の歩留まりを確認した。接合構造体の歩留まりの確認方法は、接合構造体を超音波映像で観察し、半導体素子中のクラック発生、半導体素子と接合層の界面剥離を判定し、半導体素子、接合層の表面積に対してクラック発生、剥離が20%未満の歩留まり(N数=20)を算出した。

【0069】

接合構造体の歩留まりの良否判定は、80%以上を(良)、80%未満を×(否)と区別するようにし、80%以上()を良品としている。上記により完成させた接合構造体の歩留まりは100%であったことから、とし、良品と判定できる。

【0070】

この接合構造体の半導体素子中のクラック発生、半導体素子と接合層の界面剥離が起こらない理由としては、以下のことが推察される。

この接合構造体の接合層において、上下の第2及び第3の金属間化合物層と比較して、塑性変形能を有するCu層と、弾性率の低いBi層と、が存在している。このことにより、Cu層がひずむことと、Bi層が応力を緩和することと、により接合プロセスにおける熱応力に対して半導体素子のクラック発生或いは半導体素子と接合層との剥離を防ぐことができると考えられる。

【0071】

<製品歩留まりの算出>

次に、上記のように完成させた接合構造体を使用して、ワイヤボンディング、封止を実施し、パワー半導体モジュールを形成させ、パワー半導体モジュールとして使用するための耐熱性を確認するため、製品歩留まりを算出した。

製品の歩留まりの確認方法は、250の高温保存試験後1000時間後に製品を超音波映像で観察し、接合構造体の接合層のクラック発生、剥離を判定し、接合層の表面積に

10

20

30

40

50

対してクラック発生、剥離が20%未満の製品歩留まり(N数=20)を算出した。

【0072】

製品の歩留まりの判定は、80%以上を(良)、80%未満を×(否)と区別するようにし、80%以上()を良品としている。

上記のように完成させた接合構造体の製品歩留まりは100%であったことから、とし、良品と判定できる。

【0073】

この接合構造体の接合層のクラック発生、剥離が起こらない理由としては、以下のことが推察される。

図9(c)に示すように、接合層232の第3及び第4の金属間化合物層228c、228dを構成するAgSn化合物、CuSn化合物の融点は、それぞれ480以上、415以上である。また、第1及び第2の金属間化合物層227c、227dを構成するCuSn化合物の融点は415以上である。さらに、Cu層200の融点は1000以上、Bi層229、230の融点は270である。以上のことから、パワー半導体モジュールとして使用する際の半導体素子102の動作時の発熱に対する耐熱性250に対して接合層232の全ての構成が上記耐熱性の基準250より高融点側にあることより、耐熱性を確保したと考えられる。

【0074】

また、かかる構成によれば、図9(c)に示すように、接合層232は、AgSn化合物とCuSn化合物が混在した第4の金属間化合物層228dと、Bi層230と、CuSn系の金属間化合物による第3の金属間化合物層228cと、層状のCu層200と、第2の金属間化合物層227dと、Bi層229と、第1の金属間化合物層227cとを有する。この接合層232によって半導体素子102と電極103とを接合することにより、従来技術で得られなかった接合プロセスにおける熱応力に対して半導体素子のクラック発生或いは半導体素子と接合層との剥離を防ぐことと、パワー半導体モジュールの動作時の半導体素子の発熱温度250に対する耐熱性の確保と、を両立することができる。これにより、半導体素子と基板の電極とを品質良く接合して接合信頼性を上げることができる。そこで、本実施の形態3における接合構造体106は、従来の課題を解決したものとと言える。

【0075】

<接合材料のCu層の厚さとSn-Bi層の厚さとの関係>

次に、接合材料のCu層の厚さ、第1のSn-Bi層、第2のSn-Bi層のSn-Biの厚みを等しくし、その厚さを変化させて接合プロセスにおける熱応力に対して半導体素子のクラック発生或いは半導体素子と接合層との剥離を防ぐこと(剥離防止性)、耐熱性を確認した。ここでCu層の厚み0µmの水準は従来例に相当する。

【0076】

但し、接合時の280で加熱した状態で保持する時間は45分と限定した。これは、280で45分以上加熱した状態で保持すると基板の電極のCu合金の酸化による変色が激しく、後工程のワイヤボンディング、封止が実施できなくなる為である。

【0077】

Cu層の厚さ、第1のSn-Bi層、第2のSn-Bi層のSn-Bi層の厚さを変化させて、上記図7の説明で示した接合プロセスにて接合させた接合構造体について算出した接合構造体の歩留まりを表1に示す。また、製品歩留まりを表2に示す。

【0078】

10

20

30

40

【表 1】

		接合前のSn-Bi層の厚さ (μm)				
		5	10	15	20	30
接合前のCu層の厚さ (μm)	0	×	×	×	接合不良	接合不良
	5	×	×	×	接合不良	接合不良
	10	×	×	×	接合不良	接合不良
	15	○	○	○	接合不良	接合不良
	30	○	○	○	接合不良	接合不良
	50	○	○	○	接合不良	接合不良
	100	○	○	○	接合不良	接合不良

10

【0079】

【表 2】

		接合前のSn-Bi層の厚さ (μm)				
		5	10	15	20	30
接合前のCu層の厚さ (μm)	0	○	○	○	×	×
	5	未実施	未実施	未実施	×	×
	10	未実施	未実施	未実施	×	×
	15	○	○	○	×	×
	30	○	○	○	×	×
	50	○	○	○	×	×
	100	○	○	○	×	×

20

【0080】

この接合構造体の歩留まりの確認方法は、上述の方法と同様に、接合構造体を超音波映像で観察し、半導体素子中のクラック発生、半導体素子と接合層の界面剥離を判定し、半導体素子、接合層の表面積に対してクラック発生、剥離が20%未満の歩留まり(N数=20)を算出した。接合構造体の歩留まりの判定は、80%以上を○、80%未満を×と区別するようにし、80%以上(○)を良品としている。但し、歩留まりの判定が×であっても、接合構造体の断面解析で上記接合プロセスにてSn-Biが全て消失していない水準は接合不良と判定している。

30

【0081】

ここで、接合構造体の歩留まりの判定が×であった水準に関しては、製品歩留まりは確認する必要が無いため、実施していない(従来例に相当する水準を除く)。これは、接合プロセスにおける熱応力に対して半導体素子のクラック発生或いは半導体素子と接合層との剥離を防ぐことと耐熱性の両方を満たす水準を確認することが目的であるからである。

40

【0082】

製品の歩留まりの確認方法は、上述の方法と同様に、250℃の高温保存試験後1000時間後に製品を超音波映像で観察し、接合構造体の接合層のクラック発生、剥離を判定し、接合層の表面積に対してクラック発生、剥離の面積が20%未満の製品歩留まり(N数=20)を算出した。製品の歩留まりの判定は、80%以上を○(良)、80%未満を×(否)と区別するようにし、80%以上(○)を良品としている。

【0083】

表1の(1)接合構造体の歩留まりで良品、及び、表2の(2)製品の歩留まりで良品

50

、つまり、両方で良品となっている水準は、接合材料 2 2 3 において、接合材料 2 2 3 における Sn - Bi 層の厚さが $5 \mu\text{m} \sim 15 \mu\text{m}$ の範囲、且つ、接合材料における Cu 層の厚さが $15 \mu\text{m} \sim 100 \mu\text{m}$ の範囲であることがわかる。このことから、接合層の応力緩和性を確保する為には接合材料における Cu 層の厚さが $15 \mu\text{m}$ 以上必要であり、耐熱性を確保する為には接合材料における Sn - Bi 層の厚さは $15 \mu\text{m}$ 以下であることが必要であることがわかる。

【 0 0 8 4 】

一方、従来例に相当する水準である Cu 層の厚さ $0 \mu\text{m}$ は、(2) 製品の歩留まりでは、(1) の接合構造体の歩留まり \times である。つまり、接合材料に Cu 層が含まれないため、当然に接合構造体の接合層にも Cu 層が存在しない。このように接合構造体の接合層に Cu 層が含まれない場合には、耐熱性は有するものの応力緩和性に欠け、耐熱性と応力緩和性が両立できていない。このことから、従来例に対する本実施の形態 3 の構成の優位性を確認することができる。

10

【 0 0 8 5 】

< 接合前後の Cu 層の厚みの関係 >

次に、接合前の接合材料における Cu 層の厚みと接合後の接合層における Cu 層の厚みとの関係を検討した。これは、接合プロセスにおいて、接合材料において、Sn と Cu が拡散反応により金属間化合物化すると、残存する Cu 層が減少する為、実際に接合後に応力緩和に必要な Cu 層の厚みを明らかにするためである。

【 0 0 8 6 】

上述のように、図 7 (b) は、接合構造体の Cu 層の拡大断面図である。この図 7 (b) を用いて、接合構造体の断面図から接合層の Cu 層の厚さを測定する方法を説明する。まず、第 2 の金属間化合物層 2 2 7 d と第 3 の金属間化合物層 2 2 8 c とで挟まれる Cu 層 2 0 0 の厚みにおいて、最も薄い部分を最小厚さ t_{min} 、最も厚い部分を最大厚さ t_{max} として計測する。次に、断面図で任意の点 $N = 10$ 点 (一断面当たり 5 点を計測、2 断面について計測) の平均厚さを計測する。

20

【 0 0 8 7 】

図 1 0 は、接合前の接合材料における Sn - Bi 層の厚み $15 \mu\text{m}$ に対して、接合前の接合材料の Cu 層の厚みを変化させた場合の接合後の接合層の Cu 層の厚さとの関係を示すグラフである。

30

図 1 0 から、接合前の接合材料における Cu 層の厚み $15 \mu\text{m}$ 、Sn - Bi 層の厚み $15 \mu\text{m}$ の場合、接合後の接合層において残存する Cu 層の平均厚みは $7.2 \mu\text{m}$ であり、最小厚さ $t_{\text{min}} = 3.7 \mu\text{m}$ である。このことから、少なくとも接合後に接合層の Cu 層の最小厚さ t_{min} が $3.7 \mu\text{m}$ 以上あれば、接合プロセスにおける熱応力に対して半導体素子のクラック発生或いは半導体素子と接合層との剥離を防ぐことと、耐熱性とを両立させることができると考えられる。

【 0 0 8 8 】

< 接合面の面積との関係 >

次に、半導体素子の電極との接合面の面積を変化させ、接合プロセスにおける異なる熱応力に対して、半導体素子のクラック発生或いは半導体素子と接合層との剥離の有無を検討した。接合前の接合材料の Cu 層の厚さ及び接合後の接合層の Cu 層の厚さと、半導体素子の電極との接合面の面積とに対する半導体素子のクラック発生或いは半導体素子と接合層との剥離の有無の結果を表 3 に示す。

40

【 0 0 8 9 】

【表 3】

Cu層厚 μm		半導体素子の接合面の面積 (mm^2)									
接合前	接合後 t	1	5	10	15	20	30	40	60	78	100
5	0	○	×	×	×	×	×	×	×	×	×
10	0	○	×	×	×	×	×	×	×	×	×
15	6.2	○	○	○	○	○	○	○	○	○	○
25	19	○	○	○	○	○	○	○	○	○	○
30	22	○	○	○	○	○	○	○	○	○	○
45	38	○	○	○	○	○	○	○	○	○	○
50	42	○	○	○	○	○	○	○	○	○	○
65	56	○	○	○	○	○	○	○	○	○	○
80	70	○	○	○	○	○	○	○	○	○	○
100	92	○	○	○	○	○	○	○	○	○	○

10

【0090】

20

判定方法は、半導体素子のクラック発生或いは半導体素子と接合層との剥離無しが、半導体素子のクラック発生或いは半導体素子と接合層との剥離有りが×である。

【0091】

表3より、半導体素子の電極との接合面の面積が 1mm^2 以下であれば、接合後の接合層のCu層の最小厚さが $0\mu\text{m}$ でも半導体素子のクラック発生或いは半導体素子と接合層との剥離無しである。一方、半導体素子の電極との接合面の面積が 5mm^2 以上であれば接合後の接合層のCu層の最小厚さ t_{min} が $0\mu\text{m}$ であれば、半導体素子のクラック発生或いは半導体素子と接合層との剥離が発生している。

【0092】

表3から、接合前の接合材料のCu層の厚さが $15\mu\text{m}$ 以上の場合には、接合構造体の接合層において、塑性変形能を有するCu層が連続した層状で存在する。よって、半導体素子の電極との接合面の面積 5mm^2 以上 100mm^2 以下の半導体素子に対して、接合前の接合材料のCu層の厚さが $15\mu\text{m}$ 以上の場合には、接合構造体の接合層において、塑性変形能を有するCu層が連続した層状で存在することにより、半導体素子と電極の線膨張率差に対する熱応力が加わる接合層のCu層がひずむ。これにより、接合プロセスにおける熱応力に対して半導体素子のクラック発生或いは半導体素子と接合層との剥離を防ぐことが可能になると考えられる。

30

【0093】

(変形例)

実施の形態3では、図8(a)に示すように、半導体素子102の電極205としてAg層205を設け、基板101の電極103としてCu層103を設けた場合に、第1のSn-Bi層201、Cu層200、第2のSn-Bi層204が順に配置された接合材料223を用いて接合している。この場合、接合後には、図9(c)に示すように、半導体素子102の電極205と、電極103との間を接合する接合層232は、CuSn系の金属間化合物を含む第1の金属間化合物層227cと、Bi層229と、CuSn系の第2の金属間化合物層227dと、Cu層200と、CuSn系の第3の金属間化合物層228cと、Bi層230と、CuSn系の金属間化合物を主相とし、AgSn系の金属間化合物が第2相として含まれる第4の金属間化合物層228dと、を備える。

40

【0094】

一方、本発明は、上記の実施の形態1から3の構成に限られるものではない。

50

まず、半導体素子の電極は、A g 層に限られず、例えば、C u 層、S n 層、N i 層、A u 層、あるいは、これらの中から選択された複数の層を配置したものであってもよい。

また、基板の電極は、C u 層に限られず、例えば、A g 層、S n 層、N i 層、A u 層、あるいは、これらの中から選択された複数の層を配置したものであってもよい。

【0095】

さらに、接合材料を構成する層として、上記の第1のS n - B i 層、C u 層、第2のS n - B i 層、との3層の積層膜に限られるものではない。接合材料としては、少なくとも一層のC u 層と一層のB i 層とを含んでいけばよい。なお、基板の電極がS n - B i 層でない場合には、接合材料は、基板の電極と接する面とC u 層との間にS n - B i 層をさらに含む必要がある。これは、接合材料と電極との界面での濡れ性を確保するため、接合材料223と電極とのうち、少なくとも一方の界面にS n - B i 層を存在させる必要があるからである。また、半導体素子の電極がS n - B i 層でない場合には、接合材料は、半導体素子の電極と接する面とC u 層との間にS n - B i 層をさらに含むことが必要となる。これは、接合材料と電極との界面での濡れ性を確保するため、接合材料と電極とのうち、少なくとも一方の界面にS n - B i 層を存在させるためである。

さらに、C u 層の厚さは、隣接するS n - B i 層の厚さ以上であることが必要となる。これは、接合後の接合層において、層状のC u 層とB i 層を残存させるために必要な条件である。

【0096】

以上の条件に対応するいくつかの変形例の場合について、表4に示す。

【表4】

	半導体素子側の電極	接合材料	基板側の電極
実施の形態3	A g	S n - B i / C u / S n - B i	C u
変形例1	S n - B i	A g / C u / S n - B i	C u
変形例2	S n - B i	A g / C u	S n - B i / C u
変形例3	C u	S n - B i / C u / S n - B i	C u
変形例4	C u / S n - B i	C u / S n - B i	C u
変形例5	C u	S n - B i / C u / S n - B i	A g
変形例6	A g	S n - B i / C u / S n - B i	A g
変形例7	N i	S n - B i / C u / S n - B i	C u
変形例8	N i / A u	S n - B i / C u / S n - B i	C u
変形例9	A u	S n - B i / C u / S n - B i	C u
変形例10	C u	S n - B i / C u / S n - B i	N i

【0097】

表4に示すように、変形例1～10では、半導体素子の電極と接合材料との界面、及び、基板の電極と接合材料との界面、のそれぞれにおいてS n - B i 層が存在すると共に、2つのS n - B i 層に挟まれるC u 層を含むように接合材料を選択することができる。

【0098】

なお、上記変形例1～10では、実施の形態3と同様に、接合材料と半導体素子の電極との界面と、接合材料と基板の電極との界面と、の両方において、B i を含むように構成している。これについて、実施の形態1又は2のように、いずれか一方の界面にのみB i を含むように構成してもよい。

【 0 0 9 9 】

なお、上記変形例 7 ~ 10 に示すように、基板の電極及び半導体素子の電極に Ni、Au を用いた場合には、第 4 の金属間化合物層、第 1 の金属間化合物層は、CuSn 系の金属間化合物を主相とし、NiSn 系金属間化合物、及び/又は、AuSn 系金属間化合物を第 2 相として含むこととなる。NiSn 系金属間化合物は、例えば、Ni₃Sn₄ である。また、AuSn 系の金属間化合物は、例えば、AuSn₄ である。

また、接合材料を構成する各層の厚みの割合に関しては、上記実施例の検討と同様、接合後の半導体素子との接合面の面積に応じて、接合構造体の歩留まり、製品の歩留まりに応じて決定すればよい。

【 0 1 0 0 】

上記変形例 1 ~ 10 の場合にも、実施の形態 3 と同様に、接合後の接合層は、第 1 の金属間化合物層と、第 4 の金属間化合物層と、第 2 及び第 3 の金属間化合物層に挟まれた層状の Cu 層と、Bi 層と、を備える。これによって、実施の形態 3 と同様に、パワー半導体モジュール動作時の半導体素子の発熱に対する耐熱性を確保することができる。また、接合プロセスにおける熱応力に対して接合層の層状の Cu 層による延性と Bi 層による低弾性化によって、半導体素子のクラック発生或いは半導体素子と接合層との剥離を防ぐことができる。これにより、変形例 1 ~ 10 に係る接合構造体においても、接合プロセスにおける熱応力に対して半導体素子のクラック発生或いは半導体素子と接合層との剥離を防ぐこと、及び、耐熱性とを両立させることができる。

【 産業上の利用可能性 】

【 0 1 0 1 】

本発明に係る接合構造体によれば、接合構造体の接合層において、CuSn 系の金属間化合物層と、上記金属間化合物層と比較して優れた塑性変形能を有する Cu 層と、低弾性の Bi 層と、が存在する。そのため、耐熱性と、Cu 層が歪むことと、Bi 層が応力を緩和することにより、接合プロセスにおける熱応力に対して半導体素子のクラック発生或いは半導体素子と接合層との剥離を防ぐこと、の両立が可能になる。これにより、パワー半導体モジュール、小電力トランジスタ等の半導体パッケージの用途に適用できる。

【 符号の説明 】

【 0 1 0 2 】

- 1 0 0 パワー半導体モジュール
- 1 0 1 基板
- 1 0 2 半導体素子
- 1 0 3 電極
- 1 0 4 接合層
- 1 0 6 接合構造体
- 2 0 0 Cu 層
- 2 0 1 Sn - Bi 層
- 2 0 2 Sn 層
- 2 0 3、2 1 3、2 2 3 接合材料
- 2 0 4 第 2 の Sn - Bi 層
- 2 0 5 電極、Ag 層
- 2 0 6 Sn 層
- 2 0 7 a、2 0 7 b 金属間化合物層
- 2 0 7 c 第 1 の金属間化合物層
- 2 0 7 d 第 2 の金属間化合物層
- 2 0 8 a、2 0 8 b 金属間化合物層
- 2 0 8 c 第 3 の金属間化合物層
- 2 0 9、2 0 9 a、2 0 9 b Bi 層
- 2 1 2、2 1 2 a、2 1 2 b 接合層
- 2 1 7 a、2 1 7 b 金属間化合物層

10

20

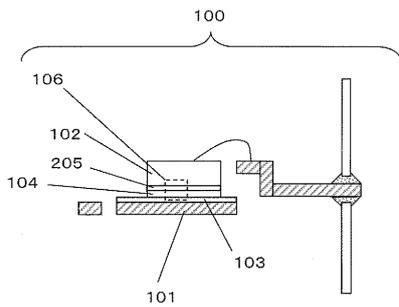
30

40

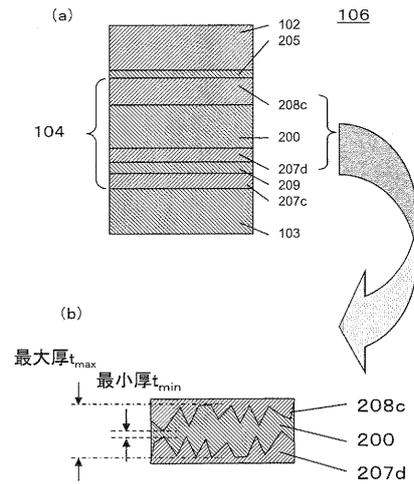
50

- 2 1 7 c 第 1 の金属間化合物層
- 2 1 8 a、2 1 8 b 金属間化合物層
- 2 1 8 c 第 2 の金属間化合物層
- 2 1 8 d 第 3 の金属間化合物層
- 2 2 0 a、2 2 0 b、2 2 0 Bi 層
- 2 2 2 接合層
- 2 2 7 a、2 2 7 b 金属間化合物層
- 2 2 7 c 第 1 の金属間化合物層
- 2 2 7 d 第 2 の金属間化合物層
- 2 2 8 a、2 2 8 b 金属間化合物層
- 2 2 8 c 第 3 の金属間化合物層
- 2 2 8 d 第 4 の金属間化合物層
- 2 2 9 a、2 2 9 b、2 3 0 a、2 3 0 b、2 2 9、2 3 0 Bi 層
- 2 3 2、2 3 2 a、2 3 2 b 接合層
- 6 0 2 パワー半導体素子
- 6 0 3 電極
- 6 0 4 接合部

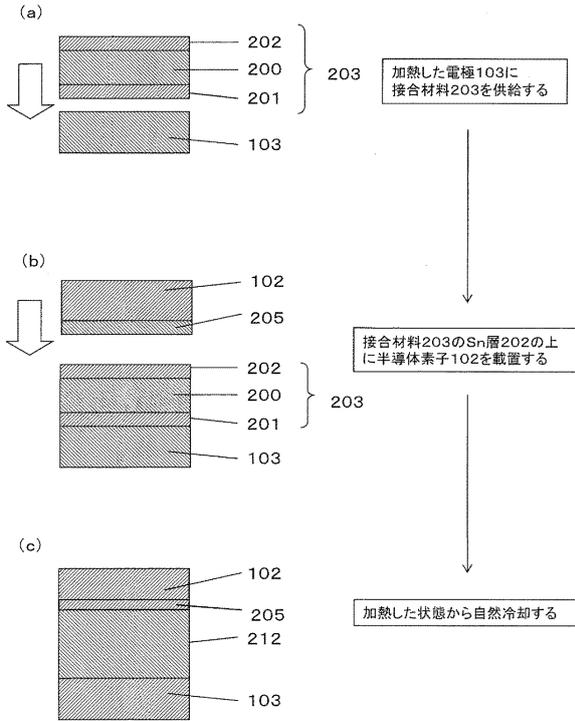
【 図 1 】



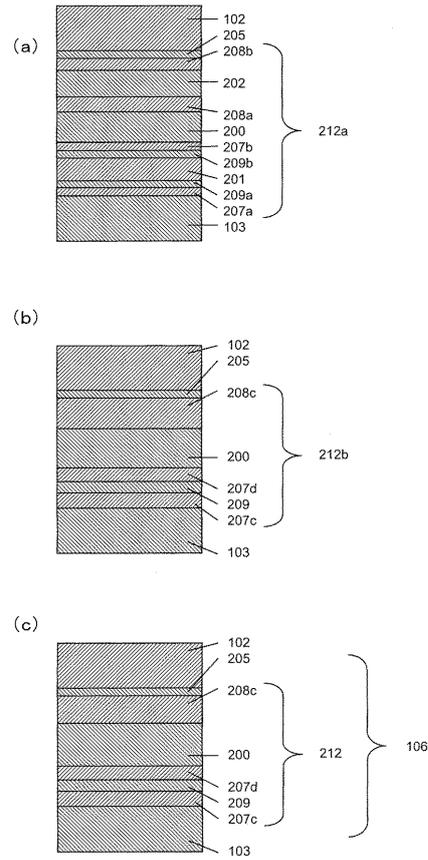
【 図 2 】



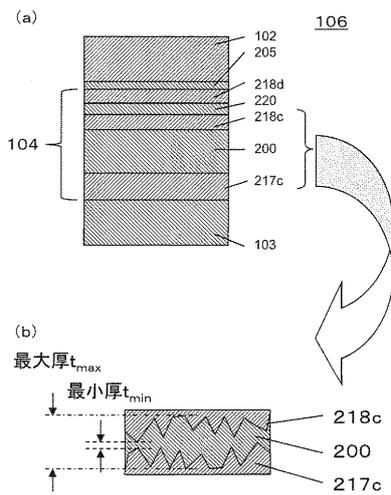
【図3】



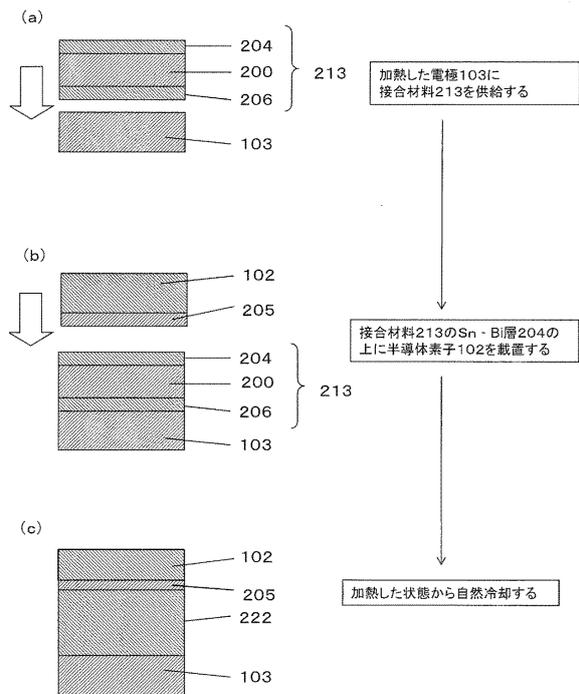
【図4】



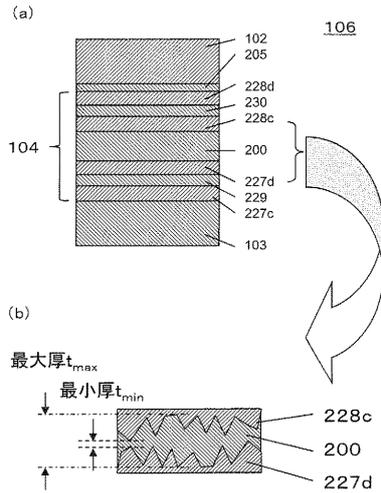
【図5】



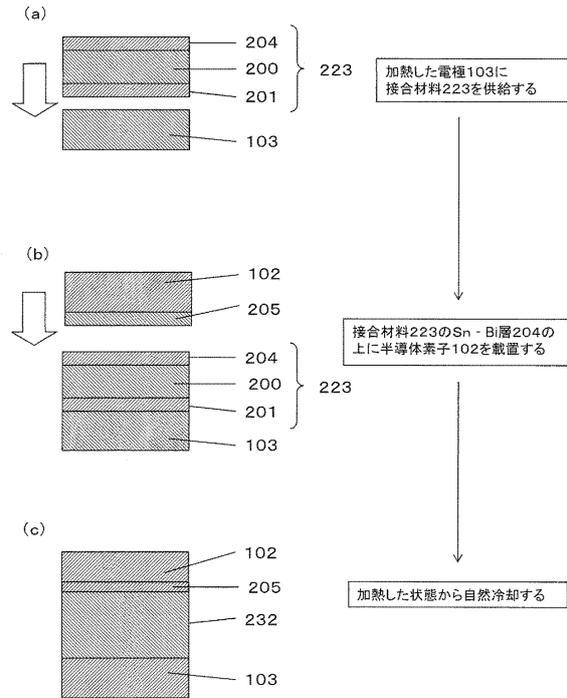
【図6】



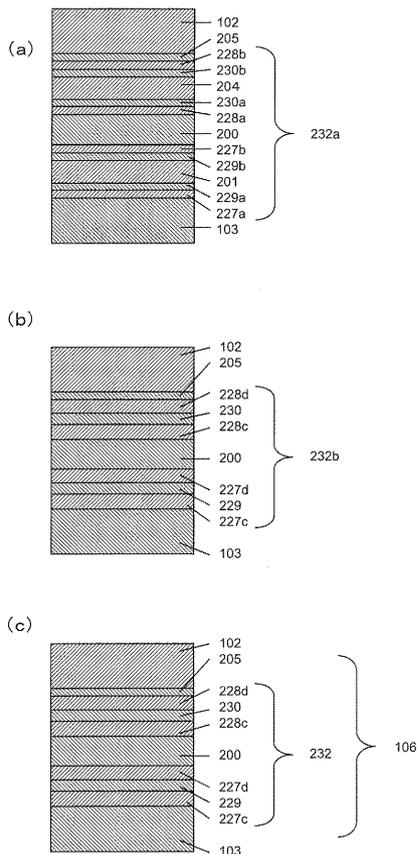
【図7】



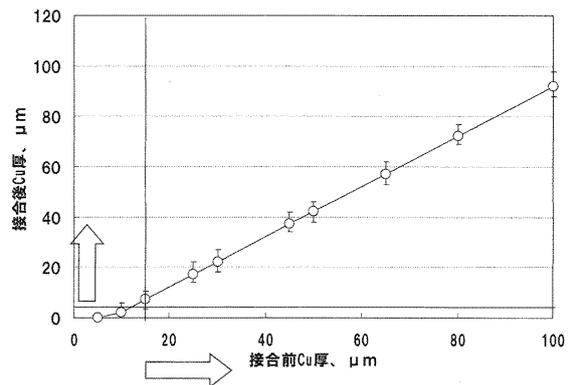
【図8】



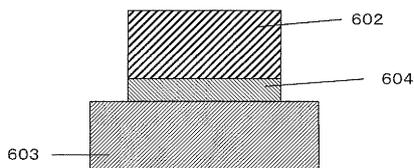
【図9】



【図10】



【図11】



フロントページの続き

(72)発明者 北浦 秀敏
大阪府門真市大字門真1006番地 パナソニック株式会社内

審査官 鈴木 和樹

(56)参考文献 特開2001-230351(JP, A)
国際公開第2005/020315(WO, A1)
特開2000-54189(JP, A)
特開2007-288001(JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L	21/52
H01L	21/60
B23K	35/14
H05K	3/34