

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7107094号
(P7107094)

(45)発行日 令和4年7月27日(2022.7.27)

(24)登録日 令和4年7月19日(2022.7.19)

(51)国際特許分類		F I	
G 0 2 B	6/124(2006.01)	G 0 2 B	6/124
G 0 2 B	6/12 (2006.01)	G 0 2 B	6/12 3 0 1
G 0 2 B	6/42 (2006.01)	G 0 2 B	6/12 3 6 1
G 0 2 F	1/01 (2006.01)	G 0 2 B	6/42
		G 0 2 F	1/01 C

請求項の数 5 (全19頁)

(21)出願番号	特願2018-156557(P2018-156557)	(73)特許権者	309015134 富士通オプティカルコンポーネンツ株式会社
(22)出願日	平成30年8月23日(2018.8.23)		
(65)公開番号	特開2020-30356(P2020-30356A)		
(43)公開日	令和2年2月27日(2020.2.27)	(74)代理人	100121083 弁理士 青木 宏義
審査請求日	令和3年5月7日(2021.5.7)	(74)代理人	100138391 弁理士 天田 昌行
		(74)代理人	100074099 弁理士 大菅 義之
		(72)発明者	杉山 昌樹 神奈川県川崎市中原区上小田中4丁目1番1号 富士通オプティカルコンポーネンツ株式会社内

最終頁に続く

(54)【発明の名称】 光デバイスおよび光送受信モジュール

(57)【特許請求の範囲】

【請求項1】

矩形または平行四辺形の光 I C チップ上に、
光デバイス回路と、
前記光デバイス回路に結合される第 1 の光導波路と、
前記光デバイス回路に電氣的に接続されるパッドと、
グレーティングカプラと、
前記グレーティングカプラに結合される第 2 の光導波路と、を備え、
前記パッドは、前記光 I C チップの第 1 の辺の近傍領域に形成され、
前記グレーティングカプラは、前記第 1 の辺の近傍ではない前記光 I C チップ上の所定の領域に形成され、
前記第 1 の光導波路および前記第 2 の光導波路は、それぞれ前記光 I C チップの前記第 1 の辺まで形成されている
ことを特徴とする光デバイス。

【請求項2】

前記グレーティングカプラは、前記第 1 の辺とは異なる前記光 I C チップの第 2 の辺の近傍領域に形成される
ことを特徴とする請求項 1 に記載の光デバイス。

【請求項3】

前記グレーティングカプラは、前記光 I C チップのいずれの辺にも近接していない前記光

ＩＣチップ上の所定の領域に形成されることを特徴とする請求項 1 に記載の光デバイス。

【請求項 4】

矩形または平行四辺形の光ＩＣチップ上に、
光受信器と、
前記光受信器に結合される第 1 の光導波路と、
光変調器と、
前記光変調器に結合される第 2 の光導波路と、
前記光変調器に結合される第 3 の光導波路と、
前記光変調器に電氣的に接続されるパッドと、
第 1 のグレーティングカプラと、
第 2 のグレーティングカプラと、
第 3 のグレーティングカプラと、
前記第 1 のグレーティングカプラに結合される第 4 の光導波路と、
前記第 2 のグレーティングカプラに結合される第 5 の光導波路と、
前記第 3 のグレーティングカプラに結合される第 6 の光導波路と、を備え、
前記パッドは、前記光ＩＣチップの第 1 の辺の近傍領域に形成され、
前記第 1 ～ 第 3 のグレーティングカプラは、前記第 1 の辺の近傍ではない前記光ＩＣチップ上の所定の領域に形成され、
前記第 1 ～ 第 6 の光導波路は、それぞれ前記光ＩＣチップの前記第 1 の辺まで形成されている

10

20

ことを特徴とする光デバイス。

【請求項 5】

光デバイスと、
光源と、
前記光デバイスにおいて変調光信号を生成するためのデータ信号を生成し、前記光デバイスの受信光信号を表す電気信号を処理するデジタル信号処理器と、を備え、
前記光デバイスは、矩形または平行四辺形の光ＩＣチップ上に、
光受信器と、
前記光受信器に結合される第 1 の光導波路と、
光変調器と、
前記光変調器に結合される第 2 の光導波路と、
前記光変調器に結合される第 3 の光導波路と、
前記光変調器に電氣的に接続されるパッドと、
第 1 のグレーティングカプラと、
第 2 のグレーティングカプラと、
第 3 のグレーティングカプラと、
前記第 1 のグレーティングカプラに結合される第 4 の光導波路と、
前記第 2 のグレーティングカプラに結合される第 5 の光導波路と、
前記第 3 のグレーティングカプラに結合される第 6 の光導波路と、を備え、
前記パッドは、前記光ＩＣチップの第 1 の辺の近傍領域に形成され、
前記第 1 ～ 第 3 のグレーティングカプラは、前記第 1 の辺の近傍ではない前記光ＩＣチップ上の所定の領域に形成され、
前記第 1 ～ 第 6 の光導波路は、それぞれ前記光ＩＣチップの前記第 1 の辺まで形成され、
前記光デバイスの受信光信号は、前記第 1 の光導波路にされ、
前記光源により生成される連続光は、前記第 2 の光導波路に導かれ、
前記光変調器により生成される変調光信号は、前記第 3 の光導波路を介して出力されることを特徴とする光送受信モジュール。

30

40

【発明の詳細な説明】

【技術分野】

50

【 0 0 0 1 】

本発明は、光デバイスおよび光送受信モジュールに係わる。

【 背景技術 】

【 0 0 0 2 】

図 1 は、光デバイスの一例を示す。この例では、光デバイスは、光受信器 1 0 および光変調器 2 0 を備える。そして、不図示の光源により生成される連続光 L D _in が光デバイスに与えられる。

【 0 0 0 3 】

光受信器 1 0 は、可変光減衰器 (V O A)、モニタ受光器 (m P D)、偏波ビームスプリッタ (P B S)、偏波回転器 (P R)、9 0 度光ハイブリッド回路、および受光部 (P D X I、P D X Q、P D Y I、P D Y Q) を備える。そして、光受信器 1 0 は、連続光 L D _in を利用してコヒーレント受信を行うことにより、受信光信号 R x _in を表す電界情報信号 R F _out を生成する。なお、V O A の減衰量は、パッド 1 を介して与えられるパワー制御信号により制御される。m P D によりモニタされる光受信パワーを表すモニタ信号は、パッド 2 を介して出力される。

10

【 0 0 0 4 】

光変調器 2 0 は、変調部 (m o d X I、m o d X Q、m o d Y I、m o d Y Q)、可変光減衰器 (V O A)、モニタ受光器 (m P D)、偏波回転器 (P R)、および偏波ビームコンバイナ (P B C) を備える。そして、光変調器 2 0 は、データ信号 R F _in で連続光 L D _in を変調して変調光信号 T x _out を生成する。なお、各偏波に対応する変調光信号の位相は、パッド 3、4 を介して与えられる位相制御信号により制御される。各偏波に対応する V O A の減衰量は、パッド 5、6 を介して与えられるパワー制御信号により制御される。m P D によりモニタされる各偏波に対応する光送信パワーを表すモニタ信号は、パッド 7、8 を介して出力される。

20

【 0 0 0 5 】

光デバイスは、光 I C チップ上に形成される。そして、光 I C チップの試験を行うときには、チップの端部において各光導波路に対してそれぞれ光ファイバが調心される。具体的には、光信号 R x _in および連続光 L D _in は、光 I C チップの端面から光導波路に入力される。また、光変調器 2 0 により生成される光信号 T x _out は、光導波路を介して光 I C チップの端面から出力される。加えて、各パッド 1 ~ 8 に D C プローブが接触される。具体的には、パッド 1、3 ~ 6 を介して電気信号が入力され、パッド 2、7 ~ 8 を介して電気信号が出力される。なお、光受信器 1 0 の試験においては、偏波ごとに受光感度、消光比などが測定される。光変調器 2 0 の試験においては、偏波ごとに挿入損失、消光比などが測定される。

30

【 0 0 0 6 】

上述した試験方法は、ウエハから光 I C チップを切り出した後、各光 I C チップについて行われる。このとき、光 I C チップ上に形成されている光導波路の端面にそれぞれ光ファイバを調心しなければならない。よって、光デバイスの試験に要する時間が長くなってしまふ。

【 0 0 0 7 】

図 2 は、光 I C チップの一例を示す。図 2 に示す光 I C チップの試験は、ウエハから切り出される前にウエハ上で行われる。ここで、ウエハ上で光 I C チップの試験を行うためには、ウエハの表面に光を照射することでその光を光受信器 1 0 および光変調器 2 0 に導く構成、および光変調器 2 0 により生成される変調光信号をウエハの表面から取得する構成が必要である。このため、図 2 に示す例では、ウエハ上において、光デバイスの近傍にグレーティングカブラが形成されている。

40

【 0 0 0 8 】

図 2 に示す例では、光デバイスを形成するためのデバイス領域の隣に、グレーティングカブラ 3 1 ~ 3 3 を形成するための G C 領域が設けられる。そして、光デバイスの試験時には、光信号 R x _in は、グレーティングカブラ 3 1 を介して光 I C チップに入力され、光導

50

波路を介して光受信器 10 に導かれる。連続光 LD_in は、グレーティングカプラ 32 を介して光 IC チップに入力され、光導波路および分岐カプラを介して光受信器 10 および光変調器 20 に導かれる。光変調器 20 により生成される光信号 Tx_out は、光導波路を介して GC 領域に導かれ、グレーティングカプラ 33 から放射される。このケースでは、光 IC チップの試験時に、ウエハの表面に形成されるグレーティングカプラ 31 ~ 33 の近傍にそれぞれ対応する光ファイバが配置される。よって、ウエハから各光 IC チップを切り出す前に、ウエハ上で光 IC チップの試験を行うことが可能である。そして、試験終了後、ウエハから各光 IC チップが切り出され、デバイス領域から GC 領域が切り離される。

【0009】

なお、光デバイスまたは光 IC チップを試験する方法については、例えば、特許文献 1 ~ 2 に記載されている。

10

【先行技術文献】

【特許文献】

【0010】

【文献】米国特許 9 4 5 9 1 7 7

WO 2 0 1 4 / 1 1 2 0 7 7

【発明の概要】

【発明が解決しようとする課題】

【0011】

図 2 に示す光 IC チップの試験を効率的に行うためには、グレーティングカプラ 31 ~ 33 の近傍に配置される複数の光ファイバが光ファイバアレイにより実現されることが好ましい。ところが、図 2 に示す光 IC チップにおいては、グレーティングカプラ 31 ~ 33 およびパッド 3 ~ 8 が互いに近接して配置されている。このため、図 3 に示すように、パッド 3 ~ 8 を介して電気信号を入力または出力するための DC プローブと光ファイバアレイとが物理的に干渉してしまう。すなわち、光学系の試験および電気系の試験を同時に実施できないことがある。

20

【0012】

本発明の 1 つの側面に係わる目的は、ウエハから各光 IC チップを切り出す前にウエハ上で光 IC チップの試験を効率よく実施できる構成を提供することである。

【課題を解決するための手段】

30

【0013】

本発明の 1 つの態様の光デバイスは、矩形または平行四辺形の光 IC チップ上に、光デバイス回路と、前記光デバイス回路に結合される第 1 の光導波路と、前記光デバイス回路に電気的に接続されるパッドと、グレーティングカプラと、前記グレーティングカプラに結合される第 2 の光導波路と、を備える。前記パッドは、前記光 IC チップの第 1 の辺の近傍領域に形成される。前記グレーティングカプラは、前記第 1 の辺の近傍ではない前記光 IC チップ上の所定の領域に形成される。前記第 1 の光導波路および前記第 2 の光導波路は、前記光 IC チップの端部まで形成されている。

【発明の効果】

【0014】

上述の態様によれば、ウエハから各光 IC チップを切り出す前にウエハ上で光 IC チップの試験を効率よく実施できる。

40

【図面の簡単な説明】

【0015】

【図 1】光デバイスの一例を示す図である。

【図 2】光 IC チップの一例を示す図である。

【図 3】従来技術の課題を説明する図である。

【図 4】複数の光 IC チップが形成されるウエハの一例を示す図である。

【図 5】第 1 の実施形態に係わる光 IC チップの一例を示す図である。

【図 6】グレーティングカプラによる放射の一例を示す図である。

50

【図 7】光 I C チップの試験方法の一例を示す図である。

【図 8】第 2 の実施形態に係わる光 I C チップの一例を示す図である。

【図 9】第 3 の実施形態に係わる光 I C チップの一例を示す図である。

【図 10】第 4 の実施形態に係わる光 I C チップの一例を示す図である。

【図 11】光モジュールの一例を示す図である。

【発明を実施するための形態】

【0016】

図 4 は、複数の光 I C チップが形成されるウエハの一例を示す。ウエハ 50 の表面領域には、複数の光 I C チップが形成される。図 4 に示す例では、ウエハ 50 上に 24 個の光 I C チップが形成されている。

10

【0017】

各光 I C チップは、この実施例では、光受信器および光変調器を含む光デバイス（すなわち、光トランシーバ）を構成する。したがって、ダイシングによりウエハ 50 から複数の光デバイスを得ることができる。ただし、各光 I C チップの試験は、ウエハ 50 から各光 I C チップを切り出す前にウエハ 50 上で行われる。

【0018】

< 第 1 の実施形態 >

図 5 は、本発明の第 1 の実施形態に係わる光 I C チップの一例を示す。この実施例においては、光 I C チップ 100 は、図 5 に示すように、デバイス領域、G C 領域、および折返し領域を備える。デバイス領域には、光デバイス回路が形成される。この実施例では、光デバイス回路は、光受信器 10 および光変調器 20 を含む。G C 領域には、1 または複数のグレーティングカプラが形成される。この実施例では、G C 領域には、グレーティングカプラ 31 ~ 33 が形成されている。折返し領域には、光デバイス回路と各グレーティングカプラ 31 ~ 33 とを結合する光導波路の一部が形成される。

20

【0019】

以下に記載する実施例では、光 I C チップ上に形成される光デバイス回路は、光受信器 10 および光変調器 20 を含むが、本発明はこの構成に限定されるものではない。すなわち、光デバイス回路は、光受信器 10 または光変調器 20 の一方を備える構成であってもよい。

【0020】

デバイス領域には、光受信器 10、光変調器 20、光導波路 11、21、22 が形成される。光導波路 11 は、光受信器 10 の光入力ポートに結合される。光導波路 21 は、分岐カプラ 101 を介して光受信器 10 の入力ポートおよび光変調器 20 の光入力ポートに結合される。ただし、光受信器 10 がコヒーレント受信器でない場合には、光導波路 21 は、光変調器 20 の光入力ポートのみに結合されるようにしてもよい。光導波路 22 は、光変調器 20 の光出力ポートに結合される。

30

【0021】

光受信器 10 は、可変光減衰器 (VOA)、モニタ受光器 (mPD)、偏波ビームスプリッタ (PBS)、偏波回転器 (PR)、90 度光ハイブリッド回路 (90°)、および受光部 (PDXI、PDXQ、PDYI、PDYQ) を備える。そして、光受信器 10 には、光導波路 11 を介して光信号 Rx_in が入力され、光導波路 21 および分岐カプラ 101 を介して連続光 LD_in が入力される。

40

【0022】

可変光減衰器 VOA は、パッド 1 を介して与えられるパワー制御信号に応じて、受信光信号 Rx_in を減衰させる。モニタ受光器 mPD は、可変光減衰器 VOA の出力光のパワーをモニタする。モニタ受光器 mPD により得られるモニタ信号は、パッド 2 を介して出力される。偏波ビームスプリッタ PBS は、入力光信号を X 偏波光信号および Y 偏波光信号に分離する。偏波回転器 PR は、Y 偏波光信号の偏波を 90 度だけ回転させる。各 90 度光ハイブリッド回路は、連続光 LD_in を利用して、入力光信号から I (In-Phase) 成分および Q (Quadrature) 成分を抽出する。受光部 (PDXI、PDXQ、PDYI、PD

50

Y Q) は、入力光信号を電気信号に変換する。この結果、受信光信号 R x_in を表す電界情報信号 R F_out (X I、 X Q、 Y I、 Y Q) が生成される。

【 0 0 2 3 】

光変調器 2 0 は、変調部 (m o d X I、 m o d X Q、 m o d Y I、 m o d Y Q)、可変光減衰器 (V O A)、モニタ受光器 (m P D)、偏波回転器 (P R)、および偏波ビームコンバイナ (P B C) を備える。そして、光変調器 2 0 には、光導波路 2 1 および分岐カプラ 1 0 1 を介して連続光 L D_in が入力される。また、光変調器 2 0 には、送信データを表す電気信号 R F_in が与えられる。

【 0 0 2 4 】

変調部 (m o d X I、 m o d X Q、 m o d Y I、 m o d Y Q) は、電気信号 R F_in で連続光 L D_in を変調して変調光信号 X I、 X Q、 Y I、 Y Q を生成する。変調光信号 X I および X Q が合波され、変調光信号 X が生成される。このとき、パッド 3 を介して与えられる位相制御信号により変調光信号 X I または X Q の位相が制御される。同様に、変調光信号 Y I および Y Q が合波され、変調光信号 Y が生成される。このとき、パッド 4 を介して与えられる位相制御信号により変調光信号 Y I または Y Q の位相が制御される。可変光減衰器 V O A は、パッド 5、6 を介して与えられるパワー制御信号に応じて、変調光信号 X、Y をそれぞれ減衰させる。

【 0 0 2 5 】

モニタ受光器 m P D は、それぞれ可変光減衰器 V O A の出力光のパワーをモニタする。モニタ受光器 m P D により得られるモニタ信号は、パッド 7、8 を介して出力される。偏波回転器 P R は、変調光信号 Y の偏波を 9 0 度だけ回転させる。そして、偏波ビームコンバイナ P B C は、変調光信号 X、Y を合波して変調光信号 T x_out を生成する。変調光信号 T x_out は、光導波路 2 2 を介して出力される。

【 0 0 2 6 】

G C 領域には、グレーティングカプラ (G C) 3 1 ~ 3 3 が形成される。グレーティングカプラは、たとえば、導波路面にグレーティングを設けることにより形成される。そして、図 6 に示すように、光導波路を介して伝搬する導波光がグレーティングカプラを通過するとき、その導波光の一部が基板に対して所定の方向に放射される。以下の記載では、導波光の一部がグレーティングカプラにより放射される方向を「回折放射方向」と呼ぶことがある。

【 0 0 2 7 】

したがって、グレーティングカプラの近傍に光ファイバの端面を配置すれば、光導波路を介して伝搬する光を取得することができる。また、グレーティングカプラの近傍に光ファイバの端面を配置すれば、その光ファイバを介して光導波路に光を入射することができる。すなわち、グレーティングカプラは、光 I C チップの表面で光ファイバと光導波路とを光学的に結合することができる。

【 0 0 2 8 】

グレーティングカプラ 3 1 ~ 3 3 は、直線上に等間隔で配置されることが好ましい。また、グレーティングカプラ 3 1 ~ 3 3 は、回折放射方向が互いに同じになるよう形成されることが好ましい。この場合、複数の光ファイバを収容するファイバアレイをグレーティングカプラ 3 1 ~ 3 3 の近傍に配置することにより、複数の光ファイバをまとめて光 I C チップに結合させることが可能となる。

【 0 0 2 9 】

グレーティングカプラ 3 1 には、光導波路 1 1 が結合されている。よって、グレーティングカプラ 3 1 は、光導波路 1 1 を介して光受信器 1 0 に結合される。グレーティングカプラ 3 2 には、光導波路 2 1 が結合されている。よって、グレーティングカプラ 3 2 は、光導波路 2 1 を介して光変調器 2 0 (および、光受信器 1 0) に結合される。グレーティングカプラ 3 3 には、光導波路 2 2 が結合されている。よって、グレーティングカプラ 3 3 は、光導波路 2 2 を介して光変調器 2 0 に結合される。

【 0 0 3 0 】

10

20

30

40

50

ここで、光導波路 1 1、2 1、2 2 は、それぞれ折返し領域を通過する。具体的には、グレーティングカプラ 3 1 と光受信器 1 0 とを結合する光導波路 1 1 の一部は、折返し領域に形成される。グレーティングカプラ 3 2 と光変調器 2 0 とを結合する光導波路 2 1 の一部は、折返し領域に形成される。グレーティングカプラ 3 3 と光変調器 2 0 とを結合する光導波路 2 2 の一部は、折返し領域に形成される。

【 0 0 3 1 】

図 7 は、光 I C チップの試験方法の一例を示す。ここでは、図 5 に示す光 I C チップ 1 0 0 について試験が行われるものとする。また、光 I C チップ 1 0 0 の試験は、ウエハから切り出される前にウエハ上で行われる。

【 0 0 3 2 】

D C プローブ 2 0 1 は、光変調器 2 0 に位相制御信号を与えるための端子、光変調器 2 0 にパワー制御信号を与えるための端子、および光変調器 2 0 のモニタ信号を取得するための端子を含む。そして、これらの端子がパッド 3 ~ 8 に接触するように、D C プローブ 2 0 1 は配置される。

【 0 0 3 3 】

D C プローブ 2 0 2 は、光受信器 1 0 にパワー制御信号を与えるための端子および光受信器 1 0 のモニタ信号を取得するための端子を含む。そして、これらの端子がパッド 1、2 に接触するように、D C プローブ 2 0 2 は配置される。R F プローブ 2 0 3 は、光受信器 1 0 により生成される電界情報信号 R F _out を取得するための端子を含む。

【 0 0 3 4 】

ファイバアレイ 2 0 4 は、光 I C チップに光信号 R x _in を入力するための第 1 のファイバ、光 I C チップに連続光 L D _in を入力するための第 2 のファイバ、および光 I C チップから出力される光信号 T x _out を伝搬する第 3 のファイバを含む。そして、第 1 ~ 第 3 のファイバの端面がそれぞれグレーティングカプラ 3 1 ~ 3 3 に対向するように、ファイバアレイ 2 0 4 は配置される。なお、ファイバアレイ 2 0 4 は、グレーティングカプラ 3 1 ~ 3 3 に対して回折放射方向に配置される。また、ファイバアレイ 2 0 4 内に收容される第 1 ~ 第 3 のファイバの間隔は、グレーティングカプラ 3 1 ~ 3 3 が配置されている間隔と実質的に同じである。

【 0 0 3 5 】

ここで、第 1 の実施形態では、パッド 3 ~ 8 が形成される領域と、グレーティングカプラ 3 1 ~ 3 3 が形成される領域とが互いに離れている。具体的には、図 5 に示すように、パッド 3 ~ 8 は、光 I C チップ 1 0 0 のデバイス領域の上辺の近傍領域に形成される。これに対して、グレーティングカプラ 3 1 ~ 3 3 は、光 I C チップ 1 0 0 のデバイス領域の上辺の近傍領域とは異なる光 I C チップ 1 0 0 上の所定の領域に形成される。この実施例では、グレーティングカプラ 3 1 ~ 3 3 は、光 I C チップ 1 0 0 のデバイス領域の左辺に隣接する G C 領域に形成される。このため、D C プローブ 2 0 1 をパッド 3 ~ 8 に接触させ、ファイバアレイ 2 0 4 をグレーティングカプラ 3 1 ~ 3 3 の近傍に配置しても、D C プローブ 2 0 1 およびファイバアレイ 2 0 4 が物理的に干渉することはない。よって、光学系の試験および電気系の試験を同時に実施できるので、光 I C チップ 1 0 0 の試験を効率よく実施できる。

【 0 0 3 6 】

ウエハ上で各光 I C チップの試験が終了した後、各チップはウエハから切り出される。このとき、図 5 に示すように、G C 領域および折返し領域は、デバイス領域から切り離される。この結果、光導波路 1 1、2 1、2 2 の先端は、それぞれチップの端部に位置することになる。

【 0 0 3 7 】

< 第 2 の実施形態 >

図 5 に示す構成では、光 I C チップ毎に、光デバイス回路を形成するためのデバイス領域の他に、グレーティングカプラを形成するための G C 領域および光導波路を形成するための折返し領域が必要である。このため、1 枚のウエハ上に作成できる光 I C チップの数が

10

20

30

40

50

少なくなるおそれがある。第2の実施形態は、この課題を解決または緩和する。

【0038】

図8は、本発明の第2の実施形態に係わる光ICチップの一例を示す。光ICチップ100は、この実施例では、矩形である。ただし、光ICチップ100は、平行四辺形であってもよい。

【0039】

図8においては、ウエハ上に形成される多数の光ICチップ100のうち、ウエハの左上隅領域に互いに隣接して配置されている4個の光ICチップ100a~100dが描かれている。なお、光ICチップ100a、100bの上側に隣接して折返し領域が設けられている。また、光ICチップ100a、100cの左側に隣接してGC領域が設けられている。

10

【0040】

各光ICチップ100(100a~100d)の構成は、互いに実質的に同じである。すなわち、各光ICチップ100には、光受信器10、光変調器20、光導波路11、21、22、グレーティングカプラ31~33、パッド1~8が形成されている。なお、図8において、光受信器10から出力される電界情報信号を伝搬する配線パターンおよび光変調器20に与えられるデータ信号を伝搬する配線パターンは省略されている。

【0041】

各光ICチップ100内に形成されるグレーティングカプラ31~33は、隣接チップ内に形成される光デバイス回路(ここでは、光受信器10および光変調器20)の試験のために使用される。具体的には、光ICチップ100a内に形成されるグレーティングカプラ31~33は、光ICチップ100b内に形成される光デバイス回路の試験のために使用される。また、光ICチップ100c内に形成されるグレーティングカプラ31~33は、光ICチップ100d内に形成される光デバイス回路の試験のために使用される。なお、ウエハ上で最も左側に配置される光ICチップ100(図8では、光ICチップ100a、100c)の試験のために使用されるグレーティングカプラ31~33は、GC領域に形成される。

20

【0042】

各光ICチップ100内に形成されるグレーティングカプラ31~33と隣接チップ内に形成される光デバイス回路とを結合する光導波路11、21、22は、それぞれ他の光ICチップを通過する。例えば、光ICチップ100c内に形成されるグレーティングカプラ31~33と光ICチップ100d内に形成される光デバイス回路とを結合する光導波路11、21、22は、それぞれ光ICチップ100bを通過する。換言すれば、光ICチップ100c内に形成されるグレーティングカプラ31~33と光ICチップ100d内に形成される光デバイス回路とを結合する各光導波路11、21、22の一部は、それぞれ光ICチップ100b内に形成される。なお、ウエハ上で最も上側に配置される光ICチップ100a内に形成されるグレーティングカプラ31~33と光ICチップ100b内に形成される光デバイス回路とを結合する光導波路11、21、22は、それぞれ折返し領域を通過する。

30

【0043】

各光ICチップの試験を実施する際には、隣接チップに形成されているグレーティングカプラ31~33が使用される。たとえば、光ICチップ100bの試験を実施するときは、光ICチップ100aに形成されているグレーティングカプラ31~33が使用される。具体的には、光ICチップ100bの試験を実施するときには、光ICチップ100bのパッド3~8にDCプローブ201が接触され、光ICチップ100aに形成されているグレーティングカプラ31~33の近傍にファイバアレイ204が配置される。

40

【0044】

ウエハ上で各光ICチップの試験が終了した後、各チップはウエハから切り出される。また、ダイシングによりGC領域および折返し領域は廃棄される。ここで、各光ICチップに形成される光デバイス回路と対応するグレーティングカプラとを結合する光導波路の一

50

部は、他の光ＩＣチップ（または、折返し領域）に形成される。よって、ダイシングが行われると、光デバイス回路に結合される光導波路１１、２１、２２の先端は、それぞれ光ＩＣチップの端部に位置することになる。また、グレーティングカプラに結合される光導波路１１、２１、２２の先端も、それぞれ光ＩＣチップの端部に位置することになる。

【００４５】

このように、第２の実施形態では、各光ＩＣチップの試験のためのグレーティングカプラは、他の光ＩＣチップ内に形成される。すなわち、グレーティングカプラ回路を形成するための専用の領域を光ＩＣチップ毎に設ける必要はない。よって、第１の実施形態と比較すると、第２の実施形態によれば、１枚のウエハ上に作成できる光ＩＣチップの数を多くできる。

【００４６】

なお、光ＩＣチップ上に光受信器および光変調器が実装される光デバイスにおいては、多くのケースにおいて、クロストークを抑制するために、光受信器と光変調器との間の間隔が所定の閾値間隔より大きく設計される。このため、このような光デバイスを構成する光ＩＣチップにおいては、空きスペースが存在する。よって、この空きスペースを利用してグレーティングカプラを配置すれば、各光ＩＣチップのサイズを大きくすることなく、各光ＩＣチップ内に隣接チップのためのグレーティングカプラを形成できる。

【００４７】

<第３の実施形態>

図８に示す構成では、各光ＩＣチップ内の光デバイスの試験のために使用されるグレーティングカプラが他の光ＩＣチップ内に形成される。これに対して、第３の実施形態においては、各光ＩＣチップ内の光デバイスの試験のために使用されるグレーティングカプラは同じチップ内に形成される。

【００４８】

図９は、本発明の第３の実施形態に係わる光ＩＣチップの一例を示す。第３の実施形態においても、光ＩＣチップ１００は、矩形または平行四辺形である。

【００４９】

図９においては、ウエハ上に形成される多数の光ＩＣチップ１００のうち２個の光ＩＣチップ１００ａ、１００ｂが描かれている。光ＩＣチップ１００ａは、ウエハ上で最も上方に配置されている。光ＩＣチップ１００ｂは、光ＩＣチップ１００ａの下側に隣接して配置されている。なお、最も上方に配置される光ＩＣチップ１００のさらに上側に隣接して折返し領域が形成されている。

【００５０】

各光ＩＣチップ１００（１００ａ～１００ｂ）の構成は、互いに実質的に同じである。すなわち、各光ＩＣチップ１００には、光受信器１０、光変調器２０、光導波路１１、２１、２２、グレーティングカプラ３１～３３、パッド１～８が形成されている。なお、図９において、光受信器１０から出力される電界情報信号を伝搬する配線パターンおよび光変調器２０に与えられるデータ信号を伝搬する配線パターンは省略されている。

【００５１】

各光ＩＣチップ１００内に形成されるグレーティングカプラ３１～３３は、同じチップ内の光デバイス回路に結合される。例えば、光ＩＣチップ１００ａ内に形成されるグレーティングカプラ３１、３２、３３は、それぞれ、光導波路１１、２１、２２を介して、光ＩＣチップ１００ａ内に形成される光デバイス回路（光受信器１０および光変調器２０）に結合される。

【００５２】

各光ＩＣチップ１００の光デバイス回路に結合される光導波路１１、２１、２２は、それぞれ隣接チップを通過する。例えば、光ＩＣチップ１００ｂにおいて光デバイス回路とグレーティングカプラ３１～３３とを結合する光導波路１１、２１、２２は、それぞれ光ＩＣチップ１００ａを通過する。すなわち、光ＩＣチップ１００ｂにおいて光デバイス回路とグレーティングカプラ３１～３３とを結合する光導波路１１、２１、２２の一部は、そ

10

20

30

40

50

れぞれ光 I C チップ 1 0 0 a 内に形成される。ただし、ウエハ上で最も上方に配置されている光 I C チップ 1 0 0 a の光導波路 1 1、2 1、2 2 は、それぞれ折返し領域を通過する。

【 0 0 5 3 】

ウエハ上で各光 I C チップの試験が終了した後、各チップはウエハから切り出される。また、折返し領域は廃棄される。ここで、各光 I C チップに形成される光デバイス回路と対応するグレーティングカプラとを結合する光導波路の一部は、他の光 I C チップ（または、折返し領域）に形成される。したがって、ダイシングが行われると、光デバイス回路に結合される光導波路 1 1、2 1、2 2 の先端は、それぞれ光 I C チップの端部に位置することになる。また、グレーティングカプラに結合される光導波路 1 1、2 1、2 2 の先端も、それぞれ光 I C チップの端部に位置することになる。

10

【 0 0 5 4 】

このように、第 3 の実施形態においては、グレーティングカプラを形成するための専用の領域は不要である。したがって、1 枚のウエハ上に作成できる光 I C チップの数が多くなる。

【 0 0 5 5 】

< 第 4 の実施形態 >

図 9 に示す構成では、光デバイスの試験のために使用されるグレーティングカプラ 3 1 ~ 3 3 は、各光 I C チップ 1 0 0 の端部に形成されている。これに対して、第 4 の実施形態においては、各光 I C チップ 1 0 0 上の端部でない領域にグレーティングカプラが形成される。

20

【 0 0 5 6 】

図 1 0 は、本発明の第 4 の実施形態に係わる光 I C チップの一例を示す。第 4 の実施形態においても、光 I C チップ 1 0 0 は、矩形または平行四辺形である。なお、図 1 0 においても、図 9 に示す実施例と同様に、ウエハ上に形成される多数の光 I C チップ 1 0 0 のうちの 2 個の光 I C チップ 1 0 0 a、1 0 0 b が描かれている。

【 0 0 5 7 】

各光 I C チップ 1 0 0 (1 0 0 a ~ 1 0 0 b) の構成は、互いに実質的に同じである。すなわち、各光 I C チップ 1 0 0 には、光受信器 1 0、光変調器 2 0、光導波路 1 1、2 1、2 2、グレーティングカプラ 3 1 ~ 3 3、パッド 1 ~ 8 が形成されている。なお、図 1 0 において、光受信器 1 0 から出力される電界情報信号を伝搬する配線パターンおよび光変調器 2 0 に与えられるデータ信号を伝搬する配線パターンは省略されている。また、図 9 に示す構成と図 1 0 に示す構成とでは、グレーティングカプラ 3 1 ~ 3 3 の順番が異なっている。

30

【 0 0 5 8 】

図 9 に示す第 3 の実施形態の光 I C チップ 1 0 0 の構成および図 1 0 に示す第 4 の実施形態の光 I C チップ 1 0 0 の構成は、ほぼ同じである。ただし、第 3 の実施形態では、グレーティングカプラ 3 1 ~ 3 3 は、光 I C チップ 1 0 0 の 4 つの辺のうちの 1 つ（図 9 では、左側の辺）の近傍領域に配置されている。これに対して、第 4 の実施形態では、グレーティングカプラ 3 1 ~ 3 3 は、光 I C チップ 1 0 0 のいずれの辺にも近接していない所定の領域に形成される。図 1 0 に示す例では、グレーティングカプラ 3 1 ~ 3 3 は、光 I C チップ 1 0 0 のほぼ中央領域に配置されている。

40

【 0 0 5 9 】

グレーティングカプラ 3 1、3 2、3 3 は、それぞれ光導波路 1 1、2 1、2 2 を介して光デバイス回路（光受信器 1 0 および光変調器 2 0）に結合されている。ここで、各光導波路 1 1、2 1、2 2 の一部は、隣接チップ内に形成される。例えば、光 I C チップ 1 0 0 b において光デバイス回路とグレーティングカプラ 3 1 ~ 3 3 とを結合する光導波路 1 1、2 1、2 2 の一部は、光 I C チップ 1 0 0 a 内に形成される。ただし、ウエハ上で最も上方に配置されている光 I C チップ 1 0 0 a の光導波路 1 1、2 1、2 2 の一部は、折返し領域に形成される。

50

【 0 0 6 0 】

ウエハ上で各光 I C チップの試験が終了した後、各チップはウエハから切り出される。この結果、第 3 の実施形態と同様に、光デバイス回路（光受信器 1 0 および / または光変調器 2 0 ）に結合される光導波路 1 1、2 1、2 2 の先端は、それぞれチップの端部に位置することになる。また、グレーティングカプラ 3 1 ~ 3 3 に結合される光導波路 1 1、2 1、2 2 の先端も、それぞれチップの端部に位置することになる。尚、折返し領域は、光 I C チップ 1 0 0 から切り離される。よって、ウエハ上で最も上方に配置されている光 I C チップ 1 0 0 a においても、各光導波路 1 1、2 1、2 2 の先端は、それぞれチップの端部に位置することになる。

【 0 0 6 1 】

このように、第 4 の実施形態においても、第 2 または第 3 の実施形態と同様に、グレーティングカプラを形成するための専用の領域は不要である。よって、1 枚のウエハ上に作成できる光 I C チップの数が多くなる。

【 0 0 6 2 】

< 光モジュール >

図 1 1 は、本発明の実施形態に係わる光モジュールの一例を示す。光モジュール 3 0 0 は、光デバイス 3 0 1、光源 3 0 2、デジタル信号処理器（D S P）3 0 3 を備える。

【 0 0 6 3 】

光デバイス 3 0 1 は、図 5 および図 8 ~ 図 1 0 に示す光 I C チップ 1 0 0 により実現される。すなわち、光デバイス 3 0 1 は、光受信器 1 0、光変調器 2 0、および光導波路 1 1、2 1、2 2、パッド 1 ~ 8 を備える。光源 3 0 2 は、C W 光を生成する。この C W 光は、光導波路 2 1 に導かれる。光デバイス 3 0 1 の受信光信号（Rx_In）は、光導波路 1 1 に入力される。光変調器 2 0 により生成される変調光信号（Tx_Out）は、光導波路 2 2 を介して出力される。デジタル信号処理器 3 0 3 は、光デバイス 3 0 1 において変調光信号を生成するためのデータ信号を生成する。また、デジタル信号処理器 3 0 3 は、光デバイス 3 0 1 の受信光信号を表す電気信号を処理する。

【 0 0 6 4 】

上述の実施例を含む実施形態に関し、さらに下記の付記を開示する。

（付記 1）

矩形または平行四辺形の光 I C チップ上に、
光デバイス回路と、
前記光デバイス回路に結合される第 1 の光導波路と、
前記光デバイス回路に電氣的に接続されるパッドと、
グレーティングカプラと、
前記グレーティングカプラに結合される第 2 の光導波路と、を備え、
前記パッドは、前記光 I C チップの第 1 の辺の近傍領域に形成され、
前記グレーティングカプラは、前記第 1 の辺の近傍ではない前記光 I C チップ上の所定の領域に形成され、
前記第 1 の光導波路および前記第 2 の光導波路は、それぞれ前記光 I C チップの端部まで形成されている
ことを特徴とする光デバイス。

（付記 2）

前記グレーティングカプラは、前記第 1 の辺とは異なる前記光 I C チップの第 2 の辺の近傍領域に形成される
ことを特徴とする付記 1 に記載の光デバイス。

（付記 3）

前記グレーティングカプラは、前記光 I C チップのいずれの辺にも近接していない前記光 I C チップ上の所定の領域に形成される
ことを特徴とする付記 1 に記載の光デバイス。

（付記 4）

10

20

30

40

50

前記光デバイス回路は、光変調器を構成し、
前記パッドは、前記光変調器により生成される光信号の位相を制御する信号が入力されるパッド、前記光変調器により生成される光信号のパワーを制御する信号が入力されるパッド、および前記光変調器により生成される光信号のパワーを表す信号が出力されるパッドを含む

ことを特徴とする付記 1 に記載の光デバイス。

(付記 5)

前記光デバイス回路は、光受信器および光変調器を構成し、
前記第 1 の光導波路は、入力光信号を前記光受信器に導く光導波路、入力連続光を前記光変調器に導く光導波路、および前記光変調器により生成される光信号を伝搬する光導波路を含む

10

ことを特徴とする付記 1 に記載の光デバイス。

(付記 6)

矩形または平行四辺形の光 IC チップ上に、
光受信器と、
前記光受信器に結合される第 1 の光導波路と、
光変調器と、
前記光変調器に結合される第 2 の光導波路と、
前記光変調器に結合される第 3 の光導波路と、

20

前記光変調器に電気的に接続されるパッドと、
第 1 のグレーティングカプラと、
第 2 のグレーティングカプラと、
第 3 のグレーティングカプラと、
前記第 1 のグレーティングカプラに結合される第 4 の光導波路と、
前記第 2 のグレーティングカプラに結合される第 5 の光導波路と、
前記第 3 のグレーティングカプラに結合される第 6 の光導波路と、を備え、
前記パッドは、前記光 IC チップの第 1 の辺の近傍領域に形成され、
前記第 1 ~ 第 3 のグレーティングカプラは、前記第 1 の辺の近傍ではない前記光 IC チップ上の所定の領域に形成され、

前記第 1 ~ 第 6 の光導波路は、それぞれ前記光 IC チップの端部まで形成されている

30

ことを特徴とする光デバイス。

(付記 7)

前記第 1 ~ 第 3 のグレーティングカプラは、直線上に等間隔で配置されている

ことを特徴とする付記 6 に記載の光デバイス。

(付記 8)

前記第 1 ~ 第 3 のグレーティングカプラの回折放射方向は互いに同じである

ことを特徴とする付記 6 に記載の光デバイス。

(付記 9)

第 1 の領域、前記第 1 の領域に隣接する第 2 の領域、および前記第 1 の領域に隣接する第 3 の領域を含む、矩形または平行四辺形の光 IC チップであって、

40

前記第 1 の領域に形成される光デバイス回路と、

前記第 1 の領域内で前記第 2 の領域に隣接しない位置に形成される、前記光デバイス回路に電気的に接続されるパッドと、

前記第 2 の領域に形成されるグレーティングカプラと、

前記光デバイス回路と前記グレーティングカプラとを結合する光導波路と、を備え、

前記光導波路の一部は、前記第 3 の領域に形成される

ことを特徴とする光 IC チップ。

(付記 10)

複数の矩形または平行四辺形の光 IC チップが形成されるウエハであって、

各光 IC チップは、

50

光デバイス回路と、
 前記光デバイス回路に電氣的に接続されるパッドと、
 グレーティングカブラと、を備え、
 各光ＩＣチップにおいて、
 前記パッドは、当該光ＩＣチップの第１の辺の近傍領域に形成され、
 前記グレーティングカブラは、前記第１の辺の近傍ではない当該光ＩＣチップ上の所定の領域に形成され、
 第１の光ＩＣチップに形成されるデバイス回路と前記第１の光ＩＣチップに隣接する第２の光ＩＣチップに形成されるグレーティングカブラとを結合する光導波路の一部は、前記第１の光ＩＣチップに隣接する第３の光ＩＣチップに形成される

10

(付記１１)

複数の矩形または平行四辺形の光ＩＣチップが形成されるウエハであって、
 各光ＩＣチップは、
 光デバイス回路と、
 前記光デバイス回路に電氣的に接続されるパッドと、
 グレーティングカブラと、
 前記光デバイスと前記グレーティングカブラとを結合する光導波路と、を備え、
 各光ＩＣチップにおいて、
 前記パッドは、当該光ＩＣチップの第１の辺の近傍領域に形成され、
 前記グレーティングカブラは、前記第１の辺の近傍ではない当該光ＩＣチップ上の所定の領域に形成され、
 第１の光ＩＣチップに形成される前記光導波路の一部は、前記第１の光ＩＣチップに隣接する第１の光ＩＣチップに形成される

20

(付記１２)

光デバイスと、
 光源と、
 前記光デバイスにおいて変調光信号を生成するためのデータ信号を生成し、前記光デバイスの受信光信号を表す電気信号を処理するデジタル信号処理器と、を備え、
 前記光デバイスは、矩形または平行四辺形の光ＩＣチップ上に、
 光受信器と、
 前記光受信器に結合される第１の光導波路と、
 光変調器と、
 前記光変調器に結合される第２の光導波路と、
 前記光変調器に結合される第３の光導波路と、
 前記光変調器に電氣的に接続されるパッドと、
 第１のグレーティングカブラと、
 第２のグレーティングカブラと、
 第３のグレーティングカブラと、
 前記第１のグレーティングカブラに結合される第４の光導波路と、
 前記第２のグレーティングカブラに結合される第５の光導波路と、
 前記第３のグレーティングカブラに結合される第６の光導波路と、を備え、
 前記パッドは、前記光ＩＣチップの第１の辺の近傍領域に形成され、
 前記第１～第３のグレーティングカブラは、前記第１の辺の近傍ではない前記光ＩＣチップ上の所定の領域に形成され、
 前記第１～第６の光導波路は、それぞれ前記光ＩＣチップの端部まで形成され、
 前記光デバイスの受信光信号は、前記第１の光導波路に入力され、
 前記光源により生成される連続光は、前記第２の光導波路に導かれ、
 前記光変調器により生成される変調光信号は、前記第３の光導波路を介して出力される

30

40

50

ことを特徴とする光送受信モジュール。

【符号の説明】

【 0 0 6 5 】

1 ~ 8 パッド

1 0 光受信器

1 1、2 1、2 2 光導波路

2 0 光変調器

3 1 ~ 3 3 グレーティングカップラ (G C)

5 0 ウエハ

1 0 0 (1 a ~ 1 d) 光 I C チップ

10

3 0 0 光モジュール

3 0 1 光デバイス

3 0 2 光源

3 0 3 デジタル信号処理器 (D S P)

20

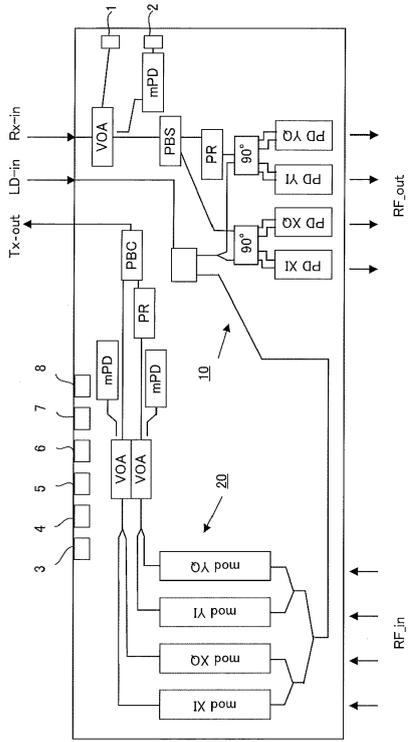
30

40

50

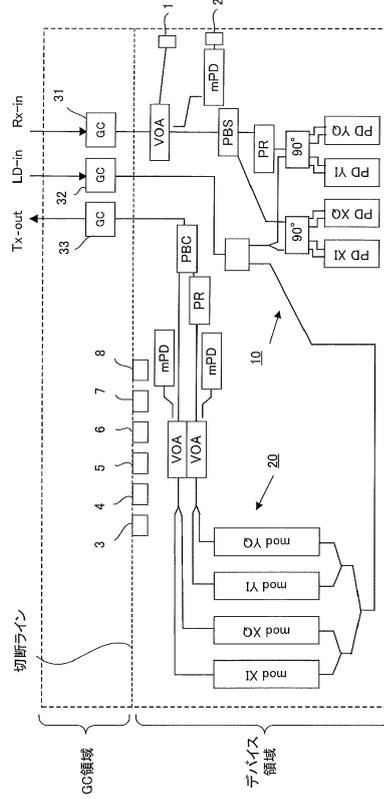
【図面】
【図 1】

光デバイスの一例を示す図



【図 2】

光ICチップの一例を示す図



10

20

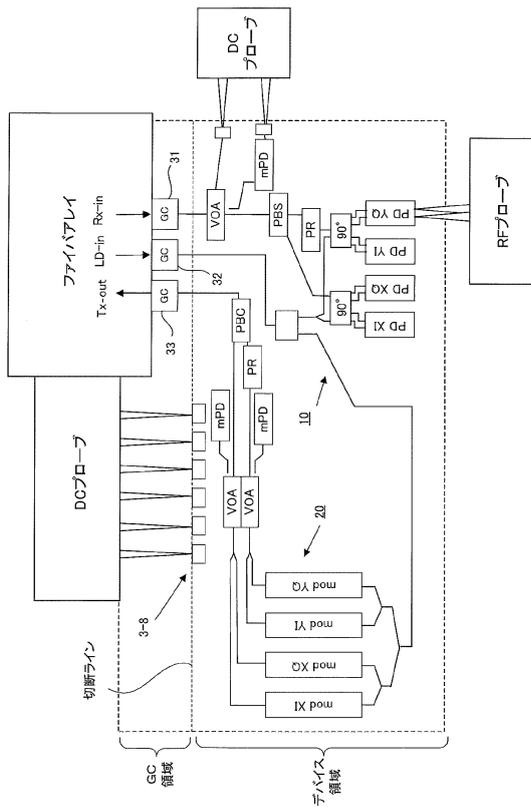
30

40

50

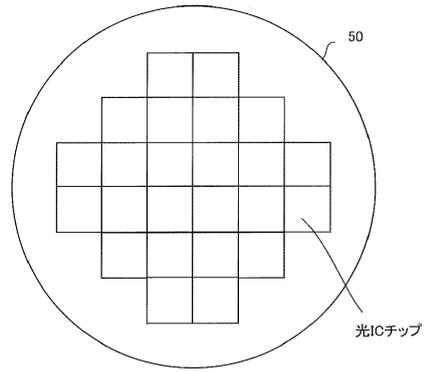
【図3】

従来技術の課題を説明する図



【図4】

複数の光ICチップが形成されるウエハの一例を示す図

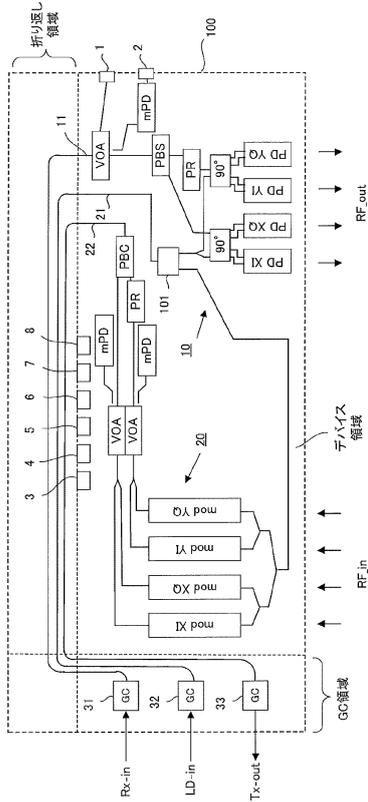


10

20

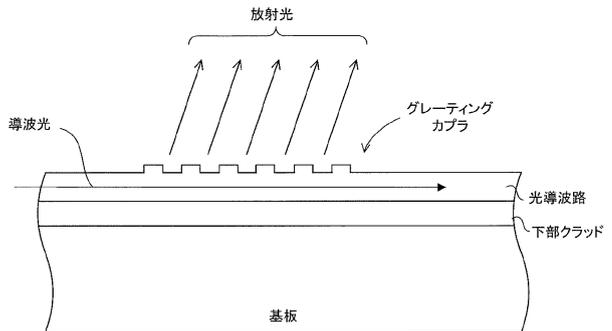
【図5】

第1の実施形態に係わる光ICチップの一例を示す図



【図6】

グレーティングカプラによる放射の一例を示す図



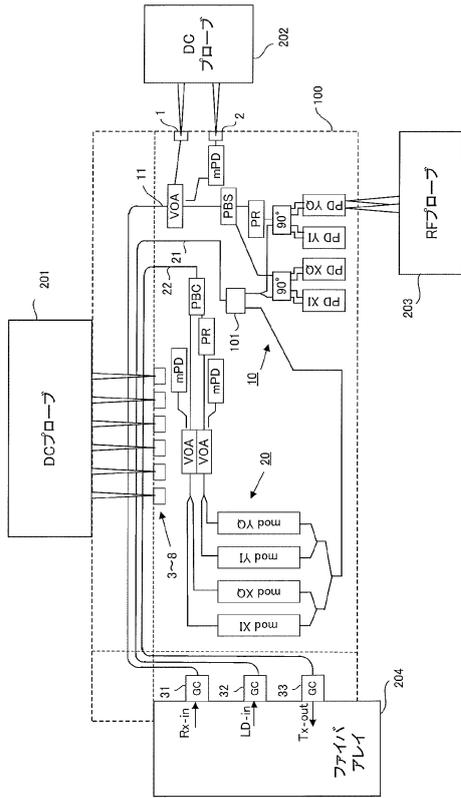
30

40

50

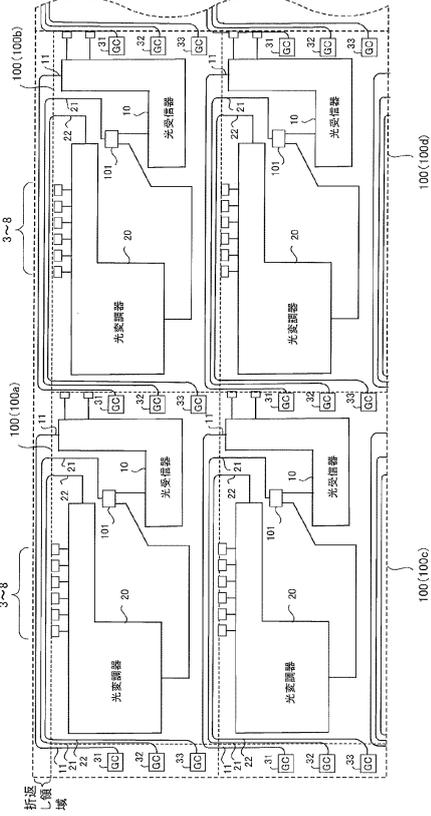
【図7】

光ICチップの試験方法の一例を示す図



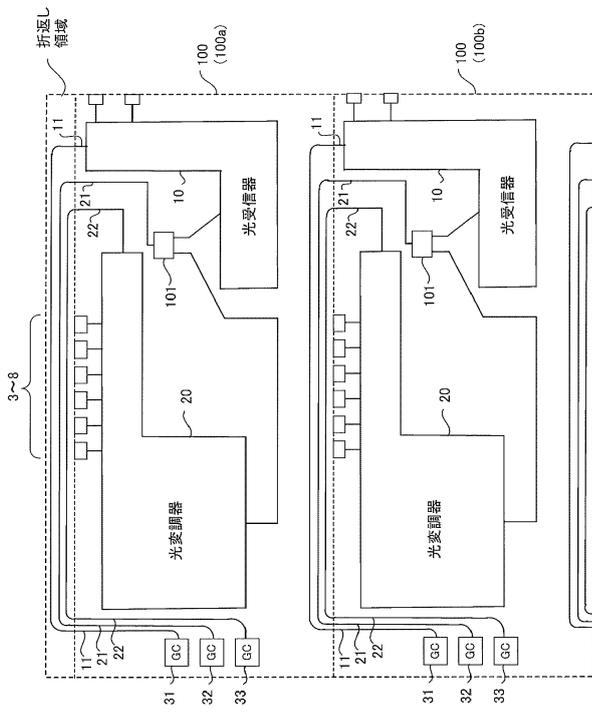
【図8】

第2の実施形態に係わる光ICチップの一例を示す図



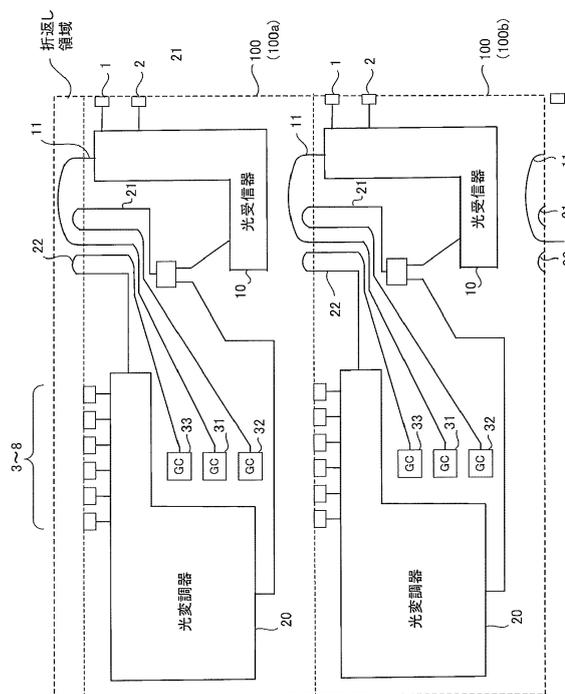
【図9】

第3の実施形態に係わる光ICチップの一例を示す図



【図10】

第4の実施形態に係わる光ICチップの一例を示す図



10

20

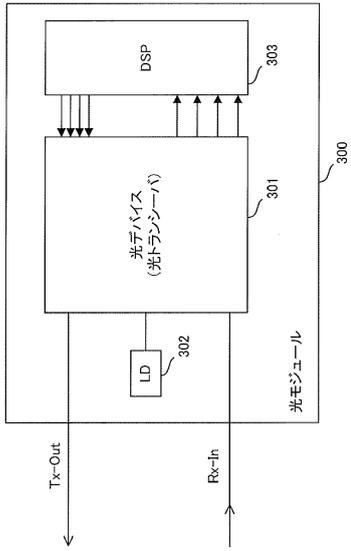
30

40

50

【 図 1 1 】

光モジュールの一例を示す図



10

20

30

40

50

フロントページの続き

審査官 井部 紗代子

- (56)参考文献 特表2012-523014(JP,A)
特表2007-528129(JP,A)
国際公開第2017/085934(WO,A1)
米国特許出願公開第2013/0209020(US,A1)
特開平05-257105(JP,A)
米国特許出願公開第2010/0006784(US,A1)
米国特許出願公開第2017/0082799(US,A1)

- (58)調査した分野 (Int.Cl., DB名)

G02B 6/12 - 6/14
G02B 6/26 - 6/27
G02B 6/30 - 6/34
G02B 6/42 - 6/43
G02F 1/00 - 1/125
G02F 1/21 - 7/00
JSTplus/JSTChina/JST7580(JDreamIII)