(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년08월16일
(11) 등록번호 10-1057275
(24) 등록일자 2011년08월09일

(51) Int. Cl.
G09G 3/30 (2006.01)
(21) 출원번호 10-2004-0077445
(22) 출원일자 2004년09월24일
심사청구일자 2009년08월20일
(65) 공개번호 10-2006-0028333
(43) 공개일자 2006년03월29일
(56) 선행기술조사문헌
US20040196224 A1
US20040155841 A1
US7126565 A
전체 청구항 수 : 총 9 항

(73) 특허권자
엘지디스플레이 주식회사
서울 용산구 한강로3가 65-228
(72) 발명자
심재호
대구광역시 남구 대명5동 140-23
(74) 대리인
허용록

심사관 : 조기덕

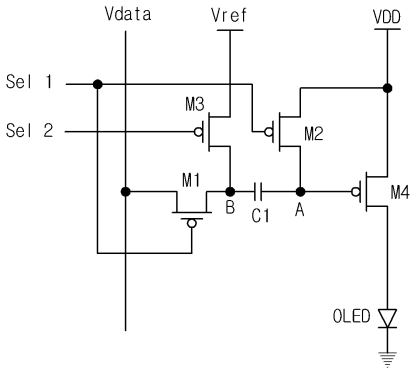
(54) 유기발광소자

(57) 요 약

화질을 향상시키는 유기발광소자가 개시된다.

본 발명의 유기발광소자는, 게이트가 제1 선택신호에 연결되고, 소오스가 데이터 신호에 연결되며, 드레인이 제2 노드에 연결된 제1 트랜지스터; 게이트가 상기 제1 선택신호에 연결되고, 소오스가 전원전압에 연결되며, 드레인이 제1 노드에 연결된 제2 트랜지스터; 게이트가 제2 선택신호에 연결되고, 소오스가 기준전압에 연결되며, 드레인이 상기 제2 노드에 연결된 제3 트랜지스터; 상기 제1 및 제2 노드 사이에 연결된 콘덴서; 및 게이트가 상기 제1 노드에 연결되고, 소오스가 상기 전원전압에 연결되며, 드레인이 유기발광다이오드에 연결된 제4 트랜지스터를 포함한다.

대 표 도 - 도2



특허청구의 범위

청구항 1

게이트가 제1 선택신호에 연결되고, 소오스가 데이터 신호에 연결되며, 드레인이 제2 노드에 연결된 제1 트랜지스터;

게이트가 상기 제1 선택신호에 연결되고, 소오스가 전원전압에 연결되며, 드레인이 제1 노드에 연결된 제2 트랜지스터;

게이트가 제2 선택신호에 연결되고, 소오스가 기준전압에 연결되며, 드레인이 상기 제2 노드에 연결된 제3 트랜지스터;

상기 제1 및 제2 노드 사이에 연결된 콘덴서; 및

게이트가 상기 제1 노드에 연결되고, 소오스가 상기 전원전압에 연결되며, 드레인이 유기발광다이오드에 연결된 제4 트랜지스터

를 포함하는 유기발광소자.

청구항 2

제1항에 있어서, 상기 제1 내지 제4 트랜지스터는 동일 극성을 갖는 것을 특징으로 하는 유기발광소자.

청구항 3

제1항에 있어서, 상기 제2 트랜지스터의 제어에 의해 상기 전원전압에 무관한 구동전류가 상기 제4 트랜지스터에 흐르는 것을 특징으로 하는 유기발광소자.

청구항 4

게이트가 선택신호에 연결되고, 소오스가 데이터 신호에 연결되며, 드레인이 제2 노드에 연결된 제1 트랜지스터;

게이트가 상기 선택신호에 연결되고, 소오스가 전원전압에 연결되며, 드레인이 제1 노드에 연결된 제2 트랜지스터;

게이트가 상기 선택신호에 연결되고, 소오스가 기준전압에 연결되며, 드레인이 상기 제2 노드에 연결된 제3 트랜지스터;

상기 제1 및 제2 노드 사이에 연결된 콘덴서; 및

게이트가 상기 제1 노드에 연결되고, 소오스가 상기 전원전압에 연결되며, 드레인이 유기발광다이오드에 연결된 제4 트랜지스터

를 포함하는 유기발광소자.

청구항 5

제4항에 있어서, 상기 제1, 제2 및 제4 트랜지스터는 동일 극성을 갖고, 상기 제3 트랜지스터는 상기 제1, 제2 및 제4 트랜지스터와 반대 극성을 갖는 것을 특징으로 하는 유기발광소자.

청구항 6

제4항에 있어서, 상기 제2 트랜지스터의 제어에 의해 상기 전원전압에 무관한 구동전류가 상기 제4 트랜지스터에 흐르는 것을 특징으로 하는 유기발광소자.

청구항 7

게이트가 제1 선택신호에 연결되고, 소오스가 데이터 신호에 연결되며, 드레인이 제1 노드에 연결된 제1 트랜지스터;

게이트가 상기 제1 선택신호에 연결되고, 소오스가 기준전압에 연결되며, 드레인이 제2 노드에 연결된 제2 트랜

지스터;

게이트가 제2 선택신호에 연결되고, 소오스가 전원전압에 연결되며, 드레인이 상기 제2 노드에 연결된 제3 트랜지스터;

상기 제1 및 제2 노드 사이에 연결된 콘덴서;

게이트가 상기 제1 노드에 연결되고, 소오스가 상기 전원전압에 연결되며, 드레인이 유기발광다이오드에 연결된 제4 트랜지스터

를 포함하는 유기발광소자.

청구항 8

제7항에 있어서, 상기 제1 내지 제4 트랜지스터는 동일 극성을 갖는 것을 특징으로 하는 유기발광소자.

청구항 9

제7항에 있어서, 상기 제3 트랜지스터의 제어에 의해 상기 전원전압에 무관한 구동전류가 상기 제4 트랜지스터에 흐르는 것을 특징으로 하는 유기발광소자.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

[0007] 본 발명은 유기발광소자에 관한 것으로, 특히 화질 불균일을 방지할 수 있는 유기발광소자에 관한 것이다.

[0008] 일반적으로, 유기발광소자는 형광성 유기화합물을 전기적으로 여기시켜 발광시키는 자발광형 디스플레이 소자로서, N×M 개의 유기발광다이오드(OLED: Organic Light Emitting Diode)를 전류 구동하여 화상을 표시할 수 있다.

[0009] 이러한 유기발광소자를 구동하는 방식에는 수동 매트릭스(passive matrix) 방식과 트랜지스터를 이용한 능동 매트릭스(active matrix) 방식이 있다. 수동 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동한다. 능동 매트릭스 방식은 트랜지스터와 콘덴서를 구비하여 상기 트랜지스터를 통해 공급된 전압을 유지하도록 하여 구동한다.

[0010] 도 1은 종래의 능동 매트릭스 방식 유기발광소자의 화소를 나타낸 도면으로서, N×M개의 화소 중 하나를 대표적으로 도시한 것이다.

[0011] 도 1을 참조하면, 종래의 능동 매트릭스 방식 유기발광소자는 게이트가 게이트라인(1)에 연결되고, 소오스가 데이터라인(2)에 연결되며, 드레인이 노드 A에 연결된 제1 트랜지스터(M1)와, 게이트가 노드 A에 연결되고, 소오스가 전원공급 라인(3)에 연결된 제2 트랜지스터(M2)와, 상기 제2 트랜지스터(M2)의 게이트와 소오스 사이에 연결된 콘덴서(C1)와, 상기 제2 트랜지스터(M2)의 드레인에 연결된 유기발광다이오드(OLED)를 구비한다.

[0012] 상기 제1 트랜지스터(M1)는 상기 게이트라인(1)을 통해 공급된 선택신호(또는 스캔신호(Vs))에 의해 턴-온되고, 상기 턴-온된 제1 트랜지스터(M1)를 통해 데이터 신호(Vdata)가 노드 A에 공급된다. 상기 콘덴서(C1)의 양단에 걸리는 전압(Vc)은 전원전압(VDD)-데이터 신호(Vdata)의 차이가 된다. 상기 제2 트랜지스터(M2)는 상기 데이터 신호(Vdata)의 값에 따라 상기 유기발광다이오드(OLED)의 구동전류(I_{OLED})가 결정되는데, 수학식 1과 같이 표현된다.

[0013] [수학식 1]

[0014] $$I_{OLED}=K(VDD-Vdata-|Vth|)^2$$

[0015] 여기서, I_{OLED}는 유기발광다이오드(OLED)의 구동전류를 나타내고, K는 상수이고, VDD는 전원전압을 나타내고, Vdata는 데이터 신호를 나타내며, |Vth|는 제2 트랜지스터(M2)의 문턱전압을 나타낸다.

[0016] 통상 전원전압(VDD)과 문턱전압(Vth)은 일정하므로, 유기발광다이오드(OLED)의 구동전류(I_{OLED})는 데이터신호(Vdata)에 따라 가변되게 된다.상기 유기발광다이오드(OLED)는 구동전류의 세기에 따라 휘도가 결정된다. 따라서, 데이터신호(Vdata)의 값을 가변시킴으로써, 유기발광다이오드(OLED)에 원하는 계조를 표현할 수 있다.

[0017] 최근 들어, 유기발광소자도 점차 다른 평판 디스플레이 소자와 더불어 대면적 구동을 위한 연구가 활발히 진행되고 있다. 전원전압(VDD)은 상측으로부터 하측으로 배열된 전원공급 라인(3)을 통해 화소마다 공급된다. 통상, 전원공급 라인(3)에는 라인 저항이 내재한다. 대면적 패널에서는 전원공급 라인(3)의 길이가 증가하게 되어 라인 저항이 증가된다.

[0018] 상측의 화소들에는 라인 저항이 작기 때문에 전압강하(IR drop)이 미미하여 전원전압(VDD)이 손실없이 공급될 수 있다. 하지만, 하측의 화소들에는 전원공급 라인(3)의 길이로 인한 라인 저항이 증가하여 상당한 전압강하가 발생하여 원래의 전압이 전원전압(VDD)보다 더 낮은 전원전압이 공급될 수 있다.

[0019] 수학식1에 표현된 바와 같이, 전원전압(VDD)가 일정할 때 데이터신호(Vdata)에 의해 정확한 계조 표현이 가능하다. 하지만, 앞서 설명한 바와 같이, 대면적 구동시 상측과 하측에 공급된 전원전압(VDD)의 값이 상이해지게 됨에 따라, 각 화소간 화질이 비균일해진다. 즉, 동일한 계조를 표현하는데 있어 상측의 화소들에 표현된 계조보다 하측의 화소들에 표현된 계조가 더 낮게 된다. 이와 같은 각 화소간의 계조가 일정하지 않게 됨에 따라 화질 비균일이 발생되어 원하는 계조를 표현할 수 없게 되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

[0020] 본 발명은 전원전압에 관계없이 유기발광소자를 발광시킴으로써, 화질 불균일을 방지할 수 있는 유기발광소자를 제공함에 그 목적이 있다.

발명의 구성 및 작용

[0021] 상기 목적을 달성하기 위한 본 발명의 바람직한 제1 실시예에 따르면, 유기발광소자는, 게이트가 제1 선택신호에 연결되고, 소오스가 데이터 신호에 연결되며, 드레인이 제2 노드에 연결된 제1 트랜지스터; 게이트가 상기 제1 선택신호에 연결되고, 소오스가 전원전압에 연결되며, 드레인이 제1 노드에 연결된 제2 트랜지스터; 게이트가 제2 선택신호에 연결되고, 소오스가 기준전압에 연결되며, 드레인이 상기 제2 노드에 연결된 제3 트랜지스터; 상기 제1 및 제2 노드 사이에 연결된 콘덴서; 및 게이트가 상기 제1 노드에 연결되고, 소오스가 상기 전원전압에 연결되며, 드레인이 유기발광다이오드에 연결된 제4 트랜지스터를 포함한다.

[0022] 상기 제1 내지 제4 트랜지스터는 동일 극성을 가질 수 있다.

[0023] 본 발명의 바람직한 제2 실시예에 따르면, 유기발광소자는, 게이트가 선택신호에 연결되고, 소오스가 데이터 신호에 연결되며, 드레인이 제2 노드에 연결된 제1 트랜지스터; 게이트가 상기 선택신호에 연결되고, 소오스가 전원전압에 연결되며, 드레인이 제1 노드에 연결된 제2 트랜지스터; 게이트가 상기 선택신호에 연결되고, 소오스가 기준전압에 연결되며, 드레인이 상기 제2 노드에 연결된 제3 트랜지스터; 상기 제1 및 제2 노드 사이에 연결된 콘덴서; 및 게이트가 상기 제1 노드에 연결되고, 소오스가 상기 전원전압에 연결되며, 드레인이 유기발광다이오드에 연결된 제4 트랜지스터를 포함한다.

[0024] 상기 제1, 제2 및 제4 트랜지스터는 동일 극성을 갖고, 상기 제3 트랜지스터는 상기 제1, 제2 및 제4 트랜지스터와 반대 극성을 가질 수 있다.

[0025] 본 발명의 바람직한 제3 실시예에 따르면, 유기발광소자는, 게이트가 제1 선택신호에 연결되고, 소오스가 데이터 신호에 연결되며, 드레인이 제1 노드에 연결된 제1 트랜지스터; 게이트가 상기 제1 선택신호에 연결되고, 소오스가 기준전압에 연결되며, 드레인이 제2 노드에 연결된 제2 트랜지스터; 게이트가 제2 선택신호에 연결되고, 소오스가 전원전압에 연결되며, 드레인이 상기 제2 노드에 연결된 제3 트랜지스터; 상기 제1 및 제2 노드 사이에 연결된 콘덴서; 게이트가 상기 제1 노드에 연결되고, 소오스가 상기 전원전압에 연결되며, 드레인이 유기발

광다이오드에 연결된 제4 트랜지스터를 포함한다.

[0026] 상기 제1 내지 제4 트랜지스터는 동일 극성을 가질 수 있다.

[0027] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 설명한다.

[0028] 도 2는 본 발명의 바람직한 제1 실시예에 따른 유기발광소자의 화소를 나타낸 도면으로서, N×M개의 화소 중 하나를 대표적으로 도시한 것이다.

[0029] 도 2를 참조하면, 본 발명의 제1 실시예에 따른 유기발광소자는 제1 선택신호(Sel1)가 제1 및 제2 트랜지스터(M1 및 M2)에 연결되고, 제2 선택신호(Sel2)가 제3 트랜지스터(M3)에 연결된다. 상기 제1 및 제2 트랜지스터(M1 및 M2)는 상기 제1 선택신호(Sel1)에 의해 턴-온되고, 상기 제3 트랜지스터(M3)는 상기 제2 선택신호(Sel2)에 의해 턴-온된다.

[0030] 이를 구체적으로 살펴보면, 상기 제1 트랜지스터(M1)는 게이트가 제1 선택신호(Sel1)에 연결되고, 소오스가 데이터 신호(Vdata)에 연결되며, 드레인이 제2 노드(노드 B)에 연결되어 이루어진다. 상기 제2 트랜지스터(M2)는 게이트가 상기 제1 선택신호(Sel1)에 연결되고, 소오스가 전원전압(VDD)에 연결되며, 드레인이 제1 노드(노드 A)에 연결되어 이루어진다. 상기 제3 트랜지스터(M3)는 게이트가 상기 제2 선택신호(Sel2)에 연결되고, 소오스가 기준전압(Vref)에 연결되며, 드레인이 상기 제2 노드(노드 B)에 연결되어 이루어진다. 상기 제1 노드(노드 A)와 상기 제2 노드(노드 B) 사이에 콘덴서(C1)이 연결된다. 제4 트랜지스터(M4)는 게이트가 제1 노드(노드 A)에 연결되고, 소오스가 전원전압(VDD)에 연결되며, 드레인이 유기발광소자(OLED)에 연결되어 이루어진다.

[0031] 상기 제1 내지 제4 트랜지스터(M1 내지 M4)는 피모스형(PMOS type) 트랜지스터이다. 따라서, 상기 제1 내지 제4 트랜지스터(M1 내지 M4)는 로우 레벨의 신호에 의해 턴-온된다. 즉, 상기 제1 및 제2 트랜지스터(M1 및 M2)는 로우 레벨의 제1 선택신호(Sel1)에 의해 턴-온되고, 상기 제3 트랜지스터(M3)는 로우 레벨의 제2 선택신호(Sel2)에 의해 턴-온된다. 상기 제1 및 제2 트랜지스터(M1 및 M2)는 동시에 제1 선택신호(Sel1)에 연결되어 있기 때문에 상기 제1 선택신호(Sel1)에 의해 동시에 턴-온된다.

[0032] 도 3을 참조하여 상기와 같이 이루어진 유기발광소자의 동작을 살펴본다.

[0033] 도 3에 도시된 바와 같이, 본 발명의 제1 실시예의 유기발광소자는 제1 및 제2 구간(S1 및 S2)의 타이밍에 의해 화소 구동이 이루어진다. 제1 구간(S1)에는 로우 레벨을 갖는 제1 선택신호(Sel1)가 인가되고, 일정 계조값을 갖는 데이터 신호(Vdata)가 인가된다. 제2 구간(S2)에는 로우 레벨을 갖는 제2 선택신호(Sel2)가 인가된다. 전원전압(VDD)와 기준전압(Vref)는 서로 상이한 일정한 직류값을 갖는다.

[0034] 제1 구간(S1)에서 로우 레벨의 제1 선택신호(Sel1)에 의해 제1 및 제2 트랜지스터(M1 및 M2)가 턴-온되어, 제2 노드(노드 B)에 상기 데이터 신호(Vdata)가 공급되고 제1 노드(노드 A)에 전원전압(VDD)가 공급된다.

[0035] 제1 구간(S1)에서 콘덴서(C1)의 정전용량(Q)은 수학식 2와 같이 산출된다.

수학식 2

[0036] $Q=C1(VDD-Vdata)$

[0037] 다음, 제2 구간(S2)에 로우 레벨의 제2 선택신호(Sel2)에 의해 제3 트랜지스터(M3)가 턴-온되어 제2 노드(노드 B)에 기준전압(Vref)이 공급된다.

[0038] 제2 구간(S2)에서의 정전용량(Q')은 수학식 3과 같이 산출된다.

수학식 3

[0039] $Q'=C1(\text{변경된 제1 노드(노드 A)의 전압}-\text{변경된 제2 노드(노드 B)의 전압})$

[0040] 여기서, 변경된 제2 노드(노드 B)의 전압은 기준전압(Vref)이 된다.

[0041] 이때, 제1 구간(S1)에서의 정전용량(Q)과 제2 구간(S2)에서의 정전용량(Q')은 보존된다.

[0042] 이에 따라, $Q=Q'$이고, 수학식 2 및 수학식 3을 대입하여 정리하면, 변경된 제1 노드(노드 A)의 전압이 수학식4와 같이 산출된다.

수학식 4

[0043] 변경된 제1 노드의 전압=VDD-Vdata+Vref

[0044] 상기 변경된 제1 노드(노드 A)의 전압은 상기 제4 트랜지스터(M4)의 게이트 전압(Vg)이 된다. 따라서, 상기 제4 트랜지스터(M4)의 게이트와 소오스간 전압(Vgs)은 VDD-VDD+Vdata-Vref=Vdata-Vref이다.

[0045] 상기 제4 트랜지스터(M4)를 통해 흐르는 구동전류(I_{OLED})에 의해 유기발광다이오드(OLED)가 발광된다. 상기 제4 트랜지스터(M4)에 흐르는 구동전류(I)는 수학식 5와 같이 산출된다.

수학식 5

[0046] $$I_{OLED}=K(|Vgs|-|Vth|)^2=K(|Vdata-Vref|-|Vth|)^2$$

[0047] 여기서, I_{OLED}는 제4 트랜지스터(M4)의 구동전류를 나타내고, K는 상수이고, Vdata는 데이터 신호를 나타내고, 전압이며, Vref는 기준전압을 나타내며, |Vth|는 제4 트랜지스터(M4)의 문턱전압을 나타낸다.

[0048] 수학식 5에 나타낸 바와 같이, 제4 트랜지스터(M4)에 흐르는 구동전류(I_{OLED})는 데이터 신호(Vdata)과 기준전압(Vref)에만 의존하고, 전원전압(Vdd)에는 무관하게 됨을 알 수 있다.

[0049] 이에 따라, 본 발명의 제1 실시예와 같이 트랜지스터 회로를 구성하면, 제4 트랜지스터(M4)에 흐르는 구동전류(I_{OLED})가 전원전압(VDD)에 무관하다. 대면적 패널 상에서 전원공급 라인에 내재된 라인 저항으로 인한 전압강하에 의해 전원전압(VDD)이 변동되더라도 패널의 상하측의 화소간에 일정한 계조 표현이 가능하여 화질을 향상시킬 수 있다.

[0050] 한편, 본 발명의 제1 실시예에 따른 유기발광소자에서 제1, 제2 및 제4 트랜지스터는 피모스형(PMOS type) 트랜지스터로 구성하고, 제3 트랜지스터(M3)는 엔모스형(NMOS type) 트랜지스터로 구성하여 하나의 선택신호(Sel)로 제1 내지 제3 트랜지스터(M1 내지 M3)를 구동시킬 수 있다.

[0051] 도 4는 본 발명의 바람직한 제2 실시예에 따른 유기발광소자의 화소를 나타낸 도면으로서, N×M개의 화소 중 하나를 대표적으로 도시한 것이다.

[0052] 도 4에 도시된 바와 같이, 본 발명의 제2 실시예에 따른 유기발광소자는 다른 구성요소들은 모두 본 발명의 제1 실시예에 따른 유기발광소자와 동일하다. 다만, 본 발명의 제2 실시예에 따른 유기발광소자에서는 제3 트랜지스터(M3)를 엔모스형(NMOS type) 트랜지스터로 구성하고, 제1 및 제2 트랜지스터(M1 및 M2)와 동일하게 하나의 선택신호(Sel)에 의해 동작된다. 이에 따라, 상기 제1 및 제2 트랜지스터(M1 및 M2)와 제3 트랜지스터(M3)는 서로 상보적으로 동작된다. 즉, 로우 레벨의 선택신호(Sel)에 의해 상기 제1 및 제2 트랜지스터(M1 및 M2)는 턴-온되고 제3 트랜지스터(M3)는 턴-오프된다. 하이레벨의 선택신호(Sel)에 의해 상기 제1 및 제2 트랜지스터(M1 및 M2)는 턴-오프되고, 제3 트랜지스터(M3)는 턴-온된다.

[0053] 도 5를 참조하여 상기와 같이 이루어진 유기발광소자의 동작을 살펴본다.

[0054] 도 5에 도시된 바와 같이, 본 발명의 제2 실시예의 유기발광소자는 제1 및 제2 구간(S1 및 S2)의 타이밍에 의해 화소 구동이 이루어진다. 제1 구간(S1)에는 로우 레벨을 갖는 선택신호(Sel)가 인가되고, 일정 계조값을 갖는 데이터 신호(Vdata)가 인가된다. 제2 구간(S2)에는 하이 레벨을 갖는 상기 선택신호(Sel)가 인가된다. 전원전압(VDD)와 기준전압(Vref)는 서로 상이한 일정한 직류값을 갖는다.

[0055] 제1 구간(S1)에서 로우 레벨의 선택신호(Sel)에 의해 피모스형 제1 및 제2 트랜지스터(M1 및 M2)가 턴-온되어, 제2 노드(노드 B)에 상기 데이터 신호(Vdata)가 공급되고 제1 노드(노드 A)에 전원전압(VDD)가 공급된다. 상기 수학식 2에 나타낸 바와 같이, 제1 구간(S1)에서 콘덴서(C1)의 정전용량(Q)은 C1(VDD-Vdata)이 된다.

[0056] 다음, 제2 구간(S2)에 하이 레벨의 선택신호(Sel)에 의해 엔모스형 제3 트랜지스터(M3)가 턴-온되어 제2 노드(노드 B)에 기준전압(Vref)가 공급된다. 상기 수학식 3에나타낸 바와 같이, 제2 구간(S2)에서의 정전용량(Q')는 C1(변경된 제1 노드(노드 A)의 전압-변경된 제2 노드(노드 B)의 전압)이 된다. 여기서, 변경된 제2 노드(노드 B)의 전압은 기준전압(Vref)이 된다.

[0057] 이때, 제1 구간(S1)에서의 정전용량(Q)과 제2 구간(S2)에서의 정전용량(Q')은 보존되므로, 상기 수학식 2 및 상기 수학식 3을 대입하여 정리하면, 수학식 4에 나타낸 바와 같이, 변경된 제1 노드(노드 A)의 전압은 VDD-Vdata+Vref이 된다.

[0058] 상기 변경된 제1 노드(노드 A)의 전압은 상기 제4 트랜지스터(M4)의 게이트 전압(Vg)가 되므로, 상기 제4 트랜지스터(M4)의 게이트와 소오스간 전압(Vgs)은 수학식 5에 나타낸 바와 같이 VDD-VDD+Vdata-Vref=Vdata-Vref이다.

[0059] 이에 따라, 상기 제4 트랜지스터(M4)에 흐르는 구동전류(II_{OLED})는 $K(Vdata-Vref-|Vth|)^2$이 된다.

[0060] 여기서, I_{OLED}는 제4 트랜지스터(M4)의 구동전류를 나타내고, K는 상수이고, Vdata는 데이터 신호를 나타내고, 전압이며, Vref는 기준전압을 나타내며, |Vth|는 제4 트랜지스터(M4)의 문턱전압을 나타낸다.

[0061] 수학식 5에 나타낸 바와 같이, 제4 트랜지스터(M4)에 흐르는 구동전류(I_{OLED})는 데이터 신호(Vdata)과 기준전압(Vref)에만 의존하고, 전원전압(Vdd)에는 무관하게 됨을 알 수 있다.

[0062] 이에 따라, 본 발명의 제2 실시예와 같이 트랜지스터 회로를 구성하면, 제4 트랜지스터(M4)에 흐르는 구동전류(I_{OLED})가 전원전압(VDD)에 무관하다. 대면적 패널 상에서 전원공급 라인에 내재된 라인 저항으로 인한 전압강하에 의해 전원전압(VDD)이 변동되더라도 패널의 상하측의 화소간에 일정한 계조 표현이 가능하여 화질을 향상시킬 수 있다.

[0063] 또한, 본 발명의 제2 실시예와 같이 트랜지스터 회로를 구성하면, 본 발명의 제1 실시예에서와 같은 2개의 선택신호(제1 및 제2 선택신호(Sel1 및 Sel2)) 대신에 하나의 선택신호(sel)에 의해 제1 내지 제3 트랜지스터(M1 내지 M3)를 구동시키므로, 신호라인를 줄이는 동시에 회로 구조를 단순화시킬 수 있다.

[0064] 도 6은는 본 발명의 바람직한 제3 실시예에 따른 유기발광소자의 화소를 나타낸 도면으로서, N×M개의 화소 중 하나를 대표적으로 도시한 것이다.

[0065] 도 6을 참조하면, 본 발명의 제3 실시예에 따른 유기발광소자는 제1 선택신호(Sel1)가 제1 및 제2 트랜지스터(M1 및 M2)에 연결되고, 제2 선택신호(Sel2)가 제3 트랜지스터(M3)에 연결된다. 상기 제1 및 제2 트랜지스터(M1 및 M2)는 상기 제1 선택신호(Sel1)에 의해 턴-온되고, 상기 제3 트랜지스터(M3)는 상기 제2 선택신호(Sel2)에 의해 턴-온된다.

[0066] 이를 구체적으로 살펴보면, 상기 제1 트랜지스터(M1)는 게이트가 제1 선택신호(Sel1)에 연결되고, 소오스가 데이터 신호(Vdata)에 연결되며, 드레인이 제1 노드(노드 A)에 연결되어 이루어진다. 상기 제2 트랜지스터(M2)는 게이트가 상기 제1 선택신호(Sel1)에 연결되고, 소오스가 기준전압(Vref)에 연결되며, 드레인이 제2 노드(노드 B)에 연결되어 이루어진다. 상기 제3 트랜지스터(M3)는 게이트가 상기 제2 선택신호(Sel2)에 연결되고, 소오스가 전원전압(VDD)에 연결되며, 드레인이 상기 제2 노드(노드 B)에 연결되어 이루어진다. 상기 제1 노드(노드 A)와 상기 제2 노드(노드 B) 사이에 콘덴서(C1)이 연결된다. 제4 트랜지스터(M4)는 게이트가 제1 노드(노드 A)에 연결되고, 소오스가 전원전압(VDD)에 연결되며, 드레인이 유기발광소자(OLED)에 연결되어 이루어진다.

[0067] 상기 제1 내지 제4 트랜지스터(M1 내지 M4)는 피모스형(PMOS type) 트랜지스터이다. 따라서, 상기 제1 내지 제4 트랜지스터(M1 내지 M4)는 로우 레벨의 신호에 의해 턴-온된다. 즉, 상기 제1 및 제2 트랜지스터(M1 및 M2)는 로우 레벨의 제1 선택신호(Sel1)에 의해 턴-온되고, 상기 제3 트랜지스터(M3)는 로우 레벨의 제2 선택신호(Sel2)에 의해 턴-온된다. 상기 제1 및 제2 트랜지스터(M1 및 M2)는 동시에 제1 선택신호(Sel1)에 연결되어 있기 때문에 상기 제1 선택신호(Sel1)에 의해 동시에 턴-온된다. 그러므로, 본 발명의 제3 실시예에 따른 유기발광소자는 도 3과 동일한 구동파형에 의해 구동될 수 있다.

[0068] 제1 구간(S1)에서 로우 레벨의 제1 선택신호(Sel1)에 의해 제1 및 제2 트랜지스터(M1 및 M2)가 턴-온되어, 제1 노드(노드 A)에 상기 데이터 신호(Vdata)가 공급되고 제2 노드(노드 B)에 기준전압(Vref)가 공급된다.

[0069] 제1 구간(S1)에서 콘덴서(C1)의 정전용량(Q)은 수학식 6과 같이 산출된다.

수학식 6

[0070] $Q=C1(Vdata-Vref)$

[0071] 다음, 제2 구간(S2)에 로우 레벨의 제2 선택신호(Sel2)에 의해 제3 트랜지스터(M3)가 턴-온되어 제2 노드(노드 B)에 전원전압(VDD)가 공급된다.

[0072] 제2 구간(S2)에서의 정전용량(Q')는 수학식 7과 같이 산출된다.

수학식 7

[0073] Q'=C1(변경된 제1 노드(노드 A)의 전압-변경된 제2 노드(노드 B)의 전압)

[0074] 여기서, 변경된 제2 노드(노드 B)의 전압은 전원전압(VDD)이 된다.

[0075] 이때, 제1 구간(S1)에서의 정전용량(Q)과 제2 구간(S2)에서의 정전용량(Q')은 보존된다.

[0076] 이에 따라, Q=Q'이고, 수학식 6 및 수학식 7을 대입하여 정리하면, 변경된 제1 노드(노드 A)의 전압이 수학식8와 같이 산출된다.

수학식 8

[0077] 변경된 제1 노드의 전압=VDD+Vdata-Vref

[0078] 상기 변경된 제1 노드(노드 A)의 전압은 상기 제4 트랜지스터(M4)의 게이트 전압(Vg)가 된다. 따라서, 상기 제4 트랜지스터(M4)의 게이트와 소오스간 전압(Vgs)은 VDD-VDD+Vdata-Vref=Vref-Vdata이다.

[0079] 상기 제4 트랜지스터(M4)를 통해 흐르는 구동전류(I_{OLED})에 의해 유기발광다이오드(OLED)가 발광된다. 상기 제4 트랜지스터(M4)에 흐르는 구동전류(I)는 수학식 5와 같이 산출된다.

수학식 9

[0080] $I_{OLED}=K(|Vgs|-|Vth|)^2=K(|Vref-Vdata|-|Vth|)^2$

[0081] 여기서, I_{OLED}는 제4 트랜지스터(M4)의 구동전류를 나타내고, K는 상수이고, Vdata는 데이터 신호를 나타내고, 전압이며, Vref는 기준전압을 나타내며, |Vth|는 제4 트랜지스터(M4)의 문턱전압을 나타낸다.

[0082] 수학식 9에 나타낸 바와 같이, 제4 트랜지스터(M4)에 흐르는 구동전류(I_{OLED})는 데이터 신호(Vdata)과 기준전압(Vref)에만 의존하고, 전원전압(Vdd)에는 무관하게 됨을 알 수 있다.

[0083] 이에 따라, 본 발명의 제3 실시예와 같이 트랜지스터 회로를 구성하면, 제4 트랜지스터(M4)에 흐르는 구동전류(I_{OLED})가 전원전압(VDD)에 무관하다. 대면적 패널 상에서 전원공급 라인에 내재된 라인 저항으로 인한 전압강하에 의해 전원전압(VDD)이 변동되더라도 패널의 상하측의 화소간에 일정한 계조 표현이 가능하여 화질을 향상시킬 수 있다.

발명의 효과

[0084] 이상에서 살펴본 바와 같이, 본 발명에 의하면, 대면적 패널에서 유기발광소자를 발광시키는 구동전류가 전원공급 라인의 라인 저항으로 인한 전압강하에 영향을 받는 전원전압에 무관하도록 회로를 구성함으로써, 대면적 패널의 상하측의 화소간에 일정한 계조 표현이 가능하여 화질을 향상시킬 수 있다.

[0085] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

[0001] 도 1은 종래의 능동 매트릭스 방식 유기발광소자의 화소를 나타낸 도면.

[0002] 도 2는 본 발명의 바람직한 제1 실시예에 따른 유기발광소자의 화소를 나타낸 도면.

[0003] 도 3은 도 2의 유기발광소자를 구동하기 위한 파형도.

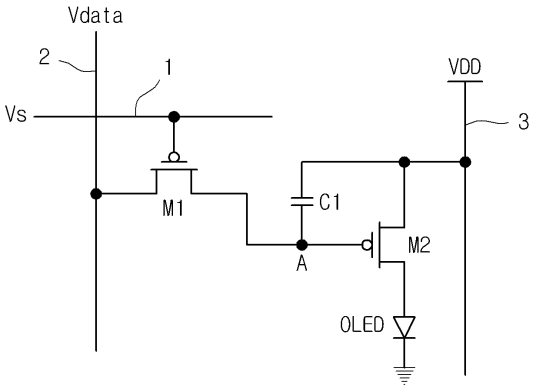
[0004] 도 4는 본 발명의 바람직한 제2 실시예에 따른 유기발광소자의 화소를 나타낸 도면.

[0005] 도 5는 도 4의 유기발광소자를 구동하기 위한 파형도.

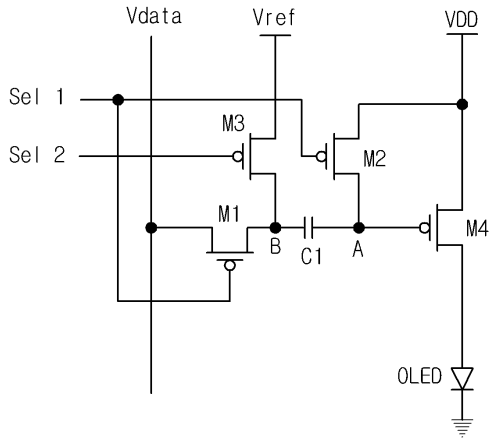
[0006] 도 6은 본 발명의 바람직한 제3 실시예에 따른 유기발광소자의 화소를 나타낸 도면.

도면

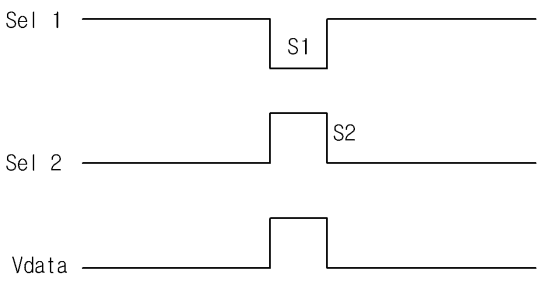
도면1



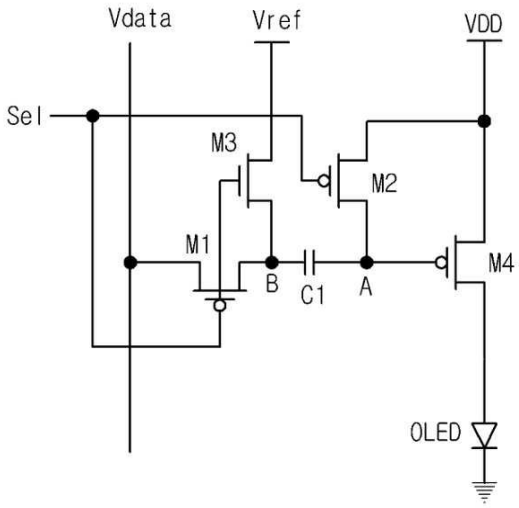
도면2



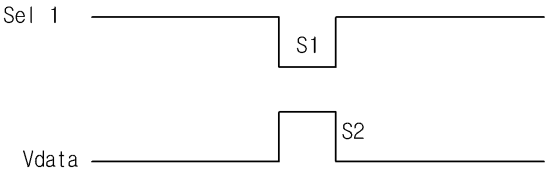
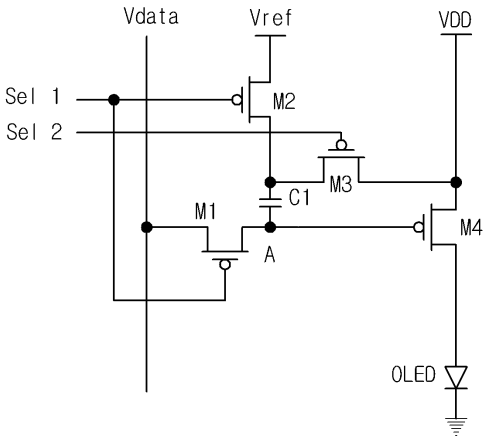
도면3


Sel 1
S1
S2
Sel 2
Vdata

도면4


Vdata
Vref
VDD
Sel
M3
M2
M1
M4
B
C1
A
OLED

도면5


Sel 1
S1
S2
Vdata

도면6