

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일

2023년 6월 1일 (01.06.2023)



(10) 국제공개번호

WO 2023/096425 A1

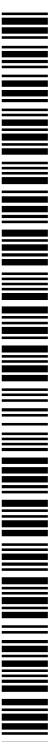
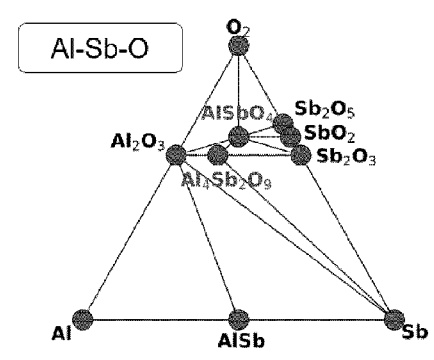
- (51) 국제특허분류: *H01L 29/786* (2006.01) *H01L 21/02* (2006.01)
- (74) 대리인: 제일특허법인(유) (FIRSTLAW P.C.); 06775 서울특별시 서초구 마방로 60, Seoul (KR).
- (21) 국제출원번호: PCT/KR2022/018899
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (22) 국제출원일: 2022년 11월 25일 (25.11.2022)
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보: 10-2021-0166178 2021년 11월 26일 (26.11.2021) KR
- (71) 출원인: 한국세라믹기술원 (KOREA INSTITUTE OF CERAMIC ENGINEERING AND TECHNOLOGY) [KR/KR]; 52851 경상남도 진주시 소호로 101, Gyeongsangnam-do (KR). 한양대학교 산학협력단 (IUCF-HYU (INDUSTRY-UNIVERSITY COOPERATION FOUNDATION HANYANG UNIVERSITY)) [KR/KR]; 04763 서울특별시 성동구 왕십리로 222, Seoul (KR).
- (72) 발명자: 허수원 (HEO, Soo Won); 52851 경상남도 진주시 소호로 101, Gyeongsangnam-do (KR). 윤영준 (YOON, Young Joon); 52851 경상남도 진주시 소호로 101, Gyeongsangnam-do (KR). 조성범 (CHO, Sung Beom); 52851 경상남도 진주시 소호로 101, Gyeongsangnam-do (KR). 최준영 (CHOI, Jun Young); 52851 경상남도 진주시 소호로 101, Gyeongsangnam-do (KR). 박인표 (PARK, In Pyo); 52851 경상남도 진주시 소호로 101, Gyeongsangnam-do (KR). 김현우 (KIM, Hyeon Woo); 52851 경상남도 진주시 소호로 101, Gyeongsangnam-do (KR). 윤홍지 (YOON, Hong-Ji); 52851 경상남도 진주시 소호로 101, Gyeongsangnam-do (KR). 황민녕 (HWANG, Min Nyeong); 52851 경상남도 진주시 소호로 101, Gyeongsangnam-do (KR). 최다림 (CHOI, Da Rim); 52851 경상남도 진주시 소호로 101, Gyeongsangnam-do (KR). 홍정표 (HONG, Jung Pyo); 52851 경상남도 진주시 소호로 101, Gyeongsangnam-do (KR). 박진성 (PARK, Jin Seong); 04763 서울특별시 성동구 왕십리로 222, Seoul (KR). 김혜미 (KIM, Hye Mi); 04763 서울특별시 성동구 왕십리로 222, Seoul (KR).
- 공개:
— 국제조사보고서와 함께 (조약 제21조(3))

(54) Title: OXIDE SEMICONDUCTOR, MANUFACTURING METHOD THEREFOR, AND SEMICONDUCTOR DEVICE COMPRISING SAME

(54) 발명의 명칭: 산화물 반도체, 이의 제조방법 및 이를 포함하는 반도체 소자

(57) Abstract: An Al-Sb-O-based oxide semiconductor containing aluminum (Al) and antimony (Sb) has excellent electrical conductivity and band gap, such that the semiconductor can be applied to thin film transistors and the like.

(57) 요약서: 알루미늄(Al) 및 안티모니(Sb)를 함유하는 Al-Sb-O계 산화물 반도체는 전기전도도 및 밴드갭이 우수하여 박막 트랜지스터 등에 적용 가능하다.



WO 2023/096425 A1

명세서

발명의 명칭: 산화물 반도체, 이의 제조방법 및 이를 포함하는 반도체 소자

기술분야

[1] 본 발명은 산화물 반도체, 이의 제조방법 및 이를 포함하는 반도체 소자에 관한 것이다.

[2]

배경기술

[3] 산화물 반도체는 산화아연, 산화카드뮴 및 산화인듐과 같은 산화물 소재에 도핑을 통해 전도성을 제어하고 밴드갭을 조절한 반도체 소재로서, 일반적으로 넓은 밴드갭을 갖는 투명 반도체 소재이다.

[4] 산화물 반도체는 넓은 밴드갭을 갖고 있어 에너지가 작은 가시광이나 적외선을 흡수할 수 없어 가시광 영역(360~800 nm)에서 빛을 투과시키는 성질을 갖고 있다. 우수한 광학적, 전기적 특성으로 인해 최근 산화물 반도체는 투명 반도체 분야에서 매우 중요한 소재이며, 투명 디스플레이, 투명 센서, 투명 태양전지 등의 다양한 산업분야에 응용될 가능성이 높은 반도체 소재이다.

[5] 예를 들어 산화아연과 같은 산화물 소재는 도핑을 통해 전도성을 조절하거나 합금을 하여 밴드갭을 제어할 수 있는 반도체 소재이다. 이러한 산화물 반도체는 넓은 밴드갭이 주요 특징으로 가시광 영역에서 매우 높은 광투과도를 갖고 있어 투명하다.

[6] 일본 도쿄 공업대학의 히데오 호소노 교수는 한국 특허 제 0939998 호에서 높은 전하이동도를 갖는 투명 반도체인 IGZO(indium gallium zinc oxide) 및 이를 이용한 박막 트랜지스터를 개시하였다. IGZO는 인듐, 갈륨, 아연, 산소로 이루어진 산화물 소재로, 3 eV 이상의 넓은 밴드갭을 갖는 반도체 소재이다. 산화물 반도체를 IGZO를 활용하여 박막 트랜지스터 제작이 가능하여 디스플레이 분야에서는 이미 백플레인 패널용 소자로 활용되고 있다. IGZO를 이용하여 박막 트랜지스터를 만들 경우, 비정질 실리콘 박막 트랜지스터보다 전하 이동도가 우수하여 디스플레이 분야에서 백플레인 회로 및 스위칭 소자 등으로 활용되고 있다.

[7] [선행기술문헌]

[8] (특허문헌 1) 한국 특허 제 0939998 호 (2010. 1. 26.)

[9]

발명의 상세한 설명

기술적 과제

[10] 본 발명자들은 현재 산화물 반도체로 사용 중인 IGZO를 대체할 새로운 소재를 찾기 위해, 데이터 마이닝을 통한 산화물 빅 데이터로부터 조사 가능한 영역을

확보하고, 박막 트랜지스터(TFT)와 관련된 전기전도도 및 밴드갭 등의 물성을 분석하고, 데이터 스크리닝을 통해 후보군을 필터링하여 등의 유망한 원소 조합을 얻을 수 있었다.

[11] 본 발명자들은 또한 이들의 구조를 데이터베이스화하고 상평형도 등을 통해 결정화 가능성이 높은 소재의 리스트를 확보한 뒤(도 1 참조), 머신러닝 기법을 통해 전기전도도와 밴드갭과 같은 물성을 분석한 결과, 알루미늄(Al) 및 안티모니(Sb)를 함유하는 산화물을 IGZO를 대체할 소재로 최종 결정할 수 있었다.

[12] 따라서 본 발명의 과제는 전기전도도 및 밴드갭이 우수하여 박막 트랜지스터 등에 적용 가능한 새로운 산화물 반도체 및 이의 제조방법을 제공하는 것이다. 또한 본 발명의 과제는 상기 산화물 반도체를 이용한 반도체 소자, 박막 트랜지스터 및 디스플레이 장치를 제공하는 것이다.

과제 해결 수단

[13] 본 발명은 알루미늄(Al) 및 안티모니(Sb)를 함유하는 산화물을 포함하는, 산화물 반도체를 제공한다.

[14] 본 발명은 또한 알루미늄 전구체를 함유하는 제 1 전구체 용액, 및 안티모니 전구체를 함유하는 제 2 전구체 용액을 혼합하여 졸-겔 용액을 제조하는 단계; 및 상기 졸-겔 용액을 기재 상에 코팅하여 산화물 반도체 박막을 형성하는 단계를 포함하는, 상기 산화물 반도체의 제조방법을 제공한다.

[15] 본 발명은 또한 기재 상에 알루미늄 전구체 및 안티모니 전구체를 스퍼터링 증착하여 알루미늄 및 안티모니를 함유하는 산화물 반도체 박막을 형성하는 단계를 포함하는, 상기 산화물 반도체의 제조방법을 제공한다.

[16] 본 발명은 또한 기재, 상기 기재 상에 형성된 유전층, 상기 유전층 상에 형성된 상기 산화물 반도체를 포함하는 반도체층, 및 상기 반도체층 상에 형성된 전극을 포함하는, 반도체 소자를 제공한다.

[17] 본 발명은 또한 상기 반도체 소자를 포함하는 박막 트랜지스터를 제공한다. 또한 본 발명은 상기 박막 트랜지스터를 포함하는 디스플레이 장치를 제공한다.

발명의 효과

[18] 본 발명에 따른 Al-Sb-O계 산화물 반도체는 전기전도도 및 밴드갭이 우수하여 박막 트랜지스터와 같은 반도체 소자에 적용 가능하다. 이와 같은 Al-Sb-O계 산화물 반도체 소자는 디스플레이 장치에 구비되어 성능을 향상시킬 수 있다.

[19]

도면의 간단한 설명

[20] 도 1은 일 구현예에 따른 Al-Sb-O계 산화물 반도체의 상평형도이다.

[21] 도 2는 일 구현예에 따른 산화물 반도체를 포함하는 소자의 단면도이다(100: 기재, 200: 유전층, 300: 반도체층, 400: 전극층).

[22] 도 3은 산화물 반도체 박막 표면에 대한 AFM 이미지의 일례이다.

- [23] 도 4a 내지 5c는 다양한 Al:Sb 몰비의 용액 공정으로 제조된 산화물 반도체 소자의 시험 결과이다.
- [24] 도 6a 내지 7d는 용액 공정 이후 다양한 조건으로 열처리된 산화물 반도체 소자의 시험 결과이다.
- [25] 도 8a 내지 8d는 용액 공정을 통해 다양한 박막 두께로 제조된 산화물 반도체 소자의 시험 결과이다.
- [26] 도 9a 및 9b는 다양한 첨가제를 이용한 용액 공정으로 제조된 산화물 반도체 소자의 시험 결과이다.
- [27] 도 10은 일 실시예에 따른 산화물 반도체의 TG-DTA 분석 결과이다.
- [28] 도 11은 일 실시예에 따른 산화물 반도체의 XRD 분석 결과이다.
- [29] 도 12는 일 실시예에 따른 산화물 반도체의 XPS 분석 결과이다.
- [30] 도 13a 내지 13e는 다양한 Al:Sb 몰비의 증착 공정으로 제조된 산화물 반도체 소자의 시험 결과이다.
- [31] 도 14a 내지 14c는 다양한 Ar:O₂ 분압비의 증착 공정으로 제조된 산화물 반도체 소자의 시험 결과이다.
- [32] 도 15a 내지 15d는 증착 공정 이후 다양한 온도로 열처리된 산화물 반도체 소자의 시험 결과이다.
- [33] 도 16a 내지 16c는 증착 공정을 통해 다양한 박막 두께로 제조된 산화물 반도체 소자의 시험 결과이다.

[34]

발명의 실시를 위한 최선의 형태

- [35] 이하 본 발명의 다양한 구현예와 실시예를 도면을 참고로 하여 구체적으로 설명한다.
- [36] 본 발명을 설명함에 있어서 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명을 생략한다. 또한 도면에서의 각 구성요소들의 크기는 설명을 위하여 과장되거나 생략될 수 있으며, 실제로 적용되는 크기와 다를 수 있다.
- [37] 본 명세서에서 하나의 구성요소가 다른 구성요소의 상/하에 형성되거나 서로 연결 또는 결합된다는 기재는, 이들 구성요소 간에 직접 또는 또 다른 구성요소를 개재하여 간접적으로 형성, 연결 또는 결합되는 것을 모두 포함한다. 또한 각 구성요소의 상/하에 대한 기준은 대상을 관찰하는 방향에 따라 달라질 수 있는 것으로 이해하여야 한다.
- [38] 본 명세서에서 각 구성요소를 지칭하는 용어는 다른 구성요소들과 구별하기 위해 사용되는 것이며, 본 발명을 한정하려는 의도로 사용되는 것은 아니다. 또한 본 명세서에서 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한 복수의 표현을 포함한다.
- [39] 본 명세서에서 "포함"한다는 기재는 특정 특성, 영역, 단계, 공정, 요소 및/또는

성분을 구체화하기 위한 것이며, 특별히 반대되는 기재가 없는 한, 그 외 다른 특성, 영역, 단계, 공정, 요소 및/또는 성분의 존재나 부가를 제외시키는 것은 아니다.

- [40] 본 명세서에서 제 1, 제 2 등의 용어는 다양한 구성 요소를 설명하기 위해 사용되는 것이고, 상기 구성 요소들은 상기 용어에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성 요소를 다른 구성 요소로 구별하는 목적으로 사용된다.
- [41]
- [42] 산화물 반도체
- [43] 본 발명에 따른 산화물 반도체는 알루미늄(Al) 및 안티모니(Sb)를 함유하는 산화물을 포함한다.
- [44] 일 구현예로서, 본 발명에 따른 산화물 반도체는 알루미늄(Al) 및 안티모니(Sb)를 함유하는 산화물로 구성될 수 있다. 즉 본 발명에 따른 산화물 반도체는 알루미늄(Al), 안티모니(Sb) 및 산소(O)로만 구성될 수 있다.
- [45] 본 발명의 산화물 반도체의 총 중량을 기준으로, 상기 알루미늄(Al) 및 안티모니(Sb)를 함유하는 산화물의 함량은 50 중량% 이상, 70 중량% 이상, 80 중량% 이상, 90 중량% 이상, 95 중량% 이상, 97 중량% 이상, 99 중량% 이상, 99.5 중량% 이상, 99.9 중량% 이상이거나, 또는 100 중량%일 수 있다.
- [46] 본 발명에 따른 산화물 반도체에는 알루미늄(Al) 및 안티모니(Sb) 간의 몰비가 특정 범위 내로 조절되는 것이 좋다.
- [47] 일 구현예로서, 상기 산화물 내의 알루미늄(Al) 및 안티모니(Sb)의 몰비가 10 : 1 내지 1 : 10일 수 있다.
- [48] 예를 들어, 상기 산화물 내의 알루미늄(Al) 및 안티모니(Sb)의 몰비(Al:Sb)는 10 : 1 내지 1 : 10, 10 : 1 내지 1 : 8, 10 : 1 내지 1 : 6, 10 : 1 내지 1 : 4, 10 : 1 내지 1 : 2, 10 : 1 내지 1 : 1, 8 : 1 내지 1 : 10, 6 : 1 내지 1 : 10, 4 : 1 내지 1 : 10, 2 : 1 내지 1 : 10, 1 : 1 내지 1 : 10, 8 : 1 내지 1 : 8, 6 : 1 내지 1 : 6, 4 : 1 내지 1 : 4, 3 : 1 내지 1 : 3, 2 : 1 내지 1 : 2, 1.5 : 1 내지 1 : 1.5이거나, 또는 약 1 : 1일 수 있다.
- [49] 또한 상기 산화물은 알루미늄(Al), 안티모니(Sb), 및 산소(O)의 몰비가 특정 범위 내로 조절될 수 있다.
- [50] 일 구현예에 있어서, 상기 산화물은 하기 화학식 1로 표시된다.
- [51] [화학식 1]
- [52] $Al_xSb_yO_z$
- [53] 여기서 $1 \leq x \leq 8$, $1 \leq y \leq 8$, 및 $1 \leq z \leq 15$ 이다.
- [54] 상기 화학식 1에서 x는 예를 들어 1 이상, 2 이상, 3 이상 또는 4 이상일 수 있고, 또한 8 이하, 7 이하, 6 이하, 5 이하, 4 이하, 3 이하 또는 2 이하일 수 있으며, 구체적으로 1 내지 8, 1 내지 6, 1 내지 4, 1 내지 3, 1 내지 2, 2 내지 8, 3 내지 8, 4 내지 8, 또는 2 내지 6일 수 있다.
- [55] 상기 화학식 1에서 y는 예를 들어 1 이상, 2 이상, 3 이상 또는 4 이상일 수 있고,

- 또한 8 이하, 7 이하, 6 이하, 5 이하, 4 이하, 3 이하 또는 2 이하일 수 있으며, 구체적으로 1 내지 8, 1 내지 6, 1 내지 4, 1 내지 3, 1 내지 2, 2 내지 8, 3 내지 8, 4 내지 8, 또는 2 내지 6일 수 있다.
- [56] 상기 화학식 1에서 z 는 예를 들어 1 이상, 2 이상, 3 이상, 4 이상, 5 이상, 6 이상, 7 이상, 또는 8 이상일 수 있고, 또한 15 이하, 14 이하, 13 이하, 12 이하, 11 이하, 10 이하, 9 이하 또는 8 이하일 수 있으며, 구체적으로 1 내지 15, 1 내지 13, 1 내지 11, 1 내지 10, 1 내지 9, 1 내지 8, 1 내지 6, 1 내지 5, 3 내지 15, 5 내지 15, 7 내지 15, 8 내지 15, 10 내지 15, 또는 12 내지 15일 수 있다.
- [57] 또한 상기 x , y 및 z 는 앞서 예시한 범위 내의 정수일 수 있다.
- [58] 구체적으로, 상기 화학식 1에서 x 는 1 또는 2이고, y 는 1 또는 2이고, 및 z 는 3 내지 5의 정수일 수 있다. 보다 구체적으로, 상기 화학식 1에서 x 는 1이고, y 는 1이고, 및 z 는 4일 수 있다.
- [59] 아울러, 상기 화학식 1에서 x , y , z 는 금속 원자(Al, Sb) 및 산소 원자(O)의 산화수 또는 원자가를 고려한 밸런스를 만족시키는 범위 내에서 결정될 수 있다. 구체적으로, Al은 +3가이고, Sb는 +3가 또는 +5가이고, O는 -2가이므로, 이들 원자가 조합된 화학식의 원자가 밸런스를 만족하기 위해서는 x , y , z 값이 제한될 수 있다. 예를 들어 상기 화학식 1에서 Sb가 +5가일 경우에 원자가 밸런스를 만족하는 화학식에는 AlSbO_4 가 포함될 수 있고, Sb가 +3가일 경우에 원자가 밸런스를 만족하는 화학식에는 AlSbO_3 가 포함될 수 있다. 그러나, 그 외에도 원자가 밸런스를 만족한다면 구성 원자(Al, Sb, O)의 몰비에 따라 다양한 화학식이 가능하다.
- [60] 구체적으로 상기 화학식 1의 산화물은 AlSbO_4 , AlSbO_3 , $\text{Al}_4\text{Sb}_2\text{O}_9$, $\text{Al}_2\text{Sb}_4\text{O}_{13}$, $\text{Al}_4\text{Sb}_2\text{O}_{11}$ 및 $\text{Al}_2\text{Sb}_4\text{O}_9$ 로 이루어진 군에서 선택되는 적어도 1종일 수 있으나, 이에 한정되지 않는다.
- [61] 추가로, 본 발명에 따른 산화물 반도체는 알루미늄(Al) 및 안티모니(Sb)를 함유하는 산화물 외의 추가적인 성분을 더 포함할 수 있다. 상기 추가적인 성분은 예를 들어 산화알루미늄, 산화안티모니, 또는 그 외 다른 산화물일 수 있다.
- [62] 일 구현예에 있어서, 상기 산화물 반도체는 결정성을 가질 수 있고, 구체적으로 X선 회절(XRD) 스펙트럼에서 하나 이상의 결정 피크를 나타낼 수 있다. 다른 구현예에 있어서, 상기 산화물 반도체는 비결정성을 가질 수 있고, 구체적으로 X선 회절(XRD) 스펙트럼에서 나타나는 결정 피크가 없을 수 있다.
- [63] 상기 산화물 반도체는 박막으로 제조 시에 일정 범위 내의 표면 조도를 가질 수 있고(도 3 참조), 예를 들어 RMS 조도(R_q)가 0.5 nm 이상, 0.7 nm 이상, 1 nm 이상, 1.2 nm 이상 또는 1.4 nm 이상일 수 있고, 또한 3 nm 이하, 2.5 nm 이하, 2 nm 이하, 1.7 nm 이하 또는 1.5 nm 이하일 수 있으며, 구체적인 일례로서 1 nm 내지 2 nm일 수 있다.
- [64] 본 발명에 따른 산화물 반도체는 박막 트랜지스터 등에 적용 가능한

- 전기전도도 및 밴드갭을 나타낸다.
- [65] 예를 들어 본 발명에 따른 산화물 반도체는 n-타입 특성을 가질 수 있다.
- [66] 상기 산화물 반도체의 n-타입의 전기전도도는 50 $1/f\Omega/m/s$ 이상, 70 $1/f\Omega/m/s$ 이상, 80 $1/f\Omega/m/s$ 이상, 90 $1/f\Omega/m/s$ 이상, 95 $1/f\Omega/m/s$ 이상, 97 $1/f\Omega/m/s$ 이상, 98 $1/f\Omega/m/s$ 이상, 또는 99 $1/f\Omega/m/s$ 이상일 수 있다. 또한 상기 산화물 반도체의 n-타입의 전기전도도는 300 $1/f\Omega/m/s$ 이하, 200 $1/f\Omega/m/s$ 이하, 또는 120 $1/f\Omega/m/s$ 이하일 수 있다. 구체적인 일례로서, 상기 산화물 반도체는 n-타입의 전기전도도가 80 $1/f\Omega/m/s$ 내지 120 $1/f\Omega/m/s$ 일 수 있다.
- [67] 또한 본 발명에 따른 산화물 반도체는 조성에 따라 p-타입 특성도 가질 수 있다.
- [68] 상기 산화물 반도체의 p-타입의 전기전도도는 5 $1/f\Omega/m/s$ 이상, 10 $1/f\Omega/m/s$ 이상, 15 $1/f\Omega/m/s$ 이상, 또는 20 $1/f\Omega/m/s$ 이상일 수 있다. 또한 상기 산화물 반도체의 p-타입의 전기전도도는 100 $1/f\Omega/m/s$ 이하, 70 $1/f\Omega/m/s$ 이하, 50 $1/f\Omega/m/s$ 이하, 또는 30 $1/f\Omega/m/s$ 이하일 수 있다. 구체적인 일례로서, 상기 산화물 반도체는 p-타입의 전기전도도가 10 $1/f\Omega/m/s$ 내지 50 $1/f\Omega/m/s$ 일 수 있다.
- [69] 상기 전기전도도는 제일원리 및 볼츠만 수송(First-principle calculation and Boltzmann transport equation) 방식 및 홀 효과법(Hall effect measurement)으로 산출될 수 있다.
- [70] 상기 산화물 반도체의 밴드갭은 1 eV 이상, 1.2 eV 이상, 1.3 eV 이상, 1.4 eV 이상, 1.5 eV 이상, 또는 1.6 eV 이상일 수 있다. 또한, 상기 산화물 반도체의 밴드갭은 3 eV 이하, 2.5 eV 이하, 2 eV 이하, 또는 1.8 eV 이하일 수 있다. 구체적인 일례로서, 상기 산화물 반도체의 밴드갭은 1.5 eV 내지 2 eV일 수 있다. 상기 밴드갭은 예를 들어 UV-가시광 분광계로 시료의 흡광도를 측정하고 타우 플롯(Tauc plot)을 그려 광학적 밴드갭을 계산하는 방식으로 측정할 수 있다.
- [71] 일 구현예에 있어서, 상기 산화물 반도체는 n-타입의 전기전도도가 80 $1/f\Omega/m/s$ 이상이고, 측정된 밴드갭이 1.5 eV 이상일 수 있다.
- [72] 이에 따라 본 발명에 따른 산화물 반도체를 포함하는 반도체 소자, 예를 들어 박막 트랜지스터(TFT)는 성능이 우수할 수 있다.
- [73] 상기 Al-Sb-O계 산화물 반도체 소자의 전계효과이동도(μ_{FE})는 예를 들어 0.001 cm^2/Vs 이상, 0.01 cm^2/Vs 이상, 0.1 cm^2/Vs 이상, 0.2 cm^2/Vs 이상, 0.3 cm^2/Vs 이상, 0.4 cm^2/Vs 이상, 또는 0.5 cm^2/Vs 이상일 수 있고, 또한 10 cm^2/Vs 이하, 7 cm^2/Vs 이하, 5 cm^2/Vs 이하, 3 cm^2/Vs 이하, 2 cm^2/Vs 이하, 1 cm^2/Vs 이하, 0.9 cm^2/Vs 이하, 0.8 cm^2/Vs 이하, 0.7 cm^2/Vs 이하, 또는 0.6 cm^2/Vs 이하일 수 있다. 구체적인 예로서, 상기 Al-Sb-O계 산화물 반도체 소자의 전계효과이동도(μ_{FE})는 0.01 cm^2/Vs 내지 10 cm^2/Vs , 0.1 cm^2/Vs 내지 10 cm^2/Vs , 0.01 cm^2/Vs 내지 1 cm^2/Vs , 또는 0.1 cm^2/Vs 내지 5 cm^2/Vs 일 수 있다.
- [74] 상기 Al-Sb-O계 산화물 반도체 소자의 온/오프비(on/off ratio)는 예를 들어 1.0×10^2 이상, 1.0×10^3 이상, 1.0×10^4 이상, 3.0×10^4 이상, 5.0×10^4 이상, 7.0×10^4 이상, 또는 9.0×10^4 이상일 수 있고, 또한 1.0×10^7 이하, 5.0×10^6 이하, 3.0×10^6 이하, 1.0×10^6 이하일 수 있다.

- ⁶ 이하, 5.0×10^5 이하, 3.0×10^5 이하, 또는 1.0×10^5 이하일 수 있다. 구체적인 예로서, 상기 Al-Sb-O계 산화물 반도체 소자의 온/오프비(on/off ratio)는 1.0×10^2 내지 1.0×10^7 , 1.0×10^2 내지 1.0×10^5 , 1.0×10^3 내지 1.0×10^7 , 또는 1.0×10^3 내지 1.0×10^5 일 수 있다.
- [75] 상기 Al-Sb-O계 산화물 반도체 소자의 V_{th} (threshold voltage)는 예를 들어 -40 V 이상, -30 V 이상, -20 V 이상, -10 V 이상, 0 V 이상, +3 V 이상, +5 V 이상, 또는 +7 V 이상일 수 있고, 또한 +40 V 이하, +30 V 이하, +20 V 이하, 또는 +10 V 이하일 수 있다. 구체적인 예로서, 상기 Al-Sb-O계 산화물 반도체 소자의 V_{th} (threshold voltage)는 -40 V 내지 +40 V, -10 V 내지 +30 V, 또는 0 V 내지 20 V일 수 있다.
- [76] 상기 Al-Sb-O계 산화물 반도체 소자의 SS(subthreshold swing)는 예를 들어 0.1 V/decade 이상, 0.5 V/decade 이상, 1 V/decade 이상, 1.5 V/decade 이상, 또는 2 V/decade 이상일 수 있고, 또한 30 V/decade 이하, 10 V/decade 이하, 5 V/decade 이하, 또는 3 V/decade 이하일 수 있다. 구체적인 예로서, 상기 Al-Sb-O계 산화물 반도체 소자의 SS(subthreshold swing)는 0.1 V/decade 내지 30 V/decade, 0.1 V/decade 내지 10 V/decade, 0.1 V/decade 내지 3 V/decade, 또는 1 V/decade 내지 30 V/decade일 수 있다.
- [77] 일 구현예에 있어서, 상기 Al-Sb-O계 산화물 반도체 소자는 n-타입 특성을 가지고, 전계효과이동도(μ_{FE})가 $0.1 \text{ cm}^2/\text{Vs}$ 내지 $10 \text{ cm}^2/\text{Vs}$ 이고, 온/오프비(on/off ratio)가 1.0×10^3 내지 1.0×10^7 이고, V_{th} (threshold voltage)가 -40 V 내지 +40 V이고, SS(subthreshold swing)가 0.1 V/decade 내지 10 V/decade일 수 있다.
- [78] 다른 구현예에 있어서, 상기 Al-Sb-O계 산화물 반도체 소자는 p-타입 특성을 가지고, 전계효과이동도(μ_{FE})가 $0.01 \text{ cm}^2/\text{Vs}$ 내지 $1 \text{ cm}^2/\text{Vs}$ 이고, 온/오프비(on/off ratio)가 1.0×10^2 내지 1.0×10^5 이고, V_{th} (threshold voltage)가 -40 V 내지 +40 V이고, SS(subthreshold swing)가 0.1 V/decade 내지 3 V/decade일 수 있다.
- [79]
- [80] 산화물 반도체의 제조방법(용액 공정)
- [81] 본 발명에 따르면 상기 산화물 반도체는 용액 공정 또는 증착 공정에 의해 제조될 수 있다.
- [82] 일 구현예에 따르면 상기 산화물 반도체는 용액 공정, 예를 들어 졸-겔 공정에 의해 제조될 수 있다.
- [83] 예를 들어, 상기 산화물 반도체의 제조방법은 알루미늄 전구체를 함유하는 제 1 전구체 용액, 및 안티모니 전구체를 함유하는 제 2 전구체 용액을 혼합하여 졸-겔 용액을 제조하는 단계; 및 상기 졸-겔 용액을 기재 상에 코팅하여 산화물 반도체 박막을 형성하는 단계를 포함한다.
- [84] 상기 산화물 반도체의 제조에 사용되는 알루미늄 전구체 및 안티모니 전구체의 종류는 특별히 한정되지 않는다.
- [85] 예를 들어, 상기 알루미늄 전구체가 알루미늄 클로라이드, 알루미늄 클로라이드 헥사하이드레이트, 알루미늄 아세테이트, 알루미늄 디아세테이트,

알루미늄 아세틸아세토네이트, 알루미늄 설페이트 하이드레이트, 알루미늄 하이드록사이드 하이드레이트, 및 알루미늄 이소프로폭사이드로 이루어진 군에서 선택되는 적어도 1종일 수 있다.

- [86] 또한 상기 안티모니 전구체가 안티모니 클로라이드(III), 안티모니 클로라이드(V), 안티모니 아세테이트(III), 안티모니 설파이드(III), 안티모니 설파이드(V), 안티모니 플루오라이드(III), 안티모니 플루오라이드(V) 및 안티모니 에톡사이드로 이루어진 군에서 선택되는 적어도 1종일 수 있다.
- [87] 상기 제 1 전구체 용액은 제 1 용매를 포함하고 상기 제 2 전구체 용액은 제 2 용매를 포함할 수 있다.
- [88] 상기 제 1 용매 및 상기 제 2 용매는 상기 알루미늄 전구체 및 상기 안티모니 전구체를 용해 또는 분산시킬 수 있는 용매라면 특별히 한정되지 않는다.
- [89] 구체적으로, 상기 제 1 용매 및 상기 제 2 용매는 각각 아세토나이트릴, 에틸렌글리콜, 2-메톡시에탄올, 에탄올, 메탄올, 디메틸포름아마이드, 디메틸설펍사이드 및 탈이온수로 이루어진 군에서 선택되는 적어도 1종일 수 있다.
- [90] 이에 따라, 상기 졸-겔 용액이 아세토나이트릴, 에틸렌글리콜, 2-메톡시에탄올, 에탄올, 메탄올, 디메틸포름아마이드, 디메틸설펍사이드 및 탈이온수로 이루어진 군에서 선택되는 적어도 1종의 용매를 포함할 수 있다. 상기 졸-겔 용액은 1종 또는 2종의 용매의 혼합 용매를 포함할 수 있으며, 일례로서 아세토나이트릴 및 에틸렌글리콜의 혼합 용매를 포함할 수 있다.
- [91] 일 실시예에 있어서, 상기 알루미늄 전구체가 알루미늄 아세테이트, 알루미늄 디아세테이트 등을 포함하고, 상기 안티모니 전구체가 안티모니 아세테이트 등을 포함하고, 상기 졸-겔 용액이 2-메톡시에탄올, 메탄올, 에탄올 등의 알콜계 용매를 포함할 수 있다.
- [92] 다른 실시예에 있어서, 상기 알루미늄 전구체가 알루미늄 아세테이트 등을 포함하고, 상기 안티모니 전구체가 안티모니 클로라이드 등을 포함하고, 상기 졸-겔 용액이 디메틸포름아마이드, 디메틸설펍사이드 등의 비양자성 극성 용매를 포함할 수 있다.
- [93] 또 다른 실시예에 있어서, 상기 알루미늄 전구체가 알루미늄 클로라이드 등을 포함하고, 상기 안티모니 전구체가 안티모니 클로라이드 등을 포함하고, 상기 졸-겔 용액이 아세토나이트릴 및 에틸렌글리콜의 혼합 용매를 포함할 수 있다. 상기 혼합 용매에서 아세토나이트릴 및 에틸렌글리콜의 중량비는 10 : 1 내지 1 : 10일 수 있다.
- [94] 상기 졸-겔 용액의 농도(즉 전구체의 함량)는 0.01 M 이상, 0.05 M 이상, 0.1 M 이상, 또는 0.5 이상일 수 있고, 또한 10 M 이하, 5 M 이하, 3 M 이하, 2 M 이하, 1.5 M 이하, 또는 1 M 이하일 수 있다. 구체적인 예로서, 상기 졸-겔 용액의 농도가 0.05 M 내지 3 M 범위일 수 있다.
- [95] 상기 제 1 전구체 용액 및 상기 제 2 전구체 용액은 1종 이상의 첨가제를 추가로

포함할 수 있고, 상기 첨가제는 예를 들어 탈이온수, 과산화수소, 모노에탄올아민(MEA), 및 아세틸아세톤으로 이루어진 군에서 선택될 수 있다. 이에 따라, 상기 졸-겔 용액이 탈이온수, 과산화수소, 모노에탄올아민 및 아세틸아세톤으로 이루어진 군에서 선택되는 1종 이상의 첨가제를 추가로 포함할 수 있다. 상기 첨가제의 함량은 상기 졸-겔 용액의 총 중량을 기준으로 0.01 중량% 이상, 0.1 중량% 이상 또는 0.5 중량% 이상일 수 있고, 또한 20 중량% 이하, 10 중량% 이하, 5 중량% 이하 또는 1 중량% 이하일 수 있다. 일 구체예에 있어서, 상기 졸-겔 용액은 상기 졸-겔 용액의 총 중량을 기준으로 탈이온수 1 중량% 내지 20 중량%를 추가로 포함할 수 있다. 다른 구체예에 있어서, 상기 졸-겔 용액은 상기 졸-겔 용액의 총 중량을 기준으로 모노에탄올아민 0.1 중량% 내지 5 중량%를 추가로 포함할 수 있다.

- [96] 상기 제 1 전구체 용액 및 상기 제 2 전구체 용액은 핫플레이트와 같은 가열 장치를 통해 일정 온도 조건에서 교반을 통해 졸-겔 용액으로 제조된다. 상기 졸-겔 용액의 제조 시의 온도(졸-겔 반응 온도)는 20°C 이상, 40°C 이상, 60°C 이상 또는 80°C 이상일 수 있고, 또한 200°C 이하, 150°C 이하 또는 120°C 이하일 수 있다. 상기 졸-겔 용액의 제조에 소요되는 시간은 1시간 이상, 2시간 이상 또는 3시간 이상일 수 있고, 또한 10시간 이하, 8시간 이하 또는 6시간 이하일 수 있다. 구체적인 일례로서, 상기 졸-겔 용액의 제조가 25°C 내지 140°C에서 1시간 내지 72시간 수행될 수 있다.
- [97] 상기 코팅은 스펀코팅, 딥코팅, 바코팅 또는 닥터블레이드를 이용할 수 있다. 상기 스펀코팅 속도는 예를 들어 500 rpm 이상, 1000 rpm 이상 또는 1500 rpm 이상일 수 있고, 또한 6000 rpm 이하, 4000 rpm 이하 또는 3000 rpm 이하일 수 있다.
- [98] 상기 코팅 이후에 수득한 코팅층은 열처리를 거칠 수 있다.
- [99] 상기 열처리는 공기 또는 질소 분위기에서 수행될 수 있다.
- [100] 상기 열처리는 60°C 이상, 90°C 이상, 100°C 이상, 120°C 이상 또는 150°C 이상일 수 있고, 또한 1000°C 이하, 900°C 이하, 700°C 이하, 500°C 이하, 300°C 이하 또는 200°C 이하일 수 있다. 상기 열처리 시간은 10초 이상, 30초 이상, 1분 이상, 5분 이상, 10분 이상 또는 30분 이상일 수 있고, 또한 7시간 이하, 5시간 이하, 3시간 이하, 2시간 이하 또는 1시간 이하일 수 있다. 구체적인 일례로서, 상기 열처리가 150°C 내지 1000°C의 온도에서 30분 내지 5시간 동안 수행될 수 있다. 보다 구체적으로 상기 열처리는 1시간, 3시간, 또는 5시간 동안 수행될 수 있다.
- [101] 상기 열처리는 1회 또는 2회 이상 수행될 수 있으며, 예를 들어 90°C 내지 200°C의 온도에서 30초 내지 1시간 동안 열처리하는 단계, 90°C 내지 200°C의 온도에서 1분 내지 1시간 동안 열처리하는 단계, 150°C 내지 900°C의 온도에서 30분 내지 5시간 동안 열처리하는 단계, 및 80°C 내지 300°C의 온도에서 10분 내지 3시간 동안 열처리하는 단계 중에서 어느 하나를 수행하거나, 또는 둘 이상의 단계를 순차적으로 수행할 수 있다.

- [102] 상기 열처리는 오븐, 전기로 등의 가열 장치를 통해 수행될 수 있다.
- [103] 추가로 상기 열처리 이전에 상기 코팅층의 건조 및 겔화를 위한 열처리 단계를 미리 수행할 수 있다. 상기 건조 및 겔화를 위한 열처리는 핫플레이트 등을 이용한 일반적인 열처리일 수 있다. 예를 들어, 상기 건조 및 겔화를 위한 열처리의 온도는 100°C 이상, 110°C 이상, 120°C 이상, 또는 130°C 이상일 수 있고, 또한 200°C 이하, 180°C 이하, 160°C 이하, 150°C 이하, 또는 140°C 이하일 수 있다. 또한 상기 건조 및 겔화를 위한 열처리의 시간은 30초 이상, 1분 이상, 3분 이상, 5분 이상, 또는 10분 이상일 수 있고, 또한 2시간 이하, 1시간 이하, 30분 이하, 또는 20분 이하일 수 있다.
- [104]
- [105] 산화물 반도체의 제조방법(증착 공정)
- [106] 다른 구현예에 따르면, 상기 산화물 반도체는 증착 공정에 의해 제조된다. 구체적으로 상기 산화물 반도체는 진공 증착(기상 증착), 보다 구체적으로 스퍼터링 증착에 의해 제조될 수 있다.
- [107] 예를 들어, 상기 산화물 반도체의 제조방법은 기재 상에 알루미늄 전구체 및 안티모니 전구체를 스퍼터링 증착하여 알루미늄 및 안티모니를 함유하는 산화물 반도체 박막을 형성하는 단계를 포함한다.
- [108] 상기 알루미늄 전구체가 산화알루미늄을 포함하고, 상기 안티모니 전구체가 산화안티모니를 포함할 수 있다.
- [109] 상기 산화알루미늄은 예를 들어 Al_2O_3 를 포함할 수 있고, 상기 산화안티모니는 예를 들어 Sb_2O_3 를 포함할 수 있다.
- [110] 이에 따라 상기 스퍼터링 증착에 의해 제조된 산화물 반도체는 예를 들어 아래 화학식 2와 같은 조성을 가질 수 있다.
- [111] [화학식 2]
- [112] $(Al_2O_3)_{1-a}(Sb_2O_3)_a$
- [113] 상기 식에서 $0 < a < 1$ 이다.
- [114] 상기 스퍼터링 증착은 예를 들어 DC 스퍼터링, RF 스퍼터링, 마그네트론 스퍼터링, 바이어스 스퍼터링, 반응성 스퍼터링 등을 이용할 수 있다.
- [115] 상기 스퍼터링 증착은 방전 가스를 사용할 수 있고, 예를 들어 아르곤 가스, 헬륨 가스, 네온 가스, 제논 가스 등의 불활성 가스를 사용할 수 있다. 또한 상기 스퍼터링 증착은 반응 가스를 추가로 사용할 수 있고, 예를 들어 산소 가스를 추가로 사용할 수 있다.
- [116] 구체적으로, 상기 스퍼터링 증착이 아르곤 가스 및 산소 가스를 주입하며 수행될 수 있다. 예를 들어, 산소 가스의 분압은 아르곤 가스의 분압을 기준으로 0% 이상, 0.5% 이상, 1% 이상, 2% 이상, 또는 5% 이상일 수 있고, 또한 20% 이하, 15% 이하 또는 10% 이하일 수 있다.
- [117] 구체적으로, 상기 아르곤 가스 및 산소 가스의 분압 비가 20 : 0.1 내지 20 : 2 범위일 수 있다. 보다 구체적으로, 상기 아르곤 가스 및 산소 가스의 분압 비가 20

- : 0.1 내지 20 : 1.5, 20 : 0.1 내지 20 : 0.7, 20 : 0.1 내지 20 : 0.3, 20 : 0.3 내지 20 : 2, 20 : 0.7 내지 20 : 2, 또는 20 : 0.3 내지 20 : 0.7일 수 있다.
- [118] 상기 스퍼터링 증착 시에 인가되는 RF 전력은 20 W 이상, 25 W 이상, 30 W 이상 또는 50 W 이상일 수 있고, 또한 500 W 이하, 300 W 이하, 200 W 이하, 150 W 이하 또는 100 W 이하일 수 있으며, 구체적인 일례로서 25 W 내지 200 W일 수 있다.
- [119] 상기 스퍼터링 증착 시의 작동 압력은 0.1 mTorr 이상, 0.2 mTorr 이상, 0.5 mTorr 이상 또는 1 mTorr 이상이고, 또한 10 mTorr 이하, 5 mTorr 이하, 3 mTorr 이하 또는 2 mTorr 이하일 수 있으며, 구체적인 일례로서 0.2 mTorr 내지 3 mTorr일 수 있다.
- [120] 상기 구현예에 따른 산화물 반도체의 제조방법은 스퍼터링 증착 이후에 열처리하는 단계를 추가로 포함할 수 있다.
- [121] 상기 열처리는 공기 또는 질소 분위기에서 수행될 수 있다.
- [122] 상기 열처리는 60°C 이상, 90°C 이상, 100°C 이상, 120°C 이상 또는 150°C 이상일 수 있고, 또한 1000°C 이하, 900°C 이하, 700°C 이하, 500°C 이하, 300°C 이하 또는 200°C 이하일 수 있다. 상기 열처리 시간은 10초 이상, 30초 이상, 1분 이상, 5분 이상, 10분 이상 또는 30분 이상일 수 있고, 또한 7시간 이하, 5시간 이하, 3시간 이하, 2시간 이하 또는 1시간 이하일 수 있다. 구체적인 일례로서, 상기 열처리가 150°C 내지 1000°C의 온도에서 30분 내지 5시간 동안 수행될 수 있다. 보다 구체적으로 상기 열처리는 1시간, 3시간, 또는 5시간 동안 수행될 수 있다.
- [123] 상기 열처리는 오븐, 전기로 등의 가열 장치를 통해 수행될 수 있다.
- [124] 또는 상기 열처리는 전자빔 처리를 통해 수행될 수 있다.
- [125] 예를 들어 전자빔 가속기의 챔버 내부에 가열할 타겟을 넣고 방전 가스를 채운 뒤 RF 전력을 인가하여 플라즈마 상태로 만들어 방전 가스를 전자와 이온으로 분리시킨다. DC 전압이 인가되면 전자가 가속 튜브를 통과하면서 가속되어 전자빔의 형태로 타겟의 표면에 빠르게 도달하여 부딪히게 된다. 이와 같은 전자빔 처리는 열처리와 같은 효과를 가지면서도, 전자빔 처리 이후의 조성, 결정성, 전기적 특성 면에서 향상되는 이점이 있다.
- [126] 상기 전자빔 처리 시의 방전 가스로는 아르곤 가스, 헬륨 가스, 네온 가스, 또는 제논 가스를 이용할 수 있다. 상기 방전 가스의 유량은 예를 들어 1 sccm 이상, 5 sccm 이상, 또는 10 sccm 이상일 수 있고, 또한 50 sccm 이하, 30 sccm 이하, 또는 15 sccm 이하일 수 있다.
- [127] 또한 상기 전자빔 처리 시에 무선주파수(RF) 전력을 조절하여 플라즈마의 밀도를 제어할 수 있고 직류(DC) 전압을 조절하여 전자빔의 가속 정도를 제어할 수 있어서, 다양한 특성의 금속산화물층의 제조가 가능하다.
- [128] 예를 들어 상기 전자빔 처리 시에 플라즈마 밀도 조절을 위한 RF 전력은 100 W 이상, 150 W 이상, 200 W 이상, 250 W 이상, 또는 300 W 이상으로 조절할 수 있고, 또한 700 W 이하, 500 W 이하, 450 W 이하, 400 W 이하, 또는 350 W 이하로

조절할 수 있다. 아울러 상기 전자빔 처리 시에 전자빔 가속을 위한 DC 전압은 100 V 이상, 200 V 이상, 300 V 이상, 400 V 이상, 또는 500 V 이상으로 조절할 수 있고, 또한 1500 V 이하, 1300 V 이하, 1100 V 이하, 900 V 이하, 800 V 이하, 700 V 이하, 또는 600 V 이하로 조절할 수 있다. 또한 상기 전자빔 처리 시간은 10초 이상, 30초 이상, 1분 이상, 2분 이상, 또는 3분 이상일 수 있고, 또한 30분 이하, 20분 이하, 10분 이하, 7분 이하, 또는 5분 이하일 수 있다. 구체적인 예로서, 상기 전자빔 처리는 150 W 내지 500 W의 RF 전력 및 200 V 내지 1000 V의 DC 전압에서 30초 내지 10분간 수행될 수 있다.

[129] 이와 같이 제조된 산화물 반도체 박막의 두께는 1 nm 이상, 5 nm 이상, 10 nm 이상, 20 nm 이상, 또는 30 nm 이상일 수 있고, 또한 500 nm 이하, 300 nm 이하, 200 nm 이하, 100 nm 이하, 또는 50 nm 이하일 수 있다. 일례로서, 상기 산화물 반도체 박막의 두께는 5 nm 내지 50 nm일 수 있다. 일 구체예로서, 상기 산화물 반도체 박막의 두께가 10 nm 내지 100 nm일 수 있다. 보다 구체적으로 상기 산화물 반도체 박막의 두께는 10 nm 내지 50 nm, 10 nm 내지 40 nm, 10 nm 내지 25 nm, 20 nm 내지 100 nm, 20 nm 내지 50 nm, 20 nm 내지 40 nm, 40 nm 내지 100 nm, 또는 20 nm 내지 40 nm일 수 있다.

[130]

[131] 반도체 소자

[132] 본 발명에 따른 산화물 반도체는 전기전도도 및 밴드갭이 우수하여 반도체 소자에 적용 가능하다. 이에 따라 본 발명은 앞서 설명한 산화물 반도체를 포함하는 반도체 소자를 제공한다.

[133] 본 발명에 따른 반도체 소자는 기재 및 상기 기재 상에 형성된 반도체층을 포함하고, 상기 반도체층은 앞서 설명한 산화물 반도체를 포함한다. 또한 상기 반도체 소자는 상기 기재 및 상기 반도체층 사이에 유전층을 추가로 포함할 수 있다. 또한 상기 반도체 소자는 상기 반도체층 상에 전극을 추가로 포함할 수 있다.

[134] 도 2는 일 구현예에 따른 산화물 반도체를 포함하는 반도체 소자의 단면도를 나타낸 것이다. 도 2를 참조하여, 일 구현예에 따른 반도체 소자는 기재(100); 상기 기재(100) 상에 형성된 유전층(200), 상기 유전층(200) 상에 형성된 산화물 반도체를 포함하는 반도체층(300), 및 상기 반도체층(300) 상에 형성된 전극(400)을 포함한다. 여기서 상기 산화물 반도체는 앞서 설명한 바와 같이 알루미늄(Al) 및 안티모니(Sb)를 함유하는 산화물을 포함한다.

[135] 상기 기재는 반도체 소자를 형성하기 위한 베이스로서, 소재 면에서 특별하게 한정되지 않으나, 예를 들어 실리콘, 유리, 플라스틱, 금속 호일 등이 가능하다. 상기 기재는 플레이트 형상이거나, 기재 상에 몰리브덴(Mo) 또는 알루미늄(Al)과 같은 금속 물질을 증착 및 패터닝하여 특정 패턴을 갖도록 형성된 것일 수 있다. 또는 상기 기재는 게이트 전극으로 사용되기 위하여 전도성 물질인 금속 또는 금속 산화물을 포함할 수 있고, 구체적으로

몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti) 및 은(Ag) 중 적어도 어느 하나를 포함할 수 있다. 상기 기재의 두께는 특별히 한정되지 않으며, 예를 들어 0.01 mm 이상, 0.1 mm 이상, 0.5 mm 이상 또는 1 mm 이상일 수 있으며, 또한 10 mm 이하, 5 mm 이하, 3 mm 이하 또는 2 mm 이하일 수 있다.

[136] 상기 유전층은 기재 상에 형성되어 기재와 반도체층 및 전극을 절연시키는 역할을 한다. 상기 유전층은 일반적인 반도체 공정에서 사용되는 절연 물질을 포함할 수 있다. 예를 들어, 상기 유전층은 산화실리콘(SiO_2), 산화하프늄(HfO_2), 산화알루미늄(Al_2O_3), 산화지르코늄(ZrO_2) 및 질화실리콘(Si_3N_4)로 이루어진 군에서 선택되는 유전체 중 적어도 어느 하나를 포함할 수 있다. 상기 유전층은 진공 증착법, 화학 기상 증착법, 물리 기상 증착법, 원자층 증착법, 유기금속 화학 증착법, 플라즈마 화학 증착법, 분자선 성장법, 수소화물 기상 성장법, 스퍼터링, 스핀 코팅, 딥 코팅 등의 방법을 이용하여 형성될 수 있다. 상기 유전층의 두께는 10 nm 이상, 20 nm 이상, 30 nm 이상 또는 50 nm 이상일 수 있고, 또한 500 nm 이하, 300 nm 이하, 200 nm 이하 또는 100 nm 이하일 수 있다. 일례로서, 상기 유전층의 두께는 50 nm 내지 200 nm일 수 있다.

[137] 상기 반도체층은 앞서 설명한 산화물 반도체로 구성되고, 즉 알루미늄(Al) 및 안티모니(Sb)를 함유하는 산화물을 포함한다. 상기 반도체층은 앞서 설명한 바와 같은 용액 공정 또는 증착 공정에 의해 형성될 수 있다. 상기 반도체층은 본 발명의 산화물 반도체 외의 추가적인 산화물 반도체를 더 포함할 수 있다. 이와 같이 추가될 수 있는 산화물 반도체는 예를 들어 인듐 갈륨 징크 옥사이드(IGZO), 인듐 틴 징크 옥사이드(ITZO), 징크 옥사이드(ZnO), 인듐 징크 옥사이드(IZO), 인듐 옥사이드(InO), 인듐 틴 옥사이드(ITO), 인듐갈륨 옥사이드(IGO), 징크 틴 옥사이드(ZTO), 실리콘 인듐 징크 옥사이드(SIZO), 갈륨 징크 옥사이드(GZO), 하프늄 인듐 징크 옥사이드(HIZO) 및 알루미늄 징크 틴 옥사이드(AZTO) 중 하나 이상일 수 있다. 상기 반도체층의 두께는 1 nm 이상, 5 nm 이상, 10 nm 이상, 20 nm 이상, 또는 30 nm 이상일 수 있고, 또한 500 nm 이하, 300 nm 이하, 200 nm 이하, 100 nm 이하, 또는 50 nm 이하일 수 있다. 일례로서, 상기 반도체층의 두께는 5 nm 내지 50 nm일 수 있다. 일 구체예로서, 상기 반도체층의 두께가 10 nm 내지 100 nm일 수 있다. 보다 구체적으로 상기 반도체층의 두께는 10 nm 내지 50 nm, 10 nm 내지 40 nm, 10 nm 내지 25 nm, 20 nm 내지 100 nm, 20 nm 내지 50 nm, 20 nm 내지 40 nm, 40 nm 내지 100 nm, 또는 20 nm 내지 40 nm일 수 있다.

[138] 상기 전극은 소스 전극 및 드레인 전극을 포함할 수 있고, 이들은 서로 이격되어 배치되며 상기 반도체층과 전기적으로 연결될 수 있다. 상기 전극은 금속 물질로 형성될 수 있으며, 예를 들어, 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 구리(Cu), ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 및 ITZO(Indium Tin Zinc Oxide)로 이루어진 군에서 적어도 1종을 포함할 수 있으나, 이에 제한되지 않는다. 상기 전극은 상기 반도체층 상에

도전막을 증착하고 그 위에 포토레지스트 패턴을 형성한 후 이를 마스크로 하여 도전막을 패터닝함으로써 얻을 수 있다. 상기 도전막은 진공 증착법, 화학 기상 증착법, 물리 기상 증착법, 원자층 증착법, 유기금속 화학 증착법, 플라즈마 화학 증착법, 분자선 성장법, 수소화물 기상 성장법, 스퍼터링, 스펀 코팅, 딥 코팅 등의 방법을 이용하여 형성될 수 있다.

[139] 상기 전극의 두께는 5 nm 이상, 10 nm 이상, 30 nm 이상 또는 50 nm 이상일 수 있고, 또한 500 nm 이하, 300 nm 이하, 200 nm 이하 또는 100 nm 이하일 수 있다. 일례로서, 상기 전극의 두께는 10 nm 내지 200 nm일 수 있다.

[140] 본 발명의 반도체 소자는 디스플레이 장치 등에 적용되는 전계효과 트랜지스터(FET)로 사용될 수 있고, 구체적으로 박막 트랜지스터(TFT)로 사용될 수 있다.

[141] 이에 따라 본 발명은 앞서 설명한 반도체 소자를 포함하는 전계효과 트랜지스터 및 박막 트랜지스터를 제공한다.

[142] 구체적으로, 본 발명의 반도체 소자는 액정 디스플레이(LCD)나 유기발광 디스플레이(OLED) 장치 등에서 픽셀 구동 소자로 쓰이는 트랜지스터로 사용될 수 있다.

[143] 본 발명에 따른 반도체 소자는 전계효과이동도(field effect mobility, μ_{FE}), 온/오프비(on/off ratio), V_{th} (threshold voltage), SS(subthreshold swing) 면에서 우수하여 종래에 사용되었던 산화물 반도체(예: IGZO)를 대체하여 디스플레이 장치 등에 적용될 수 있다.

[144] 이에 따라 본 발명은 또한 상기 박막 트랜지스터를 포함하는, 디스플레이 장치를 제공한다.

[145] 일례로서, 상기 디스플레이 장치는 액정 디스플레이(LCD) 장치이고, 상기 액정 디스플레이 장치는 편광판, 액정 디스플레이 패널, 백라이트 유닛, 기타 광학 시트를 포함할 수 있다. 구체적으로 상기 액정 디스플레이 패널은 컬러 필터와 액정셀 및 구동 기관을 포함할 수 있으며, 상기 구동 기관에 박막 트랜지스터가 구비될 수 있다.

[146] 다른 예로서, 상기 디스플레이 장치는 유기발광 디스플레이(OLED) 장치이고, 상기 유기발광 디스플레이 장치는 편광판 및 유기발광 디스플레이 패널을 포함할 수 있다. 구체적으로, 상기 유기발광 디스플레이 패널은 유기발광 기관 및 구동 기관을 포함하고, 상기 구동 기관에 박막 트랜지스터가 구비될 수 있다.

[147] 이와 같이 본 발명의 Al-Sb-O계 산화물 반도체를 포함하는 박막 트랜지스터를 이용한 디스플레이 장치는 우수한 성능을 나타낼 수 있다.

[148]

발명의 실시를 위한 형태

[149] 이하 본 발명의 이해를 돕기 위한 실시예를 기술한다. 다만 이들 실시예의 범위로 본 발명이 한정되는 것은 아니다.

[150]

[151] 실시예 A: 용액 공정을 통한 Al-Sb-O계 산화물 반도체의 제조

[152] 단계 (1) 졸-겔 용액의 제조

[153] 용매로서 2-메톡시에탄올 5 mL에 알루미늄 아세틸아세토네이트 0.1 M 및 안티모니 아세테이트 0.1 M을 첨가하고, 촉매로서 모노에탄올아민 120 μ L를 첨가한 후, 80°C의 교반기에서 2시간 동안 700 RPM으로 교반시켜 Al-Sb-O계 졸-겔 용액을 제조하였다.

[154] 단계 (2) 졸-겔 코팅층의 형성

[155] 제조된 졸-겔 용액을 1 μ m 실린지 필터로 필터링하였다. 100 nm의 SiO₂ 유전층이 증착된 Si 기판의 표면 특성 향상을 위해 UV/오존(UVO) 처리를 10분간 수행하였다. 이후 기판에 필터링된 Al-Sb-O계 졸-겔 용액을 150 μ L 도포 후, 스펀코터를 이용하여 3000 RPM으로 20초 동안 스펀코팅하였다. 코팅 후 150°C의 핫플레이트에 10분간 열처리하여 코팅층(박막)을 형성하였다.

[156] 단계 (3) 열처리

[157] 형성된 박막의 산화 및 박막 물성 향상을 위해 전기로를 통한 열처리하였다.

이때 열처리는 200~800°C 범위 내의 다양한 온도 조건에서 1~5 시간 진행하였다.

[158] 이후 산화물 반도체 박막 상에 두께 100 nm의 ITO 전극을 증착 형성하여 박막 트랜지스터(TFT)를 제조한 뒤 특성을 시험하였다.

[159]

[160] 상기 실시예 A의 방식에 따라 아래 표 1 및 2에 기재된 용매, 전구체, 공정 조건으로 용액 공정을 수행하여 다양한 산화물 반도체를 제조하였다.

[161] [표1]

용매		전구체		농도	온도	교반
아세토니트릴(5mL)	에틸렌글리콜(5mL)	AlCl ₃ (0.4M)	SbCl ₃ (0.4M)	0.8M	80°C	6h
아세토니트릴(5mL)	에틸렌글리콜(4.5mL)	AlCl ₃ (0.4M)	SbCl ₃ (0.4M)	0.8M	80°C	6h
아세토니트릴(5mL)	에틸렌글리콜(4mL)	AlCl ₃ (0.4M)	SbCl ₃ (0.4M)	0.8M	80°C	6h
아세토니트릴(9mL)	에틸렌글리콜(0.9mL)	AlCl ₃ (0.4M)	SbCl ₃ (0.4M)	0.8M	80°C	6h
아세토니트릴(9mL)	에틸렌글리콜(1mL)	AlCl ₃ (0.4M)	SbCl ₃ (0.4M)	0.8M	80°C	6h
아세토니트릴(6mL)	에틸렌글리콜(4mL)	AlCl ₃ (0.2M)	SbCl ₃ (0.6M)	0.8M	80°C	6h
아세토니트릴(9mL)	에틸렌글리콜(1mL)	AlCl ₃ (0.2M)	SbCl ₃ (0.6M)	0.8M	80°C	6h
아세토니트릴(6mL)	에틸렌글리콜(4mL)	AlCl ₃ (0.3M)	SbCl ₃ (0.9M)	1.2M	80°C	6h
아세토니트릴(6mL)	에틸렌글리콜(4mL)	AlCl ₃ (0.4M)	SbCl ₃ (1.2M)	1.6M	80°C	6h
아세토니트릴(6mL)	에틸렌글리콜(4mL)	AlCl ₃ (0.5M)	SbCl ₃ (1.5M)	2.0M	80°C	6h
아세토니트릴(6mL)	에틸렌글리콜(4mL)	AlCl ₃ (0.7M)	SbCl ₃ (2.1M)	2.8M	80°C	6h
아세토니트릴(6mL)	에틸렌글리콜(4mL)	AlCl ₃ (0.6M)	SbCl ₃ (0.6M)	1.2M	80°C	6h
아세토니트릴(3.5mL)	에틸렌글리콜(6.5mL)	AlCl ₃ (0.2M)	SbCl ₃ (0.2M)	0.4M	80°C	6h
아세토니트릴(3.5mL)	에틸렌글리콜(6.5mL)	AlCl ₃ (0.4M)	SbCl ₃ (0.4M)	0.8M	80°C	6h
아세토니트릴(3.5mL)	에틸렌글리콜(6.5mL)	AlCl ₃ (0.4M)	SbCl ₃ (0.2M)	0.6M	80°C	6h

[162] [표2]

용매	전구체		농도	온도	교반
2-메톡시에탄올(10mL)	Al(NO ₃) ₃ 9H ₂ O (0.1M)	Sb(CH ₃ CO ₂) ₃ (0.1M)	0.2M	80°C	6h
2-메톡시에탄올(10mL)	Al(NO ₃) ₃ 9H ₂ O (0.1M)	SbCl ₃ (0.1M)	0.2M	80°C	6h
DMSO (3mL)	이염기성 Al 아세테이트(0.1M)	SbCl ₃ (0.1M)	0.2M	80°C	6h
2-메톡시에탄올(5mL)	AlCl ₃ (0.1M)	SbCl ₅ (0.1M)	0.2M	80°C	6h
2-메톡시에탄올(5mL)	AlCl ₃ (0.2M)	SbCl ₅ (0.5M)	0.7M	80°C	6h
2-메톡시에탄올(5mL)	AlCl ₃ (0.2M)	SbCl ₃ (0.2M)	0.4M	80°C	6h
2-메톡시에탄올(5mL)	AlCl ₃ (0.1M)	SbCl ₃ (0.3M)	0.4M	80°C	6h
2-메톡시에탄올(5mL)	AlCl ₃ (0.075M)	SbCl ₃ (0.325M)	0.4M	80°C	6h
2-메톡시에탄올(5mL)	Al 아세틸아세토네이트(0.1M)	SbCl ₃ (0.1M)	0.2M	80°C	6h
2-메톡시에탄올(5mL)	Al 아세틸아세토네이트(0.11M)	SbCl ₃ (0.1M)	0.21M	80°C	6h
2-메톡시에탄올(5mL)	Al 아세틸아세토네이트(0.12M)	SbCl ₃ (0.1M)	0.22M	80°C	6h
2-메톡시에탄올(5mL)	Al 아세틸아세토네이트(0.13M)	SbCl ₃ (0.1M)	0.23M	80°C	6h
2-메톡시에탄올(5mL)	Al 아세틸아세토네이트(0.15M)	SbCl ₃ (0.1M)	0.25M	80°C	6h
2-메톡시에탄올(5mL)	Al 아세틸아세토네이트(0.2M)	SbCl ₃ (0.1M)	0.3M	80°C	6h

[163]

[164] 아래 표 3에 일 실시예에 따른 Al-Sb-O계 산화물 반도체의 밴드갭 및 전기전도도를 나타내었으며, 이를 볼 때 박막 트랜지스터 등에 적용 가능한 수준임을 확인할 수 있다. 여기서 밴드갭은 UV-가시광 분광계로 시료의 흡광도를 측정하여 타우플롯(Tauc plot)을 그려 광학적 밴드갭을 산출하였고, 전기전도도는 제일원리 및 볼츠만 수송(First-principle calculation and Boltzmann transport equation) 방식으로 산출되었다.

[165] [표3]

화학식	공간군	밴드갭	전기전도도 (1/fΩ/m/s)	
			n-타입	p-타입
AlSbO ₄	Cmmm	3.72 eV	99.456	20.3094

[166]

[167] 실시예 A1: Al 및 Sb의 조성비 변화

[168] 상기 실시예 A와 동일한 절차를 반복하되, 용매로서 2-메톡시에탄올 또는 아세토나이트릴/에틸렌글리콜을 사용하고, 알루미늄 전구체 및 안티모니 전구체를 포함하는 졸-겔 용액을 제조한 뒤 스핀 코팅하여 두께 27 nm의 산화물 반도체 박막을 얻고 400°C에서 열처리하였다. 이때 전구체 물비를 변경하여 Al-Sb-O계 산화물 반도체 박막 내의 Al : Sb의 원소 물비를 5:1, 3:1, 1:1, 1:3 또는 1:5로 조절하였다. 이후 산화물 반도체 박막 상에 ITO 전극을 형성하여 박막 트랜지스터(TFT)를 제조한 뒤, 전기적 특성을 시험하였다.

[169] 도 4a 내지 5c는 다양한 Al:Sb 물비 및 용매의 용액 공정으로 제조된 산화물 반도체 소자의 시험 결과이다. 시험 결과, Al:Sb 물비 및 용매에 따라

전계효과이동도(μ_{FE}), 온/오프비, V_{th} , SS가 변화하였고, Al:Sb 몰비가 대략 1:1인 경우에 가장 높은 μ_{FE} 를 나타내었다.

[170]

[171] **실시예 A2: 열처리 조건의 변화**

[172] 상기 실시예 A와 동일한 절차를 반복하되, 용매로서 2-메톡시에탄올 5 mL를 사용하였고, 전구체로서 알루미늄 아세틸아세토네이트 0.4 M 및 안티모니 클로라이드 0.4 M를 함유하는 농도 0.8 M의 졸-겔 용액을 제조한 뒤 스핀 코팅하여 두께 27 nm의 산화물 반도체 박막을 얻었다. 수득한 산화물 반도체 박막을 공기 또는 질소 분위기에서 200°C, 400°C, 600°C 또는 800°C의 온도로 열처리하였다. 이후 산화물 반도체 박막 상에 ITO 전극을 형성하여 박막 트랜지스터(TFT)를 제조한 뒤, 전기적 특성을 시험하였다.

[173] 도 6a 내지 7d는 용액 공정 이후 다양한 조건으로 열처리된 산화물 반도체 소자의 시험 결과이다. 시험 결과, 열처리 시의 분위기(산소 또는 질소) 및 열처리 온도에 따라 전계효과이동도(μ_{FE}), 온/오프비, V_{th} , SS가 변화하였고, 열처리 온도가 대략 400~600°C인 경우에 가장 높은 μ_{FE} 를 나타내었다.

[174]

[175] **실시예 A3: 박막 두께의 변화**

[176] 상기 실시예 A와 동일한 절차를 반복하되, 용매로서 2-메톡시에탄올 5 mL를 사용하였고, 전구체로서 알루미늄 아세틸아세토네이트 0.4 M 및 안티모니 클로라이드 0.4 M를 함유하는 농도 0.8 M의 졸-겔 용액을 제조한 뒤 스핀 코팅하여 산화물 반도체 박막을 얻고 400°C에서 열처리하였다. 이때 스핀 코팅 시의 rpm을 조절하여 산화물 반도체 박막의 두께를 45 nm, 35 nm, 27 nm, 15 nm로 형성하였다. 이후 산화물 반도체 박막 상에 ITO 전극을 형성하여 박막 트랜지스터(TFT)를 제조한 뒤, 전기적 특성을 시험하였다.

[177] 도 8a 내지 8d는 용액 공정을 통해 다양한 박막 두께로 제조된 산화물 반도체 소자의 시험 결과이다. 시험 결과, 산화물 반도체 박막의 두께에 따라 전계효과이동도(μ_{FE}), 온/오프비, V_{th} , SS가 변화하였고, 박막의 두께가 대략 20~30 nm인 경우에 가장 높은 μ_{FE} 를 나타내었다.

[178]

[179] **실시예 A4: 첨가제의 사용**

[180] 상기 실시예 A와 동일한 절차를 반복하되, 용매로서 2-메톡시에탄올 5 mL를 사용하였고, 전구체로서 알루미늄 아세틸아세토네이트 0.4 M 및 안티모니 클로라이드 0.4 M를 함유하는 농도 0.8 M의 졸-겔 용액을 제조한 뒤 스핀 코팅하여 산화물 반도체 박막을 얻고 400°C에서 열처리하였다. 이때 졸-겔 용액에 탈이온수 0.2 mL 또는 모노에탄올아민 0.120 mL을 추가로 첨가하고 공정을 진행하였다. 이후 산화물 반도체 박막 상에 ITO 전극을 형성하여 박막 트랜지스터(TFT)를 제조한 뒤, 전기적 특성을 시험하였다.

[181] 도 9a 및 9b는 다양한 첨가제의 용액 공정으로 제조된 산화물 반도체 소자의

시험 결과이다. 시험 결과, 첨가제에 따라 전계효과이동도(μ_{FE}), 온/오프비, V_{th} , SS가 변화하였고, 첨가제를 사용하지 않았을 경우에 대비하여 높은 μ_{FE} 를 나타내었다.

[182]

[183] **시험예 1: 산화물 반도체 소자의 전기적 특성**

[184] 실시예에서 제조한 박막 트랜지스터(TFT)의 전기적 특성을 시험하였다. TFT의 전기적 특성은 트랜스퍼(transfer) 곡선과 아웃풋(output) 곡선 두가지를 측정하여 정의하였다. 트랜스퍼 곡선에서 V_G 는 -40~40 V 범위에서 0.5 V 단위로 총 161 포인트로 적용하였고 V_D 는 0.1 V부터 20.1 V 사이의 다양한 값을 적용하여 측정하였다. 아웃풋 곡선에서 V_D 는 0~40 V 범위에서 0.5 V 단위로 총 81 포인트 적용하였고, V_G 는 0~25 V의 범위에서 5 V 단계로 적용하여 측정하였다. 상기 측정은 Hewlett Packard 4145B semiconductor parameter analyzer를 사용하여 수행하였다.

[185]

[186] **시험예 2: TG-DTA**

[187] 열중량-시차열분석기(TG-DTA)를 이용하여 Al-Sb-O계 산화물 반도체의 합성 조건을 확인하였다.

[188] 상기 실시예 A와 동일한 절차를 반복하되, 용매로서 2-메톡시에탄올 5 mL를 사용하였고, 전구체로서 알루미늄 아세틸아세토네이트 0.4 M 및 안티모니 클로라이드 0.4 M를 함유하는 농도 0.8 M의 졸-겔 용액을 제조한 뒤 스핀 코팅하여 산화물 반도체를 얻었다. 수득한 산화물 반도체에 대해 0°C부터 1200°C까지 온도를 변화시켜가며 열처리하면서 TG-DTA로 분석하였다.

[189] 도 10은 Al-Sb-O계 산화물 반도체를 TG-DTA로 분석한 결과이며, 약 500°C 부근에서 가장 안정한 상태를 나타내어 충분한 합성이 이루어졌음을 확인할 수 있다.

[190]

[191] **시험예 3: XRD**

[192] X선 회절(XRD) 분석을 통해 Al-Sb-O계 산화물 반도체의 결정성 및 결정화 온도를 확인하였다.

[193] 상기 실시예 A와 동일한 절차를 반복하되, 용매로서 2-메톡시에탄올 5 mL를 사용하였고, 전구체로서 알루미늄 아세틸아세토네이트 0.4 M 및 안티모니 클로라이드 0.4 M를 함유하는 농도 0.8 M의 졸-겔 용액을 제조한 뒤 스핀 코팅하여 두께 100 nm의 산화물 반도체 박막을 얻었다. 수득한 산화물 반도체를 공기 중에서 200°C, 400°C, 600°C, 800°C, 1000°C로 온도를 변화시켜 열처리하고 XRD 분석을 수행하였다.

[194] 도 11은 Al-Sb-O계 산화물 반도체를 XRD 분석한 결과이며, 200°C, 400°C 및 600°C에서는 특징적인 피크가 나타나지 않아서 비결정성임을 확인할 수 있고, 800°C 및 1000°C에서 특징적인 피크가 나타나서 결정성임을 확인할 수 있다.

[195]

[196] **시험예 4: XPS**

[197] X선 광전자 분광법(XPS)을 통한 Al-Sb-O계 산화물 반도체의 조성비를 확인하였다.

[198] 상기 실시예 A와 동일한 절차를 반복하되, 용매로서 2-메톡시에탄올 5 mL를 사용하였고, 전구체로서 알루미늄 아세틸아세토네이트 0.4 M 및 안티모니 클로라이드 0.4 M를 함유하는 농도 0.8 M의 졸-겔 용액을 제조한 뒤 스핀 코팅하여 두께 27 nm의 산화물 반도체 박막을 얻고 400°C에서 열처리하였다.

[199] 도 12는 Al-Sb-O계 산화물 반도체를 XPS 분석한 결과이며, 이로부터 산화물 내에 함유된 각 원소의 함량을 산출하여 아래 표에 나타내었다. 도 12에서 분석된 산화물 반도체는 Al 및 Sb의 원소 몰비가 거의 1:1인 것을 확인할 수 있다.

[200] [표4]

산화물 조성	Al	Sb	O
원소%	17.12	17.89	64.99

[201]

[202] **실시예 B: 스퍼터링 증착을 통한 Al-Sb-O계 산화물 반도체 소자의 제조**

[203] 단계 (1) 전구체의 준비

[204] 순도 99.99%의 Al₂O₃의 타겟과 순도 99.99%의 Sb₂O₃의 타겟을 두께 4 mm 및 길이 2 inch로 각각 제작하였다. 타겟으로의 원활한 전류 전달과 결합 면의 온도 유지를 위하여 두께 2 mm의 구리(Cu)를 후면 판(back plate)으로 결합하였다.

[205] 단계 (2) 스퍼터링 증착

[206] Si/SiO₂ 기판 위에 Al-Sb-O계 박막을 증착하였으며, 이는 Al₂O₃와 Sb₂O₃ 타겟에 각각 RF 전력을 가하여 코-스퍼터링(co-sputtering) 방식으로 진행되었다. RF 전력은 Al₂O₃의 경우 25~150 W 범위 내에서, Sb₂O₃의 경우 15~70 W 범위 내에서 다양한 조합으로 공급하였다.

[207] 단계 (3) 열처리

[208] 형성된 박막의 합성 및 박막 물성 향상을 위해 전기로를 통해 열처리하였다. 이때 열처리는 200~800°C 범위 내의 다양한 온도 조건에서 1~5 시간 진행하였다.

[209] 수득한 산화물 반도체 박막 상에 두께 100 nm의 ITO 전극을 증착 형성하여 박막 트랜지스터(TFT)를 제조한 뒤 특성을 시험하였다.

[210]

[211] **실시예 B1: Al:Sb 몰비 변화**

[212] 상기 실시예 B와 동일한 절차를 반복하여 Al-Sb-O계 산화물 반도체 박막을 얻고 400°C에서 열처리하였다. 이때 Al 전구체 및 Sb 전구체에 인가되는 RF 전력을 조절하여 Al-Sb-O계 산화물 반도체 박막 내의 Al:Sb의 원소 몰비를 5:1, 3:1, 1:1, 1:3, 또는 1:5로 조절하였다. 이후 산화물 반도체 박막 상에 ITO 전극을

형성하여 박막 트랜지스터(TFT)를 제조한 뒤, 전기적 특성을 시험하였다.

[213] 도 13a 내지 13e는 다양한 Al:Sb 몰비의 증착 공정으로 제조된 산화물 반도체 소자의 시험 결과이다. 시험 결과, Al:Sb 몰비에 따라 전계효과이동도(μ_{FE}), 온/오프비, V_{th} , SS가 변화하였고, Al:Sb 몰비가 대략 1:1인 경우에 가장 높은 μ_{FE} 를 나타내었다.

[214]

[215] 실시예 B2: 아르곤:산소 분압비 변화

[216] 상기 실시예 B와 동일한 절차를 반복하여 Al-Sb-O계 산화물 반도체 박막을 얻고 400°C에서 열처리하였다. 이때 Ar:O₂ 분압비를 20:0.1, 20:0.5, 20:1.0으로 조절하여 스퍼터링을 수행하였다. 이후 산화물 반도체 박막 상에 ITO 전극을 형성하여 박막 트랜지스터(TFT)를 제조한 뒤, 전기적 특성을 시험하였다.

[217] 도 14a 내지 14c는 다양한 Ar:O₂ 분압비의 증착 공정으로 제조된 산화물 반도체 소자의 시험 결과이다. 시험 결과, Ar:O₂ 분압비에 따라 전계효과이동도(μ_{FE}), 온/오프비, V_{th} , SS가 변화하였고, Ar:O₂ 분압비가 대략 20:0.1인 경우에 가장 높은 μ_{FE} 를 나타내었다.

[218]

[219] 실시예 B3: 열처리 온도 변화

[220] 상기 실시예 B와 동일한 절차를 반복하되, Ar:O₂ 분압비를 20:0.1로 하고 RF 전력을 Al 150W 및 Sb 30 W로 설정한 스퍼터링 증착을 1000초 동안 수행하여 두께 30 nm의 Al-Sb-O계 산화물 반도체 박막을 얻었다. 수득한 산화물 반도체 박막을 공기 분위기에서 200°C, 400°C, 600°C 또는 800°C의 온도로 열처리하였다. 이후 산화물 반도체 박막 상에 ITO 전극을 형성하여 박막 트랜지스터(TFT)를 제조한 뒤, 전기적 특성을 시험하였다.

[221] 도 15a 내지 15d는 증착 공정 이후 다양한 온도로 열처리된 산화물 반도체 소자의 시험 결과이다. 시험 결과, 열처리 온도에 따라 전계효과이동도(μ_{FE}), 온/오프비, V_{th} , SS가 변화하였고, 열처리 온도가 대략 400°C인 경우에 가장 높은 μ_{FE} 를 나타내었다.

[222]

[223] 실시예 B4: 박막 두께의 변화

[224] 상기 실시예 B와 동일한 절차를 반복하되, Ar:O₂ 분압비를 20:0.1로 하고 Al 전구체 및 Sb 전구체에 인가되는 RF 전력을 각각 150W 및 30 W로 설정한 스퍼터링 증착을 수행하여 Al-Sb-O계 산화물 반도체 박막을 얻었다

[225] 이때 스퍼터링 증착된 산화물 반도체 박막의 두께를 15 nm, 30 nm, 45 nm로 형성하였다.

[226] 이후 산화물 반도체 박막 상에 ITO 전극을 형성하여 박막 트랜지스터(TFT)를 제조한 뒤, 전기적 특성을 시험하였다.

[227] 도 16a 내지 16c는 용액 공정을 통해 다양한 박막 두께로 제조된 산화물 반도체 소자의 시험 결과이다. 시험 결과, 산화물 반도체 박막의 두께에 따라

전계효과이동도(μ_{FE}), 온/오프비, V_{th} , SS가 변화하였고, 박막의 두께가 대략 30 nm인 경우에 가장 높은 μ_{FE} 를 나타내었다.

청구범위

- [청구항 1] 알루미늄(Al) 및 안티모니(Sb)를 함유한 산화물을 포함하는, 산화물 반도체.
- [청구항 2] 제 1 항에 있어서,
상기 산화물 내의 알루미늄(Al) 및 안티모니(Sb)의 몰비가 10 : 1 내지 1 : 10인, 산화물 반도체.
- [청구항 3] 제 1 항에 있어서,
상기 산화물은 하기 화학식 1로 표시되는, 산화물 반도체:
[화학식 1]
 $Al_xSb_yO_z$
여기서 $1 \leq x \leq 8$, $1 \leq y \leq 8$, 및 $1 \leq z \leq 15$ 이다.
- [청구항 4] 제 1 항에 있어서,
상기 산화물은 $AlSbO_4$, $AlSbO_3$, $Al_4Sb_2O_9$, $Al_2Sb_4O_{13}$, $Al_4Sb_2O_{11}$ 및 $Al_2Sb_4O_9$ 로 이루어진 군에서 선택되는 적어도 1종인, 산화물 반도체.
- [청구항 5] 제 1 항에 있어서,
상기 산화물 반도체는
n-타입의 전기전도도가 $80 \text{ 1/f}\Omega/\text{m/s}$ 이상이고,
밴드갭이 1.5 eV 이상인, 산화물 반도체.
- [청구항 6] 알루미늄 전구체를 함유하는 제 1 전구체 용액, 및 안티모니 전구체를 함유하는 제 2 전구체 용액을 혼합하여 졸-겔 용액을 제조하는 단계; 및 상기 졸-겔 용액을 기재 상에 코팅하여 산화물 반도체 박막을 형성하는 단계를 포함하는, 제 1 항의 산화물 반도체의 제조방법.
- [청구항 7] 제 6 항에 있어서,
상기 알루미늄 전구체가 알루미늄 클로라이드, 알루미늄 클로라이드 헥사하이드레이트, 알루미늄 아세테이트, 알루미늄 디아세테이트, 알루미늄 아세틸아세토네이트, 알루미늄 설페이트 하이드레이트, 알루미늄 하이드록사이드 하이드레이트, 및 알루미늄 이소프로폭사이드로 이루어진 군에서 선택되는 적어도 1종이고;
상기 안티모니 전구체가 안티모니 클로라이드(III), 안티모니 클로라이드(V), 안티모니 아세테이트(III), 안티모니 설페이트(III), 안티모니 설페이트(V), 안티모니 플루오라이드(III), 안티모니

플루오라이드(V) 및 안티모니 에톡사이드로 이루어진 군에서 선택되는 적어도 1종인, 산화물 반도체의 제조방법.

- [청구항 8] 제 6 항에 있어서,
상기 졸-겔 용액이
아세트나이트릴, 에틸렌글리콜, 2-메톡시에탄올, 에탄올, 메탄올,
디메틸포름아마이드, 디메틸설폭사이드 및 탈이온수로 이루어진 군에서
선택되는 적어도 1종의 용매를 포함하는, 산화물 반도체의 제조방법.
- [청구항 9] 제 6 항에 있어서,
상기 졸-겔 용액의 농도가 0.05 M 내지 3 M 범위인, 산화물 반도체의
제조방법.
- [청구항 10] 제 6 항에 있어서,
상기 졸-겔 용액이 탈이온수, 과산화수소, 모노에탄올아민 및
아세틸아세톤으로 이루어진 군에서 선택되는 1종 이상의 첨가제를
추가로 포함하는, 산화물 반도체의 제조방법.
- [청구항 11] 제 6 항에 있어서,
상기 졸-겔 용액의 제조가 25°C 내지 140°C에서 1시간 내지 72시간
수행되는, 산화물 반도체의 제조방법.
- [청구항 12] 제 6 항에 있어서,
상기 코팅 이후에 열처리하는 단계를 추가로 포함하며,
상기 열처리는 공기 또는 질소 분위기에서 150°C 내지 1000°C의 온도로
30분 내지 5시간 수행되는, 산화물 반도체의 제조방법.
- [청구항 13] 기재 상에 알루미늄 전구체 및 안티모니 전구체를 스퍼터링 증착하여
알루미늄 및 안티모니를 함유하는 산화물 반도체 박막을 형성하는
단계를 포함하는, 제 1 항의 산화물 반도체의 제조방법.
- [청구항 14] 제 13 항에 있어서,
상기 알루미늄 전구체가 산화알루미늄을 포함하고,
상기 안티모니 전구체가 산화안티모니를 포함하는, 산화물 반도체의
제조방법.
- [청구항 15] 제 13 항에 있어서,
상기 스퍼터링 증착이 아르곤 가스 및 산소 가스를 주입하며 수행되고,

상기 아르곤 가스 및 산소 가스의 분압 비가 20 : 0.1 내지 20 : 2 범위인, 산화물 반도체의 제조방법.

[청구항 16] 제 13 항에 있어서,
상기 스퍼터링 증착 이후에 열처리하는 단계를 추가로 포함하고,
상기 열처리가 공기 또는 질소 분위기에서 150°C 내지 1000°C의 온도로 30분 내지 5시간 수행되는, 산화물 반도체의 제조방법.

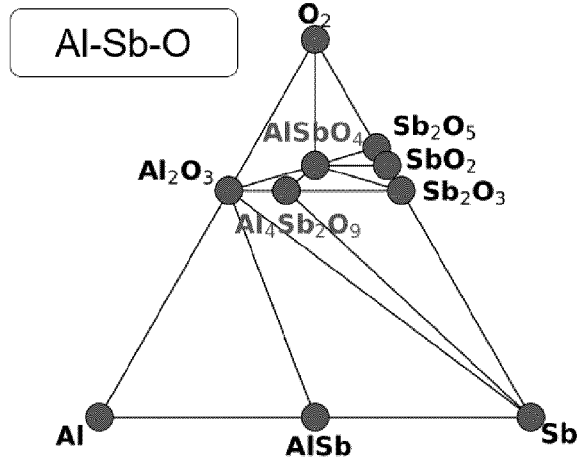
[청구항 17] 기재,
상기 기재 상에 형성된 유전층,
상기 유전층 상에 형성된 제 1 항의 산화물 반도체를 포함하는 반도체층,
및
상기 반도체층 상에 형성된 전극을 포함하는,
반도체 소자.

[청구항 18] 제 17 항에 있어서,
상기 반도체층의 두께가 5 nm 내지 50 nm 범위인, 반도체 소자.

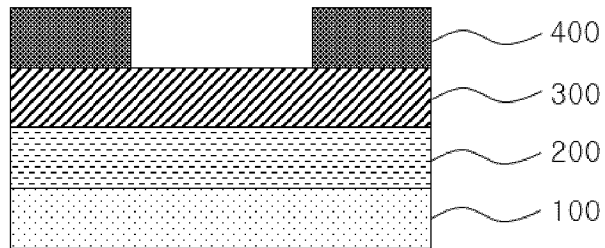
[청구항 19] 제 17 항의 반도체 소자를 포함하는, 박막 트랜지스터.

[청구항 20] 제 19 항의 박막 트랜지스터를 포함하는, 디스플레이 장치.

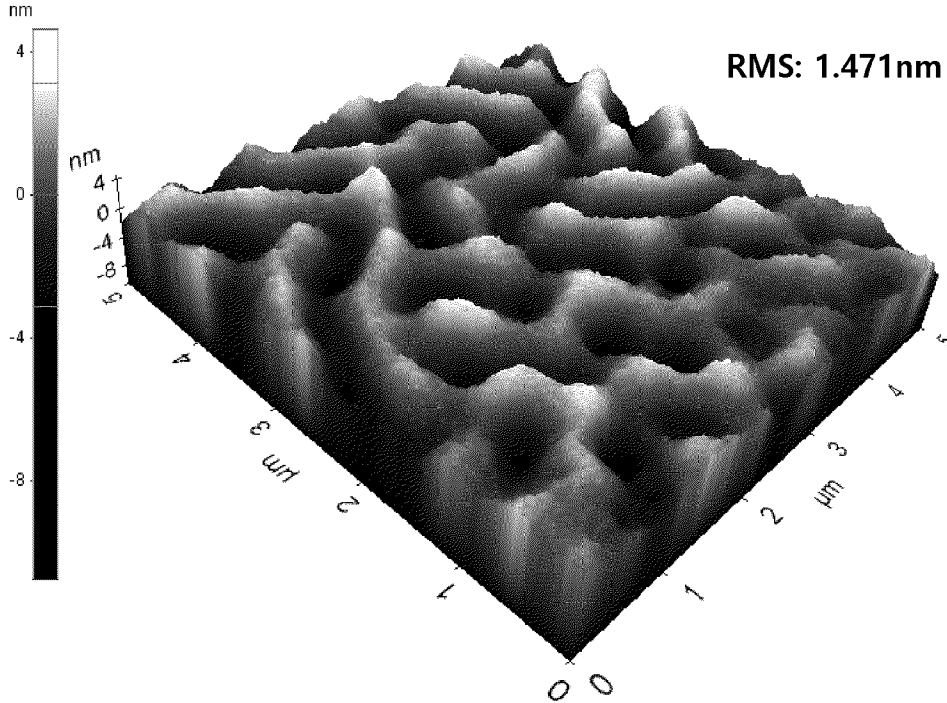
[도1]



[도2]

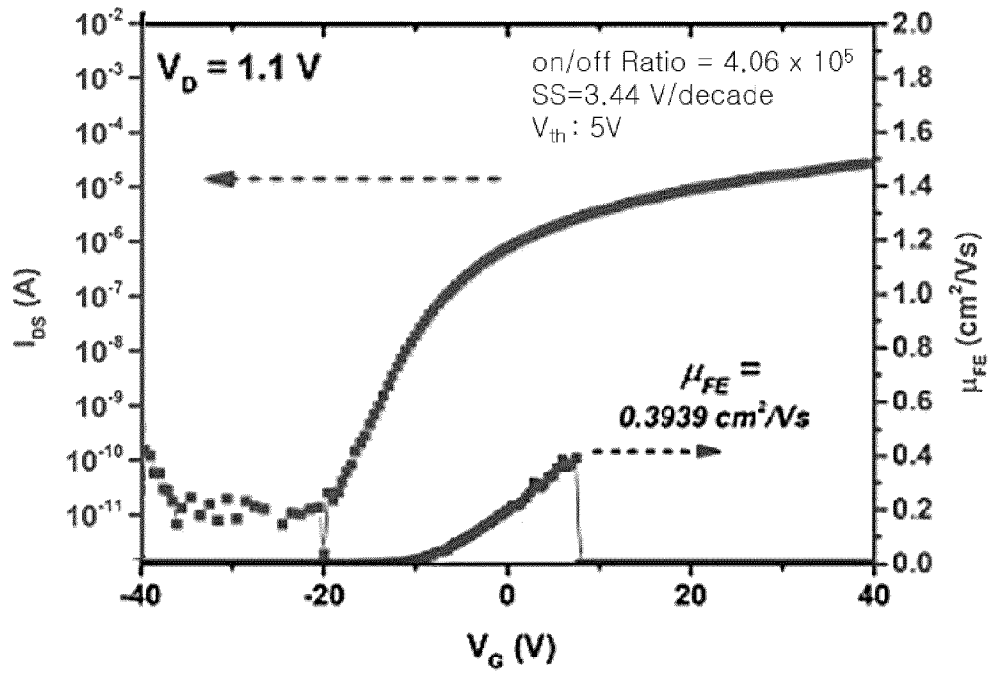


[도3]



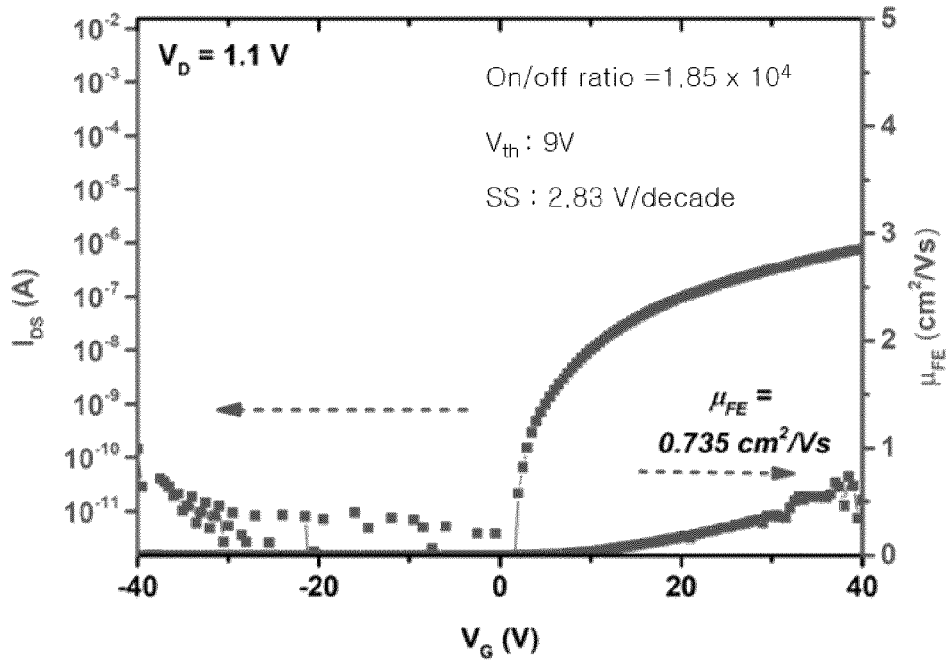
[도4a]

<용매: 2-메톡시에탄올> <Al : Sb = 5 : 1>



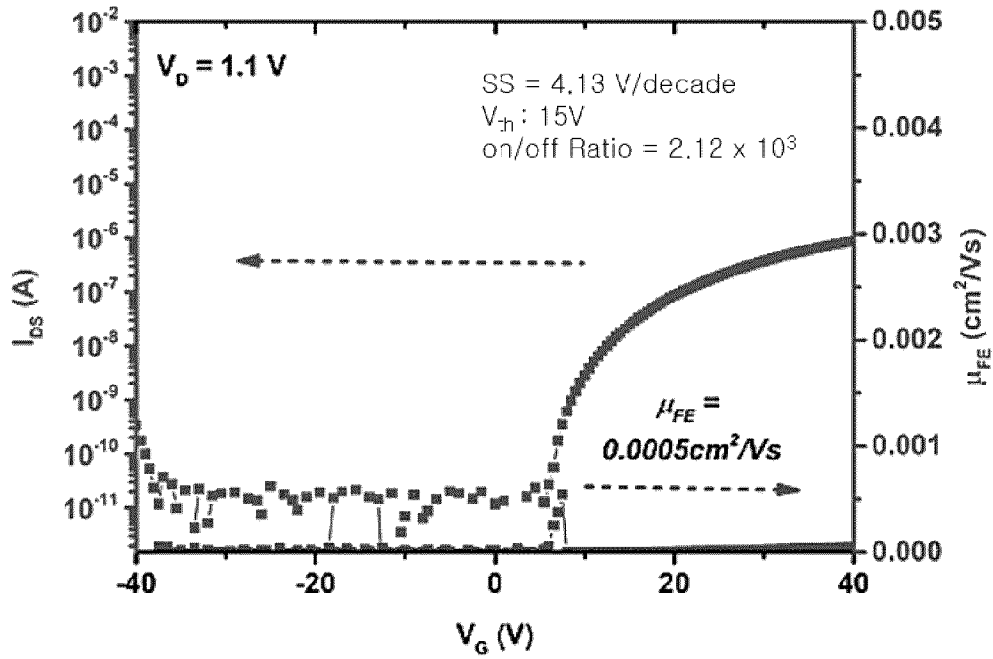
[도4b]

<용매: 2-메톡시에탄올> <Al : Sb = 1 : 1>



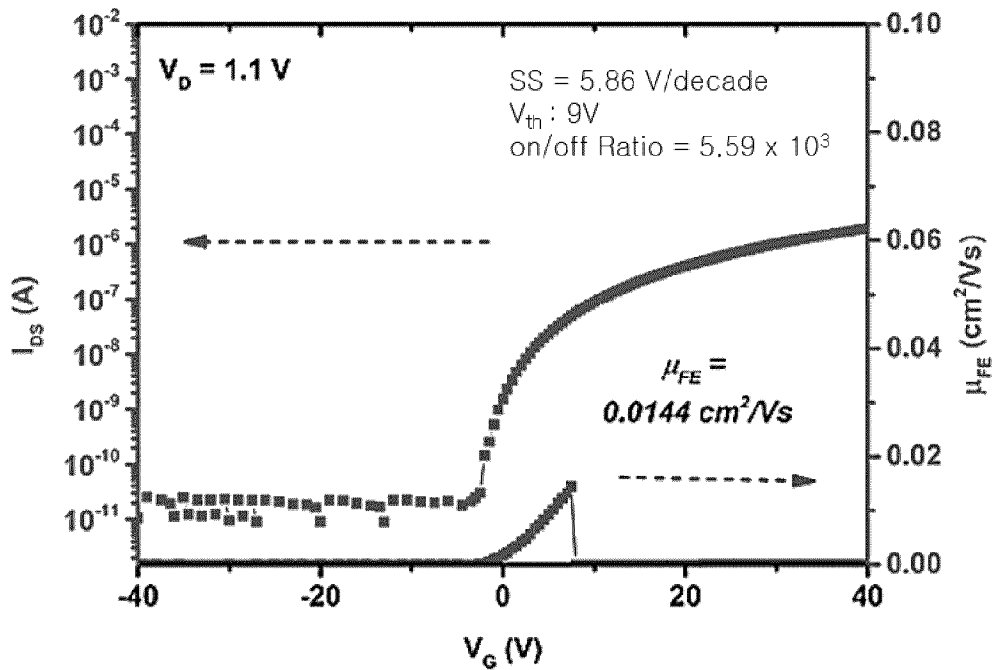
[도4c]

<용매: 2-메톡시에탄올> <Al : Sb = 1 : 5>



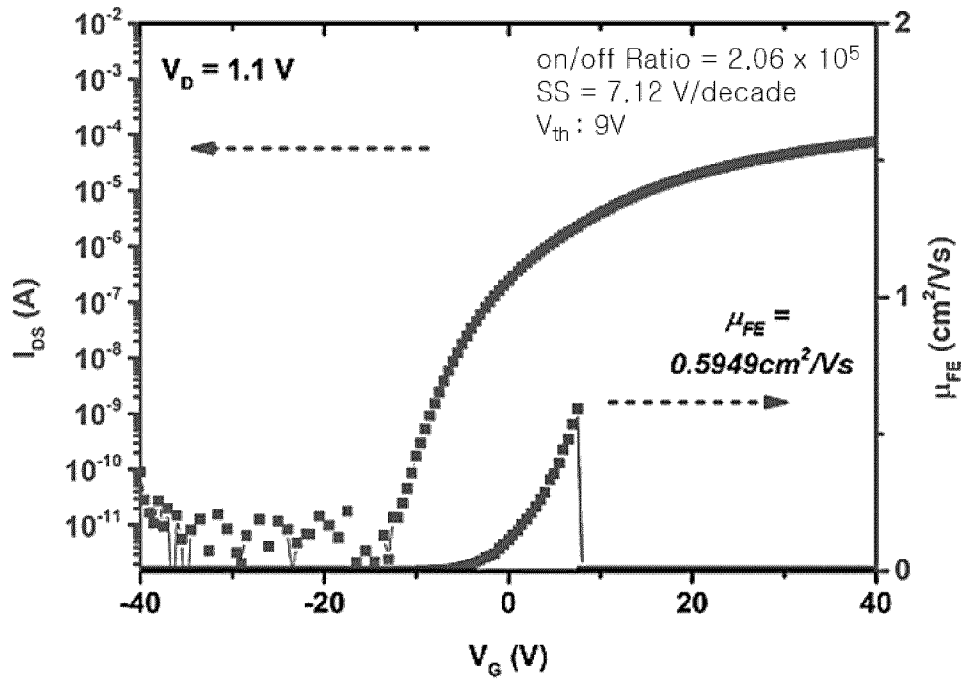
[도5a]

<용매: 아세토니트릴/에틸렌글리콜> <Al : Sb = 5 : 1>



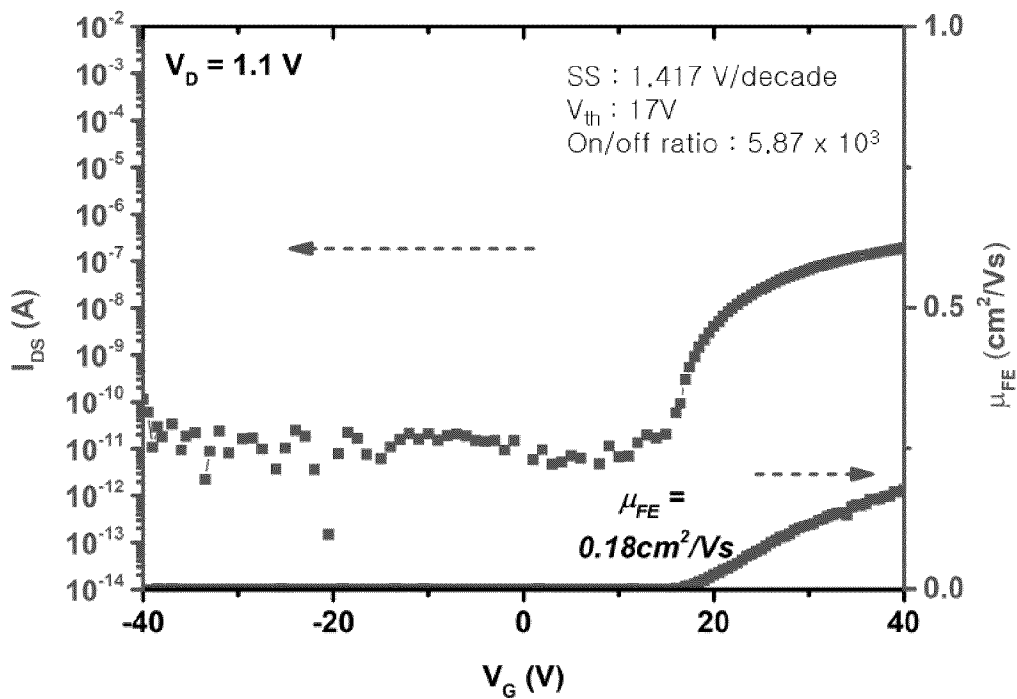
[도5b]

<용매: 아세토니트릴/에틸렌글리콜> <Al : Sb = 1 : 1>

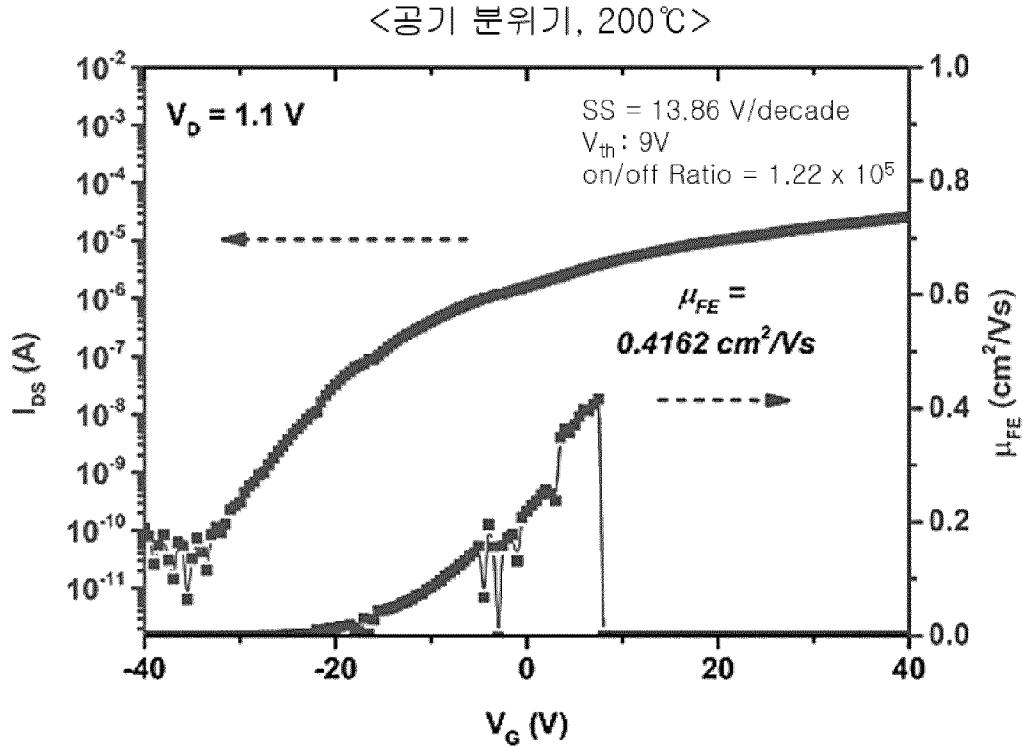


[도5c]

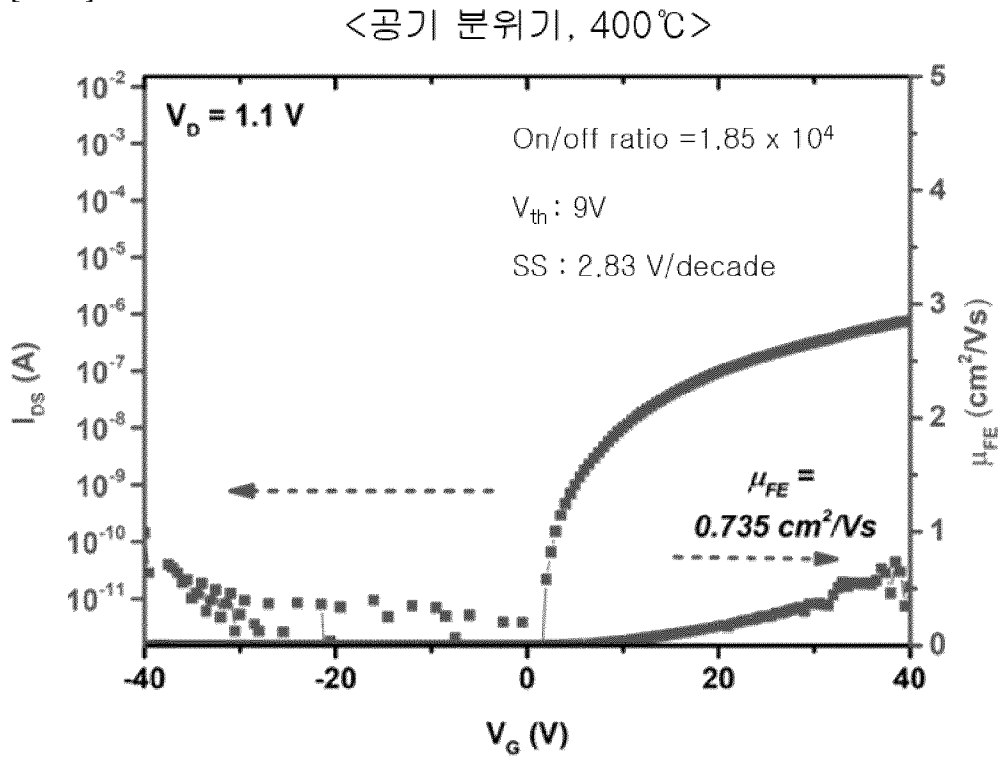
<용매: 아세토니트릴/에틸렌글리콜> <Al : Sb = 1 : 5>



[도6a]

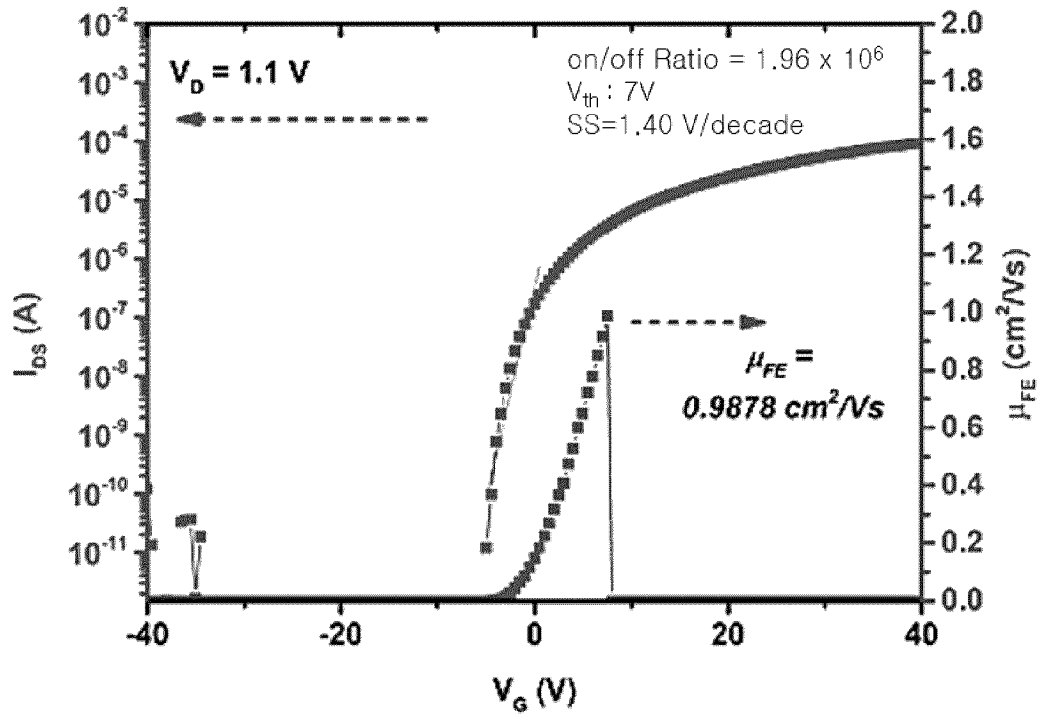


[도6b]



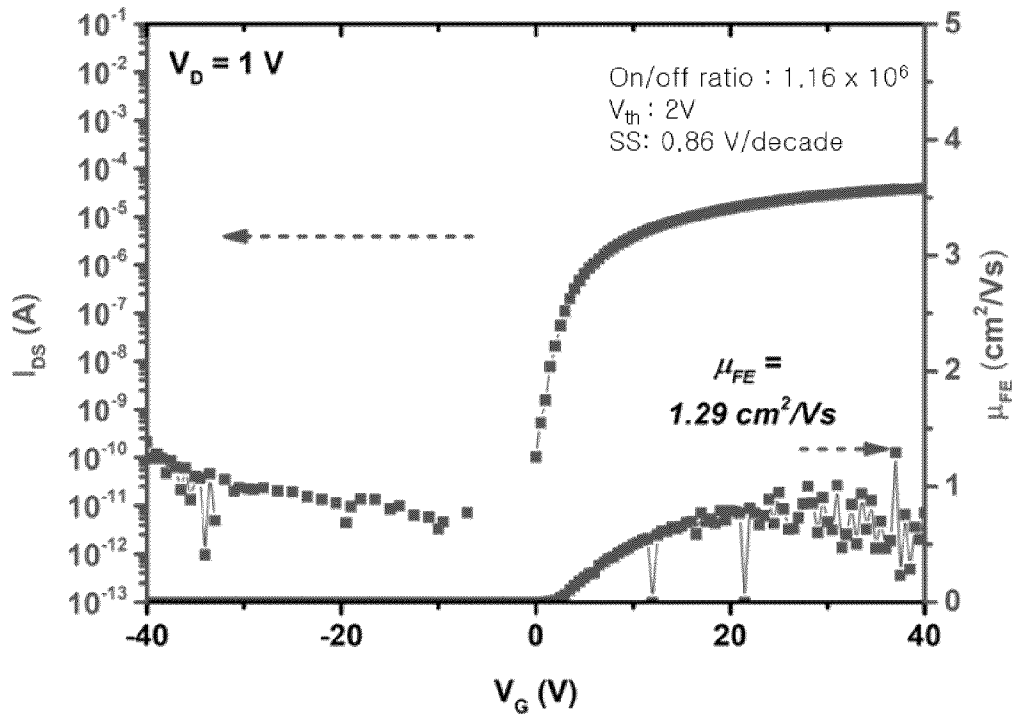
[도6c]

<공기 분위기, 600°C>

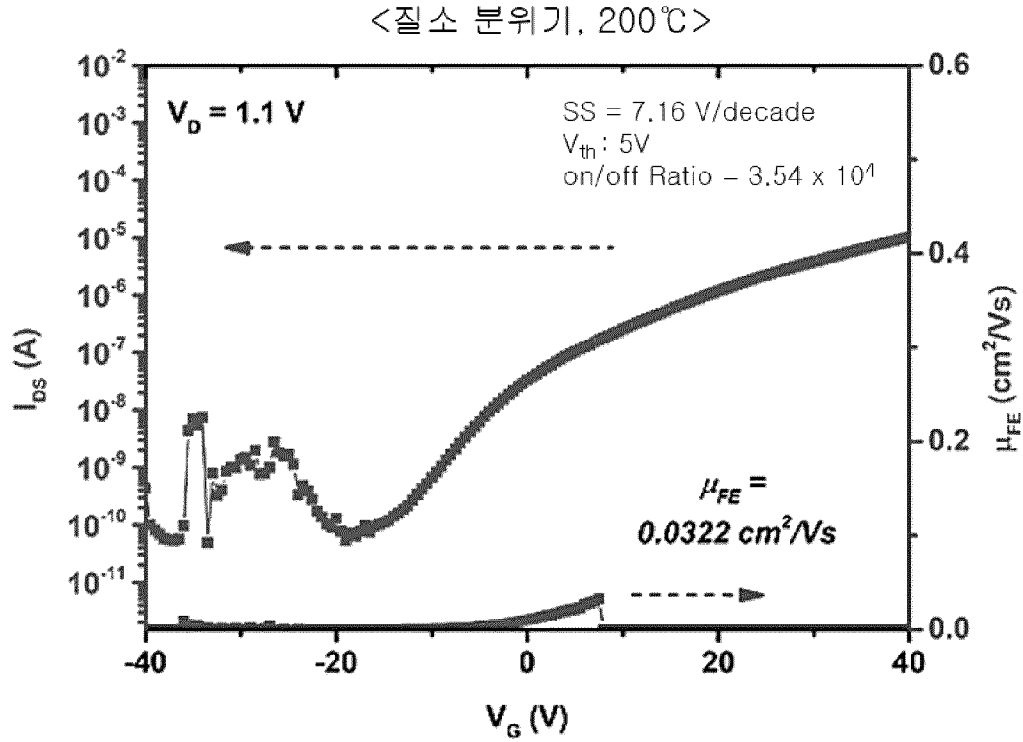


[도6d]

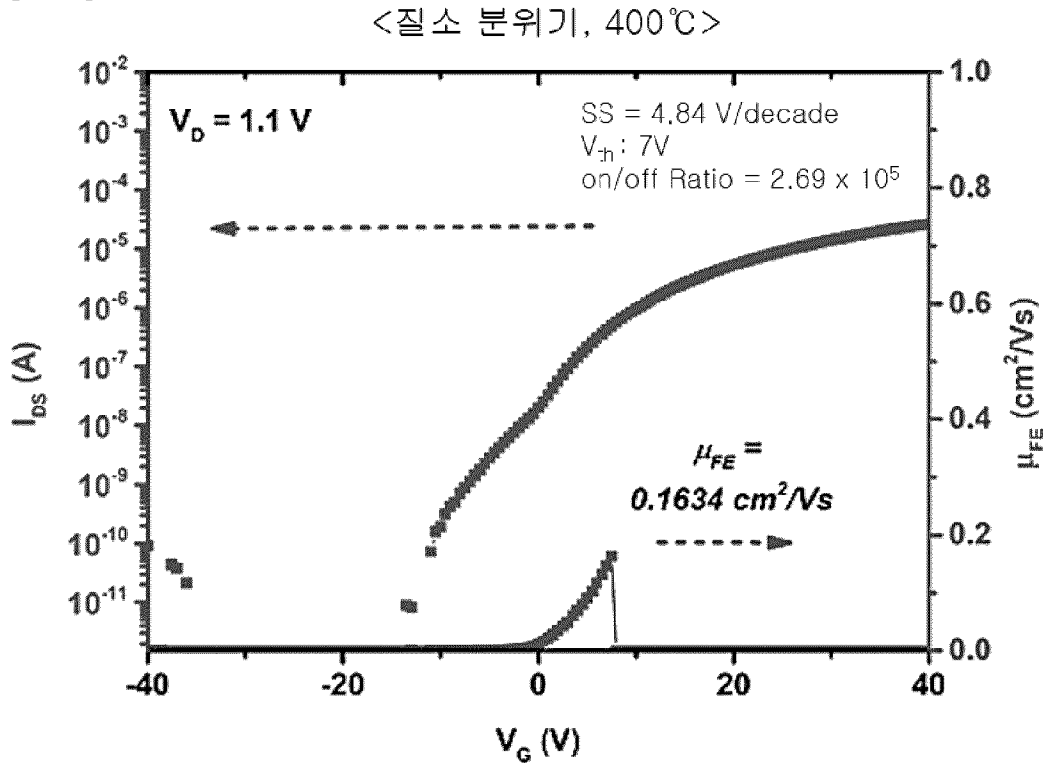
<공기 분위기, 800°C>



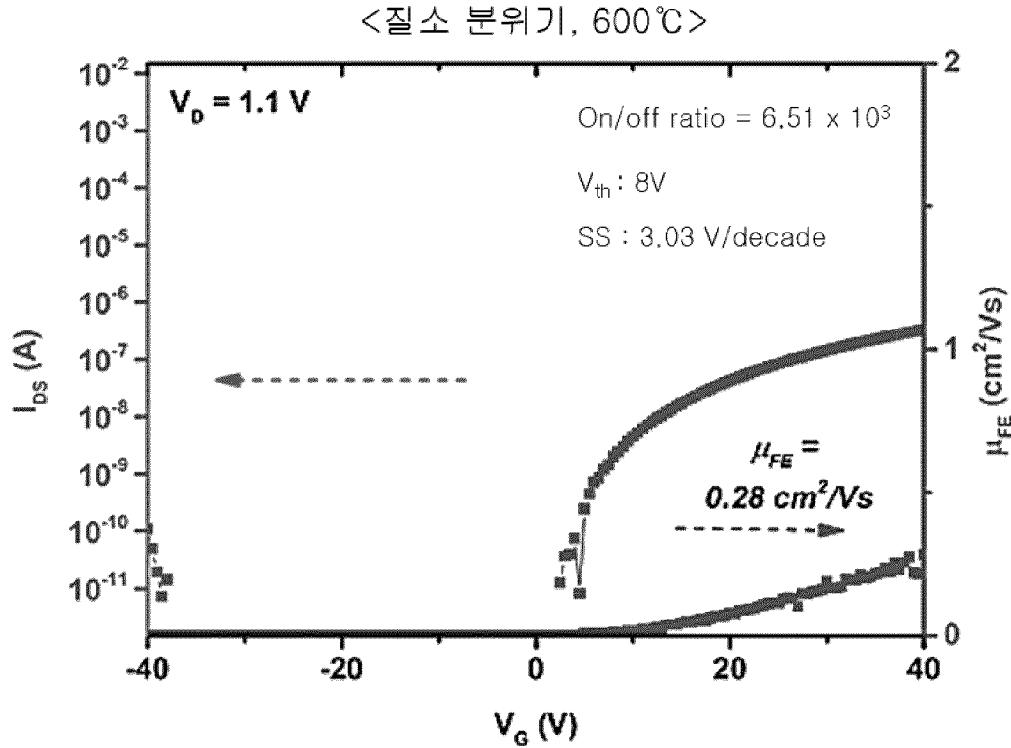
[도7a]



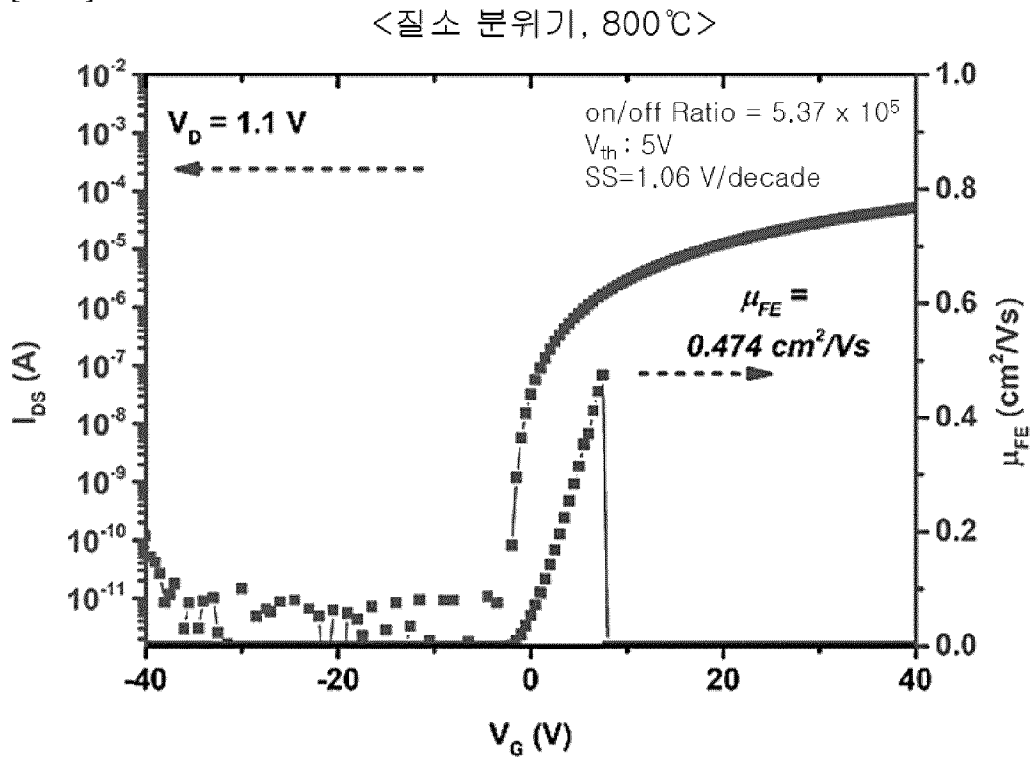
[도7b]



[도7c]

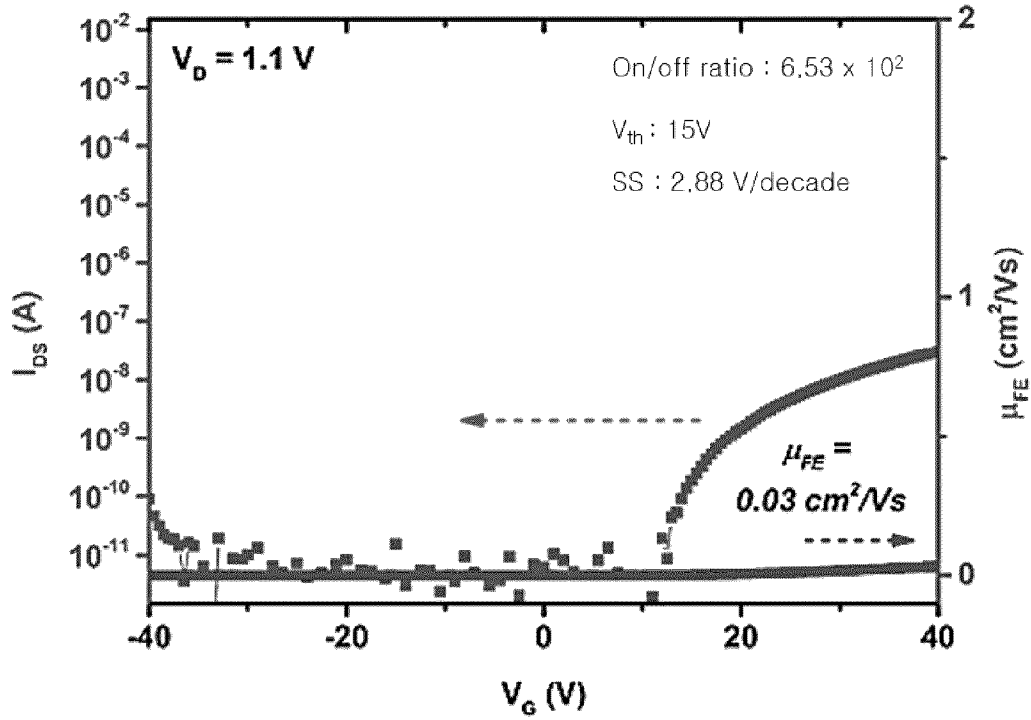


[도7d]



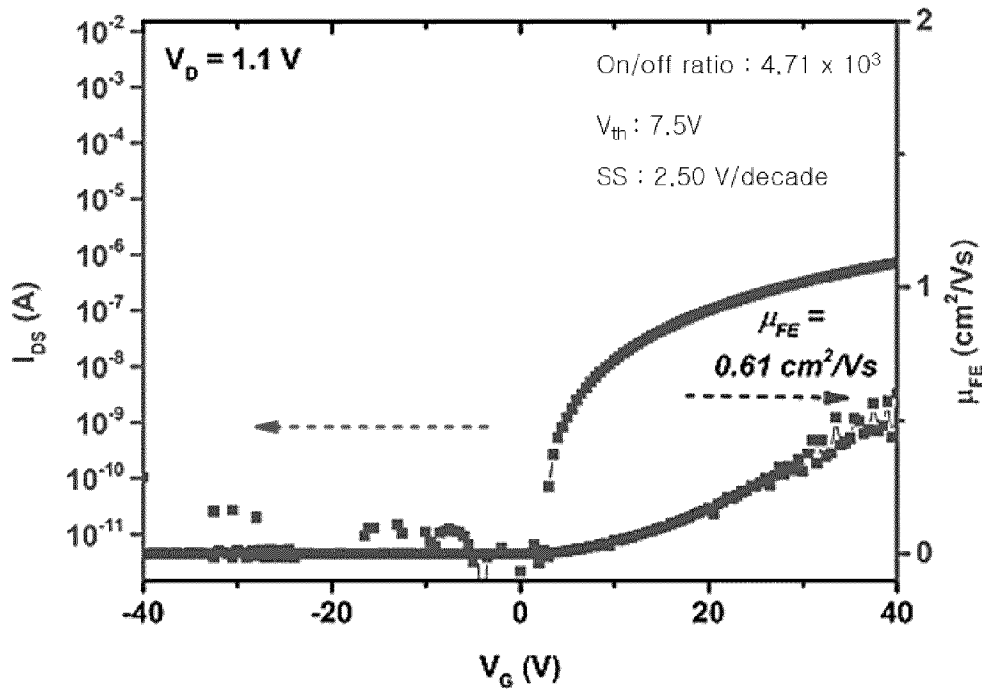
[도8a]

<두께 45 nm>



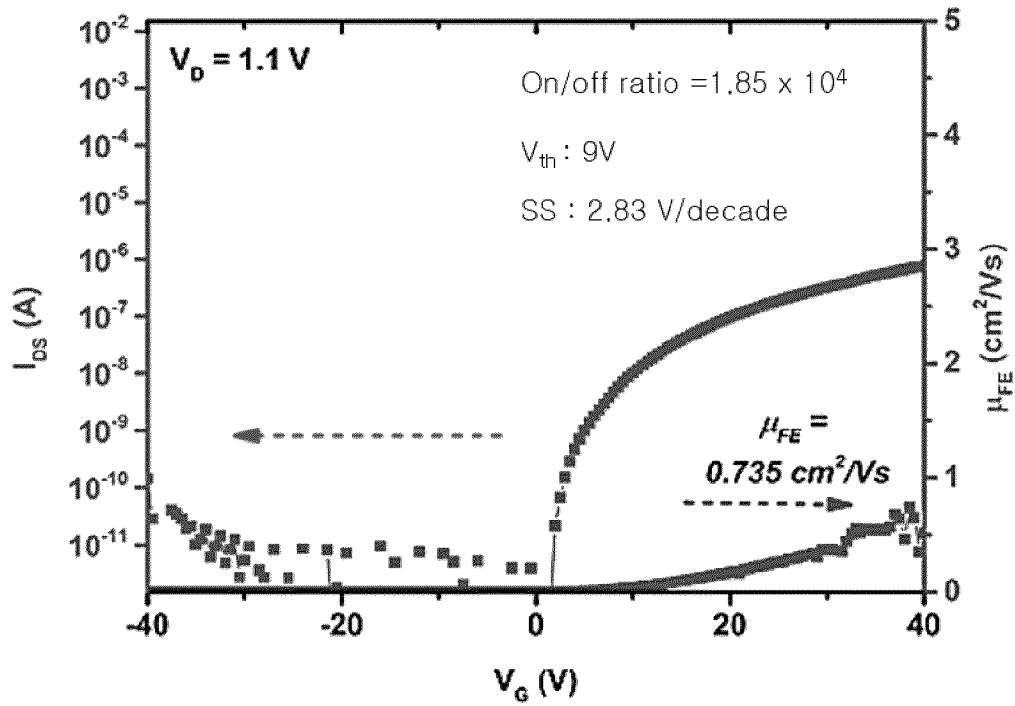
[도8b]

<두께 35 nm>



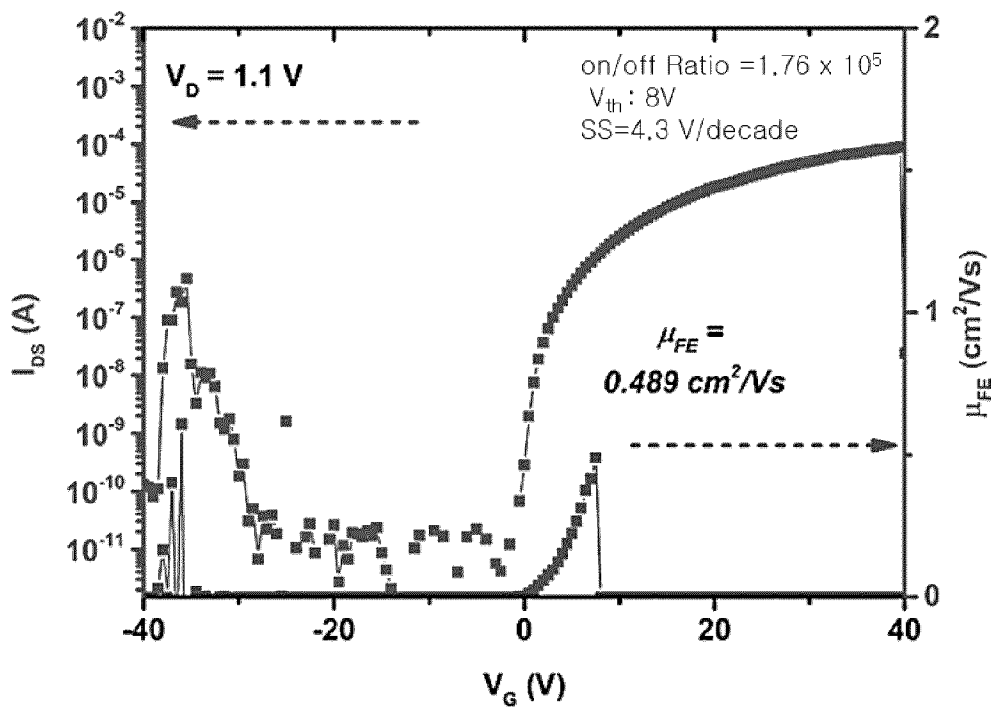
[도8c]

<두께 27 nm>

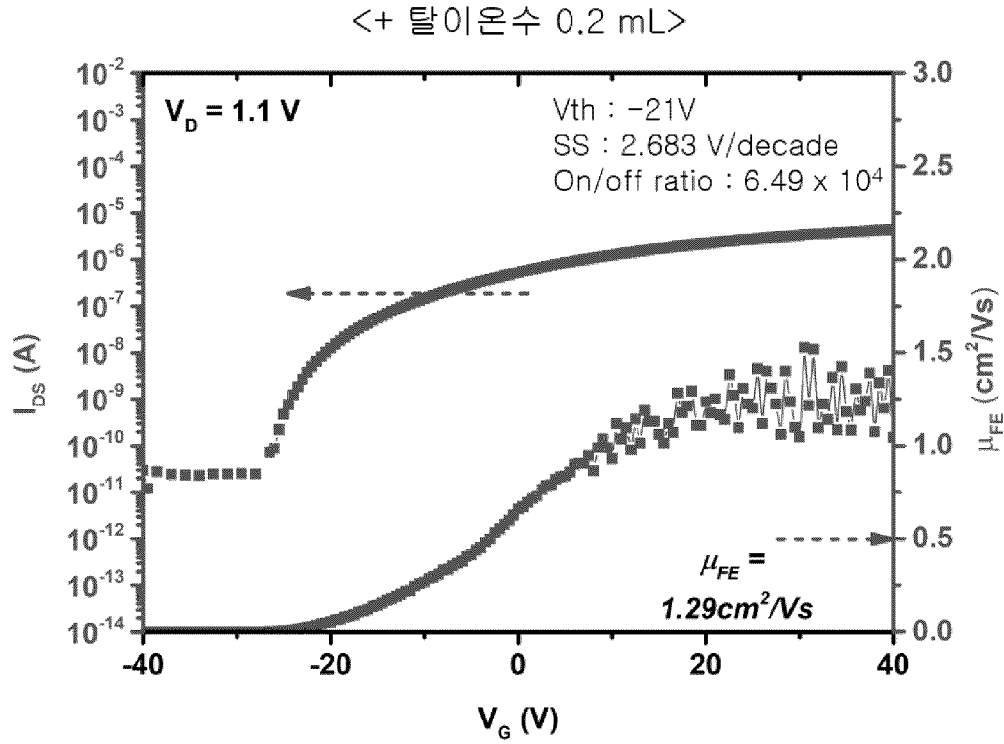


[도8d]

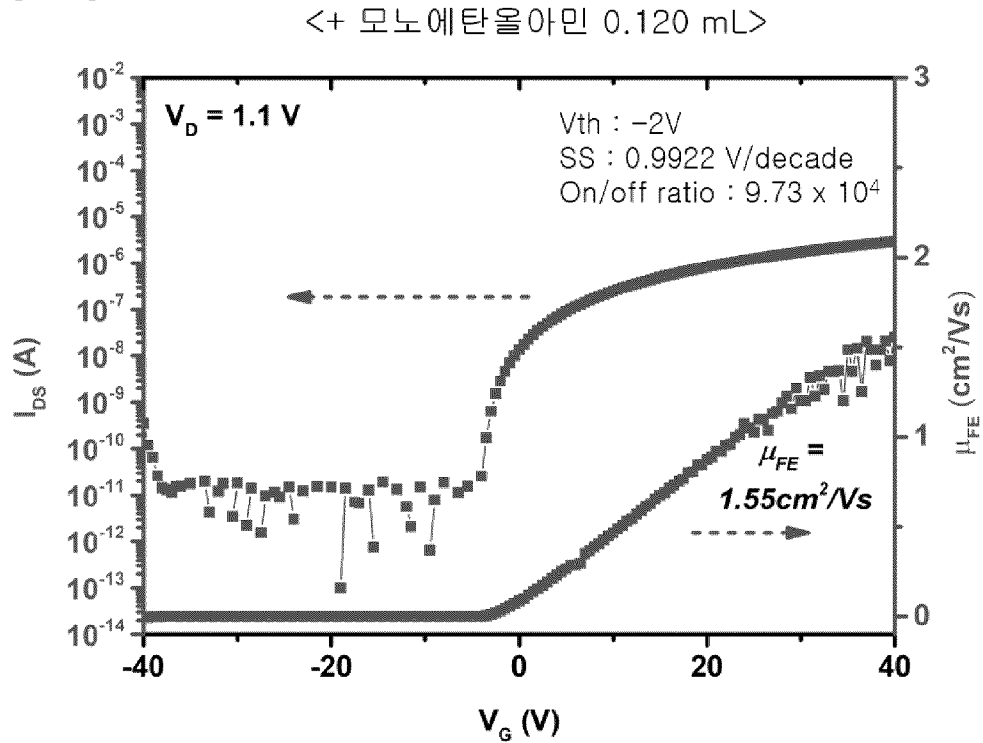
<두께 15 nm>



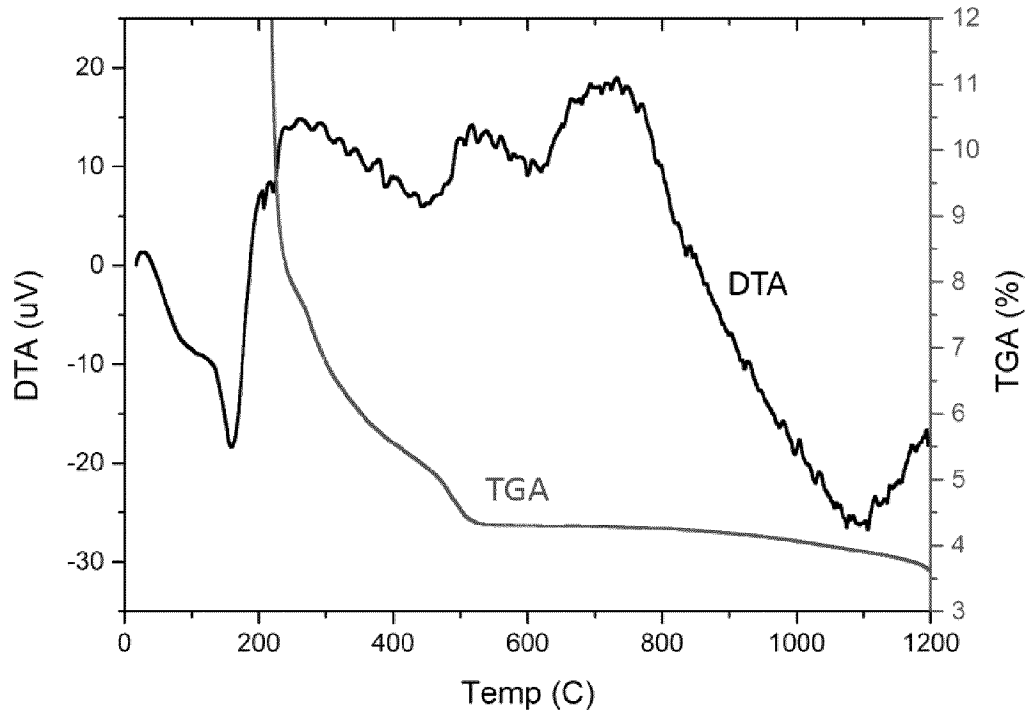
[도9a]



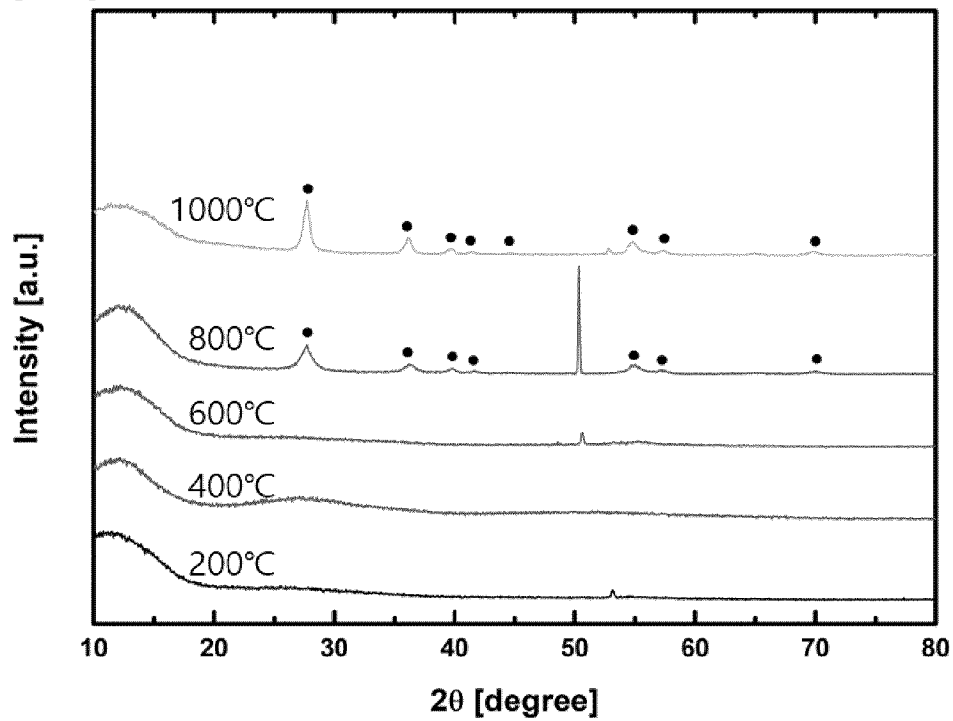
[도9b]



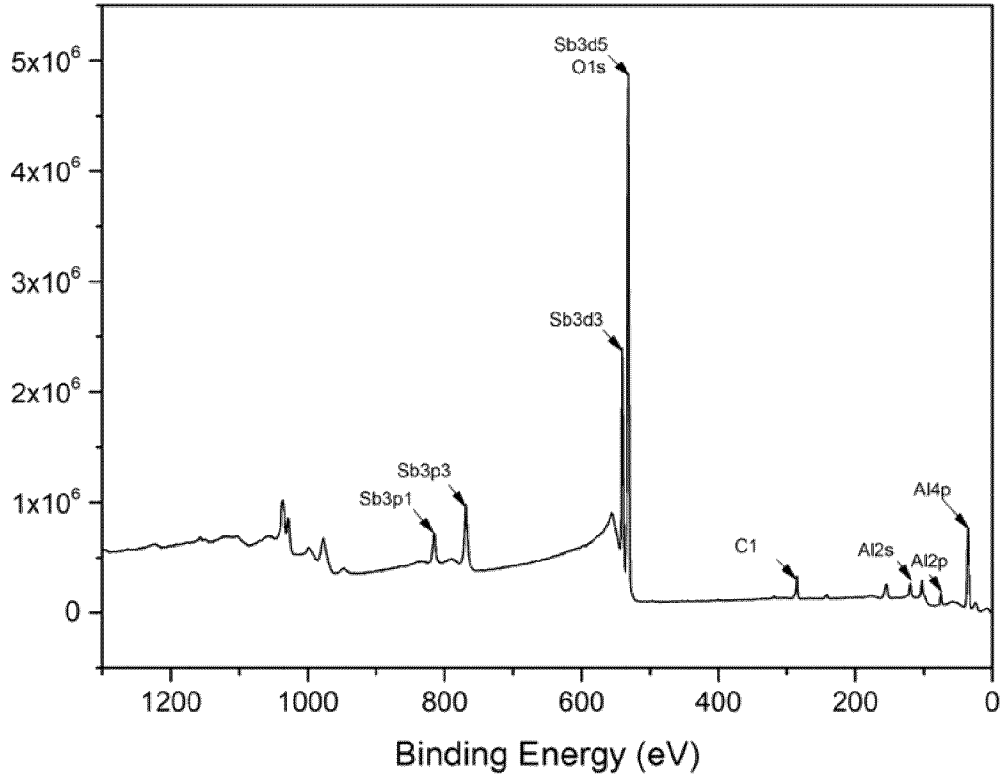
[도10]



[도11]

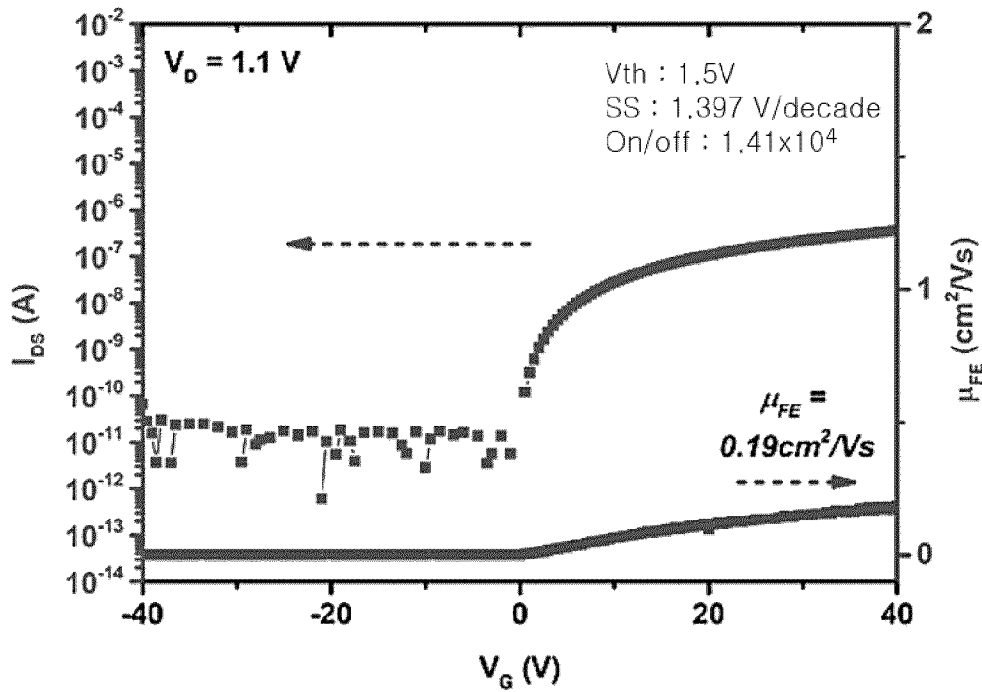


[도 12]



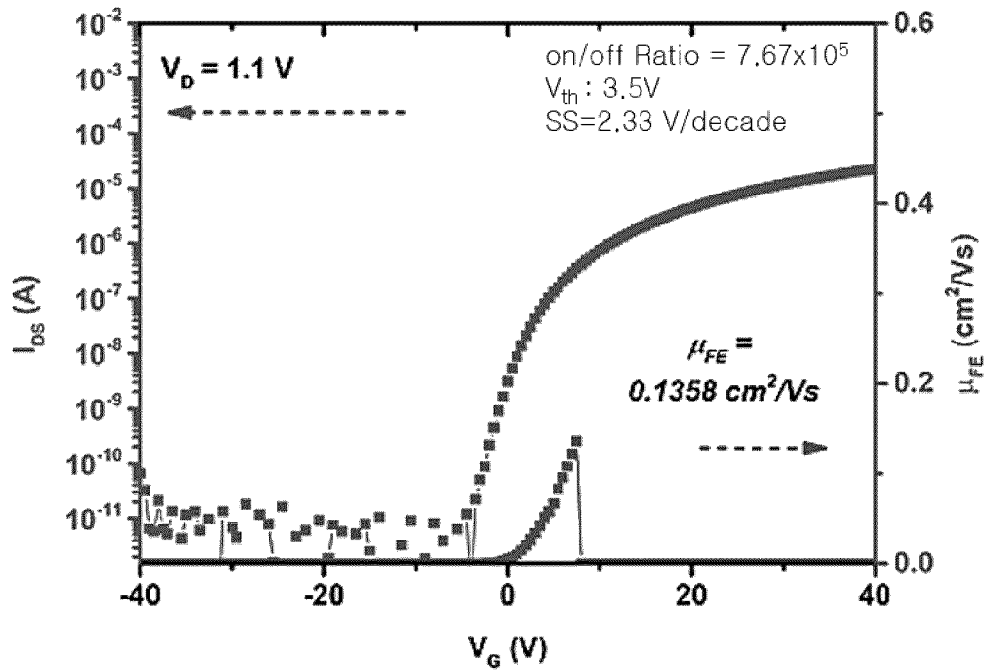
[도 13a]

<스퍼터링 공정> <Al : Sb = 5 : 1>



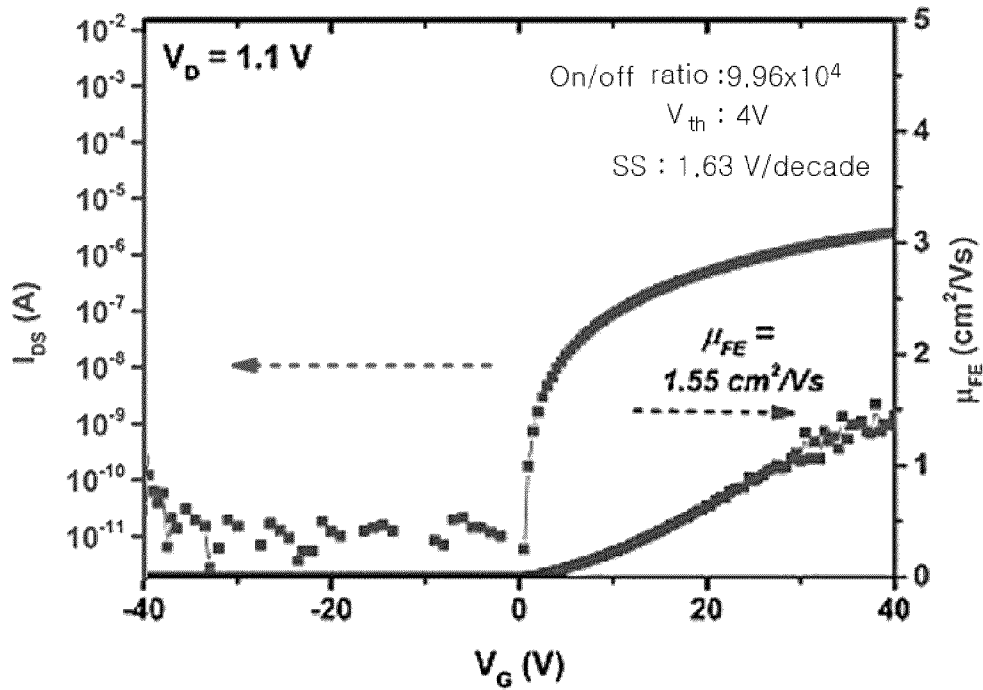
[도13b]

<스퍼터링 공정> <Al : Sb = 3 : 1>

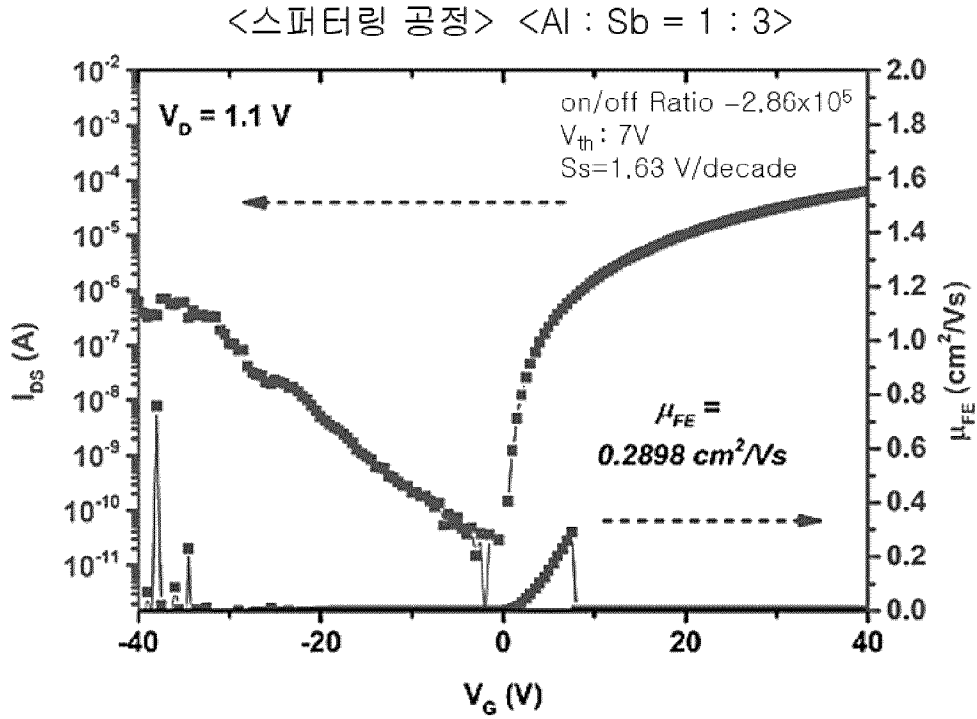


[도13c]

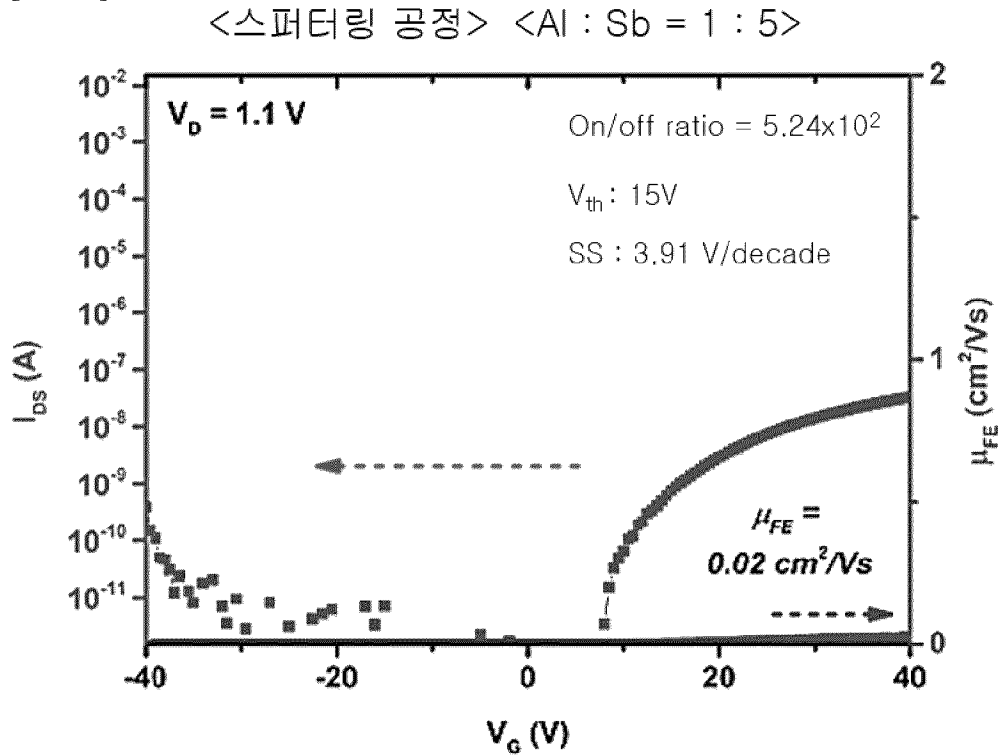
<스퍼터링 공정> <Al : Sb = 1 : 1>



[도13d]

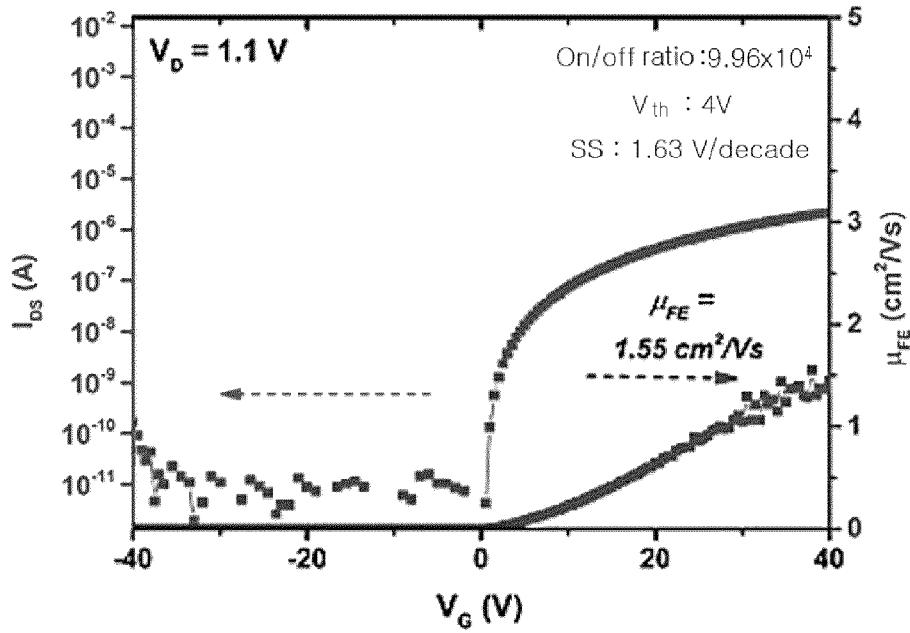


[도13e]



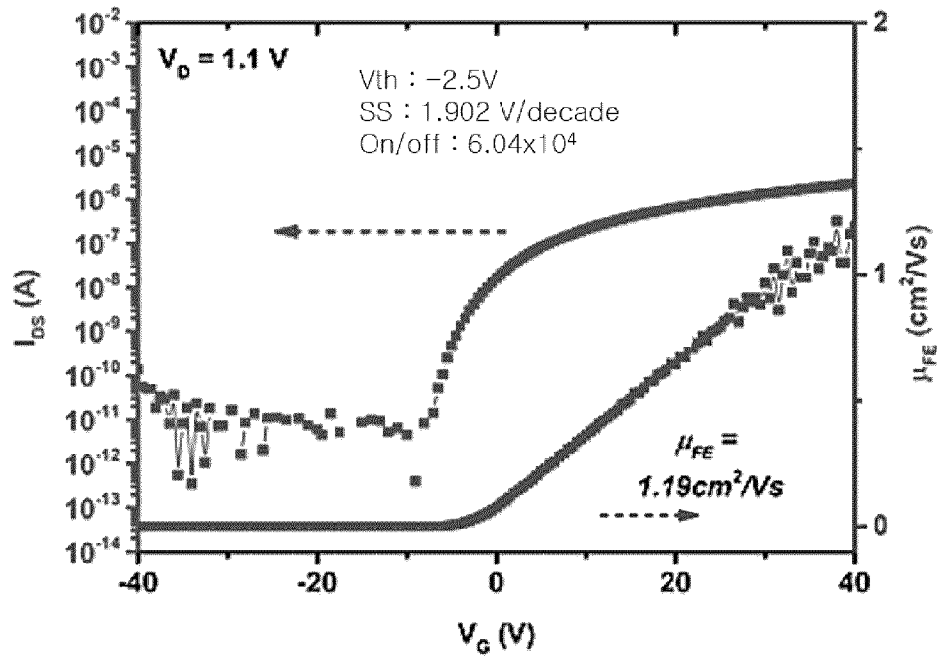
[도 14a]

<스퍼터링 공정> < Ar : O₂ = 20 : 0.1 >

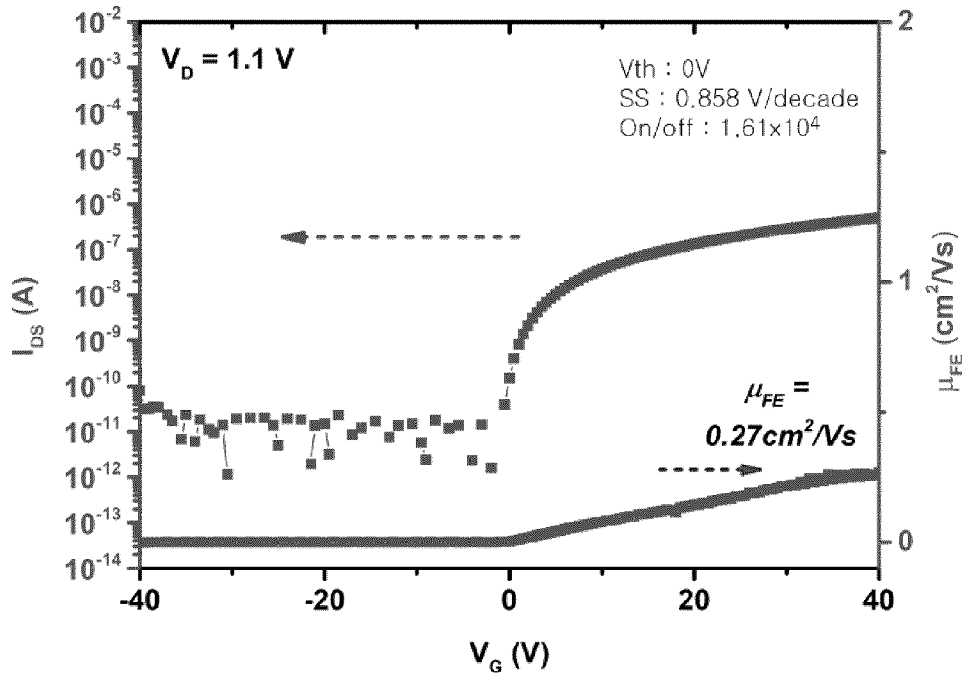


[도 14b]

<스퍼터링 공정> < Ar : O₂ = 20 : 0.5 >

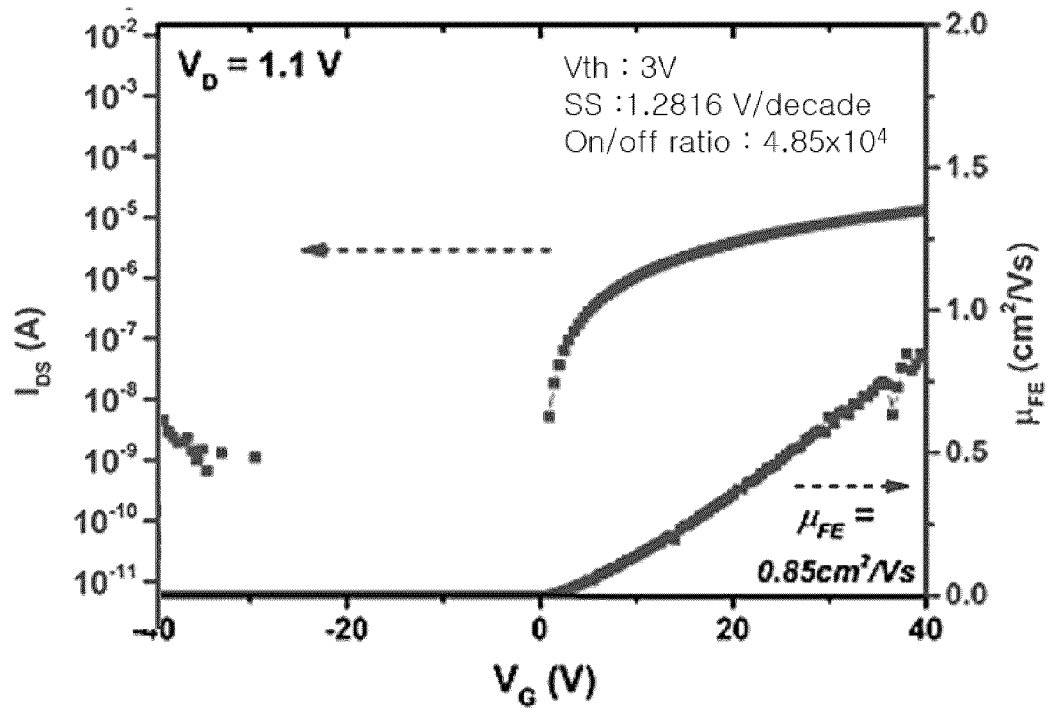


[도14c]

<스퍼터링 공정> <Ar : O₂ = 20 : 1.0 >

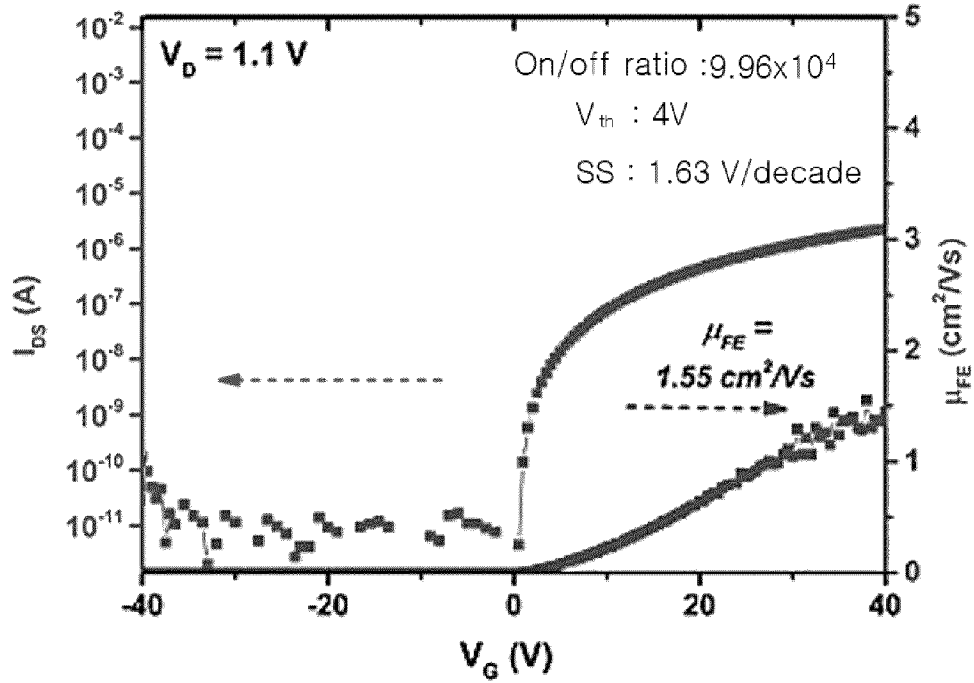
[도15a]

<스퍼터링 공정> <열처리 200°C>



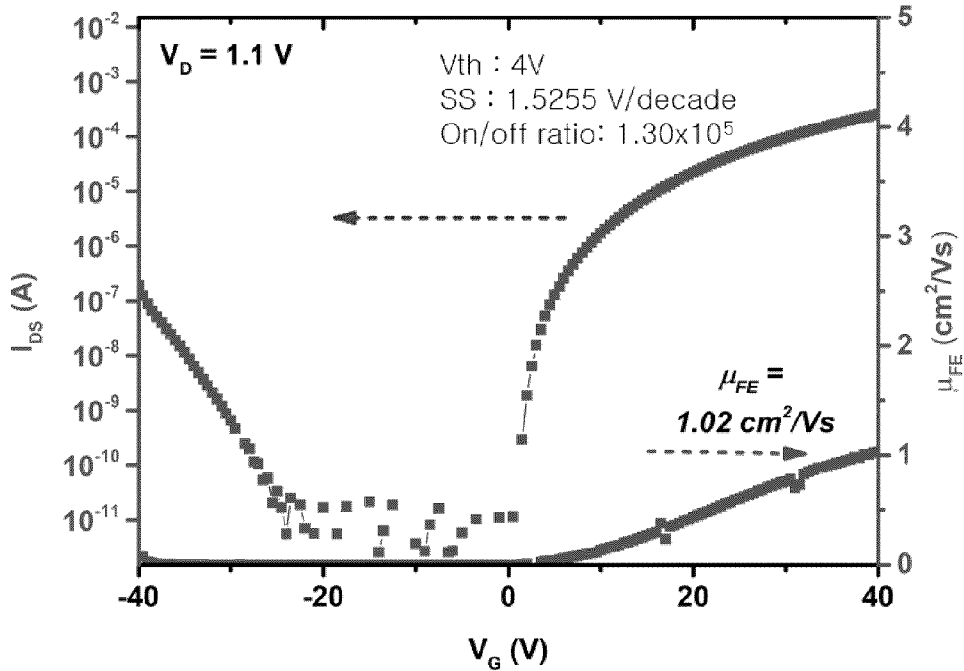
[도15b]

<스퍼터링 공정> <열처리 400°C>



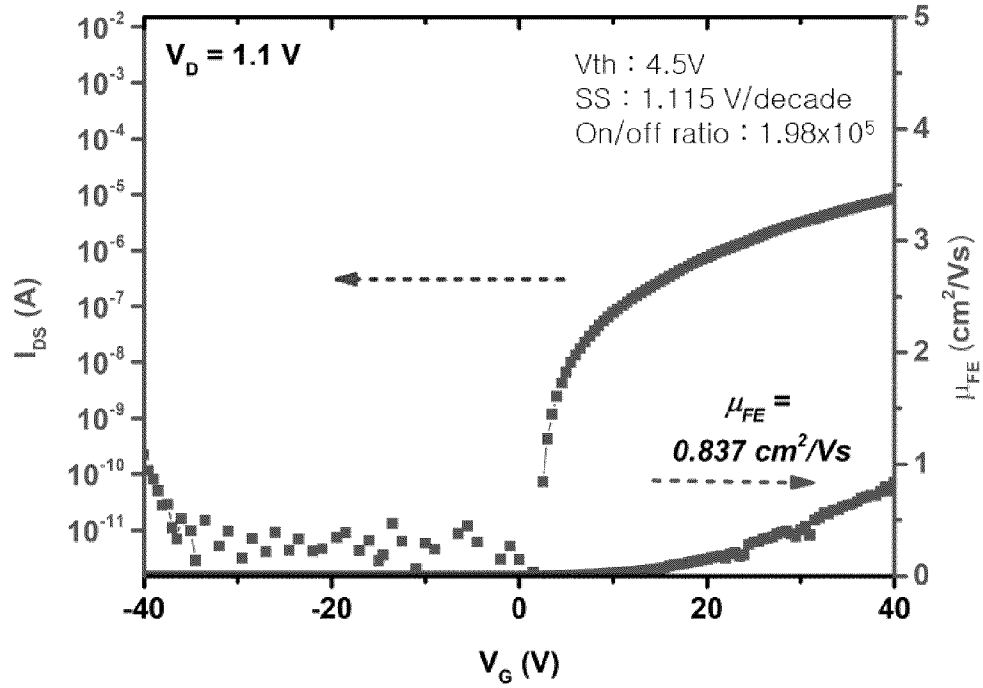
[도15c]

<스퍼터링 공정> <열처리 600°C>



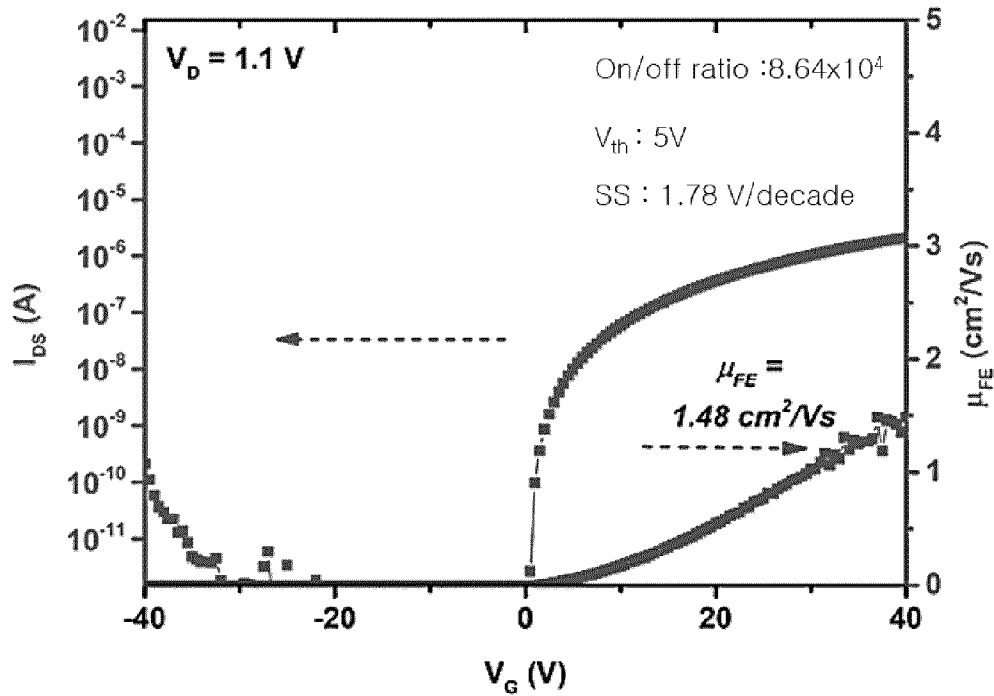
[도15d]

<스퍼터링 공정> <열처리 800°C>



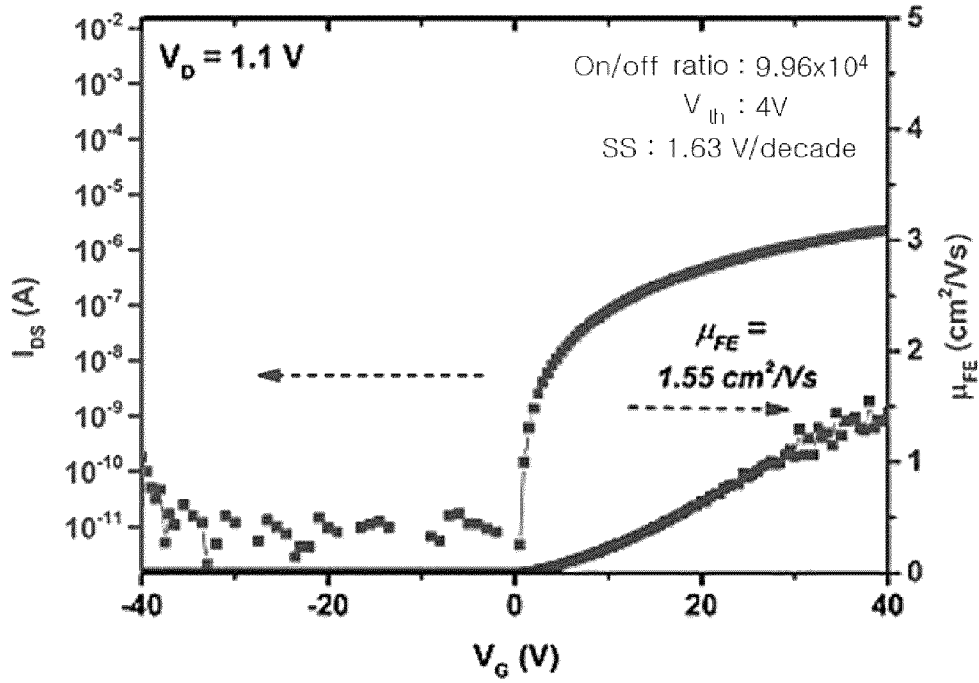
[도16a]

<스퍼터링 공정> <두께 15 nm>



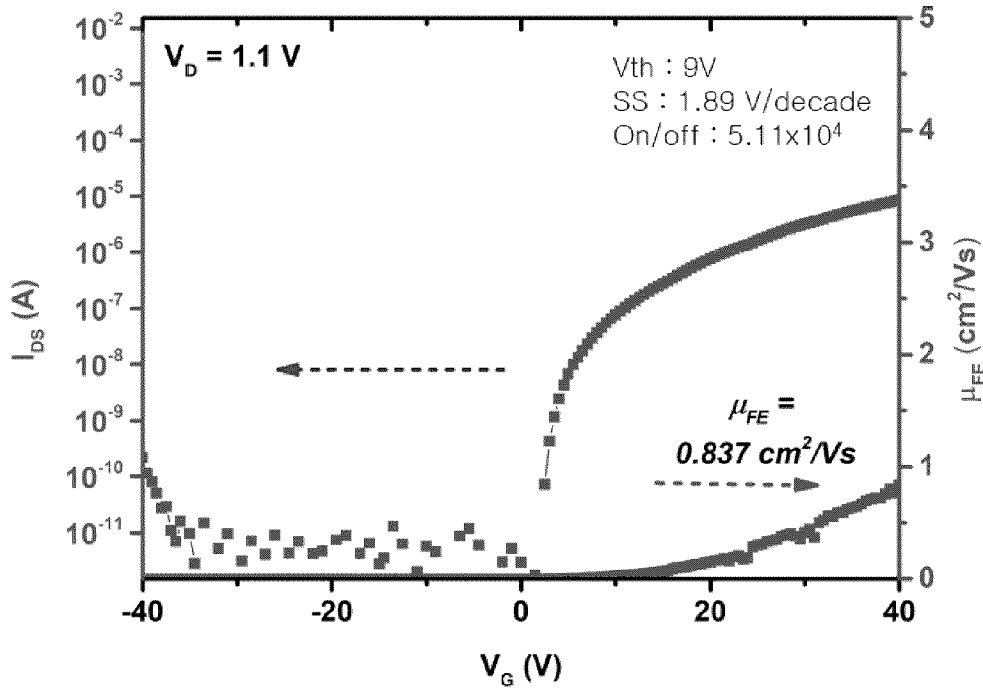
[도16b]

<스퍼터링 공정> <두께 30 nm>



[도16c]

<스퍼터링 공정> <두께 45 nm>



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2022/018899

A. CLASSIFICATION OF SUBJECT MATTER H01L 29/786(2006.01)i; H01L 21/02(2006.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L 29/786(2006.01); C23C 14/08(2006.01); G02F 1/1333(2006.01); G02F 1/1368(2006.01); H01L 21/336(2006.01); H01L 27/32(2006.01); H01L 33/28(2010.01); H01L 33/42(2010.01); H01L 51/00(2006.01)		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models: IPC as above Japanese utility models and applications for utility models: IPC as above		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS (KIPO internal) & keywords: 산화물(oxide), 반도체(semiconductor), 알루미늄(aluminum), 안티모니(antimony), 박막트랜지스터(TFT, thin film transistor)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 2013-074046 A (PANASONIC CORP.) 22 April 2013 (2013-04-22) See paragraphs [0044]-[0048].	1-5 17-20 6-16
Y	KR 10-2020-0014275 A (TOPPAN PRINTING CO., LTD.) 10 February 2020 (2020-02-10) See paragraphs [0048]-[0119] and figure 3.	17-20
A	KR 10-2019-0051504 A (LG DISPLAY CO., LTD.) 15 May 2019 (2019-05-15) See entire document.	1-20
A	KR 10-2018-0126594 A (TOPPAN PRINTING CO., LTD.) 27 November 2018 (2018-11-27) See entire document.	1-20
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 27 February 2023		Date of mailing of the international search report 02 March 2023
Name and mailing address of the ISA/KR Korean Intellectual Property Office Government Complex-Daejeon Building 4, 189 Cheongsaro, Seo-gu, Daejeon 35208 Facsimile No. +82-42-481-8578		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2022/018899

C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 10-2012-0050513 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 18 May 2012 (2012-05-18) See entire document.	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2022/018899

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
JP	2013-074046	A	22 April 2013	None			
KR	10-2020-0014275	A	10 February 2020	CN	110651370	A	03 January 2020
				JP	6451868	B1	16 January 2019
				WO	2018-225114	A1	13 December 2018
KR	10-2019-0051504	A	15 May 2019	None			
KR	10-2018-0126594	A	27 November 2018	CN	109073925	A	21 December 2018
				CN	109073925	B	01 October 2021
				JP	6252689	B1	27 December 2017
				WO	2017-195339	A1	16 November 2017
KR	10-2012-0050513	A	18 May 2012	CN	102598283	A	18 July 2012
				CN	102598283	B	18 May 2016
				CN	103151387	A	12 June 2013
				CN	105810753	A	27 July 2016
				JP	2011-077515	A	14 April 2011
				JP	2012-147013	A	02 August 2012
				JP	2013-149982	A	01 August 2013
				JP	2015-195392	A	05 November 2015
				JP	2017-098586	A	01 June 2017
				JP	2018-148236	A	20 September 2018
				JP	2019-186567	A	24 October 2019
				JP	2021-052191	A	01 April 2021
				JP	2022-036112	A	04 March 2022
				JP	4967053	B2	04 July 2012
				JP	5205529	B2	05 June 2013
				JP	5775891	B2	09 September 2015
				JP	6097343	B2	15 March 2017
				JP	6359702	B2	18 July 2018
				JP	6553773	B2	31 July 2019
				JP	6802330	B2	16 December 2020
				JP	6994553	B2	14 January 2022
				KR	10-1269812	B1	30 May 2013
				KR	10-2013-0032916	A	02 April 2013
				TW	201126721	A	01 August 2011
				TW	201334195	A	16 August 2013
				TW	201628201	A	01 August 2016
				TW	1418040	B	01 December 2013
				TW	1539604	B	21 June 2016
				TW	1604617	B	01 November 2017
				US	2011-0057188	A1	10 March 2011
				US	2013-0228782	A1	05 September 2013
				US	2015-0187955	A1	02 July 2015
				US	8324620	B2	04 December 2012
				US	8431926	B2	30 April 2013
				US	8541780	B2	24 September 2013
				US	9130041	B2	08 September 2015
				US	9537012	B2	03 January 2017
				WO	2011-027723	A1	10 March 2011

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H01L 29/786(2006.01)i; H01L 21/02(2006.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H01L 29/786(2006.01); C23C 14/08(2006.01); G02F 1/1333(2006.01); G02F 1/1368(2006.01); H01L 21/336(2006.01); H01L 27/32(2006.01); H01L 33/28(2010.01); H01L 33/42(2010.01); H01L 51/00(2006.01) 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 산화물(oxide), 반도체(semiconductor), 알루미늄(aluminum), 안티모니(antimony), 박막트랜지스터(TFT, thin film transistor)		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	JP 2013-074046 A (PANASONIC CORP.) 2013.04.22 단락 [0044]-[0048]	1-5
Y		17-20
A		6-16
Y	KR 10-2020-0014275 A (도판 인사츠 가부시카가이샤) 2020.02.10 단락 [0048]-[0119] 및 도면 3	17-20
A	KR 10-2019-0051504 A (엔지디스플레이 주식회사) 2019.05.15 전체 문헌	1-20
A	KR 10-2018-0126594 A (도판 인사츠 가부시카가이샤) 2018.11.27 전체 문헌	1-20
A	KR 10-2012-0050513 A (가부시카가이샤 한도오따이 에네루기 켄큐쇼) 2012.05.18 전체 문헌	1-20
<input type="checkbox"/> 추가 문헌이 C(계속)에 기재되어 있습니다. <input checked="" type="checkbox"/> 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “D” 본 국제출원에서 출원인이 인용한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일	국제조사보고서 발송일	
2023년02월27일 (27.02.2023)	2023년03월02일 (02.03.2023)	
ISA/KR의 명칭 및 우편주소	심사관	
대한민국 특허청 (35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사)	김연경	
팩스 번호 +82-42-481-8578	전화번호 +82-42-481-3325	

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
JP 2013-074046 A	2013/04/22	없음	
KR 10-2020-0014275 A	2020/02/10	CN 110651370 A JP 6451868 B1 WO 2018-225114 A1	2020/01/03 2019/01/16 2018/12/13
KR 10-2019-0051504 A	2019/05/15	없음	
KR 10-2018-0126594 A	2018/11/27	CN 109073925 A CN 109073925 B JP 6252689 B1 WO 2017-195339 A1	2018/12/21 2021/10/01 2017/12/27 2017/11/16
KR 10-2012-0050513 A	2012/05/18	CN 102598283 A CN 102598283 B CN 103151387 A CN 105810753 A JP 2011-077515 A JP 2012-147013 A JP 2013-149982 A JP 2015-195392 A JP 2017-098586 A JP 2018-148236 A JP 2019-186567 A JP 2021-052191 A JP 2022-036112 A JP 4967053 B2 JP 5205529 B2 JP 5775891 B2 JP 6097343 B2 JP 6359702 B2 JP 6553773 B2 JP 6802330 B2 JP 6994553 B2 KR 10-1269812 B1 KR 10-2013-0032916 A TW 201126721 A TW 201334195 A TW 201628201 A TW I418040 B TW I539604 B TW I604617 B US 2011-0057188 A1 US 2013-0228782 A1 US 2015-0187955 A1 US 8324620 B2 US 8431926 B2 US 8541780 B2 US 9130041 B2 US 9537012 B2 WO 2011-027723 A1	2012/07/18 2016/05/18 2013/06/12 2016/07/27 2011/04/14 2012/08/02 2013/08/01 2015/11/05 2017/06/01 2018/09/20 2019/10/24 2021/04/01 2022/03/04 2012/07/04 2013/06/05 2015/09/09 2017/03/15 2018/07/18 2019/07/31 2020/12/16 2022/01/14 2013/05/30 2013/04/02 2011/08/01 2013/08/16 2016/08/01 2013/12/01 2016/06/21 2017/11/01 2011/03/10 2013/09/05 2015/07/02 2012/12/04 2013/04/30 2013/09/24 2015/09/08 2017/01/03 2011/03/10