



(12)发明专利申请

(10)申请公布号 CN 108646477 A

(43)申请公布日 2018. 10. 12

(21)申请号 201810260555.8

(22)申请日 2018.03.27

(71)申请人 上海中航光电子有限公司

地址 201100 上海市闵行区华宁路3388号

(72)发明人 王昕海 金慧俊 秦丹丹 费日锂 谢影

(74)专利代理机构 北京晟睿智杰知识产权代理
事务所(特殊普通合伙)
11603

代理人 于淼

(51)Int.Cl.

G02F 1/1362(2006.01)

H01L 27/32(2006.01)

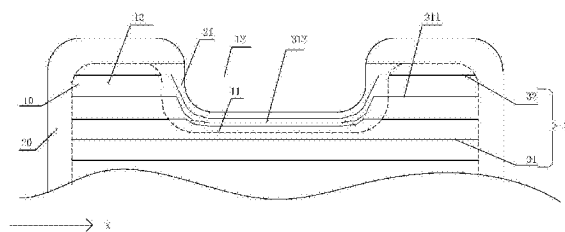
权利要求书2页 说明书7页 附图9页

(54)发明名称

阵列基板、显示面板和显示装置

(57)摘要

本发明公开了一种阵列基板、显示面板和显示装置,包括:显示区和非显示区,显示区包括第一边缘,第一边缘向显示区内部凹陷形成显示缺口部和至少一个显示凸起部,非显示区包括第一非显示区;阵列基板还包括多条栅极线,栅极线包括多条常规栅极线和至少一条异形栅极线;常规栅极线位于显示区;异形栅极线包括电连接的第一走线部和第二走线部,第一走线部位于显示凸起部,第二走线部位于第一非显示区;第一走线部的线宽与常规栅极线的线宽相同,第二走线部的线宽小于第一走线部的线宽。通过异形栅极线中第二走线部的线宽小于第一走线部的线宽,使得常规栅极线和异形栅极线的负载电容相同,改善了显示面板均一性的效果,提升了显示面板的显示效果。



1. 一种阵列基板,其特征在于,包括显示区和围绕所述显示区的非显示区,所述显示区包括第一边缘,所述第一边缘向所述显示区内部凹陷形成显示缺口部和至少一个显示凸起部,所述非显示区包括第一非显示区,所述第一非显示区与所述第一边缘相邻;

所述阵列基板还包括多条栅极线,所述栅极线包括多条常规栅极线和至少一条异形栅极线;其中,

所述常规栅极线位于所述显示区,沿第一方向延伸;

所述异形栅极线包括电连接的第一走线部和第二走线部,所述第一走线部位于所述显示凸起部,沿所述第一方向延伸,所述第二走线部位于所述第一非显示区;

所述第一走线部的线宽和所述常规栅极线的线宽相同,所述第二走线部的线宽小于所述第一走线部的线宽。

2. 根据权利要求1所述的阵列基板,其特征在于,

所述阵列基板包括多条所述异形栅极线;

多条所述异形栅极线包括至少一条第一异形栅极线和至少一条第二异形栅极线;

所述第一异形栅极线的第一走线部的长度小于所述第二异形栅极线的第一走线部的长度;

所述第一异形栅极线的第二走线部的线宽小于所述第二异形栅极线的第二走线部的线宽。

3. 根据权利要求2所述的阵列基板,其特征在于,

所述第二异形栅极线的第二走线部的线宽为 $4\mu\text{m}$,所述第一异形栅极线的第二走线部的线宽为 $3\sim 3.5\mu\text{m}$ 。

4. 根据权利要求1所述的阵列基板,其特征在于,

所述阵列基板还包括多条信号线,所述信号线沿第二方向延伸,其中,所述第一方向和所述第二方向交叉;

所述信号线包括多条第一信号线和至少一条第二信号线;其中,所述第一信号线位于所述显示区,所述第二信号线包括第一子部和第二子部,所述第一子部位于所述显示区,所述第二子部位于所述第一非显示区;

所述第一信号线的线宽和所述第一子部的线宽相同,所述第二子部的线宽大于所述第一子部的线宽。

5. 根据权利要求4所述的阵列基板,其特征在于,

所述第一信号线和所有所述栅极线的交叠面积之和为 S_1 ,所述第二信号线和所有所述栅极线的交叠面积之和为 S_2 ,其中, $S_1 = S_2$ 。

6. 根据权利要求4所述的阵列基板,其特征在于,

所述第二子部的线宽为 D ,所述第一子部的线宽为 d ;其中,

$D - d \geq 0.5\mu\text{m}$, $D > d > 0$ 。

7. 根据权利要求4所述的阵列基板,其特征在于,

所述第二信号线还包括至少一个导电部,位于所述第一非显示区,所述导电部和所述第二子部电连接;在垂直于所述阵列基板的的方向上,所述导电部和所述第二走线部交叠。

8. 根据权利要求7所述的阵列基板,其特征在于,

所述导电部沿着与其交叠的所述第二走线部的延伸方向延伸。

9. 根据权利要求7所述的阵列基板,其特征在于,
所述导电部的材料和所述第二子部的材料相同且同层设置。
10. 根据权利要求4所述的阵列基板,其特征在于,
所述信号线包括数据线和/或触控线。
11. 根据权利要求1所述的阵列基板,其特征在于,
所述阵列基板包括第二边缘,所述第二边缘朝向所述阵列基板内部凹陷使所述阵列基板形成缺口部和凸起部;
所述第二边缘和所述第一边缘位于所述显示区的同一侧。
12. 一种显示面板,其特征在于,包括根据权利要求1-11任一项所述的阵列基板。
13. 一种显示装置,其特征在于,包括权利要求12所述的显示面板。

阵列基板、显示面板和显示装置

技术领域

[0001] 本发明涉及显示技术领域,更具体地,涉及一种阵列基板、显示装置和显示面板。

背景技术

[0002] 在生产和生活中,人们需要越来越多地利用丰富的视觉信息,因而显示技术在当今人类社会中扮演着非常重要的角色。

[0003] 随着科学技术的发展,显示技术正在朝着窄边框化和全面显示的方向快速迈进。现有技术提供的一种显示面板中,显示区是非矩形的,沿着栅极线的延伸方向、显示区的宽度不是均一的,则显示面板中栅极线在显示区中会出现长度的差异,从而相应的负载电容存在差异。栅极线的负载电容会影响信号传递的时间,从而导致不同长度的栅极线之间存在不同的信号延迟时间,而信号延迟时间不一样会导致画面品质降低。

发明内容

[0004] 有鉴于此,本发明提供了一种阵列基板、显示装置和显示面板。

[0005] 第一方面,本发明实施例提供一种阵列基板,包括显示区和围绕所述显示区的非显示区,所述显示区包括第一边缘,所述第一边缘向所述显示区内部凹陷形成显示缺口部和至少一个显示凸起部,所述非显示区包括第一非显示区,所述第一非显示区与所述第一边缘相邻;所述阵列基板还包括多条栅极线,所述栅极线包括多条常规栅极线和至少一条异形栅极线;其中,所述常规栅极线位于所述显示区,沿第一方向延伸;所述异形栅极线包括电连接的第一走线部和第二走线部,所述第一走线部位于所述显示凸起部,沿所述第一方向延伸,所述第二走线部位于所述第一非显示区;所述第一走线部的线宽和所述常规栅极线的线宽相同,所述第二走线部的线宽小于所述第一走线部的线宽。

[0006] 第二方面,本发明实施例提供了一种显示面板,包括阵列基板,其中阵列基板为本申请提供的阵列基板。

[0007] 第三方面,本发明实施例提供了一种显示装置,包括显示面板,其中显示面板为本申请提供的显示面板。

[0008] 与现有技术相比,本发明提供的,至少实现了如下的有益效果:

[0009] 异形栅极线中第二走线部的线宽小于第一走线部的线宽,即第二走线部的线宽小于常规栅极线的线宽,使得第二走线部的电阻增大,从而增大异形栅极线的负载电容,使得常规栅极线和异形栅极线的负载电容相同,改善了显示面板均一性的效果,提升了显示面板的显示效果。

[0010] 当然,实施本发明的任一产品必不特定需要同时达到以上所述的所有技术效果。

[0011] 通过以下参照附图对本发明的示例性实施例的详细描述,本发明的其它特征及其优点将会变得清楚。

附图说明

[0012] 被结合在说明书中并构成说明书的一部分的附图示出了本发明的实施例,并且连同其说明一起用于解释本发明的原理。

[0013] 图1是本发明实施例一种阵列基板的局部结构示意图;

[0014] 图2是本发明实施例另一种阵列基板的局部结构示意图;

[0015] 图3是图2中A部放大图;

[0016] 图4是本发明实施例又一种阵列基板的局部结构示意图;

[0017] 图5是本发明实施例又一种阵列基板中第二信号线的局部结构示意图;

[0018] 图6是本发明实施例又一种阵列基板的局部结构示意图;

[0019] 图7是图6中B部放大图;

[0020] 图8是本发明实施例又一种阵列基板的局部结构示意图;

[0021] 图9是本发明实施例又一种阵列基板的局部结构示意图。

具体实施方式

[0022] 现在将参照附图来详细描述本发明的各种示例性实施例。应注意到:除非另外具体说明,否则在这些实施例中阐述的部件和步骤的相对布置、数字表达式和数值不限制本发明的范围。

[0023] 以下对至少一个示例性实施例的描述实际上仅仅是说明性的,决不作为对本发明及其应用或使用的任何限制。

[0024] 对于相关领域普通技术人员已知的技术、方法和设备可能不作详细讨论,但在适当情况下,所述技术、方法和设备应当被视为说明书的一部分。

[0025] 在这里示出和讨论的所有例子中,任何具体值应被解释为仅仅是示例性的,而不是作为限制。因此,示例性实施例的其它例子可以具有不同的值。

[0026] 应注意到:相似的标号和字母在下面的附图中表示类似项,因此,一旦某一项在一个附图中被定义,则在随后的附图中不需要对其进行进一步讨论。

[0027] 图1是本发明实施例一种阵列基板的局部结构示意图,参见图1,本发明提供一种阵列基板,包括显示区10和围绕显示区10的非显示区20,显示区10包括第一边缘11,第一边缘11向显示区10内部凹陷形成显示缺口部12和至少一个显示凸起部13,非显示区20包括第一非显示区21,第一非显示区21与第一边缘11相邻;

[0028] 阵列基板还包括多条栅极线30,栅极线30包括多条常规栅极线31和至少一条异形栅极线32;其中,

[0029] 常规栅极线31位于显示区10,沿第一方向X延伸;

[0030] 异形栅极线32包括电连接的第一走线部311和第二走线部312,第一走线部311位于显示凸起部13,沿第一方向X延伸,第二走线部312位于第一非显示区21;

[0031] 第一走线部311的线宽和常规栅极线31的线宽相同,第二走线部312的线宽小于第一走线部311的线宽。

[0032] 具体的,继续参见图1,本实施例中提供了一种阵列基板,包括显示区10和非显示区20,显示区10包括第一边缘11,第一边缘11向显示区10内部凹陷形成显示缺口部12和两个显示凸起部13,且显示缺口部12位于两个显示凸起部13之间,图1只是示出了设置两个显示凸起部13的情况,此处并不限制设置两个显示凸起部13,非显示区20包括第一非显示区

21,第一非显示区21与第一边缘11相邻;

[0033] 还包括多条常规栅极线31和至少一条异形栅极线32,常规栅极线31在显示区10内,显示缺口部12和显示凸起部13的存在使得异形栅极线32中第二走线部312位于第一非显示区21内。

[0034] 阵列基板例如还包括多条数据线,所述多条数据线与栅极线交叉设置形成像素阵列,所述像素阵列例如包括多行多列像素单元,同列像素单元连接至同一条数据线,同行像素单元连接至同一条栅极线。

[0035] 异形栅极线32中第二走线部312位于第一非显示区21内,则异形栅极线32中只有第一走线部311位于显示区10内,当第二走线部312的线宽和常规栅极线31的线宽相同时,常规栅极线31的负载电容大于异形栅极线32的负载电容,导致常规栅极线31和异形栅极线32的充电延迟不同,造成显示面板在显示时会出现横纹甚至出现分屏的现象;异形栅极线32中第一走线部311的线宽和常规栅极线31的线宽相同,第二走线部312的线宽小于第一走线部311的线宽,即第二走线部312的线宽小于常规栅极线31的线宽,使得第二走线部312的电阻增大,从而增大异形栅极线32的负载电容,使得常规栅极线31和异形栅极线32的负载电容相同,改善了显示面板均一性的效果,提升了显示面板的显示效果。

[0036] 图2是本发明实施例另一种阵列基板的局部结构示意图,图3是图2中A部放大图,结合图2和图3,可选的,其中:

[0037] 阵列基板包括多条异形栅极线32;

[0038] 多条异形栅极线32包括至少一条第一异形栅极线321和至少一条第二异形栅极线322;

[0039] 第一异形栅极线321的第一走线部311(a)的长度小于第二异形栅极线322的第一走线部311(b)的长度;

[0040] 第一异形栅极线321的第二走线部312(a)的线宽小于第二异形栅极线322的第二走线部312(b)的线宽。

[0041] 具体的,继续参见图2,第一异形栅极线321和第二异形栅极线322均为异形栅极线32,图2只是示出了设置两条第一异形栅极线321和一条第二异形栅极线322的情况,此处并不限制设置两条第一异形栅极线321和一条第二异形栅极线322,第一异形栅极线321的第一走线部311(a)和第二异形栅极线322的第一走线部311(b)位于显示凸起部13,沿第一方向X延伸,且第一异形栅极线321的第一走线部311(a)的长度小于第二异形栅极线322的第一走线部311(b)的长度,第一异形栅极线321的第二走线部312(a)和第二异形栅极线322的第二走线部312(b)位于第一非显示区21,且第一异形栅极线321的第一走线部311(a)的线宽和第二异形栅极线322的第一走线部311(b)的线宽相同,第一异形栅极线321的第二走线部312(a)的线宽小于第二异形栅极线322的第二走线部312(b)的线宽。

[0042] 第一异形栅极线321的第一走线部311(a)的长度小于第二异形栅极线322的第一走线部311(b)的长度,且两者的线宽相同,当第二走线部312(a)和第二走线部312(b)的线宽相同时,则第一异形栅极线321的负载电容小于第二异形栅极线322的负载电容,导致第一异形栅极线321和第二异形栅极线322的充电延迟不同,造成显示面板在显示时会出现横纹甚至出现分屏的现象;第一异形栅极线321的第二走线部312(a)的线宽小于第二异形栅极线322的第二走线部312(b)的线宽,且第二走线部312(a)和第二走线部312(b)的线宽均

小于常规栅极线31的线宽,从而第二走线部312(a)的电阻大于第二走线部312(b)的电阻,第一异形栅极线321和第二异形栅极线322的负载电容相同,改善了显示面板均一性的效果,提升了显示面板的显示效果。

[0043] 继续参见图3,本实施例提供又一种阵列基板,可选的,其中:

[0044] 第二异形栅极线322的第二走线部312(b)的线宽为 $4\mu\text{m}$,第一异形栅极线321的第二走线部312(a)的线宽为 $3\sim 3.5\mu\text{m}$ 。

[0045] 具体的继续参见图3,第一异形栅极线321的第二走线部312(a)的线宽小于第二异形栅极线322的第二走线部312(b)的线宽,较佳的,第二异形栅极线322的第二走线部312(b)的线宽为 d_2 , d_2 可以为 $4\mu\text{m}$,第一异形栅极线321的第二走线部312(a)的线宽为 d_1 , d_1 可以为 $3\sim 3.5\mu\text{m}$ 。

[0046] 图4是本发明实施例又一种阵列基板的局部结构示意图,参见图4,可选的,其中:

[0047] 阵列基板还包括多条信号线40,信号线40沿第二方向Y延伸,其中,第一方向X和第二方向Y交叉;

[0048] 信号线40包括多条第一信号线41和至少一条第二信号线42;其中,第一信号线41位于显示区10,第二信号线42包括第一子部421和第二子部422,第一子部421位于显示区10,第二子部422位于第一非显示区21;

[0049] 第一信号线41的线宽和第一子部421的线宽相同,第二子部422的线宽大于第一子部421的线宽。

[0050] 具体的,继续参见图4,本实施例提供又一种阵列基板,包括显示区10和非显示区20,非显示区20包括第一非显示区21,阵列基板还包括常规栅极线31和异形栅极线32,常规栅极线31在显示区10内,显示缺口部12和显示凸起部13的存在使得异形栅极线32中第二走线部312位于第一非显示区21内,第一非显示区21内的第二走线部312的线宽小于显示凸起部13内第一走线部311的线宽,阵列基板还包括多条信号线40,信号线40包括多条第一信号线41和至少一条第二信号线42,第一信号线41位于显示区10,第二信号线42包括第一子部421和第二子部422,第一子部421位于显示区10,第二子部422位于第一非显示区21,信号线40沿第二方向Y延伸,第一方向X和第二方向Y交叉,即栅极线30和信号线40相交叉,图4中只是示出了第一方向X和第二方向Y相垂直的情况,此处并不限制第一方向X和第二方向Y相垂直。

[0051] 由于第一非显示区21内的第二走线部312的线宽小于显示凸起部13内第一走线部311的线宽,当第二信号线42中第一子部421的线宽和第二子部422的线宽与第一信号线41的线宽均相同时,第二子部422和第二走线部312之间的相交叠处的面积小于第一信号线41和第一走线部311之间的相交叠处的面积,第二子部422和第二走线部312之间的相交叠处的负载电容小于第一信号线41和第一走线部311之间的相交叠处的负载电容,从而第二信号线42的负载电容小于第一信号线41的负载电容,会造成显示面板竖向显示不均的问题;第二信号线42中第二子部422的线宽大于第一子部421的线宽,增大了第二信号线42中第二子部422的负载电容,从而增大了第二信号线42的负载电容,使其和第一信号线41的负载电容保持一致,避免了显示面板出现竖向显示不均的问题,改善了显示面板均一性的效果,提升了显示面板的显示效果。

[0052] 继续参见图4,本实施例提供又一种阵列基板,可选的,其中:

[0053] 第一信号线41和所有栅极线30的交叠面积之和为S1,第二信号线42和所有栅极线30的交叠面积之和为S2,其中, $S1 = S2$ 。

[0054] 具体的,继续参见图4,第一信号线41和所有栅极线30的交叠面积之和为第一信号线41和与其相交的所有常规栅极线31、所有第一走线部311的交叠面积之和;第二信号线42和所有栅极线30的交叠面积之和包括第二信号线42中第一子部421和与其相交的所有常规栅极线31的交叠面积之和、第二信号线42中第二子部422和与其相交的所有第二走线部312的交叠面积之和;第一信号线41和所有栅极线30的交叠面积之和与第二信号线42和所有栅极线30的交叠面积之和相同,则第一信号线41和第二信号线42的负载电容相同。

[0055] 图5是本发明实施例又一种阵列基板中第二信号线的局部结构示意图,结合图4和图5,可选的,其中:

[0056] 第二子部422的线宽为D,第一子部421的线宽为d;其中,

[0057] $D - d \geq 0.5 \mu\text{m}$, $D > d > 0$ 。

[0058] 具体的,继续参见图4和图5,第一非显示区21内的第二走线部312的线宽小于显示凸起部13内第一走线部311的线宽,第二信号线42中第二子部422的线宽大于第一子部421的线宽,增大了第二信号线42的负载电容,使其和第一信号线41的负载电容保持一致,避免了显示面板出现竖向显示不均的问题,改善了显示面板均一性的效果,提升了显示面板的显示效果,较佳的,第二信号线42中第二子部422的线宽比第一子部421的线宽加宽至少 $0.5 \mu\text{m}$ 。

[0059] 图6是本发明实施例又一种阵列基板的局部结构示意图,图7是图6中B部放大图,结合图6和图7,可选的,其中:

[0060] 第二信号线42还包括至少一个导电部423,位于第一非显示区21,导电部423和第二子部422电连接;在垂直于阵列基板的方向上,导电部423和第二走线部312交叠。

[0061] 具体的,继续参见图6,由于第一非显示区21内的第二走线部312的线宽小于显示凸起部13内第一走线部311的线宽,为了使第二信号线42的负载电容和第一信号线41的负载电容保持一致,第二信号线42中第二子部422的线宽大于第一子部421的线宽,在实际生产中,第二信号线42中第二子部422的线宽和第一子部421的线宽相差值相差过大会增加生产工艺的难度,第二信号线42中第二子部422的线宽和第一子部421的线宽相差值相差过小使得对第二信号线42的负载电容的补偿过小,第二信号线42的负载电容小于第一信号线41的负载电容;第二信号线42还包括导电部423,图4中只是示出了第二信号线42包括三个导电部423的情况,此处并不限制第二信号线42包括三个导电部423,导电部423和第二子部422电连接,且其和第二走线部312交叠,通过导电部423和第二走线部312的交叠对第二信号线42中第二子部422的负载电容进行补偿,从而增加了第二信号线42的负载电容,使其和第一信号线41的负载电容保持一致,避免了显示面板出现竖向显示不均的问题,改善了显示面板均一性的效果,提升了显示面板的显示效果。

[0062] 图8是本发明实施例又一种阵列基板的局部结构示意图,结合图6和图8,可选的,其中:

[0063] 导电部423沿着与其交叠的第二走线部312的延伸方向延伸。

[0064] 具体的,继续参见图6,第二信号线42还包括导电部423,位于第一非显示区21,导电部423和第二子部422电连接;在垂直于阵列基板的方向上,导电部423和第二走线部312

交叠,且导电部423沿着与其交叠的第二走线部312的延伸方向延伸。

[0065] 导电部423沿着与其交叠的第二走线部312的延伸方向延伸,则相应的,导电部423和第二走线部312的交叠面积最大化,从而,通过导电部423最大化的增大第二信号线42中第二子部422的负载电容,有效减小第二信号线42中第二子部422的线宽和第一子部421的线宽的相差值,减小第二信号线42的生产工艺的难度。

[0066] 继续参见图8,第一异形栅极线321和第二异形栅极线322均为异形栅极线32,第一异形栅极线321的第二走线部312(a)和第二异形栅极线322的第二走线部312(b)位于第一非显示区21,第一异形栅极线321的第二走线部312(a)的线宽小于第二异形栅极线322的第二走线部312(b)的线宽,第二信号线42中的第二子部422和第二走线部312(a)的交叠面积小于其和第二走线部312(b)的交叠面积,从而影响第二信号线42中第二子部422的负载电容的调整,设置和第二走线部312(a)相交处的导电部423的长度大于和第二走线部312(b)相交处的导电部423的长度,使得第二信号线42中的第二子部422和第二走线部312(a)的交叠面积与其和第二走线部312(b)的交叠面积相同,通过设置导电部423的长度方便对第二信号线42的负载电容进行调整,在存在第一异形栅极线321的第二走线部312(a)的线宽小于第二异形栅极线322的第二走线部312(b)的线宽的情况下,第二信号线42的负载电容和第一信号线41的负载电容保持一致,避免了显示面板出现竖向显示不均的问题,改善了显示面板均一性的效果,提升了显示面板的显示效果。

[0067] 继续参见图6,可选的,其中:

[0068] 导电部423的材料和第二子部422的材料相同且同层设置。

[0069] 导电部423的材料和第二子部422的材料相同且两者同层设置,即导电部423和第二子部422可以在同一制造工艺中使用同一种材料制作形成,且两者均与第二走线部312相交叠,对第二信号线42的负载电容进行补偿。可以理解的是,导电部423的材料和具体的结构可以根据显示面板的具体设计需求进行设置,本发明实施例在此不再一一赘述。

[0070] 图9是本发明实施例又一种阵列基板的局部结构示意图,可选的,其中:

[0071] 信号线40包括数据线43和/或触控线44。

[0072] 该阵列基板可以内嵌触控结构,例如为自容式触控结构,公共电极复用为多个触控电极,所述多个触控电极分别通过触控线连接至外部驱动电路,实现触控功能。

[0073] 具体的,继续参见图9,本实施例提供又一种阵列基板,包括显示区10和非显示区20,非显示区20包括第一非显示区21,第一非显示区21内的第二走线部312的线宽小于显示凸起部13内第一走线部311的线宽,阵列基板还包括多条信号线40,信号线40包括数据线43和触控线44,信号线40中至少部分数据线43和至少部分触控线44包括第一子部421和第二子部422,第一子部421位于显示区10,第二子部422位于第一非显示区21,第二信号线42还包括至少一个导电部423,位于第一非显示区21,导电部423和第二子部422电连接,在垂直于阵列基板的方向上,导电部423和第二走线部312交叠。

[0074] 需要说明的是,本领域技术人员应该理解,本申请中的信号线40包括数据线43和/或触控线44,信号线40还可以包括其他引线,本申请对此不做限定,具体以实际情况而定。

[0075] 继续参见图4,本实施例提供有一种阵列基板,可选的,其中:

[0076] 还包括第二边缘50,第二边缘50朝向阵列基板内部凹陷使阵列基板形成缺口部60和凸起部70;

[0077] 第二边缘50和第一边缘11位于显示区10的同一侧。

[0078] 具体的,继续参见图4,阵列基板还包括第二边缘50,第二边缘50朝向阵列基板内部凹陷使阵列基板形成一个缺口部60和两个凸起部70,且缺口部60位于两个凸起部70之间,图4只是示出了设置两个凸起部70的情况,此处并不限制设置两个凸起部70。

[0079] 本发明实施例还提供一种显示面板,该显示面板包括如上所述的阵列基板。显示面板可以是液晶显示面板或有机发光显示面板,本申请对此不作限定,具体视情况而定。需要说明的是,本领域技术人员可以明白,本申请的显示面板除了包括阵列基板之外,还可以包括其它的一些公知的结构。

[0080] 本发明实施例还提供一种显示装置,该显示装置包括如上所述的显示面板,本申请的显示装置除了包括显示面板之外,还可以包括其它的一些公知的结构,为了不模糊本申请的重点,将不再对这些公知的结构进行进一步的描述。需要说明的是,本发明实施例提供的显示装置可以是手机、电脑、电视机、车载显示装置、电子书等具有显示功能的显示装置,本发明对此不作具体限制。

[0081] 通过上述实施例可知,本发明提供的阵列基板、显示面板和显示装置,至少实现了如下的有益效果:

[0082] 异形栅极线32中第二走线部312的线宽小于第一走线部311的线宽,即第二走线部312的线宽小于常规栅极线31的线宽,使得第二走线部312的电阻增大,从而增大异形栅极线32的负载电容,使得常规栅极线31和异形栅极线32的负载电容相同,改善了显示面板均一性的效果,提升了显示面板的显示效果。

[0083] 虽然已经通过例子对本发明的一些特定实施例进行了详细说明,但是本领域的技术人员应该理解,以上例子仅是为了进行说明,而不是为了限制本发明的范围。本领域的技术人员应该理解,可在不脱离本发明的范围和精神的情况下,对以上实施例进行修改。本发明的范围由所附权利要求来限定。

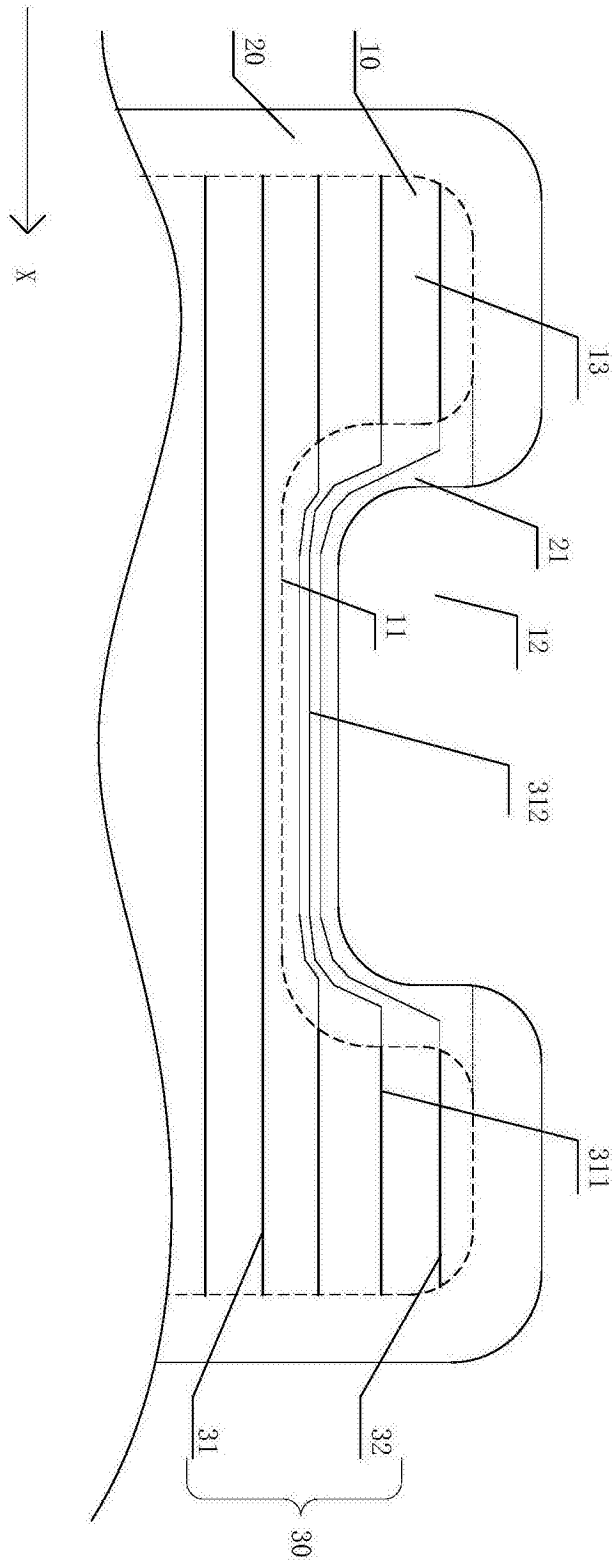


图1

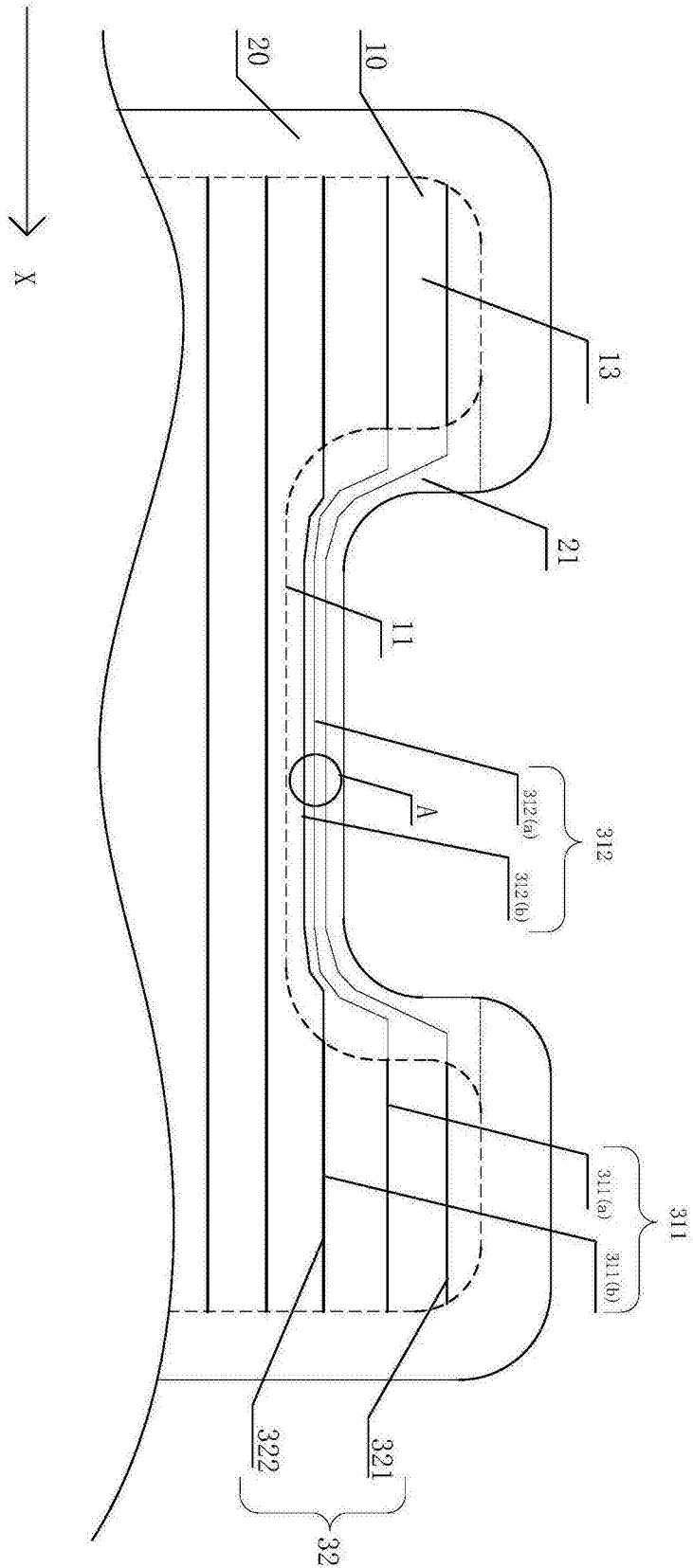


图2

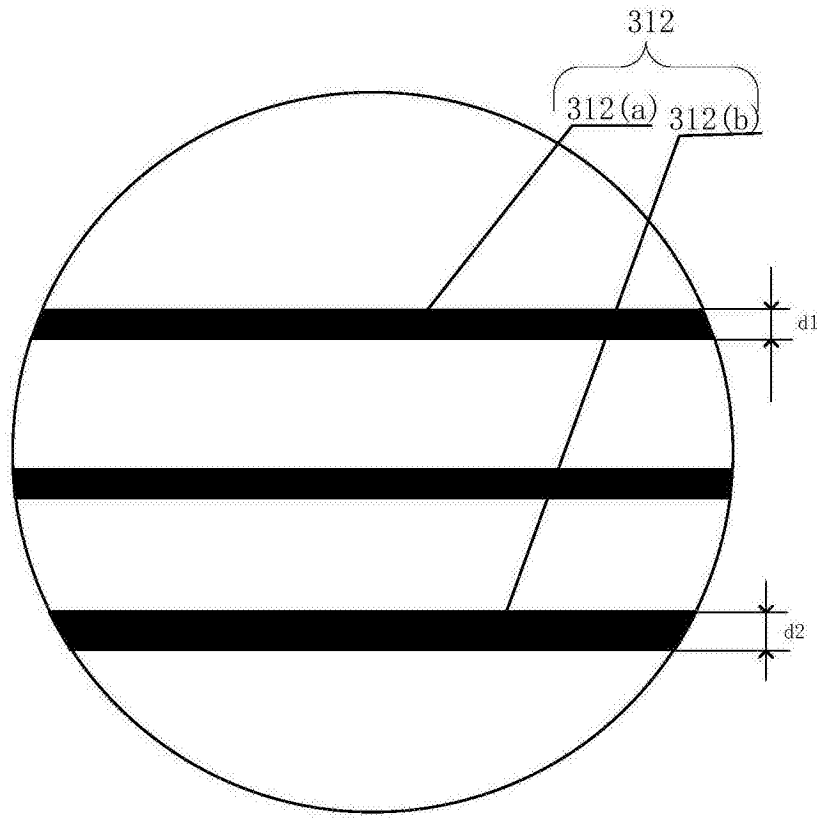


图3

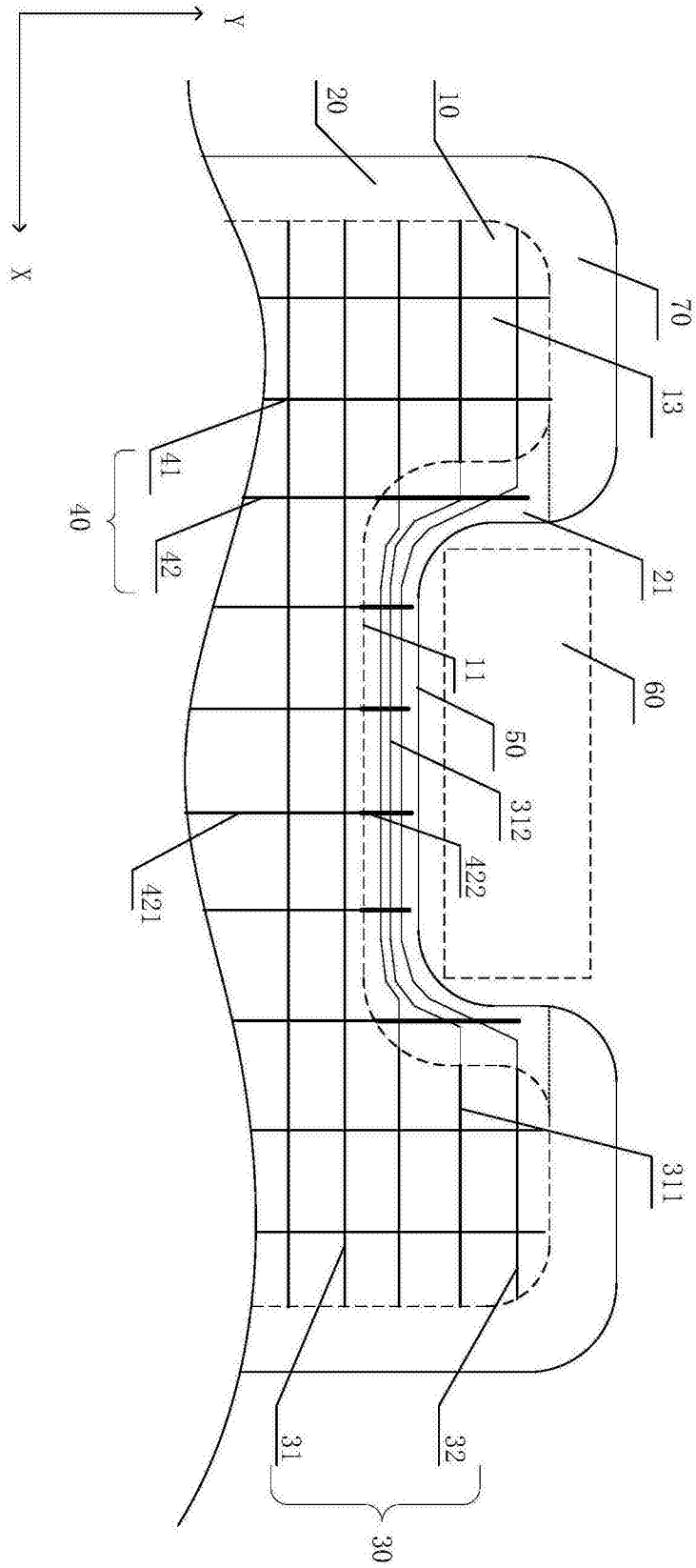


图4

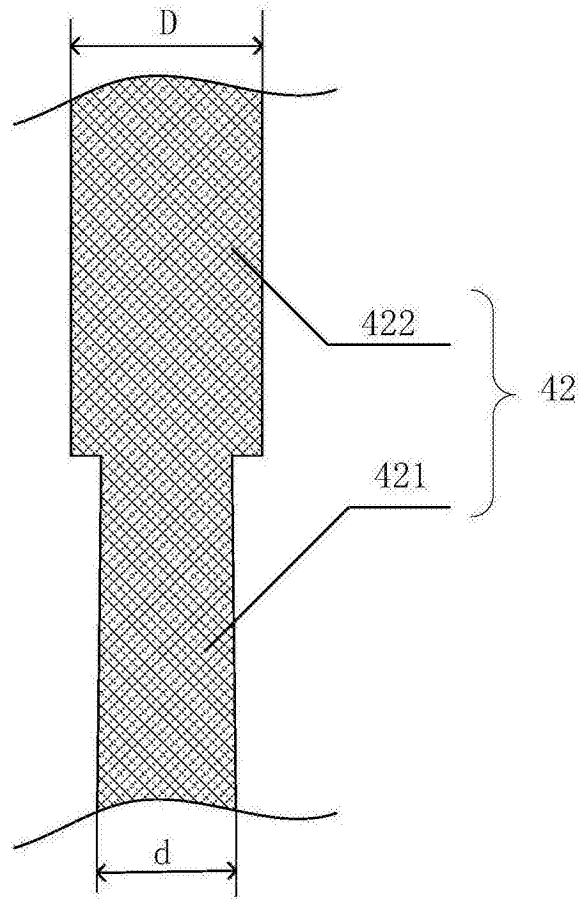


图5

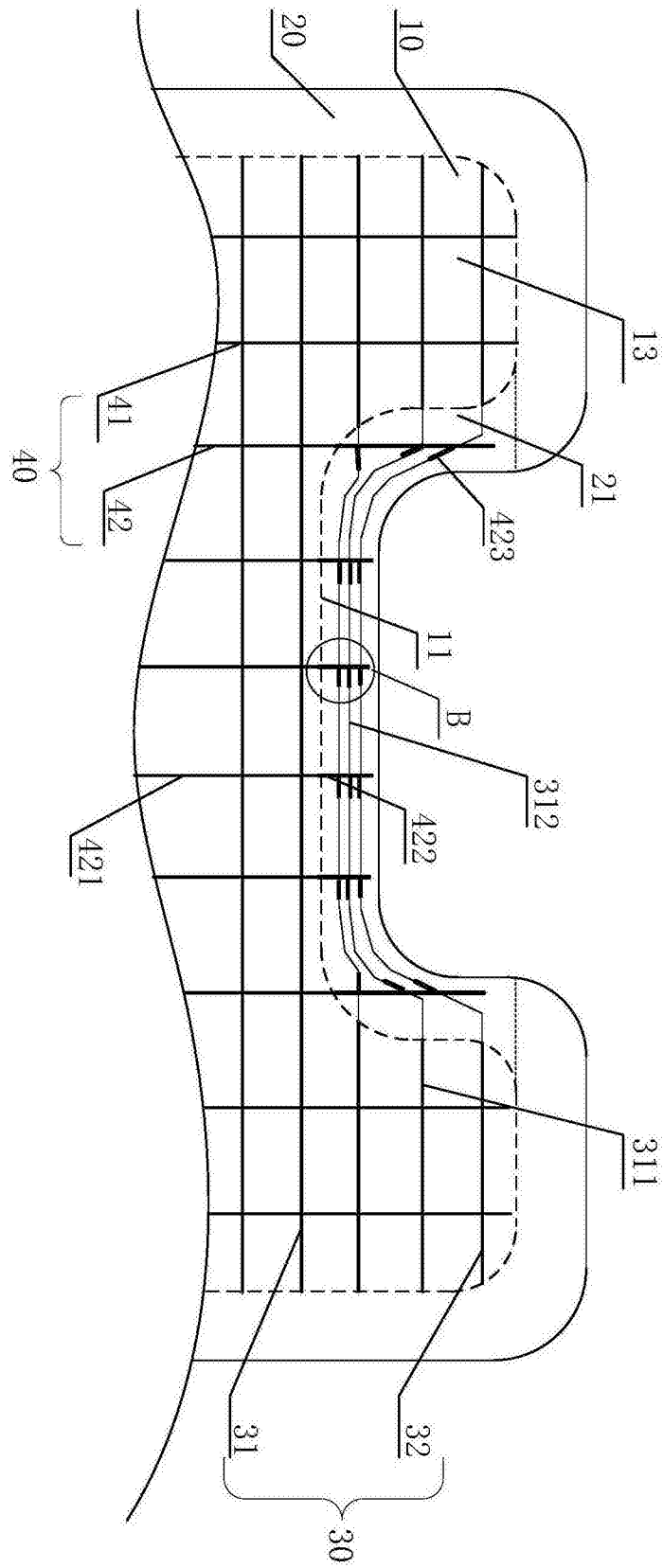


图6

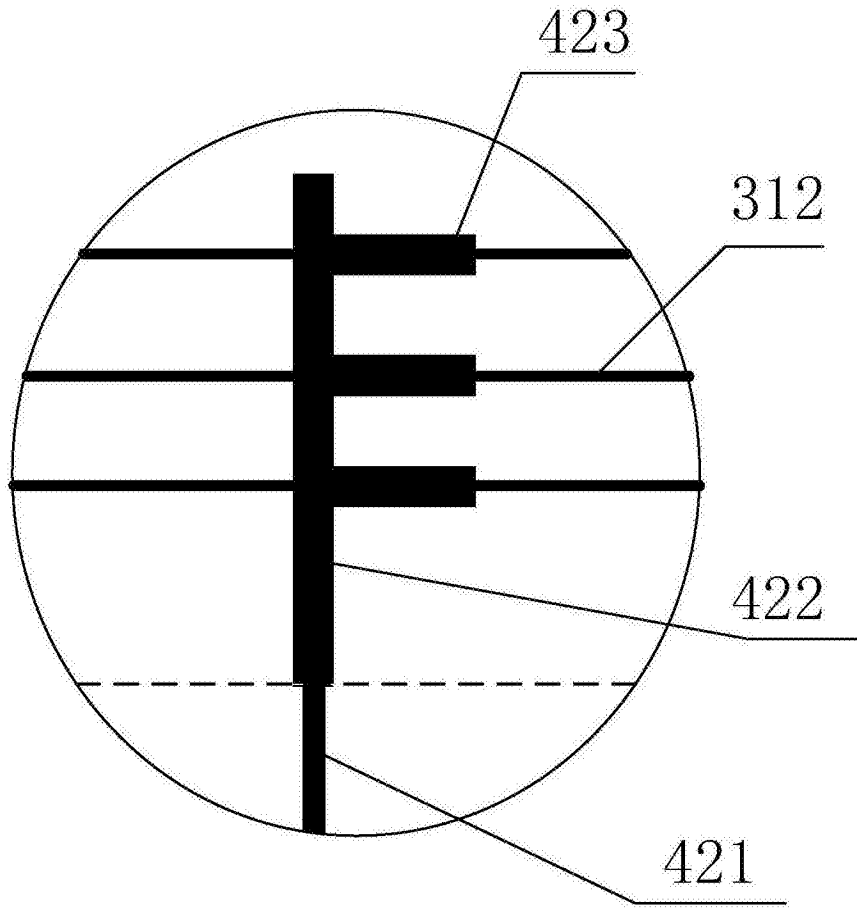


图7

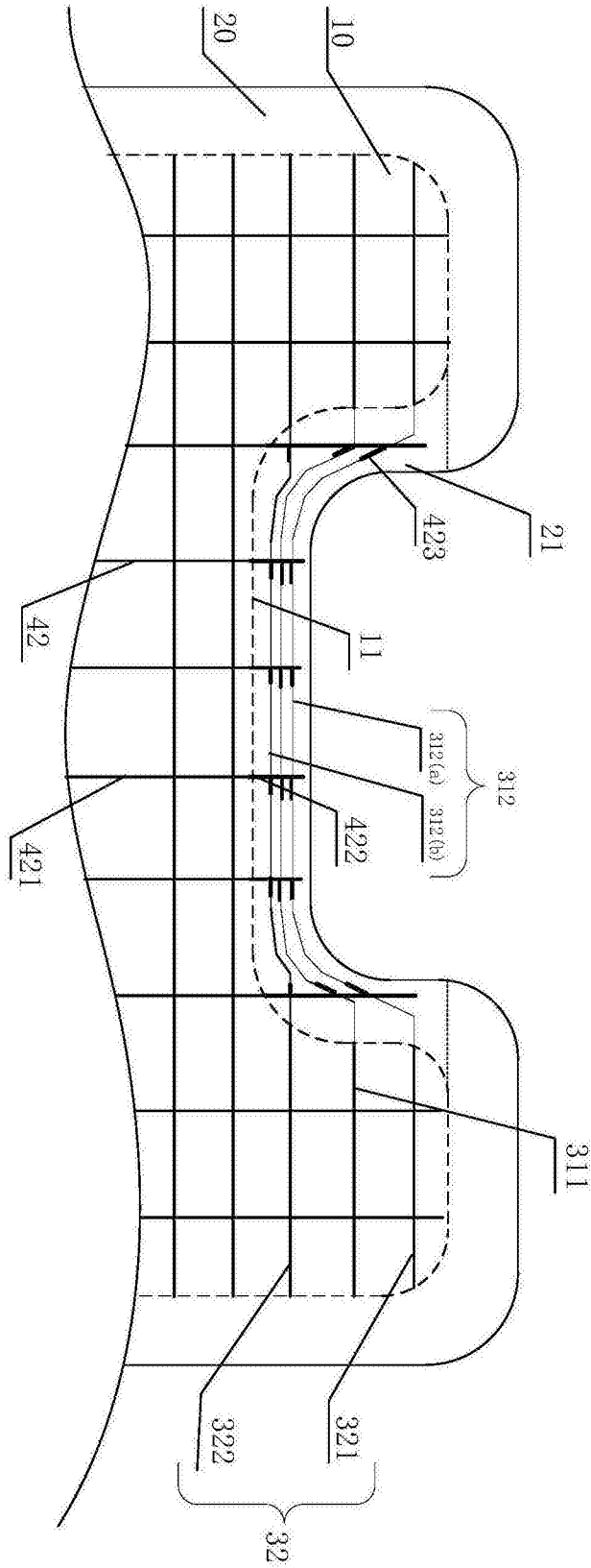


图8

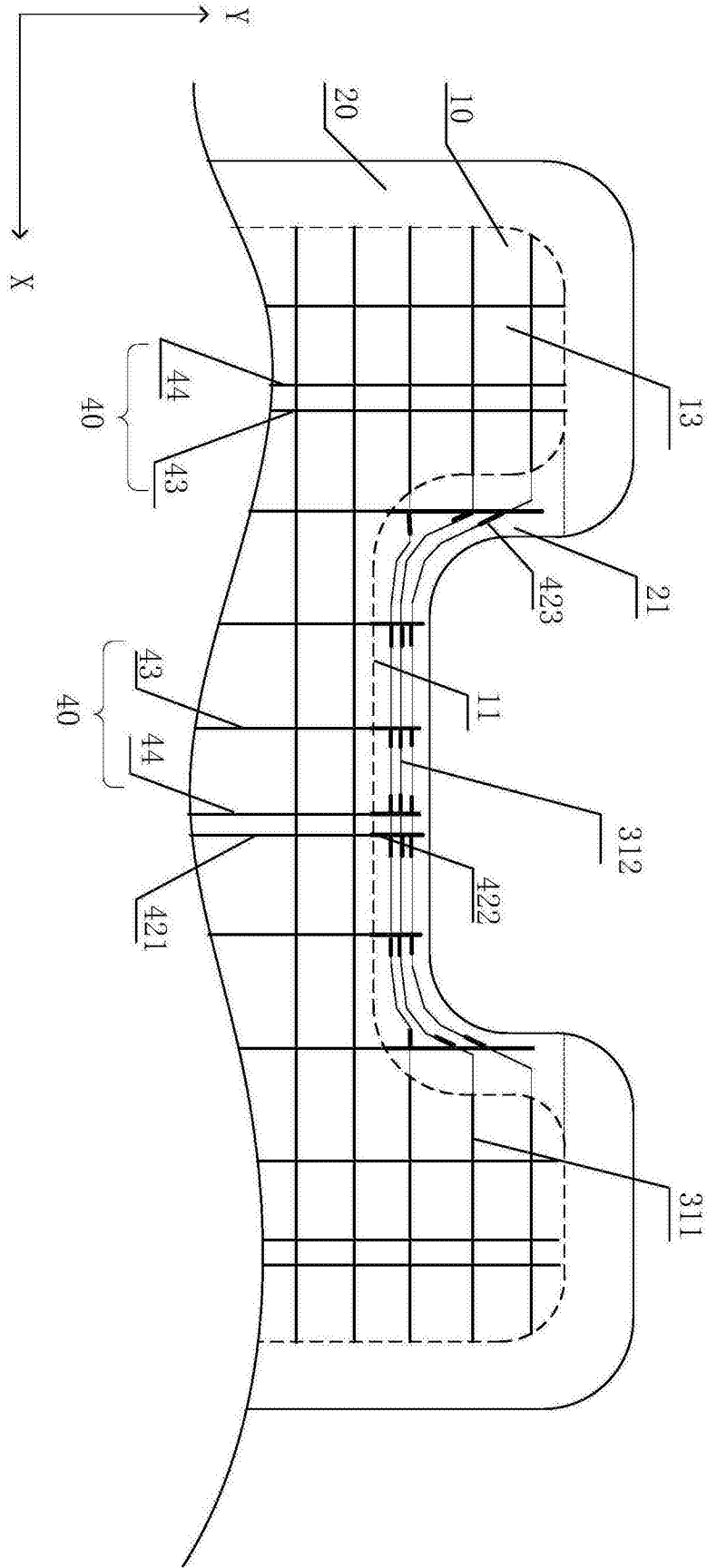


图9