

특허청구의 범위

청구항 1

GaN계의 N형 반도체층, P형 반도체층 및 그 사이의 활성층을 기판 위에 형성시켜 제조되는 발광다이오드 제조방법에 있어서,

- (a) Si 도펀트가 첨가된 제 1 N형 반도체층을 형성하는 단계와;
 - (b) 상기 제 1 N형 반도체층 윗면의 Si 도펀트를 산화시켜, SiO₂로 이루어진 마스크를 상기 제 1 N형 반도체층 윗면에 형성하는 단계와;
 - (c) 상기 마스크를 이용하여 상기 제 1 N형 반도체층 윗면에 제 2 N형 반도체층을 횡방향 에피 성장(LEO)시켜, 제 1 및 제 2 N형 반도체층으로 이루어진 N형 반도체층을 형성하는 단계를;
- 포함하는 것을 특징으로 하는 LEO를 이용한 발광다이오드 제조방법.

청구항 2

청구항 1에 있어서, 상기 (b) 단계는 Si 도펀트의 산화를 위해 상기 제 1 N형 반도체층이 형성된 기판을 대기중에 노출시키는 것을 포함하는 것을 특징으로 하는 LEO를 이용한 발광다이오드 제조방법.

청구항 3

청구항 1에 있어서, 상기 (a) 단계는 버퍼층을 기판과의 사이에 개재시켜 상기 제 1 N형 반도체층을 형성하는 것을 포함하는 특징으로 하는 LEO를 이용한 발광다이오드 제조방법.

청구항 4

청구항 1에 있어서, 상기 (c) 단계 이후에 상기 N형 반도체층 위에 활성층과 P형 반도체층을 순차적으로 형성시키는 단계를 더 포함하는 것을 특징으로 하는 LEO를 이용한 발광다이오드 제조방법.

청구항 5

GaN계의 N형 반도체층, P형 반도체층 및 그 사이의 활성층이 기판 위에 형성되어 제조된 발광다이오드에 있어서, 상기 N형 반도체층은,

- Si 도펀트가 첨가되어 형성되는 제 1 N형 반도체층과;
 - 상기 제 1 N형 반도체층 윗면의 Si 도펀트가 산화되어 형성된 SiO₂로 이루어진 마스크와;
 - 상기 마스크의 SiO₂ 패턴 사이로 횡방향 에피 성장되어 형성된 제 2 N형 반도체층을;
- 포함하는 것을 특징으로 하는 발광다이오드.

청구항 6

청구항 5에 있어서, 상기 마스크는 상기 Si 도펀트가 대기 중에서 산화되어 형성된 SiO₂의 패턴으로 이루어진 것을 특징으로 하는 발광다이오드.

청구항 7

청구항 5에 있어서, 상기 N형 반도체층은 상기 기판과의 사이에 버퍼층을 개재하여 형성된 것임을 특징으로 하는 발광다이오드.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <9> 본 발명은, 횡방향 에피 성장(LEO; Lateral Epitaxial Overgrowth) 방식을 통한 반도체층 형성 방법에 관한 것으로서, 특히, Si 도펀트의 산화물로 이루어진 마스크를 이용하여 N형 반도체층의 상층 일부를 횡방향 에피 성장시킴으로써, 전위(dislocation) 등의 격자 결함을 억제한 발광다이오드 및 그 제조방법에 관한 것이다.
- <10> 발광다이오드는 N형 반도체와 P형 반도체가 서로 접합된 구조를 가지는 광전변환 반도체 소자로서, 전자와 정공의 재결합에 의하여 빛을 발산하도록 구성된다. 위와 같은 발광다이오드로는 GaN계 발광다이오드가 공지되어 있다. GaN계 발광다이오드는 예컨대, 사파이어 또는 SiC 등의 소재로 이루어진 기판 위에 GaN계의 N형 반도체층, 활성층(또는, 발광층), P형 반도체층을 순차적으로 적층 형성하여 제조된다.
- <11> 근래, LEO 방식을 이용하여 반도체층을 형성하는 기술이 발광다이오드 제조분야, 특히, GaN계 발광다이오드의 제조분야에서 제안된 바 있다. LEO 기술을 이용한 종래의 발광다이오드 제조방법에 있어서, 유기 금속 화학 기상 증착(MOCVD)을 거쳐 N형 반도체층을 기판 위에 성장시키고, 그 성장을 멈춘 후, 이미 성장된 N형 반도체층 위에 SiO₂로 이루어진 스트라이프 형상의 패턴층을 형성하고, 그 다음, 패턴층이 형성된 N형 반도체층 위에 다른 N형 반도체층을 횡방향 에피 성장시켜, 그 횡방향 성장된 N형 반도체층에서 전위 등의 격자 결함을 줄이도록 되어 있다.
- <12> 그러나, 이러한 종래의 기술은 첫번째 N형 반도체층의 성장이 멈추어진 상태에서 SiO₂ 박막층을 형성하고, 포토 리소그래피 기술을 이용해 SiO₂ 박막층을 패터닝 식각하는 등의 복잡한 추가 공정이 요구되는 문제점을 안고 있다. 게다가, 위와 같은 종래의 기술은 SiO₂ 패턴층 형성을 위한 추가의 공정들 중에 수율이 크게 떨어질 수 있고 또한 그 공정들에 의해 상당한 시간의 손실이 뒤따르는 문제점을 안고 있었다.

발명이 이루고자 하는 기술적 과제

- <13> 따라서, 본 발명의 목적은 반도체층의 횡방향 에피 성장에 필요한 마스크(또는, 패턴)의 형성이 쉽고 용이하여 제품 수율을 높일 수 있으며 시간 손실을 크게 줄여줄 수 있는 반도체층 형성방법을 제공하는 것이다.
- <14> 또한, 본 발명의 다른 목적은, N형 반도체층 일부를 횡방향 에피 성장시켜 형성함으로써 전위 등의 격자 결함을 최소화할 수 있되, 그 횡방향 에피 성장에 필요한 마스크의 형성 공정이 매우 간단하고 신속히 이루어질 수 있는 발광다이오드 제조방법을 제공하는 것이다.
- <15> 본 발명의 또 다른 목적은 Si 도펀트를 산화시켜 형성한 SiO₂가 N형 반도체층의 횡방향 에피 성장을 위한 마스크로서의 역할을 하는 발광다이오드를 제공하는 것이다.

발명의 구성 및 작용

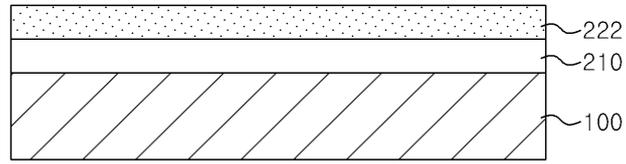
- <16> 본 발명의 일 측면에 따라, GaN계의 N형 반도체층, P형 반도체층 및 그 사이의 활성층을 기판 위에 형성시켜 제조되는 발광다이오드 제조방법이 제공된다. 상기 발광다이오드 제조방법은, (a) Si 도펀트가 첨가된 제 1 N형 반도체층을 형성하는 단계와, (b) 상기 제 1 N형 반도체층 윗면의 Si 도펀트를 산화시켜, SiO₂로 이루어진 마스크를 상기 제 1 N형 반도체층 윗면에 형성하는 단계와, (c) 상기 마스크를 이용하여 상기 제 1 N형 반도체층 윗면에 제 2 N형 반도체층을 횡방향 에피 성장(LEO)시켜, 제 1 및 제 2 N형 반도체층으로 이루어진 N형 반도체층을 형성하는 단계를 포함한다.
- <17> 바람직하게는, 상기 (b) 단계는 Si 도펀트의 산화를 위해 상기 제 1 N형 반도체층이 형성된 기판을 대기중에 노출시키는 것을 포함하고, 상기 (a) 단계는 버퍼층을 기판과의 사이에 개재시켜 상기 제 1 N형 반도체층을 형성하는 것을 포함하며, 상기 (c) 단계 이후에는 상기 N형 반도체층 위에 활성층과 P형 반도체층을 순차적으로 형성시키는 단계가 수행된다.
- <18> 본 발명의 또 다른 측면에 따라, GaN계의 N형 반도체층, P형 반도체층 및 그 사이의 활성층이 기판 위에 형성된 발광다이오드가 제공되며, 상기 N형 반도체층은, Si 도펀트가 첨가되어 형성되는 제 1 N형 반도체층과, 상기 제 1 N형 반도체층 윗면의 Si 도펀트가 산화되어 형성된 SiO₂로 이루어진 마스크와, 상기 마스크의 SiO₂들 사이로 횡방향 에피 성장되어 형성된 제 2 N형 반도체층을 포함한다. 이 때, 상기 마스크는 상기 Si 도펀트가 대기 중에서 산화되어 형성된 SiO₂의 패턴으로 이루어지는 것이 바람직하다.

- <19> 이하, 첨부한 도면들을 참조하여 본 발명의 실시예들을 상세히 설명하기로 한다. 이하의 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서, 본 발명은 이하 설명되는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 구성요소의 폭, 길이, 두께 등은 편의를 위하여 과장되어 표현될 수 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은 동일한 구성요소들을 나타낸다.
- <20> <실시예>
- <21> 도 1은 본 발명의 실시예에 따른 발광다이오드를 설명하기 위한 단면도이다. 도시된 바와 같이, 본 실시예에 따른 발광다이오드(1)는 베이스를 이루는 기판(100)을 포함하며, 그 기판(100) 위에는 N형 반도체층(220), 활성층(240) 및 P형 반도체층(260)을 포함하는 발광셀(200)이 형성된다.
- <22> 본 실시예의 발광다이오드(1)가 하나의 발광셀을 포함하지만 복수의 발광셀을 포함하여 교류 전원에 의해 동작될 수 있는 발광다이오드 또한 본 발명의 범위 내에 있다. 한편, 상기 발광셀은 메사(mesa) 형성에 의해 N형 반도체층(220) 일부가 위쪽으로 노출되며 그 노출되는 부분에는 N형 전극패드(330)가 형성된다. 그리고, 상기 기판(100)은 사파이어 소재로 이루어지는 것이 바람직하지만, 사파이어 소재에 비해 열전도율이 큰 SiC 등과 같은 다른 소재로 이루어질 수도 있다.
- <23> 도시된 바와 같이, 활성층(240)은 메사 형성에 의해 N형 반도체층(220)의 일부 영역 위에 한정적으로 형성되며, 상기 활성층(240) 위로는 P형 반도체층(260)이 형성된다. 따라서, 상기 N형 반도체층(220)의 상면 일부 영역은 활성층(240)과 접합되어 있으며, 상면의 나머지 일부 영역은 외부로 노출된다. 본 실시예에서, N형 반도체층(220) 일부가 N형 전극패드 형성을 위해 일부가 제거된 형태로 이루어지지만, N형 반도체층(220) 아래의 기판을 제거한 수직형의 발광다이오드 또한 본 발명의 범위 내에 있다.
- <24> N형 반도체층(220)은 N형 $Al_xIn_yGa_{1-x-y}N$ ($0 \leq x, y, x+y \leq 1$)으로 형성될 수 있으며, N형 클래드층을 포함할 수 있다. 또한, P형 반도체층(260)은 P형 $Al_xIn_yGa_{1-x-y}N$ ($0 \leq x, y, x+y \leq 1$)으로 형성될 수 있으며, P형 클래드층을 포함할 수 있다. 상기 N형 반도체층(220)은 실리콘(Si)을 도펀트로 첨가하여 형성된다. 그리고, 상기 P형 반도체층(260)은 예를 들면, 아연(Zn) 또는 마그네슘(Mg)과 같은 도펀트가 첨가되어 형성될 수 있다.
- <25> 특히, 상기 N형 반도체층(220)은 그 상층 일부가 횡방향 에피 성장되어 형성되며, 그 횡방향 에피 성장된 N형 반도체층(220)은 기판(100)과 N형 반도체층(220) 사이의 열팽창률 차이 및/또는 격자 불일치에 따른 전위 등의 격자 결함을 억제하는데 크게 기여할 수 있다. 이와 같은 N형 반도체층(220)의 구성에 대해서는 이하에서 보다 구체적으로 설명하기로 한다.
- <26> 또한, 상기 P형 반도체층(260) 윗면에는 Ni/Au, ITO, 또는 ZnO 등의 금속 또는 금속산화물로 이루어진 투명전극층(320)이 형성되며, 그 투명전극층(320) 윗면 일부 영역에는 P형 전극패드(340)가 형성된다.
- <27> 상기 활성층(240)은 전자 및 정공이 재결합되는 영역으로서, InGaN을 포함하여 이루어진다. 상기 활성층(240)을 이루는 물질의 종류에 따라 발광셀(200)에서 추출되는 발광 파장이 결정된다. 상기 활성층(240)은 양자우물층과 장벽층이 반복적으로 형성된 다층막일 수 있다. 상기 장벽층과 우물층은 일반식 $Al_xIn_yGa_{1-x-y}N$ ($0 \leq x, y, x+y \leq 1$)으로 표현되는 2원 내지 4원 화합물 반도체층들일 수 있다.
- <28> 또한, 기판(100)과 N형 반도체층(220) 사이에 버퍼층(210)이 개재될 수 있다. 상기 버퍼층(210)은 그 상부에 형성될 반도체층들과 상기 기판(100) 사이의 격자 불일치를 완화하기 위해 사용된다. 또한, 상기 기판(100)이 전도성인 경우, 상기 버퍼층(210)은 기판(100)과 발광셀(200)을 전기적으로 절연시키기 위해, 절연물질 또는 반절연물질로 형성된다. 상기 버퍼층(210)은 예컨대 AlN, GaN 등의 질화물로 형성될 수 있다. 한편, 상기 기판(100)이 사파이어와 같이 절연성인 경우, 상기 버퍼층(210)은 도전성 물질로 형성될 수 있다.
- <29> 앞서 간략히 언급된 바와 같이, 상기 N형 반도체층(220)은 그 일부가 LEO 방식에 의한 횡방향 성장에 의해 형성되는데, 그 성장되는 방식에 따라, 제 1 N형 반도체층(222)과 그 위의 제 2 N형 반도체층(226)으로 구성된다. 그리고, 제 1 N형 반도체층(222)과 제 2 N형 반도체층(226) 사이에는 상기 제 2 반도체층(226)의 횡방향 성장을 위한 SiO₂ 마스크(224)가 마련된다.
- <30> 상기 SiO₂ 마스크(224)는, 제 1 N형 반도체층(222)에 첨가된 Si 도펀트 중에서 상기 제 1 N형 반도체층(222) 윗면에 존재하는 Si 도펀트들을 산화시켜 형성된 것으로, 제 1 N형 반도체층(222) 윗면에 곁고루 분포된 다수의

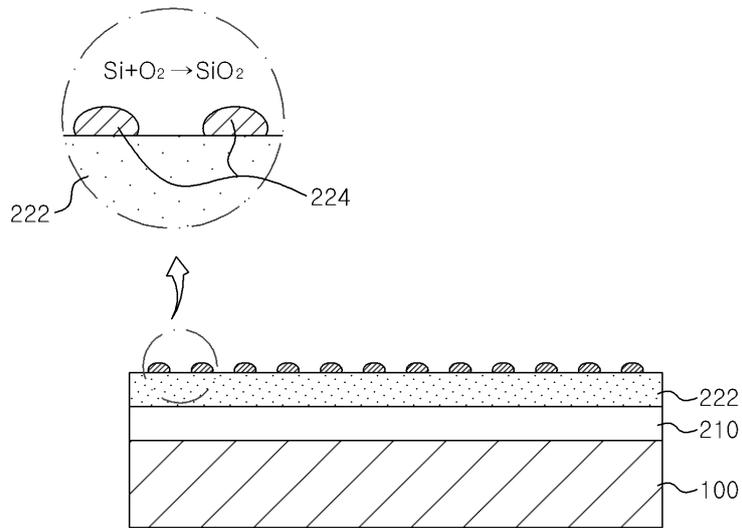
SiO₂의 패턴으로 이루어진다.

- <31> 본 실시예에서, 상기 제 1 N형 반도체층(222)은 저온 버퍼층 및/또는 고온 버퍼층이 형성된 기판(100) 상에서 수직 방향으로 성장하여 형성된다. 그리고, 상기 제 2 N형 반도체층(226)과 상기 마스크(224)의 SiO₂ 패턴 사이에서 수직방향 성장과 횡방향 성장을 모두 하여 형성되며, 이는 도 1의 확대도에서 가상선으로 표시되어 있다.
- <32> 이때, 상기 제 2 N형 반도체층(226)의 횡방향 성장은 기판(100)과 N형 반도체층(220) 사이의 열팽창을 및/또는 격자 불일치로 야기되는 전위 등의 격자 결함을 억제하여 준다. 그리고, 상기 마스크(224)를 이루는 SiO₂는, 전술한 제 2 N형 반도체층(226)의 횡방향 성장에 이용됨과 동시에, N형 반도체층(220)의 백본(back bone) 역할을 하여, 기판(100) 상에서 N형 반도체층(220)을 포함하는 발광셀이 뒤뜰림 변형되는 것을 막아준다..
- <33> 이하, 도 2 내지 도 6을 참조하여 본 발명의 실시예에 따른 발광다이오드 제조방법을 설명한다.
- <34> 도 2를 참조하면, 기판(100) 상에 버퍼층(210)을 형성하고, 상기 버퍼층(210) 상에 제 1 N형 반도체층(222)을 형성한다. 상기 버퍼층(210) 및 상기 제 1 N형 반도체층(222)은 금속 유기 화학 기상 증착(MOCVD) 방식으로 형성되는 것이 바람직하지만, 분자선 성장(MBE) 또는 수소화물 기상 성장(HVPE) 방법 등을 사용하여 형성될 수 있다. 그리고, 상기 버퍼층(210)과 제 1 N형 반도체층(222)은 동일한 공정 챔버 내에서 연속적으로 형성된다.
- <35> 특히, 상기 제 1 N형 반도체층(222)은 Si 도펀트를 첨가하여 형성된 층으로서, 버퍼층(210)이 형성된 기판(100) 위에서 수직방향으로 성장하여 형성된다. 그리고, 상기 Si 도펀트 중 일부는 상기 제 1 N형 반도체층(222) 위에 골고루 분포되어 이하 설명되는 것과 같이 SiO₂ 마스크(224)의 형성에 이용된다. 그리고, 상기 Si 도펀트의 첨가량은 조절될 수 있으며, 그 조절된 Si 도펀트의 첨가량에 의해, 이하 설명되는 SiO₂ 마스크(224)의 성능 및 제 2 N형 반도체층(226)의 성장이 조절될 수 있다.
- <36> 그 다음, 도 3에 도시된 바와 같이 상기 제 1 N형 반도체층(222) 윗면에 SiO₂ 마스크(224)를 형성한다. 본 실시예에서는, 상기 SiO₂ 마스크(224)의 형성을 위해, 제 1 N형 반도체층(222)이 형성된 기판(100)을 공정챔버 밖으로 꺼내어 대기 중에 노출시킨다. 이에 따라, 상기 제 1 N형 반도체층(222) 윗면에 분포된 Si 도펀트들은 대기 중의 산소(O₂)에 의해 산화되며, 이에 의해, 제 1 N형 반도체층(222) 윗면에는 SiO₂ 마스크(224)를 구성하는 SiO₂ 패턴들이 형성된다.
- <37> 도 4 및 도 5를 참고하면, 상기 SiO₂ 마스크(224)가 형성된 제 1 N형 반도체층(222) 위로 제 2 N형 반도체층(226)이 형성된다.상기 제 2 N형 반도체층(226)의 성장은 전술한 공정챔버 내에서 MOCVD 방식으로 이루어지며, 이 때에도 Si 도펀트가 첨가된다. 본 발명의 바람직한 실시예에 따라, 상기 제 2 N형 반도체층(226)이 GaN으로 이루어지고, GaN이 SiO₂ 상에서 성장하지 못하는 특성을 가지므로, 상기 마스크(224)의 SiO₂ 패턴들 사이에서 수직 방향으로 성장하던 제 2 N형 반도체층(226)은 마스크(224) 위쪽에서 도 4에 도시된 것과 같은 횡방향 성장을 하게 된다.
- <38> 그 다음, 동일 공정 챔버 내에서, 제 2 N형 반도체층(222, 226) 윗면에 활성층(240) 및 P형 반도체층(260)이 순차적으로 형성되어 도 6과 같은 적층 구조가 된다. 이 때, 상기 P형 반도체층(260)에는 예를 들면, 아연(Zn) 또는 마그네슘(Mg)과 같은 P형 도펀트가 첨가된다.
- <39> 그 다음, 도시되어 있지는 않지만, 상기 P형 반도체층(260) 윗면에 Ni/Au, ITO, ZnO 등으로부터 선택된 투명전극층(320; 도 1 참조)을 형성하는 공정과 N형 반도체층(220) 일부를 노출시키기 위해 메사를 형성하는 공정과 상기 투명전극층(320)과 N형 반도체층(220)의 노출영역에 각각 P형 전극패드(340) 및 N형 전극패드(330)를 형성하는 공정이 수행될 수 있으며, 이에 의해, 도 1에 도시된 것과 같은 구조의 발광다이오드가 제조될 수 있다.
- <40> 대안적으로, N형 반도체층(220) 일부를 노출시키는 공정 대신에 기판(100)을 발광셀로부터 제거하는 공정을 취함으로써 상하로 P형 전극과 N형 전극이 제공되는 수직형 발광다이오드가 제조될 수 있다.
- <41> 위에서는, 본 발명의 바람직한 실시예로 GaN계의 제 1 N형 반도체층(222)에 첨가된 Si 도펀트를 산화시켜 SiO₂로 이루어진 마스크(224)를 형성하고 그 마스크(224)를 이용해 제 2 N형 반도체층(226)을 LEO 방식으로 횡방향 성장하는 방법과 및 그 방법에 의해 제조되는 발광다이오드가 주로 설명되었다. 하지만, Si 도펀트 이외의 다른 도펀트를 산화시켜 LEO 성장을 위한 마스크를 형성할 수 있다. 예컨대, 임의의 P형 도펀트가 첨가된 P형 반도체층 윗면에서 상기 P형 도펀트를 산화시켜 P형 도펀트의 산화물로 된 마스크를 형성하고 그 위에 다른 P형 반도체

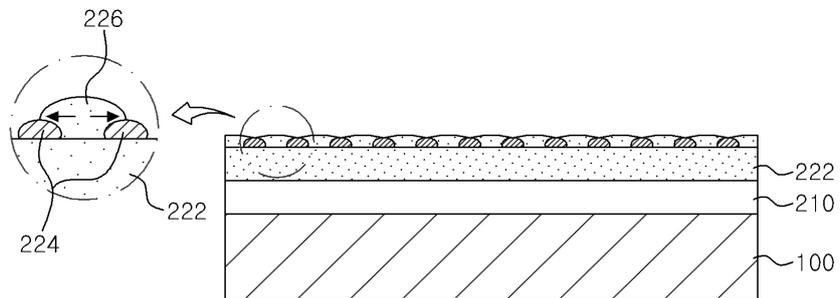
도면2



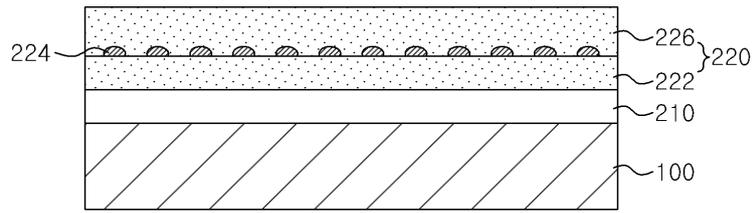
도면3



도면4



도면5



도면6

