



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0080926
(43) 공개일자 2012년07월18일

(51) 국제특허분류(Int. Cl.)
H01L 21/3105 (2006.01)
(21) 출원번호 10-2011-0002407
(22) 출원일자 2011년01월10일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
안상훈
경기도 화성시 반송동 50-1번지 201호
한규희
경기도 화성시 영통로50번길 14, 두산위브아파트
201동 1404호 (반월동)
(뒷면에 계속)
(74) 대리인
박상수

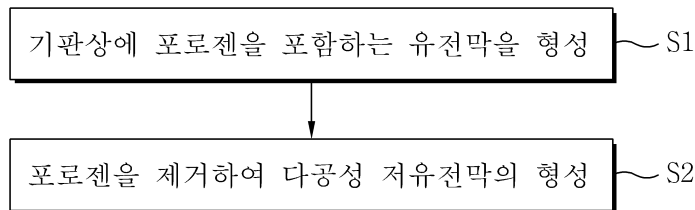
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 다공성 저유전막을 포함하는 반도체 소자의 제조방법

(57) 요약

챔버 내에 기판을 로딩하고, 상기 기판 상에 포로젠을 포함하는 유전막을 형성하고, 상기 포로젠을 제거하여 상기 유전막을 다공성 저유전막으로 변환시키고, 및 상기 기판을 챔버 밖으로 언로딩하는 것을 포함하고, 상기 포로젠을 포함하는 유전막을 형성하는 것은, 상기 챔버 내에 [화학식 1] $R_1R_2R_3-Si-(CH_2)_n-Si-R_4R_5R_6$ (R_1 내지 R_6 은 수소, 메틸 기 또는 알콕시 기 중 어느 하나이고, n 은 1 내지 5인 정수)으로 표시되는 유기 규소 전구체, 산화제 및 포로젠을 공급하는 것을 포함하고, 상기 산화제의 공급 유량은 상기 유기 규소 전구체의 공급 유량의 0.7배 이하이고, 상기 유전막을 형성하는 것은 상기 기판을 100 °C 이상, 245 °C 미만의 증착 온도로 가열하는 것을 포함하는 반도체 소자의 제조 방법이 제공된다.

대표도 - 도1



(72) 발명자

김경희

인천광역시 서구 가좌4동 라이프빌라 8동 105호

최길현

서울특별시 강남구 남부순환로395길 12, 청실아파트 15동 802호 (대치동)

김병희

서울특별시 서초구 서초대로1길 30, 현대아파트 106동 901호 (방배동)

남상돈

서울특별시 강남구 남부순환로351길 22-18, 월산주택 304호 (도곡동)

특허청구의 범위

청구항 1

챔버 내에 기판을 로딩하고,
 상기 기판 상에 포로젠을 포함하는 유전막을 형성하고,
 상기 포로젠을 제거하여 상기 유전막을 다공성 저유전막으로 변환시키고, 및
 상기 기판을 챔버 밖으로 언로딩하는 것을 포함하고,
 상기 포로젠을 포함하는 유전막을 형성하는 것은,
 상기 챔버 내에

[화학식 1]

$R_1R_2R_3-Si-(CH_2)_n-Si-R_4R_5R_6$ (R_1 내지 R_6 은 수소, 메틸 기 및 알콕시 기 중 어느 하나이고, n 은 1 내지 5인 정수)으로 표시되는 유기 규소 전구체, 산화제 및 포로젠을 공급하는 것을 포함하고,
 상기 산화제의 공급 유량은 상기 유기 규소 전구체의 공급 유량의 0.7배 이하이고,
 상기 유전막을 형성하는 것은 상기 기판을 100 °C 이상, 245 °C 미만의 증착 온도로 가열하는 것을 포함하는 반도체 소자의 제조 방법.

청구항 2

제1항에 있어서,
 상기 유전막을 형성하는 것은 플라즈마 강화 화학기상증착 방법을 이용하여 상기 유기 규소 전구체를 플라즈마로 여기시키는 것을 포함하는 반도체 소자의 제조방법.

청구항 3

제1항에 있어서,
 상기 다공성 저유전막은 $-(CH_2)_n-$ 의 구조에 포함된 브릿지 카본과 메틸 기에 포함된 탄소의 비율(atomic ratio)이 0.5:1 내지 3:1인 반도체 소자의 제조방법.

청구항 4

제1항에 있어서,
 상기 화학식 I 에서, n 은 1 또는 2인 반도체 소자의 제조방법.

청구항 5

제4항에 있어서,
 상기 알콕시 기는 메톡시 기 또는 에톡시 기인 저유전막의 제조방법.

청구항 6

제5항에 있어서,
 R_1 내지 R_6 중 적어도 하나는 수소이고,
 상기 화학식 I 의 Si 각각은 하나 이상의 메틸 기 및 둘 이상의 알콕시 기와 결합된 다공성 저유전막의 제조 방법.

청구항 7

기관 상에 포로젠을 포함하는 유전막을 형성하고,
 상기 포로젠을 제거하여 상기 유전막을 다공성 저유전막으로 변환시키고,
 상기 다공성 저유전막을 포함하는 기관 상에 금속 배선을 형성하는 것을 포함하되,
 상기 포로젠을 포함하는 유전막을 형성하는 것은,

[화학식 1]

$R_1R_2R_3-Si-(CH_2)_n-Si-R_4R_5R_6$ (R_1 내지 R_6 은 수소, 메틸 기 및 알콕시 기 중 어느 하나이고, n 은 1 내지 5인 정수)으로 표시되는 유기 규소 전구체, 산화제 및 포로젠을 공급하는 것을 포함하고,
 상기 기관을 100 °C 이상, 245 °C 미만의 증착 온도로 가열하는 것을 포함하는 반도체 소자의 제조방법.

청구항 8

제7항에 있어서,
 상기 금속 배선을 형성하는 것은
 상기 다공성 저유전막의 일부를 식각하여 개구부를 형성하고,
 상기 개구부 및 상기 다공성 저유전막을 덮는 배리어막을 형성하고,
 상기 배리어막에 상기 개구부를 매립하는 금속층을 형성하고,
 상기 금속층의 일부 및 상기 다공성 저유전막에 형성된 배리어막을 연마하여 상기 다공성 저유전막의 상면을 노출시키는 것을 포함하는 반도체 소자의 제조방법.

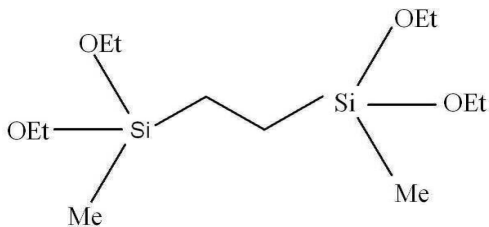
청구항 9

제7항에 있어서,
 상기 유전막을 형성하는 것은, 상기 유기 규소 전구체와 산화제를 플라즈마로 여기시키는 것을 포함하고, 상기 산화제의 공급 유량(flow rate)은 상기 유기 규소 전구체의 공급 유량의 0.7배 이하인 반도체 소자의 제조방법.

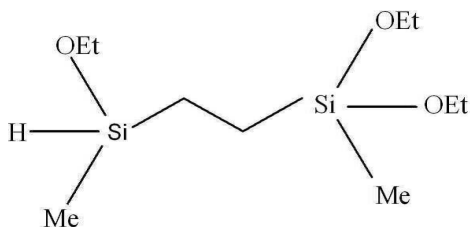
청구항 10

제7항에 있어서,
 상기 유기 규소 전구체는 하기 화학식 2 내지 15 중 어느 하나인 것을 특징으로 하는 반도체 소자의 제조방법.

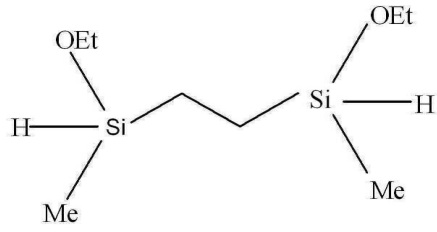
[화학식 2]



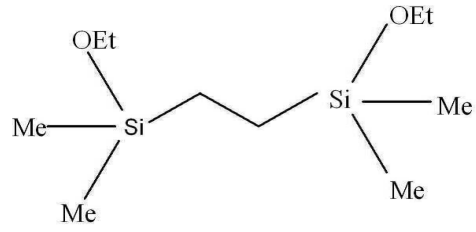
[화학식 3]



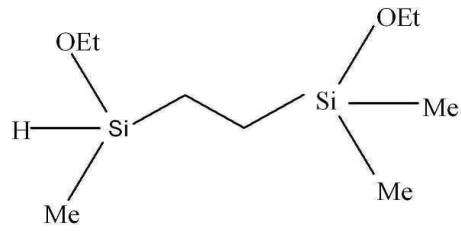
[화학식 4]



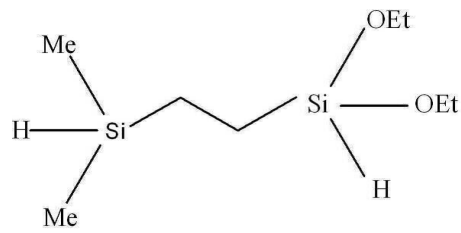
[화학식 5]



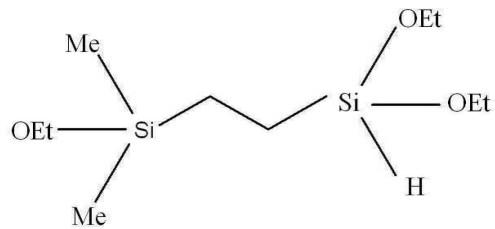
[화학식 6]



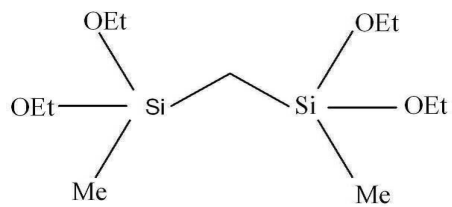
[화학식 7]



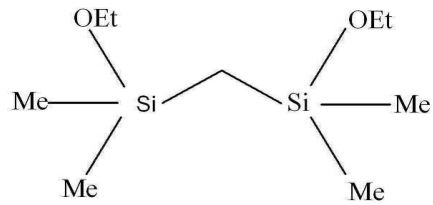
[화학식 8]



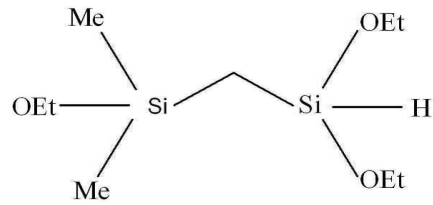
[화학식 9]



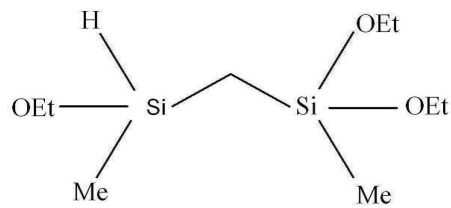
[화학식 10]



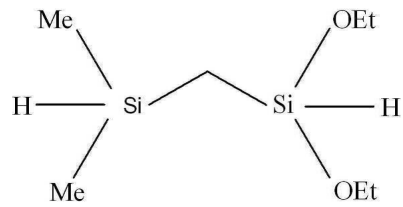
[화학식 11]



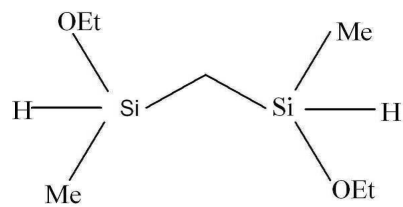
[화학식 12]



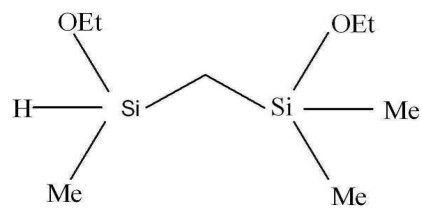
[화학식 13]



[화학식 14]



[화학식 15]



명세서

기술분야

[0001] 본 발명은 다공성 저유전막을 포함하는 반도체 소자의 제조방법에 관한 것이다.

배경 기술

[0002] 반도체소자의 집적도가 증가함에 따라 배선들 사이의 간격은 점점 좁아지고 있다. 따라서, 저항이 낮은 도전성 물질로 금속 배선을 형성할 필요가 있으며, RC(Resistance Capacitance) 지연을 감소시키기 위해 유전율이 낮은 물질로 절연막을 형성할 필요가 있다.

발명의 내용

해결하려는 과제

[0003] 본 발명이 해결하려는 과제는 다공성 저유전막을 포함하는 반도체 소자의 제조방법을 제공하는 데 있다.

과제의 해결 수단

[0004] 상기 해결하려는 과제를 해결하기 위하여, 본 발명은 챔버 내에 기판을 로딩하고, 상기 기판 상에 포로젠을 포함하는 유전막을 형성하고, 상기 포로젠을 제거하여 상기 유전막을 다공성 저유전막으로 변환시키고, 및 상기 기판을 챔버 밖으로 언로딩하는 것을 포함하고, 상기 포로젠을 포함하는 유전막을 형성하는 것은, 상기 챔버 내에 [화학식 1] $R_1R_2R_3-Si-(CH_2)_n-Si-R_4R_5R_6$ (R_1 내지 R_6 은 수소, 메틸 기 및 알콕시 기 중 어느 하나이고, n 은 1 내지 5인 정수)으로 표시되는 유기 규소 전구체, 산화제 및 포로젠을 공급하는 것을 포함하고, 상기 산화제의 공급 유량은 상기 유기 규소 전구체의 공급 유량의 0.7배 이하이고, 상기 유전막을 형성하는 것은 상기 기판을 100℃ 이상, 245℃ 미만의 증착 온도로 가열하는 것을 포함하는 반도체 소자의 제조 방법 제공한다.

[0005] 또한, 본 발명은 히터를 포함하는 챔버 내에 기판을 로딩하고, 상기 챔버 내에 실리콘(Si), 산소(O), 탄소(C) 및 수소(H)를 포함하는 유기 규소 전구체, 포로젠 및 산화제를 공급하는 것을 포함하되, 상기 산화제의 공급 유량은 상기 유기 규소 전구체의 공급 유량의 0.7배 이하 이고, 상기 유기 규소 전구체, 상기 포로젠 및 상기 산화제를 플라즈마로 여기시켜 상기 기판 상에 유전막을 형성하는 것을 포함하되, 상기 히터는 100℃ 이상, 245℃ 미만의 온도로 상기 기판을 가열하는 반도체 소자의 제조 방법을 제공한다.

[0006] 또한, 본 발명은 기판 상에 포로젠을 포함하는 유전막을 형성하고, 상기 포로젠을 제거하여 상기 유전막을 다공성 저유전막으로 변환시키고, 상기 다공성 저유전막을 포함하는 기판 상에 금속 배선을 형성하는 것을 포함하되, 상기 포로젠을 포함하는 유전막을 형성하는 것은, [화학식 1] $R_1R_2R_3-Si-(CH_2)_n-Si-R_4R_5R_6$ (R_1 내지 R_6 은 수소, 메틸 기 및 알콕시 기 중 어느 하나이고, n 은 1 내지 5인 정수)으로 표시되는 유기 규소 전구체, 산화제 및 포로젠을 공급하는 것을 포함하고, 상기 기판을 100℃ 이상, 245℃ 미만의 증착 온도로 가열하는 것을 포함하는 반도체 소자의 제조방법을 제공한다.

발명의 효과

[0007] 따라서, 본 발명은 낮은 유전율을 유지하면서, 기계적 강도와 플라즈마 저항성을 동시에 확보할 수 있는 저유전막의 제조방법 및 이를 이용한 반도체 소자의 제조방법을 제공할 수 있는 효과가 있다.

도면의 간단한 설명

[0008] 도 1은 본 발명에 따른 다공성 저유전막 제조방법을 설명하기 위한 흐름도이다.
 도 2a 및 도 2b는 본 발명에 따른 저유전막의 제조방법을 설명하는 단면도들이다
 도 3a 내지 도 3b는 본 발명에 따른 다공성 저유전막의 형성 과정을 나타내는 개략도이다.
 도 4a 및 도 4b는 각각 UV 광의 조사시간과 다공성 저유전막 내의 Si-O-Si 결합의 양과의 관계 및 Si-CH₃ 결합의 양 및 저유전막의 강도(Hardness)의 관계를 나타내는 그래프이다.
 도 5는 본 발명에 따른 증착 장치의 개략적인 단면도이다.
 도 6은 본 발명의 공정 조건을 따르지 않을 경우의 저유전막의 구조를 나타내는 개략도이다.
 도 7a 내지 도 7c는 다양한 증착 온도에서 형성된 다공성 저유전막의 탄성 계수(E) 및 유전율(k)을 측정하여 표시한 그래프이다.

도 8a 내지 도 8b는 산소 공급 유량 비율에 따른 다공성 저유전막의 특성을 나타내는 그래프이다.

도 9a 내지 도 9b는 산소 공급 유량 비율에 따른 다공성 저유전막의 특성을 나타내는 그래프이다.

도 10은 본 발명에 따른 다공성 저유전막 제조방법을 이용한 반도체 소자의 제조방법을 설명하기 위한 흐름도이다

도 11a 내지 도 11g는 본 발명에 따른 다공성 저유전막 제조방법을 나타낸 단면도이다.

도 12은 본 발명의 실시예들에 따른 전자 장치를 포함하는 전자 시스템을 설명하기 위한 개략적인 블록도이다.

도 13은 본 발명의 실시예들에 따른 반도체 소자를 채택하는 시스템의 블록도이다.

발명을 실시하기 위한 구체적인 내용

[0009] 본 발명의 상기 목적과 기술적 구성 및 이에 따른 작용 효과에 관한 자세한 사항은 본 발명의 실시 예를 도시하고 있는 도면을 참조한 이하 상세한 설명에 의해 더욱 명확하게 이해될 것이다. 여기서, 본 발명의 실시 예들은 당업자에게 본 발명의 기술적 사상이 충분히 전달될 수 있도록 하기 위하여 제공되는 것이므로, 본 발명은 이하 설명되는 실시 예들에 한정되지 않고 다른 형태로 구체화될 수 있다.

[0010] 또한, 명세서 전체에 걸쳐서 동일한 참조번호로 표시된 부분들은 동일한 구성요소들을 의미하며, 도면들에 있어서 층 또는 영역의 길이와 두께는 편의를 위하여 과장되어 표현될 수 있다. 덧붙여, 제 1 구성 요소가 제 2 구성 요소 "상"에 있다고 기재되는 경우, 상기 제 1 구성 요소가 상기 제 2 구성 요소와 직접 접촉하는 상측에 위치하는 것뿐만 아니라, 상기 제 1 구성 요소와 제 2 구성 요소 사이에 제 3 구성 요소가 위치하는 경우도 포함한다.

[0011] 여기서, 제 1, 제 2 등의 용어는 다양한 구성 요소를 설명하기 위한 것으로, 하나의 구성 요소를 다른 구성 요소로부터 구별하는 목적으로 사용된다. 다만, 본 발명의 기술적 사상을 벗어나지 않는 범위에서는 제 1 구성 요소와 제 2 구성 요소는 당업자의 편의에 따라 임의로 명명될 수 있다.

[0012] 본 발명의 명세서에서 사용하는 용어는 단지 특정한 실시 예를 설명하기 위해 사용되는 것으로, 본 발명을 한정하려는 의도가 아니다. 예를 들어, 단수로 표현된 구성 요소는 문맥상 명백하게 단수만을 의미하지 않는다면 복수의 구성 요소를 포함한다. 또한, 본 발명의 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0013] 덧붙여, 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미가 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미가 있는 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0014] 도 1은 본 발명에 따른 저유전막의 제조방법을 설명하기 위한 흐름도이고, 도 2a 및 도 2b는 본 발명에 따른 저유전막의 제조방법을 설명하는 단면도들이다.

[0015] 먼저, 도 1 및 도 2a를 참조하면, 기판(10)상에 기공 형성 물질(pore generator, 이하 "포로젠"이라 함, 30)을 포함하는 유전막(20)을 형성한다.(S1)

[0016] 여기서, 상기 유전막(20)은 플라즈마 강화 화학기상증착(PECVD), 화학기상증착(CVD) 또는 스핀 코팅 방식 등을 이용하여 형성할 수 있다. 상기 유전막(20)은 RC 지연의 문제를 해결하기 위해 기본 실리콘 산화막(SiO2) 갖는 유전상수보다 낮은 유전상수를 갖는 저유전율 물질로 형성될 수 있다. 상기 유전막(20)은 포로젠(30)을 포함하는 SiOCH막, SiOC막 또는 SiOF막으로 형성할 수 있다. 다만, 본 발명에서 상기 유전막의 재질을 한정하는 것은 아니다.

[0017] 한편, 본 발명의 상기 유전막(20)을 형성하는 유기 규소 전구체는 하기 화학식 1로 표시되는 화합물일 수 있다.

[0018] [화학식 1]

[0019] $R_1R_2R_3-Si-(CH_2)_n-Si-R_4R_5R_6$

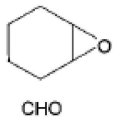
[0020] (여기서, R_1 내지 R_6 은 수소, 메틸 기 및 알콕시 중 어느 하나이고, n 은 1 내지 5인 정수일 수 있다.)

[0021] 상기 유기 규소 전구체로부터 형성되는 다공성 저유전막은 후술하는 바와 같이, Si-O-Si 본딩을 포함하는 네트워크 구조 내에 $-(CH_2)_n-$ 의 구조를 포함하게 되므로, 상기 다공성 저유전막의 기계적 강도가 증가하게 된다. 또한, 상기 치환기의 종류를 제어하여, 플라즈마 저항성과 기공 특성이 우수한 다공성 저유전막의 제조가 가능하게 된다.

[0022] 한편, 상기 유전막(20)은 상기 유전막(20) 내에서 균일하게 분포되어 있는 포로젠(30)들을 포함하는데, 상기 포로젠(30)들이 제거됨에 의해 기공들이 형성될 수 있고, 이에 따라 상기 유전막(20)의 유전율은 더욱 낮아질 수 있다.

[0023] 상기 포로젠(30)은 분지상 폴리(p-크실렌) (branched poly(p-xylene)), 선형 폴리(p-페닐렌) (linear poly(p-phenylene)), 선형 폴리부타디엔 (linear polybutadiene), 분지상 폴리에틸렌 (branched polyethylene), 폴리(에틸렌 테레프탈레이트) (poly(ethylene terephthalate): "PET"), 폴리아미드 (polyamide-6,6: "Nylon 6/6"), 신디오택틱 폴리스티렌 (syndiotactic polystyrene: "PS-syn"), 폴리카프로락톤 (polycaprolactone: "PCL"), 폴리(프로필렌 옥사이드) (poly(propylene oxide): "PPO"), 폴리카보네이트 (polycarbonates), 폴리(페닐렌 설파이드) (poly(phenylene sulfide): "PPS"), 폴리아미드이미드 (polyamideimide: "PAI"), 폴리프탈아미드 (polyphthalamide: "PPA", "Amodel"), 폴리메틸스티렌 (polymethylstyrene: "PMS"), 폴리에테르에테르케톤 (polyetheretherketone: "PEEK"), 폴리(에테르 술폰) (poly(ether sulfone): "PES"), 폴리(에테르케톤) (poly(etherketone): "PEK"), 폴리옥시메틸렌 (polyoxymethylene: "POM"), 폴리(부틸렌 테레프탈레이트) (poly(butylene terephthalate): "PBT"), 폴리스티렌 (polystyrene: "PS"), 폴리(노르보르넨) (poly(norbornene)), 세틸트리메틸암모늄 브로마이드 (cetyltrimethylammonium bromide: "CTAB"), 폴리(에틸렌 옥사이드-b-프로필렌 옥사이드-b-에틸렌 옥사이드) (poly(ethylene oxide-b-propylene oxide-b-ethylene oxide): "PEO-b-PPO-b-PEO"), 시클로덱스트린 (cyclodextrin: "CD") 중에서 적어도 어느 하나로 이루어질 수 있으며, 다음 화학식 2 내지 8을 포함한 유사 하이드로카본(hydrocarbon)일 수 있다. 다만, 본 발명에서 상기 포로젠의 물질을 한정하는 것은 아니어서, 후술하는 포로젠(30)의 제거 공정에 의해 제거될 수 있고, CH_x-CH_y (여기서, x 및 y 는 0 보다 큰 수)의 구조를 갖는 탄화수소(hydrocarbon)이라면 상기 포로젠(30)의 종류는 제한이 없다.

[0024] [화학식 2]



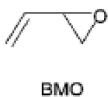
[0025]

[0026] [화학식 3]



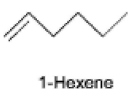
[0027]

[0028] [화학식 4]



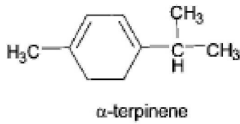
[0029]

[0030] [화학식 5]



[0031]

[0032] [화학식 6]



[0033]

[0034] [화학식 7]



[0035]

[0036] [화학식 8]



[0037]

[0038] 또한, 상기 포로젠(30)은 후술하는 유기 규소 전구체의 하나 이상의 치환기로서 존재할 수 있고, 상기 유기 규소 전구체와는 별개의 화합물로서 상기 유전막(20) 내에 존재할 수도 있다.

[0039] 상기 기판(10)은 Si, Ge, SiGe, GaP, GaAs, SiC, SiGeC, InAs 및 InP중 하나 이상의 반도체 재료를 포함하는 기판, SOI(Silicon On Insulator)기판, 석영 기판, 또는 디스플레이용 유리 기판 등의 강성 기판이거나, 폴리이미드(polyimide), 폴리에틸렌 테레프탈레이트(PET, PolyEthylene Terephthalate), 폴리에틸렌 나프탈레이트(PEN, PolyEthylene Naphthalate), 폴리 메틸메타크릴레이트(PMMA, Poly Methyl MethAcrylate), 폴리카보네이트(PC, PolyCarbonate), 폴리에테르술폰(PES), 폴리에스테르(Polyester) 등의 가요성 플라스틱 기판일 수 있다.

[0040] 한편, 상기 기판(10)에 상기 유전막(20)을 형성한다는 의미는 기판(10)에 직접 상기 유전막(20)을 형성하는 것만을 의미하는 것은 아니다. 예를 들어, 상기 기판(10)과 상기 유전막(20) 사이에는 다수의 도전층, 유전층, 절연층이 형성될 수 있다. 다만, 본 발명에서는 설명의 편의를 위하여, 상기 기판(10)에 직접 상기 유전막(20)을 형성하는 것을 예를 들어 설명하기로 한다.

[0041] 다음으로, 도 1 및 도 2b를 참조하면, 큐어링(curing) 공정을 통해, 상기 유전막(20)의 상기 포로젠(30)들을 제거한다.(S2)

[0042] 즉, 상기 큐어링(curing) 공정을 통해 상기 포로젠(30)들은 모두 제거될 수 있으며, 상기 포로젠(30)들이 존재하였던 자리에 기공(50)들이 형성됨으로서 상기 유전막(20)은 유전율이 더욱 낮은 다공성 저유전막(40)으로 형성될 수 있다. 이렇게 기공(50)들이 형성된 상기 다공성 저유전막(40)은 1 내지 2.5의 유전율을 가질 수 있다.

[0043] 한편, 상기 큐어링(curing) 공정은 UV 광 조사, 전자선(e-beam) 조사, 열 처리 또는 이들의 조합으로 행해질 수 있다. 특히, UV 광(60) 조사에 의해 큐어링 공정을 수행하는 경우 상기 UV 광(60)의 파장은 상기 포로젠(30)의 종류 및 상기 유전막(20)의 종류에 의해 결정될 수 있다. 즉, 상기 UV 광(60)의 파장은 상기 포로젠(30)이 제거될 수 있으며, 상기 다공성 저유전막(40)의 특성을 저하시키지 않는 범위 내에서 선택될 수 있다. 예를 들어, 상기 포로젠(30)이 CH_x-CH_y (여기서, x 및 y는 0 보다 큰 수)의 구조를 갖는 탄화수소(hydrocarbon)라면, 상기 UV 광(60)의 파장은 200nm 이상일 수 있다.

[0044] 또한, 상기 산화제는 상기 산화제는 O₂, O₃, N₂O, CO₂ 또는 이들의 혼합물 일 수 있다.

[0045] 도 3a 내지 도 3b는 상기 유기 규소 전구체, 산화제, 포로젠이 증착 챔버에 공급되어, 포로젠을 포함하는 유전막이 증착되고, 이후 큐어링 공정을 통해 상기 포로젠이 제거된 다공성 저유전막을 형성하는 것을 나타내는 개략도이다.

[0046] 도 3a에서, 유기 규소 전구체는 상기 화학식 1에서 상기 R₁ 및 R₄가 메틸 기(-CH₃)이고, 상기 R₂, R₃, R₅, R₆이

에톡시 기(-OC₂H₅)이며, n=2인 경우, 즉 비스메틸디에톡시실릴 에탄(bismethyldiethoxysilyl ethane)인 경우를 나타내고 있다. 또한 도 3b에서는 유기 규소 전구체가 상기 화학식 1에서 상기 R₁ 및 R₄가 메틸 기(-CH₃)이고, 상기 R₂, R₃, R₅, R₆이 에톡시 기(-OC₂H₅)이며, n=1인 경우, 즉 비스메틸디에톡시실릴 메탄(bismethyldiethoxysilyl methane)인 경우를 나타내고 있다. 한편, 상기 도 3a 내지 도 3b는 공정 진행에 따른 저유전막 내부의 구조를 설명하기 위한 것이므로, 상기 유기 규소 전구체가 상기 비스메틸디에톡시실릴 에탄(bismethyldiethoxysilyl ethane) 또는 비스메틸디에톡시실릴 메탄(bismethyldiethoxysilyl methane)에만 한정되는 것은 아니다. 또한, 도 3a 내지 도 3b에서 상기 산화제 및 포로젠은 각각 O₂ 및 CH_x-CH_y (여기서, x 및 y는 0 보다 큰 수)의 구조를 갖는 탄화수소(hydrocarbon)를 예로서 나타내고 있다.

[0047] 도 3a를 참조하면, 유기 규소 전구체(1)는 내부에 Si-(CH₂)₂-Si의 결합 구조를 포함할 수 있다. 상기 유기 규소 전구체(1)는 산화제(O₂) 및 포로젠(CH_x-CH_y)들과 함께 각각 챔버 내로 공급되어 상기 기판(10) 상에 증착되어 포로젠들을 포함하는 유전막을 형성할 수 있다.

[0048] 본 명세서에서는 상기 Si-O-Si 본딩을 포함하는 구조체(structure)를 Si-O-Si 네트워크라고 정의하기로 한다. Si-O-Si 본딩은 Si-O-Si 네트워크의 골격을 형성할 수 있다. 한편, 상기 Si-O-Si 네트워크는 그 내부에 Si-O-Si 본딩을 이루는 Si 원자들 중 일부를 잇는 탄소를 포함할 수 있는데, 상기 탄소를 브릿지 카본(bridged carbon)이라고 정의하기로 한다. 또한 상기 Si-O-Si 네트워크는 무정형의 구조일 수 있다. 나아가, 상기 Si-O-Si 네트워크를 이루는 Si 원자 수는 제한이 없다. 또한 상기 유전막 또는 상기 다공성 저유전막은 Si-O-Si 네트워크들 또는 이와 유사한 구조체들이 3차원적으로 반복되어 연결되는 구조를 포함할 수 있다.

[0049] 즉, 도 3a를 참조하면, 상기 유기 규소 전구체(1)가 포로젠과 함께 증착되어 상기 포로젠을 갖는 제1 Si-O-Si 네트워크(2)를 포함하는 유전막이 형성될 수 있다. 이후, 상기 포로젠을 갖는 제1 Si-O-Si 네트워크(2)를 큐어링하여 포로젠이 제거된 제2 Si-O-Si 네트워크(3)를 포함하는 다공성 저유전막이 형성될 수 있다.

[0050] 또한, 상기 제1 Si-O-Si 네트워크(2)는 내부에 CH_x-CH_y (여기서, x 및 y는 0 보다 큰 수)의 구조를 갖는 탄화수소(hydrocarbon)인 포로젠들을 포함할 수 있다. 상기 포로젠들은 Si 원자와 결합되어 존재할 수도 있고, Si 원자와 별개로 Si-O-Si 네트워크(2) 내에 존재할 수도 있다. 상기 포로젠들은 큐어링 공정에 의해 제거될 수 있다. 상기 큐어링 공정은 200nm 이상의 파장을 상기 유전막에 조사하는 것을 포함하는 공정일 수 있다. 상기 포로젠들이 제거되면, 상기 포로젠들이 존재하였던 자리에 기공들이 형성됨으로서 상기 유전막은 유전율이 더욱 낮은 다공성 저유전막으로 형성될 수 있다. 이렇게 기공들이 형성된 상기 다공성 저유전막은 1 내지 2.5의 유전율을 가질 수 있다.

[0051] 도 3b를 참조하면, 유기 규소 전구체(4)는 내부에 Si-(CH₂)₂-Si 결합 구조를 포함할 수 있다. 상기 유기 규소 전구체(4)는 포로젠 및 산화제와 각각 증착 챔버에 공급되어 증착된다. 상기 유기 규소 전구체(4)가 증착되면, 포로젠을 갖는 제3 Si-O-Si 네트워크(5)를 포함하는 유전막이 형성된다. 상기 제3 Si-O-Si 네트워크(5)는 내부에 Si-(CH₂)₂-Si 결합을 포함할 수 있다. 이어 포로젠을 갖는 제3 Si-O-Si 네트워크(5)를 큐어링하여 포로젠이 제거된 제4 Si-O-Si 네트워크(6)를 포함하는 다공성 저유전막이 형성될 수 있다.

[0052] 도 3a 및 도 3b에서 나타낸 바와 같이, 상기 다공성 저유전막의 Si-O-Si 네트워크(3, 6)에 존재하는 탄소들은 Si 원자에 결합된 메틸 기(-CH₃) 또는 상기 브릿지 카본의 형태로 존재하게 된다. 상기 브릿지 카본과 결합된 Si 원자들을 제외한 나머지 Si 원자들에는 -CH₃ 또는 -O가 각각 독립적으로 결합될 수 있다. 한편, 상기 제2 Si-O-Si 네트워크(3)는 내부에 Si-(CH₂)₂-Si의 결합을, 상기 제4 Si-O-Si 네트워크(6)는 내부에 Si-(CH₂)₂-Si의 결합을 포함하고 있다. 상기 Si-(CH₂)₂-Si의 결합 및 Si-(CH₂)₂-Si의 결합과 같은 브릿지 카본은 Si-O-Si 네트워크의 기계적 강도 및 플라즈마 저항성을 높이는 역할을 한다. 나아가, 상기 브릿지 카본은 유기 규소 전구체에서 유래되고 있다는 점에서 다공성 저유전막의 특성 개선을 위하여, 유기 규소 전구체의 적절한 선택이 요구되고 있다.

[0053] 본원발명의 유기 규소 전구체는 전술한 바와 같이, 상기 화학식 1로 표시되는 화합물일 수 있다.

[0054] 상기 n은 상기 다공성 저유전막의 브릿지 카본의 개수와 연관이 있다. 즉, 하나의 Si-O-Si 네트워크의 크기가 클수록 기공 특성이 우수해지고 유전율이 낮아지는 반면에 기계적 특성이 떨어지게 된다. 반대로 상기 Si-O-Si 네트워크의 크기가 작아질수록 기계적 특성은 우수해지지만 기공의 크기가 작아져서 유전율이 높아지게 된다. 예를 들어, 상기 Si-O-Si 네트워크를 이루는 Si 원자들의 개수가 5개 정도이면 브릿지 카본의 개수는 1

또는 2개 적당하고, 이 경우 상기 n은 1 또는 2일 수 있다.

[0055] 또한, 상기 치환기 R₁ 내지 R₆은 수소, 메틸 기 및 알콕시 기 중 어느 하나일 수 있다. 또한 상기 알콕시 기는 메톡시 기(-OCH₃) 또는 에톡시 기(-OCH₂CH₃)일 수 있다.

[0056] 또한, 상기 화학식 1에서 각각의 Si 원자는 하나 이상의 메틸 기(-CH₃)를 포함할 수 있다. 메틸 기(-CH₃)는 유전막의 증착 이후 공정, 예를 들면 큐어링 공정, 애싱(ashing) 공정 또는 화학 기계적 연마(CMP) 공정 과정에서 저유전막 내부로의 흡습 현상을 최소화시킨다. 상기 흡습은, 포로젠이 제거되어 생성된 기공 내에 H₂O의 형태로 반데르발스 힘에 의해 상기 기공에 직접 결합되거나, 상기 저유전막 내에서 Si-OH, Si-H 결합의 형태로 흡습이 이루어질 수 있다. 상기 흡습은 다공성 저유전막의 유전율을 높이게 되므로, 다공성 저유전막의 특성을 저하시키는 하나의 원인이 될 수 있다. 상기 메틸 기(-CH₃)는 소수성을 띄고 있고, 산소에 의해 대체되기 어렵기 때문에 상기 다공성 저유전막의 흡습을 방지함에 있어 탁월한 효과가 있다. 한편, 상기 다공성 저유전막은 -(CH₂)_n-의 구조에 포함된 브릿지 카본과 메틸 기에 포함된 탄소의 비율(atomic ratio)이 0.5:1 내지 3:1일 수 있다.

[0057] 그러나, 상기 Si-O-Si 네트워크 내에 상기 메틸 기(-CH₃)가 많을수록 흡습 방지에는 유리하지만, 다공성 저유전막의 기계적 강도는 낮아진다. 도 4a는 다양한 파장의 UV 광을 조사하여 상기 유전막의 포로젠을 제거함에 있어서, 상기 UV 광의 조사시간과 상기 다공성 저유전막 내의 Si-O-Si 결합의 양과의 관계를 나타내고 있다. 여기서 Q bulb 및 D bulb는 각각 파장이 220 내지 230nm 이상의 파장을 갖는 광대역 광원(broadband light source)이다. 또한 상기 다공성 저유전막 내의 Si-O-Si 결합이 많을수록 상기 Si-O-Si 네트워크 또는 상기 다공성 저유전막의 기계적 강도가 증가함은 앞서 설명한 바와 같다. 도 4a를 참조하면, UV 광의 조사시간이 어느 정도까지 증가할수록 Si-O-Si 네트워크 내에 Si-O-Si 결합이 증가하여 상기 다공성 저유전막의 기계적 강도가 증가함을 알 수 있다.

[0058] 도 4b는 UV 광 조사시간, Si-CH₃ 결합의 양 및 저유전막의 강도(Hardness)의 관계를 나타내고 있다. 도 4b를 참조하면, UV 광 조사시간이 길어질수록 Si-O-Si 네트워크 내의 Si-CH₃ 결합의 양이 감소하고 있으며, 나아가, 상기 저유전막의 강도 역시 감소함을 알 수 있다.

[0059] 한편, 아래 표 1은 상기 Si-O-Si 네트워크 내의 각각의 결합에 대한 결합 에너지를 나타내고 있다.

표 1

결합 종류(bond type)	결합 에너지(bond energy, eV)
Si-C (분자 상태, in molecule)	3.31
Si-C (고체 상태, in solid)	4.7
Si-O (분자 상태, in molecule)	4.8
Si-O (고체 상태, in solid)	8.3
C-C	3.49

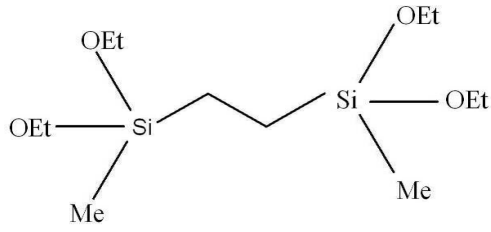
[0061] 상기 표 1에서 Si-C의 결합 에너지가 Si-O의 결합 에너지보다 더 작으므로, Si-O의 결합이 상기 Si-C의 결합보다 더 안정한 결합임을 알 수 있다.

[0062] 결국 도 4a, 도 4b 및 표 1을 참조하면, UV 광 조사시간이 길어질수록 Si-O-Si 네트워크 내의 Si-CH₃ 결합의 양이 감소하고, 더 안정한 결합인 Si-O의 결합이 증가함을 알 수 있다. 바꾸어 말하면, 상기 Si-O-Si 네트워크 내의 Si-CH₃ 결합의 양이 증가할수록 상기 Si-O의 결합은 감소함을 알 수 있다.

[0063] 화학식 1로 표현되는 본 발명의 유기 규소 전구체는 각각의 Si 원자는 하나 이상의 메틸 기(-CH₃)를 포함하여, 상기 후속 공정에서 흡습을 방지하고 다공성 저유전막의 유전율을 낮출 수 있고, 아울러 플라즈마 저항성을 높일 수 있다. 본 발명의 유기 규소 전구체는 내부에 브릿지 카본 결합 (-Si-(CH₂)_n-Si-)을 갖고 있으므로, 상기 다공성 저유전막의 기계적 강도를 보완 내지 강화할 수 있다.

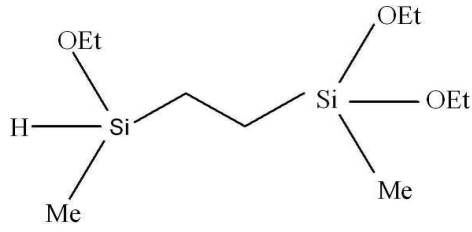
[0064] 본 발명의 유기 규소 전구체의 예는 아래 화학식 9 내지 22로 표현될 수 있다.

[0065] [화학식 9]



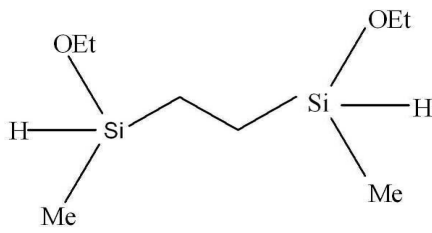
[0066]

[0067] [화학식 10]



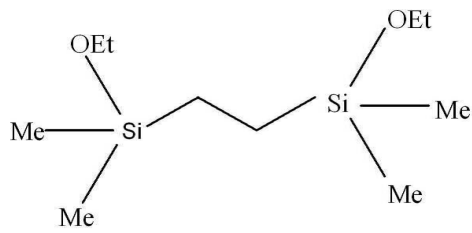
[0068]

[0069] [화학식 11]



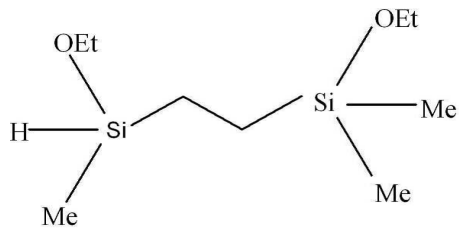
[0070]

[0071] [화학식 12]



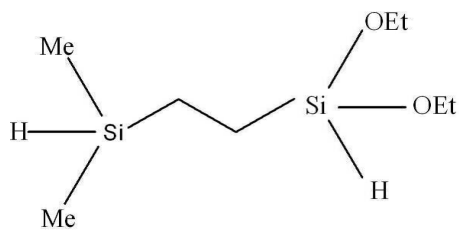
[0072]

[0073] [화학식 13]



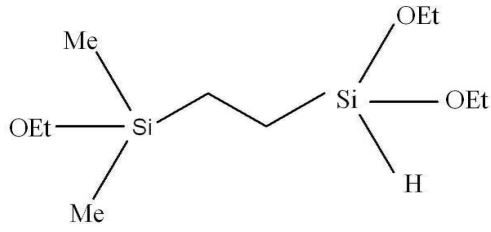
[0074]

[0075] [화학식 14]



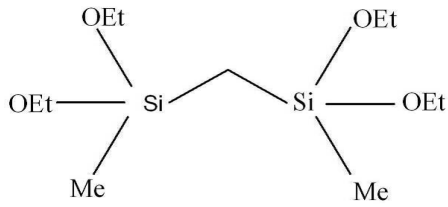
[0076]

[0077] [화학식 15]



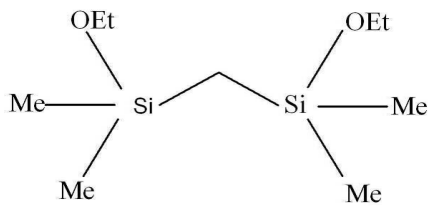
[0078]

[0079] [화학식 16]



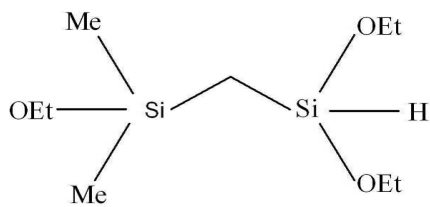
[0080]

[0081] [화학식 17]



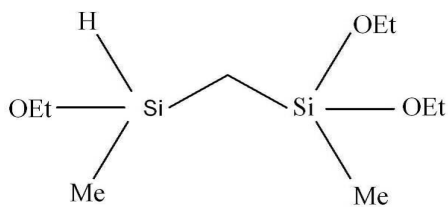
[0082]

[0083] [화학식 18]



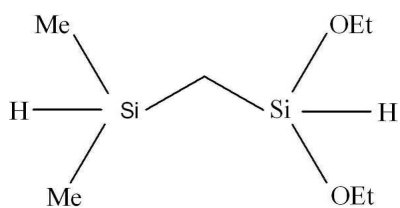
[0084]

[0085] [화학식 19]



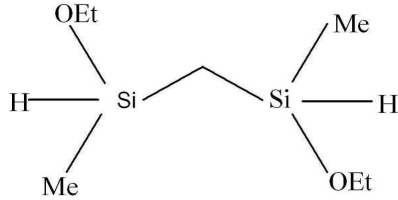
[0086]

[0087] [화학식 20]



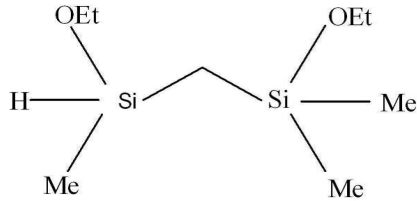
[0088]

[0089] [화학식 21]



[0090]

[0091] [화학식 22]



[0092]

[0093] 상기 화학식 9 내지 22에서 Me는 메틸 기(-CH₃)을 나타내고, OEt는 에톡시 기(-OCH₂CH₃)을 나타낸다. 또한 상기 에톡시 기는 메톡시 기(-OCH₃)이어도 무방하다.

[0094] 이하, 상기 도 1 및 도 2a에서 언급한, 상기 포로젠(30)을 포함하는 유전막(20)을 형성하는 공정(S1)을 상세히 설명하기로 한다.

[0095] 도 5은 상기 유전막(20)을 증착할 수 있는 PECVD(Plasma-Enhanced Chemical Vapor Deposition) 장치의 개략도이다.

[0096] 상기 PECVD 장치는 가스 주입구(210) 및 배기구(220)를 가지는 챔버(200)를 포함할 수 있다.

[0097] 상기 챔버(200)의 외측에는 기판(10)을 로딩 및 언로딩할 수 있는 로딩/언로딩 유닛(260)이 위치할 수 있고, 상기 챔버(200)는 상기 로딩/언로딩 유닛(260)과 인접하는 일 측벽에 형성된 도어(265)를 포함할 수 있다. 상기 로딩/언로딩 유닛에 의해 기판(10)이 이송되어 오면, 상기 도어(265)가 열리고, 상기 기판(10)은 후술하는 하부 전극(250) 상에 위치되고 정렬될 수 있다.

[0098] 상기 배기구(220)는 챔버 외측에 위치하는 진공 펌프(225)와 연결될 수 있다. 상기 진공 펌프(225)에 의해 챔버 내의 공기 또는 반응 가스 등을 배출할 수 있다. 상기 진공 펌프(225)에 의해 증착 공정 시 상기 챔버(200) 내의 압력은 4 내지 10 Torr로 형성될 수 있다.

[0099] 한편, 상기 하부 전극(250)은 내부에 히터(255)를 포함할 수 있다. 상기 히터(255)는 내부에 히팅 코일을 포함하고 상기 히팅 코일의 저항으로 발생하는 열로 상기 기판(10)을 가열할 수 있다. 상기 히터(255)는 상기 기판(10)을 증착하기 적합한 온도까지 가열시킬 수 있다. 이하, 증착 공정 시, 상기 히터(255)의 가열 온도를 증착 온도라고 정의하기로 한다. 본 발명의 히터(255)는 100 °C 이상, 245 °C 미만의 증착 온도로 상기 기판(10)을 가열할 수 있다.

[0100] 또한, 상기 챔버(200) 내에는 고주파를 공급하는 RF 전원(240)과 연결된 상부 전극(230)을 포함할 수 있다. 또한 상기 챔버(200)은, 상기 기판(10)을 지지하는 서셉터 역할을 하며, 상기 상부 전극과 일정 거리 이격되어 설치되는 하부 전극(250)을 포함할 수 있다. 상기 상부 전극(230)과 상기 하부 전극(250) 사이에 플라즈마가 형성될 수 있다. 예를 들어, 상기 가스 주입구(210)을 통해 주입된 반응 가스가 플라즈마 상태로 여기될 수 있다. 상기 하부 전극은 상기 RF 전원(240)을 접지시키는 그라운드 전압이 연결될 수 있다. 상기 RF 전원(240)의 RF 플라즈마 파워 밀도는 0.7 내지 2.0 W/cm², 상기 상부 전극(230) 및 하부 전극(250) 간의 간격은 200 내지 1000 mm일 수 있다.

[0101] 상기 RF 플라즈마에 의해 상기 기판(10)에 저유전막 또는 다공성 저유전막의 제조가 완료되면, 상기 도어(265)가 열리고, 이어, 상기 로딩/언로딩 유닛(260)에 의해 상기 기판(10)은 챔버 밖으로 이송될 수 있다. 또한 상기 챔버(200) 내에서 인-시튜(in-situ)로 금속 배선 형성 공정 등의 후속 공정이 이루어 질 수도 있다.

[0102] 상기 가스 주입구(210)를 통해 상기 챔버(200) 내로 유기 규소 전구체(organosilicon precursor), 산화제(oxidant) 및 포로젠(porogen)이 각각 공급될 수 있다.

- [0103] 여기서, 상기 유기 규소 전구체의 증착시 상기 기관(10)을 가열하는 히터(255)의 온도, 즉 증착 온도는 100℃ 이상, 245℃ 미만일 수 있다. 또한 상기 산화제의 공급 유량은 상기 유기 규소 전구체의 공급 유량의 0.7배 이하 일 수 있다.
- [0104] 상기 표 1에서 나타낸 바와 같이, C-C의 결합 에너지는 약 3.49 eV이고, 분자 상에서 Si-O의 결합 에너지는 약 4.8 eV임을 알 수 있다. 따라서, 상기 유기 규소 전구체 내부의 Si-(CH₂)_n-Si 결합에서 브릿지 카본의 결합(C-C 결합)은 상대적으로 깨지기 쉽다. 만일 증착 공정 시, 증착 온도가 245 ℃ 이상인 경우 또는 산소의 공급 유량이 0.7배를 초과하는 경우에는, 상기 브릿지 카본의 결합(C-C 결합)이 쉽게 깨지게 된다. 또한 증착 공정 시, 증착 온도가 100 ℃ 미만인 경우에는 PECVD에 의해 탄화수소(hydrocarbon)가 상대적으로 막 내 많이 함유하게 되어 UV cure시 막내 기공이 무너져 형성이 어렵고, 저유전율 확보가 어렵다. 따라서, 증착 온도가 100 ℃ 이상인 조건은 PECVD 증착을 위한 최소 온도라고 할 수 있다.
- [0105] 즉, 도 6을 참조하면, 유기 규소 전구체로 비스메틸디에톡시실릴 에탄(bismethyldiethoxysilyl ethane)을, 산화제로 O₂를, 포로젠으로 CH_x-CH_y (여기서, x 및 y는 0 보다 큰 수)의 구조를 갖는 탄화수소(hydrocarbon)를 챔버에 공급하되, 증착 공정 시 증착 온도를 245 ℃ 이상, 상기 O₂의 공급 유량을 상기 비스메틸디에톡시실릴 에탄의 공급유량의 0.7배 초과로 한 경우, Si-O-Si 네트워크 내에 Si-(CH₂)₂-Si 결합이 쉽게 깨어지게 된다. 그 결과 저유전막 내에서 비스메틸디에톡시실릴 에탄의 브릿지 카본을 형성하였던 탄소 원자들은 Si-CH₃, Si-(CH₃)₂의 형태로 존재하게 된다. 즉, 이 경우 다공성 저유전막의 기계적 강도를 유지할 수 없게 된다.
- [0106] 이하의 실험예 및 비교예를 통해, 증착 온도에 따른 다공성 저유전막의 기계적 특성 및 유전율에 대해 설명하도록 한다.
- [0107] [실험예 1]
- [0108] 유전막의 증착에 사용된 증착 챔버는 플라즈마 강화 화학 기상 증착(PECVD)용 챔버를 사용하였다. 사용된 유기 규소 전구체는 비스메틸디에톡시실릴 에탄(bismethyldiethoxysilyl ethane)이며, 산화제는 O₂를 사용하였고, 포로젠은 상기 화학식 6의 구조를 갖는 α-terpinene을 사용하였다. 또한 상기 O₂의 공급 유량은 25 sccm으로 공급하였고, 상기 비스메틸디에톡시실릴 에탄은 480 mg/min으로 공급하였다. 상기 O₂의 공급 유량 25 sccm은 약 71.43 mg/min이므로, 상기 공급 O₂의 공급 유량은 비스메틸디에톡시실릴 에탄의 유량의 약 0.15 배로 공급하였다.
- [0109] 또한 이너트(inert) 가스로서 He을 150sccms로 공급하였으며, 챔버 내의 압력은 6.75 Torr, 상부 전극(130)과 하부 전극(150) 간의 간격은 14mm로 하였다.
- [0110] 실험예 1은 증착 온도를 220 ℃로 하였다. 이렇게 증착된 저유전막에 파장이 220nm이상인 광대역 UV광을 조사하여 상기 포로젠을 제거하여 다공성 저유전막을 제조하였다. 상기 실험예 1에 의해 제조된 다공성 저유전막의 탄성 계수(E)가 8.5 GPa이었다.
- [0111] [비교예 1]
- [0112] 비교예 1의 경우는 증착 온도를 245 ℃로 하였고, 상기 증착 공정 온도 조건을 제외하면 실험예 1과 동일한 조건에서 증착 공정 및 후속 공정을 행하여 다공성 저유전막을 형성하였다.
- [0113] 비교예 1의 따라 증착된 다공성 저유전막의 탄성 계수(E)는 5.0 GPa로 측정되었다. 따라서, 실험예 1의 온도 조건에서 증착된 다공성 저유전막의 기계적 강도가 비교예 1에 비해 우수함을 알 수 있었다.
- [0114] [실험예 2]
- [0115] 상기 실험예 1의 조건, 즉 증착 온도가 220 ℃에서 증착된 다공성 저유전막의 제조 실험을 4회 더 실시하여 상기 다공성 저유전막의 탄성 계수(E) 및 유전율(k)을 측정하였다. 그 결과를 도 7a에 ● 점으로 표시하였다.
- [0116] [실험예 3]
- [0117] 증착 온도를 200 ℃로 한 것을 제외하고 실험예 1과 동일한 조건에서 다공성 저유전막의 제조 실험을 4회 실시하여 탄성 계수(E) 및 유전율(k)을 측정하였다. 그 결과를 도 7a에서 × 점으로 표시하였다.
- [0118] [비교예 2]

- [0119] 상기 비교예 1의 조건, 즉, 증착 온도가 245 °C로 한 다공성 저유전막의 제조 실험을 3회 더 실시하여 상기 다공성 저유전막의 탄성 계수(E) 및 유전율(k)을 측정하였고, 그 결과를 도 7a에서 ■ 점으로 표시하였다.
- [0120] [비교예 3]
- [0121] 증착 온도를 260 °C로 한 것을 제외하고 실험예 1과 동일한 조건에서 다공성 저유전막의 제조 실험을 3회 실시하여 탄성 계수(E) 및 유전율(k)을 측정하였다. 그 결과를 도 7a에서 ▲ 점으로 표시하였다.
- [0122] 도 7a는 다양한 증착 온도에서 형성된 다공성 저유전막의 탄성 계수(E) 및 유전율(k)을 측정하여 표시한 그래프이다. 유전율(k)이 낮을수록, 탄성 계수(E)는 높을수록 우수한 다공성 저유전막이다. 도 7a에서 볼 수 있듯이, 저유전막의 증착 온도가 낮을수록 저유전 특성 및 기계적 강도가 우수하다는 것을 알 수 있다. 245 °C의 증착 온도를 경계로 다공성 저유전막의 탄성 계수 및 저유전 특성이 구분됨을 알 수 있다.
- [0123] 한편, 도 7a에서, 증착 온도가 245 °C 및 220 °C인 경우에, 탄성 계수(E) 및 유전율(k)의 평균적인 추이선을 나타내었다. P1은 증착 온도가 245 °C인 경우의 평균적인 추이선이고, P2는 증착 온도가 220 °C인 경우의 평균적인 추이선이다. P2가 P1보다 좌상단에 치우쳐져 있음을 알 수 있다. 이는 증착 온도가 220 °C인 경우가 245 °C인 경우에 비해서 기계적 강도 및 저유전 특성이 아울러 증가함을 의미한다.
- [0124] [실험예 4]
- [0125] 다공성 저유전막을 형성하는 유기 규소 전구체를 비스메틸디에톡시실릴 메탄(bismethyldiethoxysilyl methane)을 사용한 것을 제외하면 실험예 1과 마찬가지로 증착 온도가 220 °C에서 증착 공정 및 후속 공정을 수행하여 다공성 저유전막을 제조하였다. 이어 상기 다공성 저유전막의 탄성 계수(E) 및 유전율 k를 측정하였다. 그 결과를 도 7b에 나타내었다.
- [0126] [실험예 5]
- [0127] 증착 온도를 200 °C로 한 것을 제외하면, 실험예 4와 동일한 조건에서 다공성 저유전막을 제조하였다. 이어 상기 다공성 저유전막의 탄성 계수(E) 및 유전율 k를 측정하였다. 그 결과를 도 7b에 나타내었다.
- [0128] [비교예 4]
- [0129] 증착 온도를 245 °C로 한 것을 제외하면, 실험예 4와 동일한 조건에서 다공성 저유전막을 제조하였다. 이어 상기 다공성 저유전막의 탄성 계수(E) 및 유전율 k를 측정하였다. 그 결과를 도 7b에 나타내었다.
- [0130] [비교예 5]
- [0131] 증착 온도를 260 °C로 한 것을 제외하면, 실험예 4와 동일한 조건에서 다공성 저유전막을 제조하였다. 이어 상기 다공성 저유전막의 탄성 계수(E) 및 유전율 k를 측정하였다. 그 결과를 도 7b에 나타내었다.
- [0132] 도 7b에서 볼 수 있는 바와 같이, 저유전막의 증착 온도가 낮을수록 저유전 특성 및 기계적 강도가 우수하다는 것을 알 수 있다. 증착 온도가 245 °C 및 220 °C인 경우, 탄성 계수(E) 및 유전율(k)의 평균적인 추이선을 나타내었다. P1은 증착 온도가 245 °C인 경우의 평균적인 추이선이고, P2는 증착 온도가 220 °C인 경우의 평균적인 추이선이다. P2가 P1보다 좌상단에 치우쳐져 있음을 알 수 있다. 이는 증착 온도가 220 °C인 경우가 245 °C인 경우에 비해서 기계적 강도 및 저유전 특성이 아울러 증가함을 의미한다.
- [0133] [실험예 6]
- [0134] 상기 화학식 18의 유기 규소 전구체를 사용하여 다공성 저유전막을 형성한 것을 제외하고 실험예 1과 마찬가지로 220 °C에서 증착 공정 및 후속 공정을 수행하여 다공성 저유전막을 제조하였다. 이어 상기 다공성 저유전막의 탄성 계수(E) 및 유전율 k를 측정하였다. 그 결과는 도 7c에 나타내었다.
- [0135] [실험예 7]
- [0136] 증착 온도를 200 °C로 한 것을 제외하면, 실험예 6와 동일한 조건에서 다공성 저유전막을 제조하였다. 이어 상기 다공성 저유전막의 탄성 계수(E) 및 유전율 k를 측정하였다. 그 결과를 도 7c에 나타내었다.
- [0137] [비교예 6]
- [0138] 증착 온도를 245 °C로 한 것을 제외하면, 실험예 6와 동일한 조건에서 다공성 저유전막을 제조하였다. 이어 상기 다공성 저유전막의 탄성 계수(E) 및 유전율 k를 측정하였다. 그 결과를 도 7c에 나타내었다.

- [0139] [비교예 7]
- [0140] 증착 온도를 260 °C로 한 것을 제외하면, 실험예 6와 동일한 조건에서 다공성 저유전막을 제조하였다. 이어 상기 다공성 저유전막의 탄성 계수(E) 및 유전율 k를 측정하였다. 그 결과를 도 7c에 나타내었다.
- [0141] 도 7c에서 볼 수 있는 바와 같이, 저유전막의 증착 온도가 낮을수록 저유전 특성 및 기계적 강도가 우수하다는 것을 알 수 있다. 증착 온도가 245 °C 및 220 °C인 경우, 탄성 계수(E) 및 유전율(k)의 평균적인 추이선을 나타내었다. P1은 증착 온도가 245 °C인 경우의 평균적인 추이선이고, P2는 증착 온도가 220 °C인 경우의 평균적인 추이선이다. P2가 P1보다 좌상단에 치우쳐져 있음을 알 수 있다. 이는 증착 온도가 220 °C인 경우가 245 °C인 경우에 비해서 기계적 강도 및 저유전 특성이 아울러 증가함을 의미한다.
- [0142] 결국, 도 7a 및 도 7c에서 볼 수 있는 바와 같이, 화학식 1의 유기 규소 전구체를 사용하여 저유전막을 증착하고, 후속 공정을 진행하여 다공성 저유전막을 형성하는 경우에 있어서, 증착 온도가 상기 다공성 저유전막의 특성에 영향을 미치는 것을 알 수 있다. 나아가, 증착 온도가 245 °C 미만인 경우에 기계적 강도 및 저유전 특성이 우수함을 알 수 있다. 그러나, 증착 온도가 100 °C 미만인 경우에는 PECVD 공정 시 유전막의 증착이 잘 이루어지지 않을 수 있다. 따라서, 화학식 1의 유기 규소 전구체를 사용하여 다공성 저유전막을 제조하는 경우, 그 증착 온도가 100 °C 이상, 245 °C 미만인 경우에 우수한 특성을 지니는 다공성 저유전막의 제조가 가능하다.
- [0143] 또한 도 7a 내지 7c를 참조하면, 증착 온도가 220 °C인 경우에 있어서, 도 7c에서 도시한 다공성 저유전막의 유전율이 도 7a 또는 도 7b의 그것에 비해 더 낮음을 알 수 있다. 즉, 도 7a 내지 도 7b의 다공성 저유전막의 경우 유전율이 2.5 이상이지만, 도 7c의 상기 화학식 18의 유기 규소 전구체로부터 증착된 다공성 저유전막의 유전율은 2.3 내지 2.4까지 떨어져서 저유전율 특성이 우수함을 알 수 있다. 이는 상기 화학식 18의 유기 규소 전구체의 수소(-H)를 포함하고 있기 때문이다. 통상 큐어링 공정 시 유전막의 일부에서 축소(shrinkage)가 일어나기 쉽고, 상기 축소에 의해 기공이 무너지거나(collapse) 흡습되기 쉽다. 그러나 상기 유기 규소 전구체가 수소(-H)를 포함할 경우 반응성이 좋아 막내 포로젠 함유 및 네트워크(network) 형성이 용이하여 기공이 무너지는 것을 최소화할 수 있다. 즉, 화학식 1의 유기 규소 전구체가 하나 이상의 수소(-H)를 포함하는 경우, 기계적 강도를 유지하면서, 우수한 저유전율 특성을 구현할 수 있다.
- [0144] 본 발명에서, 유전막을 증착을 위해 챔버 내로 공급되는 상기 산화제의 공급 유량은 상기 유기 규소 전구체의 공급 유량의 0.7배 이하일 수 있다. 상기 산화제의 공급 유량은 상기 유기 규소 전구체의 공급 유량의 0.7배 이하일 경우, 다공성 저유전막의 기계적 강도가 우수하고, 막 내 축소가 최소화될 수 있다.
- [0145] 이하의 실험예에서 산화제의 공급 유량에 따른 다공성 저유전막의 특성을 설명하도록 한다.
- [0146] [실험예 8]
- [0147] 유전막의 증착에 사용된 증착 챔버는 플라즈마 강화 화학 기상 증착(PECVD)용 챔버를 사용하였다. 사용된 유기 규소 전구체는 상기 화학식 18의 유기 규소 전구체를 사용하였다. 산화제는 O₂를 사용하였고, 포로젠은 상기 화학식 6의 구조를 갖는 α-terpinene을 사용하였다. 상기 유전막의 증착 온도는 220 °C로 하였다. 또한 이너트(inert) 가스로서 He를 150sccms로 공급하였으며, 챔버 내의 압력은 6.75 Torr, 상부 전극(130)과 하부 전극(150) 간의 간격은 14mm로 하였다.
- [0148] 한편, 상기 화학식 18의 유기 규소 전구체는 480 mg/min의 공급 유량으로 챔버에 공급하였다. 또한 산소(O₂)는 0, 90.72, 184.8, 275.5 sccm인 4가지 유량으로 공급하여 4 가지 다공성 저유전막을 제조하였다. 즉, 상기 유기 규소 전구체의 공급 유량 대비 산소(O₂)의 공급 유량은 0, 0.27, 0.55 및 0.82인 경우에 다공성 저유전막의 특성을 실험하였다.
- [0149] 도 8a에서는 각각의 산소 공급 유량 비율에 따른 상기 다공성 저유전막 FTIR을 측정하여 상기 다공성 저유전막의 특성에 영향을 미치는 결합(bonding)의 피크 넓이 비율(peak area ratio)을 도시하였다. 상기 다공성 저유전막의 Si-O-Si 네트워크 내에 포함된 Si-C-Si의 브릿지 카본 결합은 기계적 강도와 관련이 있다. Si-CH₃ 결합은 흡습을 방지를 통해 다공성 저유전막의 유전율을 낮출 수 있고, 아울러 플라즈마 저항성을 높일 수 있다. C-H 결합은 기공 특성과 관련이 있음은 전술한 바와 같다. 도 8a를 참조하면, 산기 산소 공급 유량의 비율이 감소할수록 Si-C-Si의 브릿지 카본 결합 및 C-H 결합이 증가하고 있음을 알 수 있다.
- [0150] 도 8b는 상기 각각의 산소 공급 유량 비율에 따른 탄성 계수 및 축소(shrinkage) 정도를 측정한 결과를 나타

낸 것이다. 좌측 수직 좌표는 포로젠이 제거되어 생성된 기공 중에서 축소(shrinkage)된 기공의 비율을 나타내고, 우측 수직 좌표는 탄성 계수(E)를 나타낸다. 도 8b를 참조하면, 산소 공급 유량의 비율이 감소할수록 다공성 저유전막의 탄성 계수(E)가 증가하는데, 이는 상기 도 8a에서 브릿지 카본 결합이 증가함을 의미한다. Si-O의 결합이 상기 Si-C의 결합보다 더 안정한 결합이므로, 산소 공급 유량이 많다면 증착 공정 시, 상기 브릿지 카본 결합이 깨지게 된다. 따라서, 산소의 공급 유량을 최소화하여 브릿지 카본 결합을 유지할 수 있다.

[0151] 또한 도 8a 및 도 8b를 참조하면, 산소 공급 유량이 0인 경우에도 다공성 저유전막의 특성이 우수함을 알 수 있다. 이는 본 발명의 유기 규소 전구체의 특성에서 기인한 것으로서, 챔버에 산소가 공급되지 않는 경우에도 우수한 증착이 가능하다.

[0152] [실험예 9]

[0153] 다공성 저유전막을 형성하는 유기 규소 전구체를 비스메틸디에톡시실릴 메탄(bismethyldiethoxysilyl methane)을 사용한 것을 제외하면, 상기 실험예 8과 동일한 조건에서 다공성 저유전막을 제조하였다.

[0154] 도 9a 내지 도 9b는 산소의 공급 유량이 상기 비스메틸디에톡시실릴 메탄의 공급 유량의 0, 0.45, 0.7 및 2.7인 경우의 각각의 다공성 저유전막의 특성을 나타낸다. 상기 챔버에 공급되는 비스메틸디에톡시실릴 메탄(bismethyldiethoxysilyl methane)의 공급 유량은 480 mg/min 으로 하였다. 한편, 상기 챔버에 공급되는 산소의 공급 유량은 0, 151.2, 235.2, 907.2 sccm으로 하여 다공성 저유전막을 제조하였다. 도 9a는 상기 산소의 공급 유량의 비율과 상기 다공성 저유전막의 Si-C-Si의 브릿지 카본 결합의 FTIR 피크 넓이(arbitrary unit)를 막의 두께(Å)로 나눈 값과의 관계를 나타내고 있다. 통상 Si-C-Si 결합의 FTIP 피크는 1360 cm⁻¹에서 나타난다. 산소 공급 유량 비율이 0.7 내지 2.7인 구간에서는 FTIR 피크 넓이가 완만하게 증가하지만, 산소 공급 유량 비율이 0 내지 0.7인 구간에서는 그 값이 급격하게 증가하고 있음을 알 수 있다.

[0155] 도 9b는 상기 산소의 공급 유량의 비율과 상기 다공성 저유전막의 탄성 계수(E)와의 관계를 나타내고 있다. 도 9b를 참조하면, 산소 공급 유량 비율이 0.7 내지 2.7인 구간에서는 탄성 계수(E)가 완만하게 증가하지만, 산소 공급 유량 비율이 0 내지 0.7인 구간에서는 그 값이 급격하게 증가하고 있음을 알 수 있다. 또한, 도 9a 및 도 9b를 참조하면, 상기 탄성 계수(E)는 상기 다공성 저유전막에 포함된 브릿지 카본 결합의 양에 따라 비례하여 증가함을 알 수 있다. 상기 유기 규소 전구체의 공급 유량 대비 산소 공급 유량의 비율이 0 내지 0.7 이하인 경우에 기계적 강도 특성이 우수한 다공성 저유전막을 제조할 수 있다.

[0156] 도 10은 본 발명에 따른 다공성 저유전막 제조방법을 이용한 반도체 소자의 제조방법을 설명하기 위한 흐름도이고, 도 11a 내지 도 11g는 본 발명에 따른 다공성 저유전막 제조방법을 나타낸 단면도이다.

[0157] 먼저, 도 10 및 도 11a를 참조하면, 기판(100)상에 포로젠(120)을 포함하는 유전막(130)을 형성한다 (S10). 여기서 상기 유전막(130)은 플라즈마 강화 화학기상증착(PECVD), 화학기상증착(CVD) 또는 스펀 코팅 방식 등을 이용하여 형성할 수 있다. 상기 유전막(130)은 RC 지연의 문제를 해결하기 위해 기본 산화막 또는 질화막 계열의 물질막이 갖는 유전상수보다 낮은 유전상수를 갖는 저유전율 물질로 형성한다. 상기 유전막(130)은 포로젠(120)을 포함하는 SiOCH막, SiOC막 및 SiOF막 중 어느 하나의 막으로 형성할 수 있으나 이에 한정되는 것은 아니다. 한편, 상기 유전막(130)은 상기 유전막(130) 내에서 균일하게 분포되어 있는 포로젠(120)들을 포함하는데, 상기 포로젠(120)들이 제거됨에 의해 기공들이 형성됨에 따라 상기 유전막(130)의 유전율은 더욱 낮아지게 된다. 상기 포로젠(120), 상기 기판(100) 및 상기 기판(100)에 상기 유전막(130)에 관한 설명은 상기 도 1 및 도 2a에서 설명한 바와 같으므로 중복되는 설명은 생략한다.

[0158] 상기 유전막(130)은 상기 화학식 1로 표현되는 유기 규소 전구체를 증착하여 형성될 수 있다.

[0159] 상기 유전막(130)의 증착은 챔버에 유기 규소 전구체 및 산화제를 공급하되, 상기 유기 규소 전구체의 공급 유량 대비 상기 산화제의 공급 유량은 0 이상, 0.7배 이하일 수 있다. 또한 상기 유전막(130)의 증착은 증착 온도가 100 °C 이상, 245 °C 미만의 온도 하에서 이루어질 수 있다.

[0160] 상기 조건에서 증착된 유전막 내지 다공성 저유전막은 기공 특성이 우수하여 저유전율을 달성할 수 있고, 브릿지 카본 결합이 깨지지 않은 상태의 Si-O-Si 네트워크 구조를 포함하므로 기계적 강도가 우수하다.

[0161] 계속해서, 도 10 및 도 11b를 참조하면, 큐어링 공정을 통해, 상기 유전막(130)의 상기 포로젠(120)들을 제거하여 다공성 저유전막(135)을 형성한다 (S20). 상기 큐어링 공정은 도 1 및 도 2b에서 설명한 바와 같으므로 중복되는 설명은 생략한다.

[0162] 계속해서, 도 10 및 도 11c를 참조하면, 상기 다공성 저유전막(135)의 일부를 식각하여 상기 기판(100)을 노

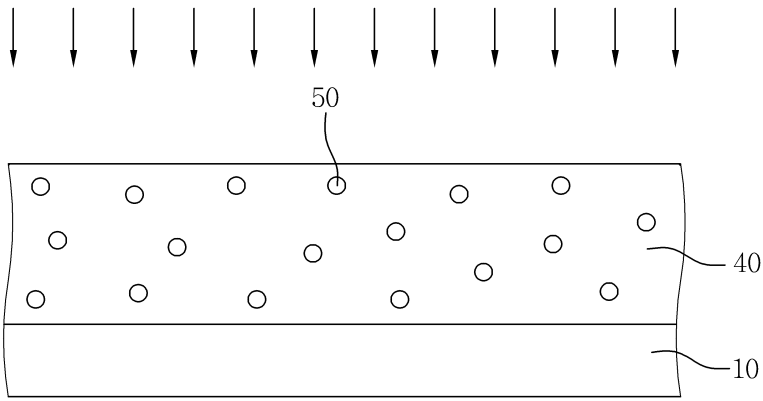
출시키는 개구부(140)들을 갖는 저유전막(135)을 형성할 수 있다(S30). 본 발명의 일 실시예에 의하면, 상기 저유전막(135) 상에 포토레지스트막(미도시)을 형성한 후, 노광 및 현상 공정을 수행하여 포토레지스트 패턴(미도시)을 형성한다. 상기 포토레지스트 패턴에 노출된 산화막을 건식 또는 습식 식각하고, 상기 포토레지스트 패턴을 제거하기 위한 애싱 및 스트립 공정을 수행한다.

- [0163] 그 결과, 상기 다공성 저유전막(135)에 상기 기판(100)을 노출시키는 개구부들(140)이 형성된다.
- [0164] 계속해서, 도 10 및 도 11d를 참조하면, 상기 개구부(140)들의 내면 및 상기 다공성 저유전막의 상면에 베리어막(150)을 형성할 수 있다(S40). 상기 베리어막(150)은 후술할 금속 배선이 상기 저유전막(135)으로 확산되는 것을 방지한다. 본 발명의 일 실시예에 따르면, 상기 베리어막(150)은 Ti, Ta, W 및 이들의 질화물로 중, 어느 하나 또는 둘 이상의 물질로 형성할 수 있다. 상기 베리어막(150)은 상기 개구부(140)들의 내벽면과 바닥면 및 상기 저유전막(135)의 개구부(140)들이 형성되지 아니한 부분의 상면을 연속적으로 덮을 수 있다.
- [0165] 한편, 상기 베리어막(150)은 화학기상증착(CVD), 스퍼터링 증착, 물리적기상증착(PVD), 원자층증착(ALD), E-beam evaporation, Electroless-Chemical deposition, Electro Chemical Deposition 등의 방법을 적용하여 형성할 수 있다.
- [0166] 도 10 및 도 11e를 참조하면, 상기 베리어막(150)상에 상기 개구부(140)들을 완전히 매립하는 금속층(151)을 형성한다(S50). 상기 금속층(151)은 개구부(140)들을 매립하고, 베리어막(150)을 덮을 수 있도록 충분한 두께로 형성한다.
- [0167] 본 발명의 일 실시예에 따라, 상기 금속층(151)은 Cu 또는 Cu 합금으로 형성될 수 있다. 예를 들면, 상기 베리어막(150)상에 Cu 시드층(미도시)을 형성한 후, 전기도금을 행하여 상기 Cu 시드층 상에 상기 Cu 층을 형성할 수 있다. 한편, 상기 베리어막(150)을 전기도금을 위한 시드층으로 할 수도 있다. 이 경우 상기 Cu 시드층의 형성은 생략될 수 있다.
- [0168] 다른 실시예에 따르면, 상기 금속층(151)은 Al, W, Rh, Os, Ti, Ta, Pd, Pt, Mo, 금속 실리사이드 및 이들의 조합 중 어느 하나 이상을 포함할 수 있다.
- [0169] 도 10 및 도 11f를 참조하면, 상기 금속층(151)의 일부와 상기 저유전막(135)의 상면에 형성된 베리어막(150)을 연마하여 금속 배선(151a)을 형성한다(S60). 상기 연마는 상기 저유전막(135)을 연마 스톱퍼로 하여 이루어진다. 따라서, 상기 연마 공정에 의해 상기 금속층(151) 및 상기 베리어막(150)을 평탄화하여 상기 저유전막(135)을 노출시킨다. 즉, 상기 연마에 의해 상기 저유전막(135)의 상면이 노출되며, 상기 금속 배선(151a)의 상면은 상기 저유전막(135)의 상면과 평탄화되어 형성된다. 상기 금속 배선(151a)은 상기 저유전막(135)에 의해 전기적으로 절연된다. 한편, 미설명부호 150a는 베리어막 패턴에 해당한다.
- [0170] 상기 화학 기계적 연마는 화학 기계적 연마(CMP) 공정 또는 에치백 공정으로 수행될 수 있다. 편의상, 이하 본 발명의 일 실시예에 따라, 화학 기계적 연마(CMP) 공정에 의한 금속 배선 형성을 예로 들어 설명한다.
- [0171] 한편, 도면에는 도시하지 않았으나, 선택적인 공정으로, 상기 다공성 저유전막을 형성한 이후에, 플라즈마 처리할 수 있다.(S70).
- [0172] 즉, 상기 금속 배선(151a)의 노출 표면에서 대기와의 접촉에 의하여 형성될 수 있는 금속 산화막을 환원 반응에 의해 제거하기 위하여 상기 금속 배선(151a)의 표면에 플라즈마 공정을 수행할 수 있다. 이로써, 상기 금속 배선(151a)의 표면에 힐록(hillock)의 가능성을 크게 줄이게 된다. 상기 플라즈마 처리는 NH₃, H₂, He, N₂, Ar 또는 이들의 혼합물 분위기에서 수행할 수 있다.
- [0173] 도 10 및 도 11g를 참조하면, 상기 플라즈마 공정 이후에, 상기 다공성 저유전막을 형성한 이후에 캡핑막(200)을 형성한다(S80). 상기 캡핑막(200)은 수분 또는 외부 이온이 상기 다공성 저유전막(135) 내로 유입되는 것을 방지하고, 상기 금속 배선(151a)의 금속의 확산을 방지하기 위하여 형성한다. 본 발명의 일 실시예에 의하면, 상기 캡핑막(200)은 SiN막, SiCN막, BN막 및 BCN막 중에서, 어느 하나 또는 둘 이상의 막으로 형성할 수 있다. 이로써, 본 발명에 따른 반도체 소자를 제조할 수 있다.
- [0174] 본 발명은 상술한 실시 예들에 한정되지 않고 본 발명의 사상 내에서 여러 가지의 다른 형태로 변형될 수 있다.
- [0175] 본 발명의 또 다른 일 실시예에 의하면, 상기 기판 상에 다공성 저유전막을 형성할 수 있다. 여기서 상기 다공성 저유전막은 개구부를 갖지 않는 평탄화 막일 수 있다. 상기 다공성 저유전막 상에 금속층을 형성할 수 있다. 여기서 금속 배선은 Cu 또는 Cu 합금일 수 있다. 상기 금속층을 패터닝하여 금속 배선을 형성할 수 있

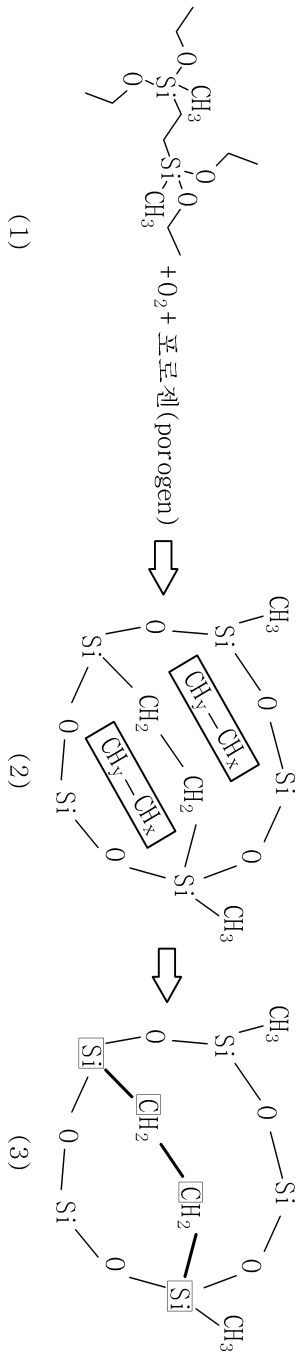
다. 여기서 상기 다공성 저유전막의 흡습을 제거하기 위하여, 260nm 내지 450nm의 파장을 갖는 UV 광을 조사할 수 있다. 이후 추가 흡습을 방지하기 위하여 상기 금속 배선의 측면 및 상면과 상기 다공성 저유전막을 덮는 캡핑층을 형성할 수 있다. 이 경우 상기 UV 광 조사공정 및 상기 캡핑층 증착 공정은 진공을 깨지 않고, 인-시튜(in-situ)로 행해질 수 있다. 나아가, 상기 캡핑층 증착 공정 이전에 상기 금속 배선 및 상기 다공성 저유전막 표면을 플라즈마 처리하는 공정을 더 포함할 수 있다.

- [0176] 도 12은 본 발명의 실시예들에 따른 전자 장치를 포함하는 전자 시스템을 설명하기 위한 개략적인 블록도이다. 도 12을 참조하면, 전자시스템(600)은 제어기(610), 입출력 장치(630), 기억 장치(620) 및 버스 구조체(640)를 포함할 수 있다. 상기 제어기(610)와 상기 기억 장치(620)는 결합되어 패키지-온-패키지(package on package; PoP)로 구성될 수도 있다. 상기 제어기(610) 및/또는 상기 기억장치(640)는 앞에서 설명한 본 발명의 실시예들 중 어느 하나의 실시예에 따른 반도체 소자를 포함할 수 있다.
- [0177] 상기 버스 구조체(640)는 상기 제어기(610), 상기 입출력 장치(630) 및 상기 기억 장치(620) 상호 간에 데이터들이 이동하는 통로를 제공하는 역할을 할 수 있다.
- [0178] 상기 제어기(610)는 적어도 하나의 마이크로프로세서, 디지털 신호 프로세서, 마이크로컨트롤러, 그리고 이들과 유사한 기능을 수행할 수 있는 논리 소자들 중에서 적어도 어느 하나를 포함할 수 있다. 상기 입출력 장치(630)는 키패드, 키보드 및 표시 장치(display device) 중 적어도 하나를 포함할 수 있다. 상기 기억 장치(620)는 데이터 및/또는 상기 제어기(610)에 의해 실행되는 명령어 등을 저장하는 역할을 할 수 있다.
- [0179] 상기 기억 장치(620)는 디램(dynamic random access memory; DRAM), 및 에스램(static random access memory; SRAM) 등과 같은 휘발성 메모리 칩, 플래시메모리(flash memory), 상변화메모리(phase change memory), 엠램(magnetic random access memory; MRAM), 또는 알램(resistive random access memory; RRAM) 등과 같은 비휘발성 메모리 칩, 또는 이들의 조합을 구비할 수 있다.
- [0180] 더 나아가, 통신 네트워크로 데이터를 전송하거나 통신 네트워크로부터 데이터를 수신하는 역할을 하는 유무선 형태의 인터페이스가 제공될 수 있다. 예를 들어, 상기 인터페이스는 안테나 또는 유무선 트랜시버 등을 포함할 수 있다.
- [0181] 상기 전자 시스템(600)에는 응용 칩셋(Application Chipset), 카메라 이미지 프로세서(Camera Image Processor: CIS), 그리고 입출력 장치 등이 추가로 제공될 수 있다.
- [0182] 상기 전자 시스템(600)은 모바일 시스템, 개인용 컴퓨터, 산업용 컴퓨터 또는 다양한 기능을 수행하는 로직 시스템 등으로 구현될 수 있다. 예컨대, 모바일 시스템은 개인 휴대용 정보 단말기(PDA; Personal Digital Assistant), 스마트 폰(smart phone), 휴대용 컴퓨터, 웹 태블릿(web tablet), 모바일 폰(mobile phone), 무선폰(wireless phone), 랩톱(laptop) 컴퓨터, 메모리 카드, 디지털 뮤직 시스템(digital music system) 그리고 정보 전송/수신 시스템 중 어느 하나일 수 있다.
- [0183] 상기 전자 시스템(600)이 무선 통신을 수행할 수 있는 장비인 경우에, 상기 전자 시스템(600)은 CDMA(Code Division Multiple Access), GSM(Global System for Mobile communication), NADC(North American Digital Cellular), E-TDMA(Enhanced-Time Division Multiple Access), WCDMA(Wideband Code Division Multiple Access), CDMA2000과 같은 통신 시스템에서 사용될 수 있다.
- [0184] 도 13은 본 발명의 실시예들에 따른 반도체 소자를 채택하는 시스템의 블록도이다. 도 13을 참조하면, 전자 시스템(700)은 바디(710: Body)와, 마이크로 프로세서 유닛(720: Micro Processor Unit)과, 파워 유닛(730: Power Unit)과, 기능 유닛(740: Function Unit)과, 그리고 디스플레이 컨트롤러 유닛(750: Display Controller Unit)을 구비할 수 있다. 상기 마이크로 프로세서 유닛(720) 및/또는 상기 기능 유닛(740)은 본 발명의 실시예들 중 어느 하나의 실시예에 따른 반도체 소자를 포함할 수 있다.
- [0185] 상기 바디(710)는 인쇄 회로 기판으로 형성된 마더 보드(Mother Board)를 구비할 수 있으며, 상기 마이크로 프로세서 유닛(720), 상기 파워 유닛(730), 상기 기능 유닛(740), 상기 디스플레이 컨트롤러 유닛(750) 등이 상기 바디(710)에 실장될 수 있다. 디스플레이 유닛(760)은 상기 바디(710)의 내부 혹은 상기 바디(710)의 표면에 배치될 수 있다. 예를 들면, 상기 디스플레이 유닛(760)은 상기 바디(710)의 표면에 배치되어 상기 디스플레이 컨트롤러 유닛(750)에 의해 프로세스 된 이미지를 표시할 수 있다.
- [0186] 상기 파워 유닛(730)은 외부 배터리(도시하지 않음) 등으로부터 일정 전압을 공급받아 이를 요구되는 전압 레벨로 분기하여 상기 마이크로 프로세서 유닛(720), 상기 기능 유닛(740), 상기 디스플레이 컨트롤러 유닛

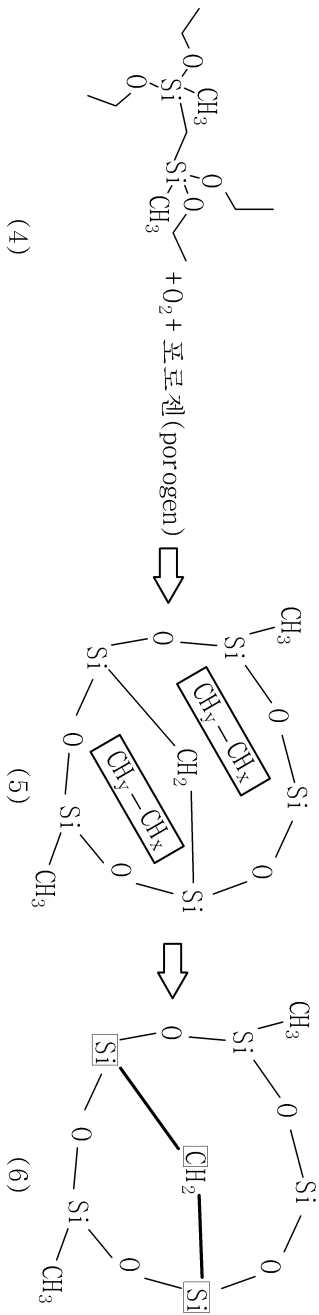
도면2b



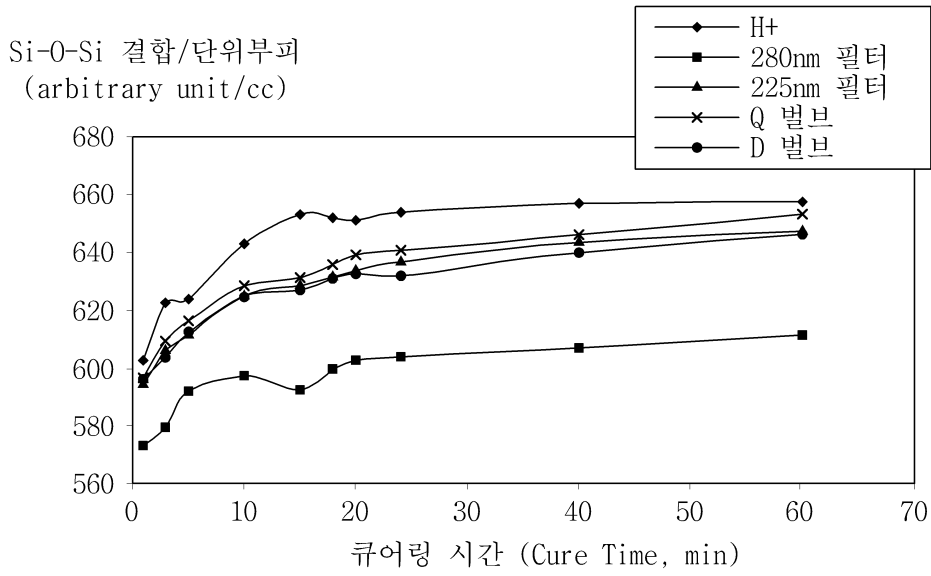
도면3a



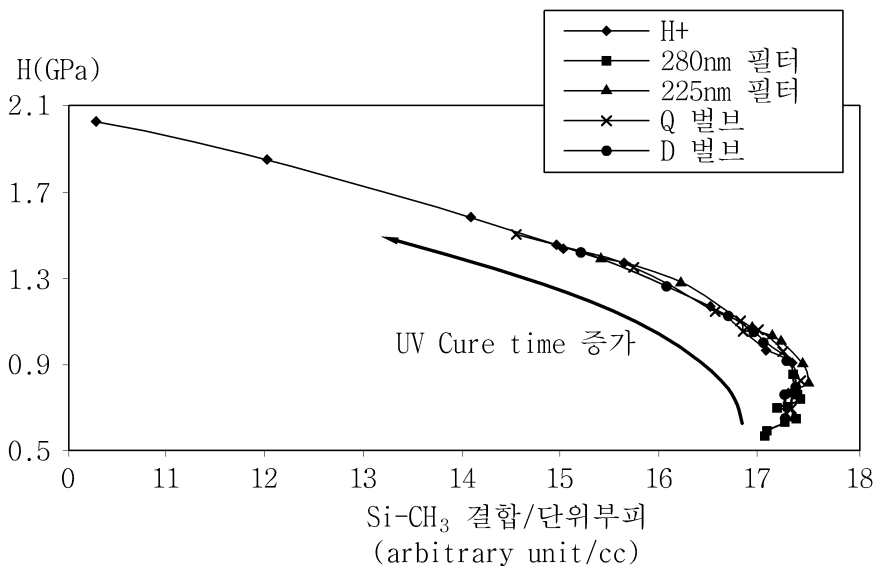
도면3b



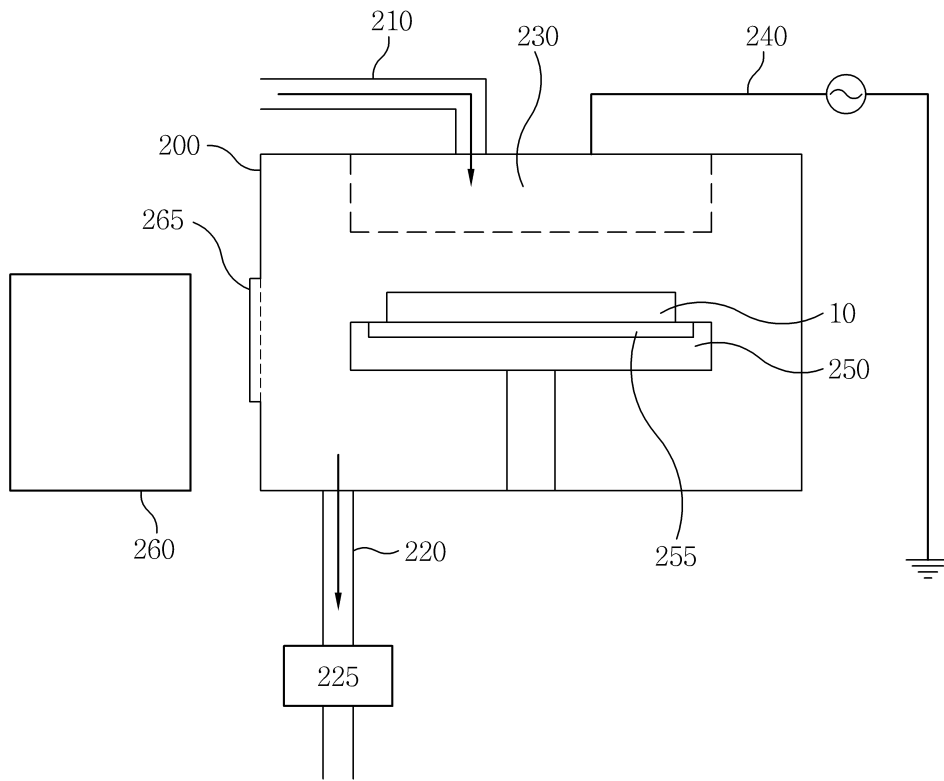
도면4a



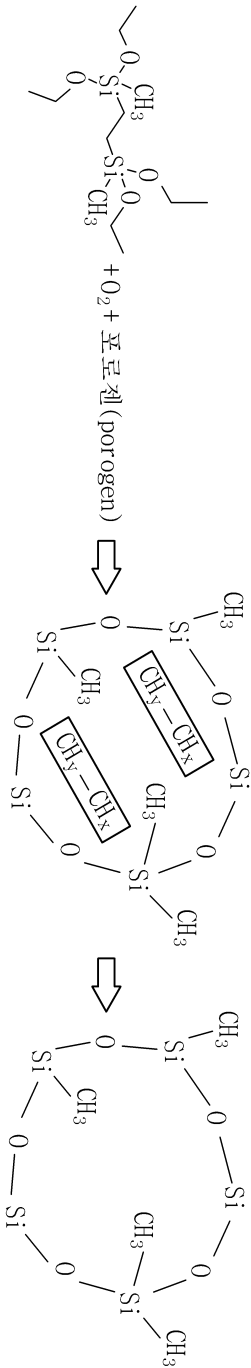
도면4b



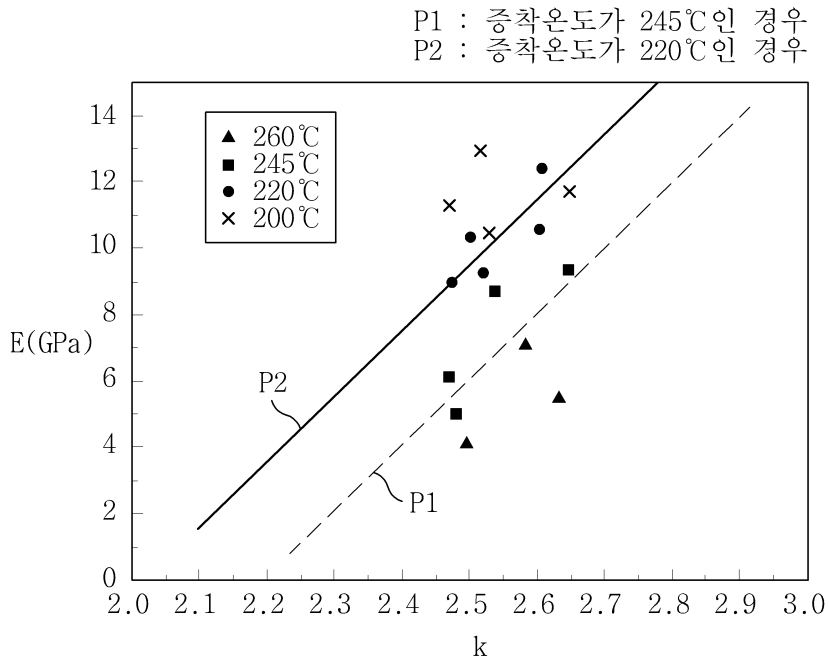
도면5



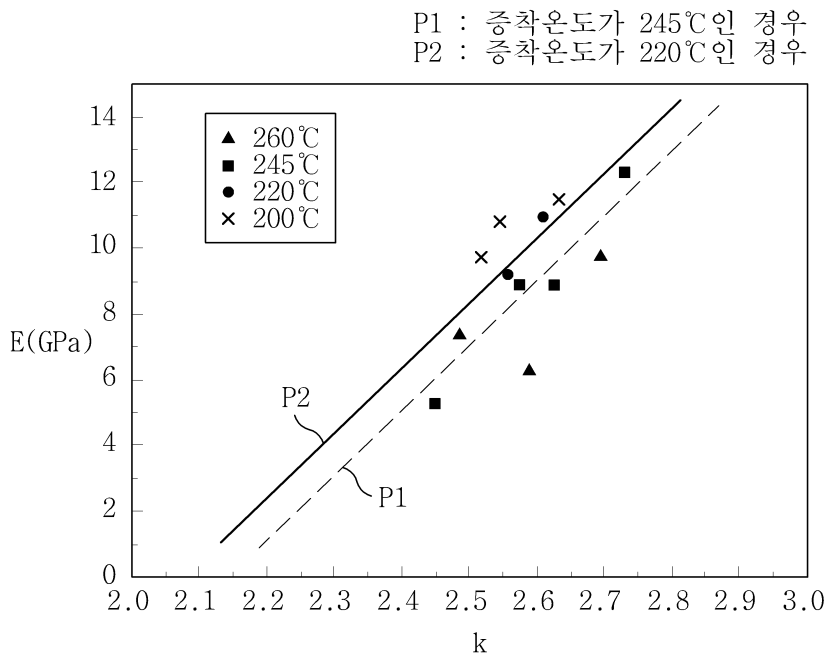
도면6



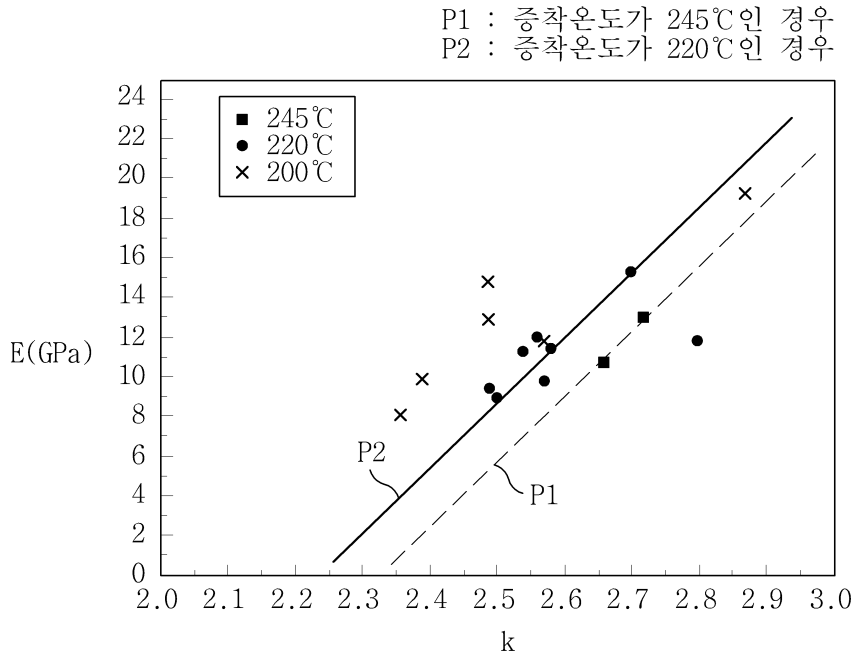
도면7a



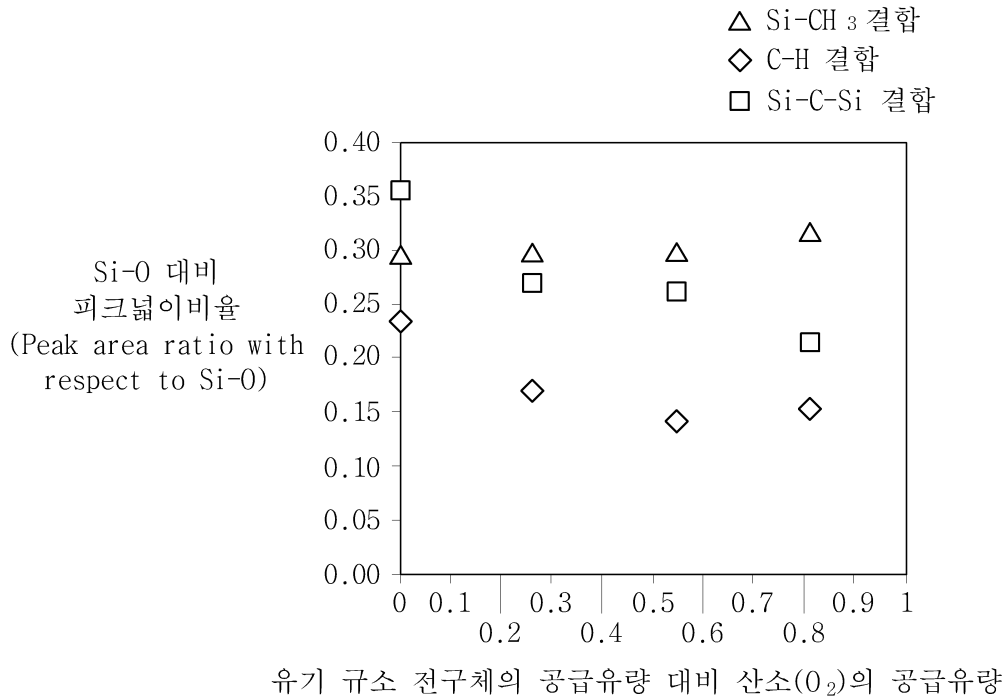
도면7b



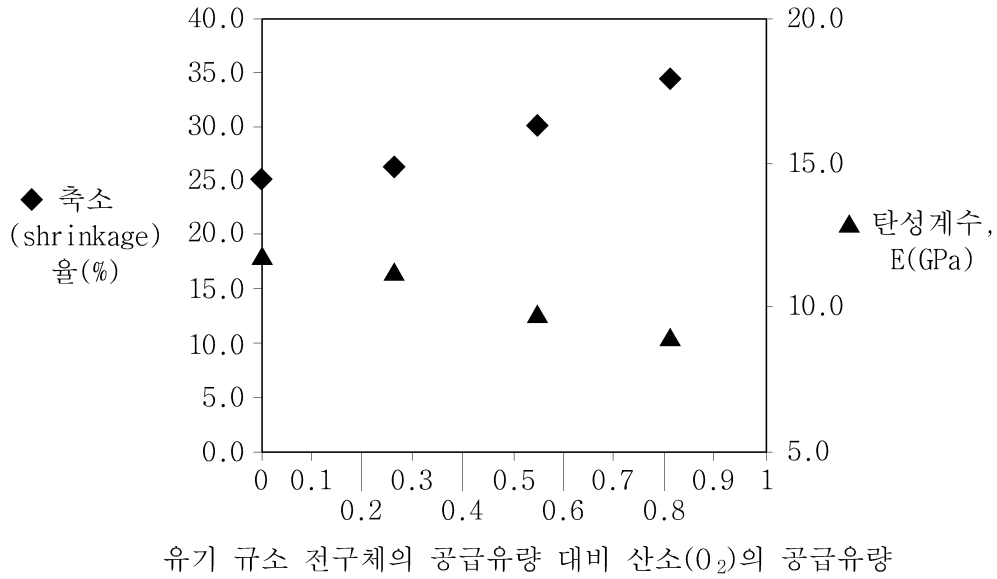
도면7c



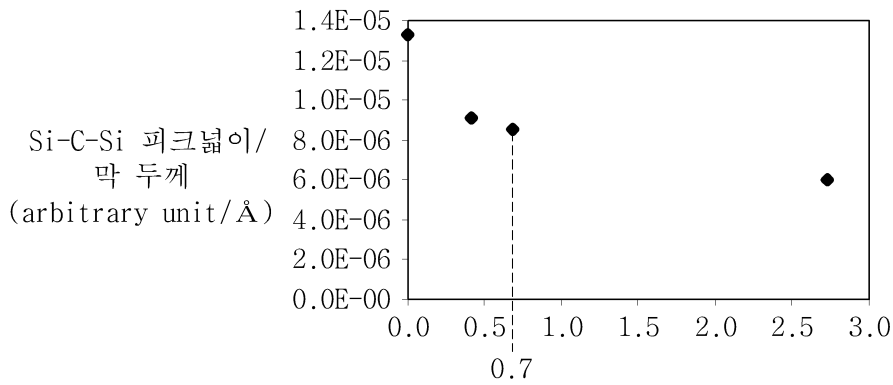
도면8a



도면8b

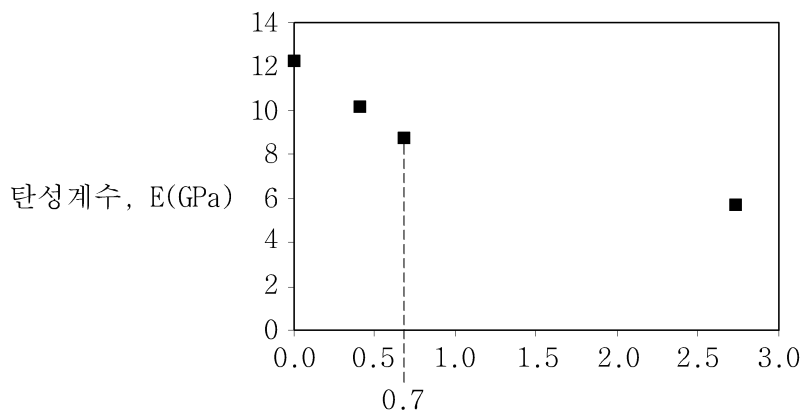


도면9a



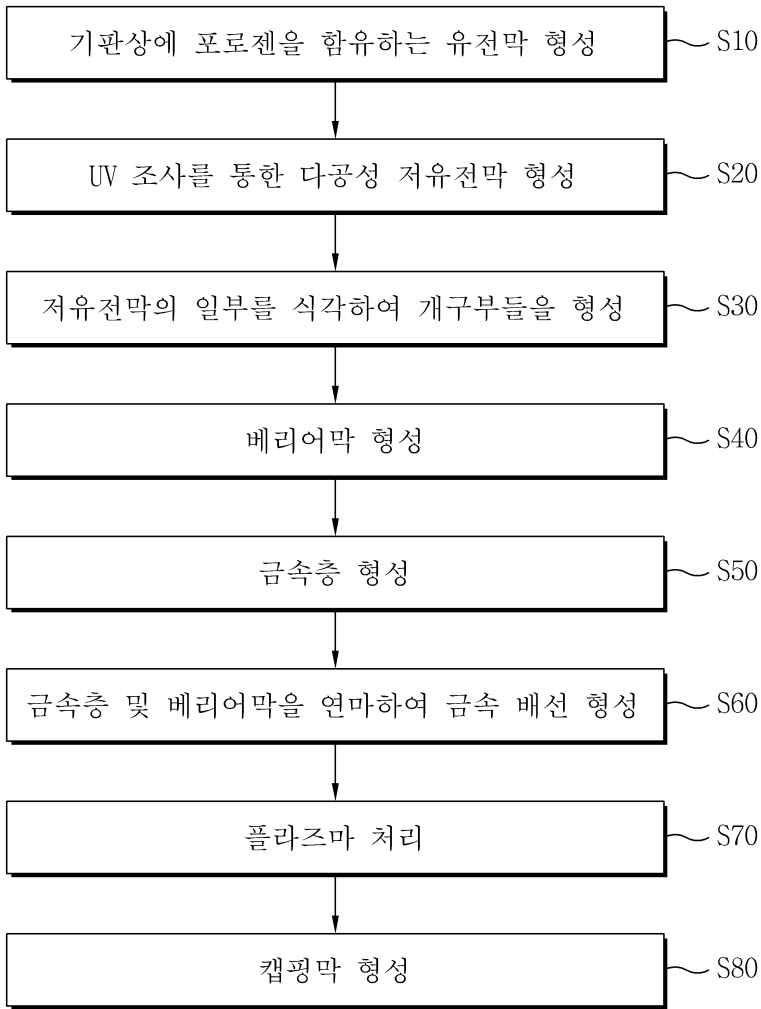
유기 규소 전구체의 공급유량 대비 산소(O₂)의 공급유량

도면9b

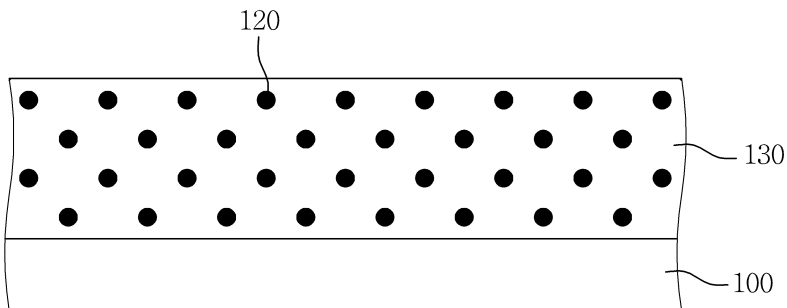


유기 규소 전구체의 공급유량 대비 산소(O₂)의 공급유량

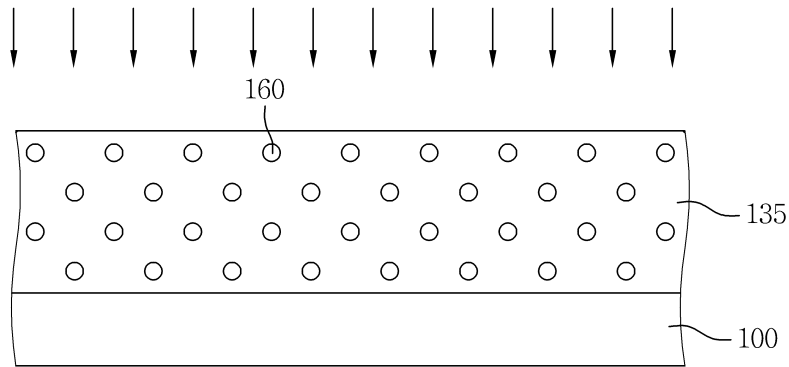
도면10



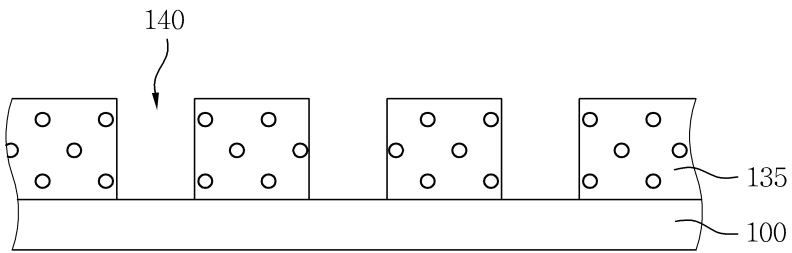
도면11a



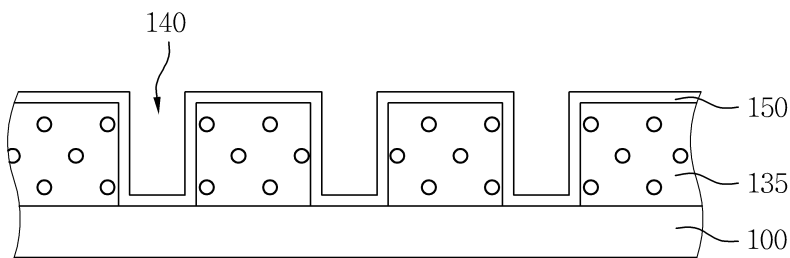
도면11b



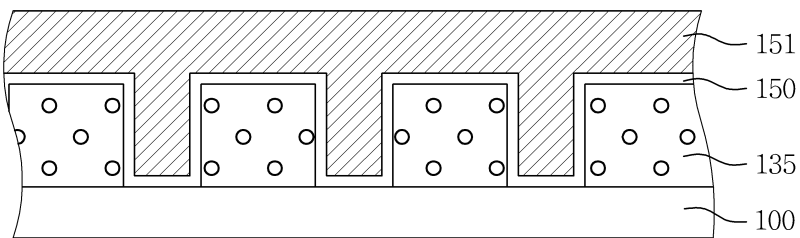
도면11c



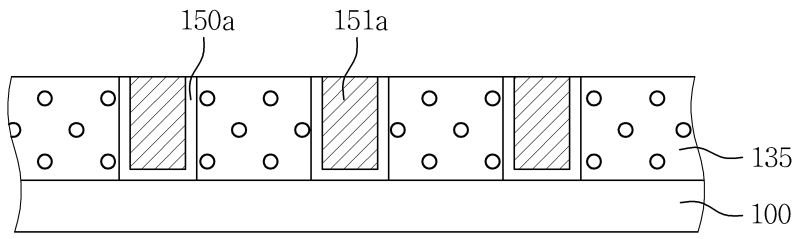
도면11d



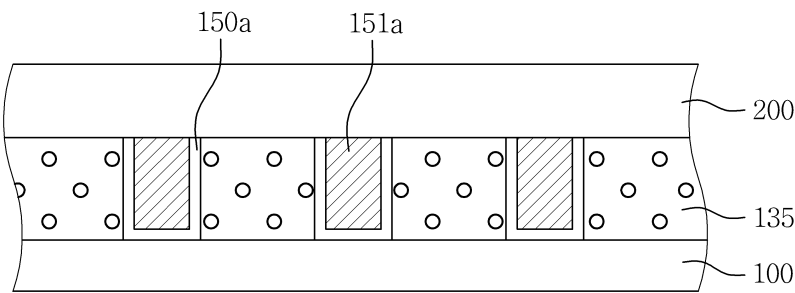
도면11e



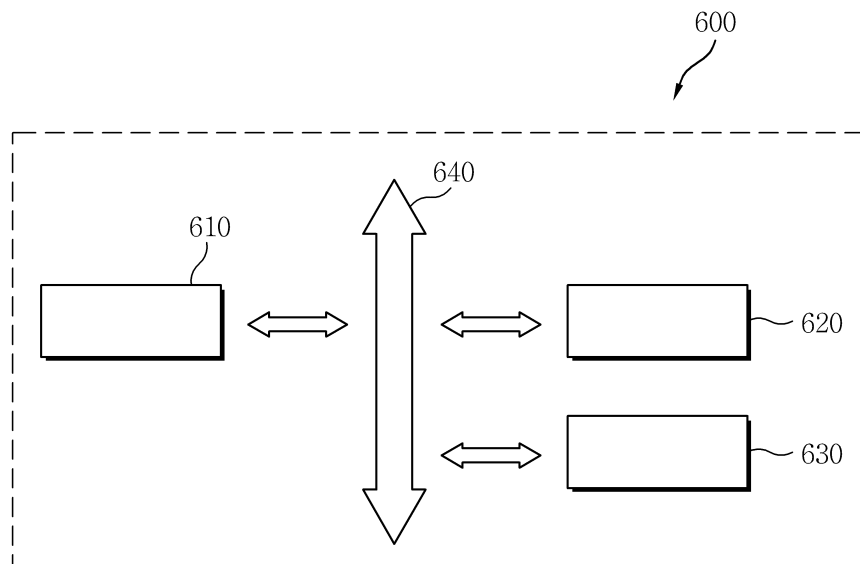
도면11f



도면11g



도면12



도면13

