



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2018년01월09일  
 (11) 등록번호 10-1816891  
 (24) 등록일자 2018년01월03일

(51) 국제특허분류(Int. Cl.)  
 G09G 3/32 (2016.01)  
 (21) 출원번호 10-2010-0041909  
 (22) 출원일자 2010년05월04일  
 심사청구일자 2015년04월29일  
 (65) 공개번호 10-2011-0122410  
 (43) 공개일자 2011년11월10일  
 (56) 선행기술조사문헌  
 KR100739334 B1\*  
 \*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
**엘지디스플레이 주식회사**  
 서울특별시 영등포구 여의대로 128(여의도동)  
 (72) 발명자  
**이영학**  
 경상북도 구미시 옥계북로 69, 106동 503호 (옥계동, 현진에버빌)  
**윤중선**  
 경상북도 칠곡군 석적읍 동중리9길 13, B동 404호 (LG디스플레이나래원기숙사)  
 (74) 대리인  
**특허법인로알**

전체 청구항 수 : 총 11 항

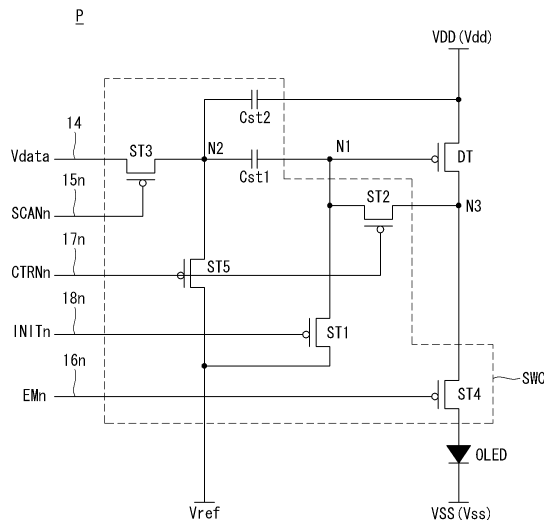
심사관 : 김호진

(54) 발명의 명칭 **유기발광다이오드 표시장치 및 그 구동방법**

**(57) 요약**

본 발명에 따른 유기발광다이오드 표시장치는 고전위 구동전압을 발생하는 고전위 구동전압원과 저전위 구동전압원 사이에 흐르는 구동전류에 의해 발광되는 유기발광다이오드; 제1 노드에 접속된 게이트전극과 상기 고전위 구동전압원에 접속된 소스전극을 가지며, 소스-게이트 간 전압에 따라 상기 구동전류를 제어하는 구동 TFT; 상기 제1 노드와 제2 노드 사이에 접속된 제1 스토리지 커패시터; 상기 제1 노드를 기준전압으로 초기화하는 제1 스위치 TFT; 상기 고전위 구동전압 및 상기 구동 TFT의 문턱전압을 샘플링하여 상기 제1 노드에 반영하는 제2 스위치 TFT; 데이터라인과 상기 제2 노드 사이의 전류 패스를 스위칭하는 제3 스위치 TFT; 상기 구동 TFT와 상기 유기발광다이오드 사이의 전류 패스를 스위칭하는 제4 스위치 TFT; 및 상기 제2 노드를 상기 기준전압으로 초기화하는 제5 스위치 TFT를 구비한다.

**대표도 - 도5**



## 명세서

### 청구범위

#### 청구항 1

고전위 구동전압을 발생하는 고전위 구동전압원과 저전위 구동전압원 사이에 흐르는 구동전류에 의해 발광되는 유기발광다이오드;

제1 노드에 접속된 게이트전극과 상기 고전위 구동전압원에 접속된 소스전극을 가지며, 소스-게이트 간 전압에 따라 상기 구동전류를 제어하는 구동 TFT;

상기 제1 노드와 제2 노드 사이에 접속된 제1 스토리지 커패시터;

제 $n$  초기화신호가 인가되는 제 $n$  초기화라인에 접속된 게이트전극을 가지며, 상기 제1 노드를 기준전압으로 초기화하는 제1 스위치 TFT;

제 $n$  콘트롤신호가 인가되는 제 $n$  콘트롤라인에 접속된 게이트전극을 가지며, 상기 고전위 구동전압 및 상기 구동 TFT의 문턱전압을 샘플링하여 상기 제1 노드에 반영하는 제2 스위치 TFT;

제 $n$  스캔신호가 인가되는 제 $n$  스캔라인에 접속된 게이트전극을 가지며, 데이터라인과 상기 제2 노드 사이의 전류 패스를 스위칭하는 제3 스위치 TFT;

제 $n$  에미션신호가 인가되는 제 $n$  에미션라인에 접속된 게이트전극을 가지며, 상기 구동 TFT와 상기 유기발광다이오드 사이의 전류 패스를 스위칭하는 제4 스위치 TFT; 및

상기 제 $n$  콘트롤신호가 인가되는 상기 제 $n$  콘트롤라인에 접속된 게이트전극을 가지며, 상기 제2 노드를 상기 기준전압으로 초기화하는 제5 스위치 TFT를 구비하고,

BDI 구동을 위해 제5-1, 제5-2 및 제5-3 기간을 포함하고,

상기 제5-1 기간(2차 초기화기간) 동안 상기 제 $n$  초기화신호 및 제 $n$  콘트롤신호는 턴 온 레벨로 유지되고 상기 제 $n$  스캔신호 및 제 $n$  에미션신호는 턴 오프 레벨로 유지되며,

상기 제5-2 기간(2차 샘플링기간) 동안 상기 제 $n$  콘트롤신호는 턴 온 레벨로 유지되고 상기 제 $n$  초기화신호, 제 $n$  스캔신호 및 제 $n$  에미션신호는 턴 오프 레벨로 유지되며,

상기 제5-3 기간(발광차단기간) 동안 상기 제 $n$  에미션신호는 턴 온 레벨로 유지되고 상기 제 $n$  초기화신호, 제 $n$  콘트롤신호 및 제 $n$  스캔신호는 턴 오프 레벨로 유지되는 유기발광다이오드 표시장치.

#### 청구항 2

삭제

#### 청구항 3

제 1 항에 있어서,

노멀 구동을 위해 제1, 제2, 제3 및 제4 기간을 포함하고,

상기 제1 기간(1차 초기화기간) 동안 상기 제 $n$  초기화신호 및 제 $n$  콘트롤신호는 턴 온 레벨로 유지되고 상기 제 $n$  스캔신호 및 제 $n$  에미션신호는 턴 오프 레벨로 유지되며;

상기 제2 기간(1차 샘플링기간) 동안 상기 제 $n$  콘트롤신호는 턴 온 레벨로 유지되고 상기 제 $n$  초기화신호, 제 $n$  스캔신호 및 제 $n$  에미션신호는 턴 오프 레벨로 유지되며;

상기 제3 기간(데이터 어드레싱기간) 동안 상기 제 $n$  스캔신호는 턴 온 레벨로 유지되고 상기 제 $n$  초기화신호, 제 $n$  콘트롤신호 및 제 $n$  에미션신호는 턴 오프 레벨로 유지되며;

상기 제4 기간(발광기간) 동안 상기 제 $n$  에미션신호는 턴 온 레벨로 유지되고 상기 제 $n$  초기화신호, 제 $n$  콘트롤신호 및 제 $n$  스캔신호는 턴 오프 레벨로 유지되는 것을 특징으로 하는 유기발광다이오드 표시장치.

**청구항 4**

삭제

**청구항 5**

고전위 구동전압을 발생하는 고전위 구동전압원과 저전위 구동전압원 사이에 흐르는 구동전류에 의해 발광되는 유기발광다이오드;

제1 노드에 접속된 게이트전극과 상기 고전위 구동전압원에 접속된 소스전극을 가지며, 소스-게이트 간 전압에 따라 상기 구동전류를 제어하는 구동 TFT;

상기 제1 노드와 제2 노드 사이에 접속된 제1 스토리지 커패시터;

제n 초기화신호가 인가되는 제n 초기화라인에 접속된 게이트전극을 가지며, 상기 제1 노드를 기준전압으로 초기화하는 제1 스위치 TFT;

제n 센싱신호가 인가되는 제n 센싱라인에 접속된 게이트전극을 가지며, 상기 고전위 구동전압 및 상기 구동 TFT의 문턱전압을 샘플링하여 상기 제1 노드에 반영하는 제2 스위치 TFT;

제n 스캔신호가 인가되는 제n 스캔라인에 접속된 게이트전극을 가지며, 데이터라인과 상기 제2 노드 사이의 전류 패스를 스위칭하는 제3 스위치 TFT;

제n 에미션신호가 인가되는 제n 에미션라인에 접속된 게이트전극을 가지며, 상기 구동 TFT와 상기 유기발광다이오드 사이의 전류 패스를 스위칭하는 제4 스위치 TFT; 및

제n 콘트롤신호가 인가되는 제n 콘트롤라인에 접속된 게이트전극을 가지며, 상기 제2 노드를 상기 기준전압으로 초기화하는 제5 스위치 TFT를 구비하는 유기발광다이오드 표시장치.

**청구항 6**

제 5 항에 있어서,

제1 기간(1차 초기화기간) 동안 상기 제n 초기화신호 및 제n 콘트롤신호는 턴 온 레벨로 유지되고 상기 제n 센싱신호, 제n 스캔신호 및 제n 에미션신호는 턴 오프 레벨로 유지되며;

제2 기간(1차 샘플링기간) 동안 상기 제n 콘트롤신호 및 제n 센싱신호는 턴 온 레벨로 유지되고 상기 제n 초기화신호, 제n 스캔신호 및 제n 에미션신호는 턴 오프 레벨로 유지되며;

제3 기간(데이터 어드레싱기간) 동안 상기 제n 스캔신호는 턴 온 레벨로 유지되고 상기 제n 초기화신호, 제n 콘트롤신호, 제n 센싱신호 및 제n 에미션신호는 턴 오프 레벨로 유지되며;

제4 기간(발광기간) 동안 상기 제n 에미션신호는 턴 온 레벨로 유지되고 상기 제n 초기화신호, 제n 콘트롤신호, 제n 센싱신호 및 제n 스캔신호는 턴 오프 레벨로 유지되는 유기발광다이오드 표시장치.

**청구항 7**

제 6 항에 있어서,

BDI 구동을 위한 제5-1 내지 제5-3 기간을 더 포함하고;

상기 제5-1 기간(2차 초기화기간) 동안 상기 제n 초기화신호 및 제n 콘트롤신호는 턴 온 레벨로 유지되고 상기 제n 센싱신호, 제n 스캔신호 및 제n 에미션신호는 턴 오프 레벨로 유지되며;

상기 제5-2 기간(2차 샘플링기간) 동안 상기 제n 콘트롤신호 및 제n 센싱신호는 턴 온 레벨로 유지되고 상기 제n 초기화신호, 제n 스캔신호 및 제n 에미션신호는 턴 오프 레벨로 유지되며;

상기 제5-3 기간(발광차단기간) 동안 상기 제n 에미션신호는 턴 온 레벨로 유지되고 상기 제n 초기화신호, 제n 콘트롤신호, 제n 센싱신호 및 제n 스캔신호는 턴 오프 레벨로 유지되는 유기발광다이오드 표시장치.

**청구항 8**

제 6 항에 있어서,

상기 제 $n$  초기화신호의 턴 오프 레벨과 중첩되는 상기 제 $n$  콘트롤신호 및 상기 제 $n$  센싱신호의 턴 온 레벨의 폭은 상기 1차 샘플링기간에 비례하여 증가하는 유기발광다이오드 표시장치.

**청구항 9**

제 1 항 또는 제 5 항에 있어서,

상기 제 $n$  초기화신호는 샘플링 기간의 설정값에 따라 제 $n-k$ ( $k$ 는  $n$ 보다 작은 양의 정수) 스캔신호로 대체되며, 상기 제 $n$  초기화라인은 제 $n-k$  스캔라인으로 대체되는 유기발광다이오드 표시장치.

**청구항 10**

제 1 항 또는 제 7 항에 있어서,

한 프레임 내에서 화소들의 발광차단 시점은 표시패널의 상부에서 하부로 갈수록 순차 지연되는 유기발광다이오드 표시장치.

**청구항 11**

고전위 구동전압을 발생하는 고전위 구동전압원과 저전위 구동전압원 사이에 흐르는 구동전류에 의해 발광되는 유기발광다이오드와, 제1 노드에 접속된 게이트전극과 상기 고전위 구동전압원에 접속된 소스전극을 가지며 소스-게이트 간 전압에 따라 상기 구동전류를 제어하는 구동 TFT와, 상기 제1 노드와 제2 노드 사이에 접속된 제1 스토리지 커패시터를 갖는 유기발광다이오드 표시장치의 구동방법에 있어서,

상기 제1 노드 및 제2 노드의 전위를 기준전압으로 1차 초기화하는 단계;

상기 제1 노드의 전위를 상기 고전위 구동전압에서 상기 구동 TFT의 문턱전압을 뺀 제1 연산값으로 1차 샘플링하는 단계;

상기 제2 노드에 데이터전압을 인가하고 상기 제2 노드의 전위 변동분에 해당되는 제2 연산값을 상기 제1 노드에 반영하여, 상기 제1 노드의 전위를 상기 제1 연산값에서 상기 제2 연산값을 뺀 보상값으로 셋팅하는 단계;

상기 보상값으로 상기 구동 TFT를 턴 온 시켜 상기 유기발광다이오드에 구동전류를 인가하는 단계;

상기 제1 노드 및 제2 노드의 전위를 상기 기준전압으로 2차 초기화하는 단계;

상기 제1 노드의 전위를 상기 제1 연산값으로 2차 샘플링하는 단계; 및

상기 2차 샘플링된 제1 연산값으로 상기 구동 TFT를 턴 오프 시켜 상기 유기발광다이오드에 인가되는 구동전류를 차단하는 단계를 포함하고,

상기 제2 노드의 전위 변동분에 해당되는 상기 제2 연산값은 상기 기준전압에서 상기 데이터전압을 뺀 값을 의미하는 유기발광다이오드 표시장치의 구동방법.

**청구항 12**

삭제

**청구항 13**

제 11 항에 있어서,

한 프레임 내에서 화소들의 발광차단 시점은 표시패널의 상부에서 하부로 갈수록 순차 지연되는 유기발광다이오드 표시장치의 구동방법.

**청구항 14**

삭제

**청구항 15**

제 3 항에 있어서,

상기 제 $n$  초기화신호의 턴 오프 레벨과 중첩되는 상기 제 $n$  콘트롤신호의 턴 온 레벨의 폭은 상기 1차 샘플링기

간에 비례하여 증가하는 유기발광다이오드 표시장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 유기발광다이오드 표시장치에 관한 것으로 특히, 화질을 향상시킬 수 있는 유기발광다이오드 표시장치 및 그 구동방법에 관한 것이다.

**배경 기술**

[0002] 최근, 다양한 평판 표시장치들(Flat Panel Display, FPD)에 대한 개발이 가속화되고 있다. 이들 중 특히, 유기발광다이오드 표시장치는 스스로 발광하는 자발광소자를 이용함으로써 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 유기발광다이오드 표시장치는 도 1과 같이 유기발광다이오드를 가진다. 유기발광다이오드는 애노드전극과 캐소드전극 사이에 형성된 유기 화합물층(HIL, HTL, EML, ETL, EIL)을 구비한다.

[0004] 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)을 포함한다. 애노드전극과 캐소드전극에 구동전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0005] 유기발광다이오드 표시장치는 이와 같은 유기발광다이오드가 포함된 화소를 매트릭스 형태로 배열하고 화소들의 밝기를 비디오 데이터의 계조에 따라 제어한다. 이와 같은 유기발광다이오드 표시장치는 패시브 매트릭스(passive matrix) 방식과, 스위칭소자로써 TFT(Thin Film Transistor)를 이용하는 액티브 매트릭스(active matrix) 방식으로 나뉘어진다. 이 중 액티브 매트릭스 방식은 능동소자인 TFT를 선택적으로 턴-온시켜 화소를 선택하고 스토리지 커패시터(Storage Capacitor)에 유지되는 전압으로 화소의 발광을 유지한다.

[0006] 도 2는 액티브 매트릭스 방식의 유기발광다이오드 표시장치에 있어서 하나의 화소를 등가적으로 나타내는 회로도이다.

[0007] 도 2를 참조하면, 액티브 매트릭스 방식의 유기발광다이오드 표시장치의 화소는 유기발광다이오드(OLED), 스위치 TFT(ST), 구동 TFT(DT), 및 스토리지 커패시터(Cst)를 구비한다.

[0008] 스위치 TFT(ST)는 게이트라인(GL)으로부터의 스캔신호에 응답하여 턴-온 됨으로써 자신의 소스전극과 드레인전극 사이의 전류를 도통시킨다. 스위치 TFT(ST)는 턴 온 기간 동안 데이터라인(DL)으로부터의 데이터전압을 구동 TFT(DT)의 게이트전극과 스토리지 커패시터(Cst)에 인가한다. 구동 TFT(DT)는 자신의 소스-게이트 간의 전압(Vsg)에 따라 유기발광다이오드(OLED)에 흐르는 전류를 제어한다. 스토리지 커패시터(Cst)는 구동 TFT(DT)의 게이트전위를 소정 기간 동안 일정하게 유지시킨다. 유기발광다이오드(OLED)는 도 1과 같은 구조로 구현되며, 구동 TFT(DT)의 드레인전극과 기저전압원(GND) 사이에 접속된다.

[0009] 도 2와 같은 화소의 밝기는 아래의 수학식 1과 같이 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)에 비례하며, 구동전류(Ioled)는 구동 TFT(DT)의 게이트-소스 간 전압(Vsg) 및 구동 TFT(DT)의 문턱전압(Vth)에 의존한다.

**수학식 1**

$$I_{oled} = \frac{1}{2} \cdot \mu \cdot C_{ox} \cdot \frac{W}{L} (V_{sg} - V_{th})^2 = \frac{1}{2} \cdot \mu \cdot C_{ox} \cdot \frac{W}{L} (V_{dd} - V_{data} - V_{th})^2$$

[0010]

[0011] 여기서, 'μ'는 구동 TFT(DT)의 이동도를, 'Cox'는 구동 TFT(DT)의 기생용량을, 'W'는 구동 TFT(DT)의 채널폭

을, 'L'은 구동 TFT(DT)의 채널길이를, 'Vdd'는 고전위 구동전압을, 'Vdata'는 데이터전압을 각각 나타낸다.

[0012] 이러한, 유기발광다이오드 표시장치에서 화소들 간 휘도 편차로 인한 화질 저하는 여러 원인으로부터 비롯된다.

[0013] 첫째, 상기 원인으로 문턱전압(Vth) 등과 같은 구동 TFT(DT)의 전기적 특성 편차를 들 수 있다.

[0014] LTPS(Low Temperature Poly Silicon) 백 플레인을 사용하는 패널에서는 ELA(Excimer Laser Annealing) 공정에 의해, 화소들 간 구동 TFT(DT)의 특성 편차가 발생한다. 반면, a-Si(Amorphous Silicon) 백 플레인을 사용하는 패널에서는 공정에 의한 구동 TFT(DT)의 특성 편차는 거의 없다. 하지만 패널 구동에 따라 구동 TFT(DT)의 게이트전극에 쌓이는 게이트-바이어스 스트레스(Gate-Bias Stress)에 의해, 구동 TFT(DT)의 열화 정도가 화소마다 달라져 결국 화소들 간 구동 TFT(DT)의 특성 편차가 초래된다. 구동 TFT(DT)의 특성 편차 즉, 화소들 간 구동 TFT(DT)의 문턱전압(Vth) 차이가 발생되면, 수학적 1에서 명확히 알 수 있듯이 동일한 데이터전압(Vdata)에 대응하여 유기발광다이오드(OLED)에 흐르는 구동전류(Ioled)값이 화소들마다 달라지게 된다.

[0015] 둘째, 상기 원인으로 IR 드롭(Drop)에 의한 고전위 구동전압(Vdd)의 편차를 들 수 있다.

[0016] IR 드롭은 전원공급배선의 배선저항으로 인해 전압 입력단으로부터 멀어질수록 고전위 구동전압(Vdd)의 레벨이 점점 떨어지는 현상을 말한다. 따라서, 화소들에 인가되는 고전위 구동전압(Vdd)의 레벨은 화소들의 위치에 따라 서로 달라진다. 이렇게 위치에 따라 화소들 간 고전위 구동전압(Vdd)의 레벨이 달라지면, 수학적 1에서 명확히 알 수 있듯이 동일한 데이터전압(Vdata)에 대응하여 유기발광다이오드(OLED)에 흐르는 구동전류(Iolde)값이 화소들마다 달라지게 된다.

[0017] 상기와 같은 화질 저하 원인들을 없애기 위해 최근 다양한 보상 방식의 화소가 제안되고 있으나, 이러한 화소 구조로는 화소들 간 휘도 편차를 만족할 만한 수준까지 줄이기 어렵다. 특히, 이 종래 화소 구조에서는 구동 TFT의 게이트 전위를 직접적으로 제어할 수 없기 때문에 시퀀셜(Sequential) 방식의 BDI(Black Data Insertion) 기술 구현이 어렵다. 여기서, BDI란 유기발광다이오드 표시장치의 유지특성으로 인하여 화면이 선명하지 못하고 흐릿하게 보이는 모션 블러링(Motion Blurring)을 완화시키기 위한 것으로, 매 프레임의 소정 구간을 할애하여 화소들의 발광을 억제시키는 기술을 의미한다.

[0018] 물론, 종래 화소 구조에 의하더라도 구동 전원의 제어를 통해 샷(Shot) 방식의 BDI 구현은 가능하다. 샷 방식의 BDI는 도 3과 같이 데이터 어드레싱 순서와 상관없이 동일한 특정 시점에서 모든 화소들을 동시에 비 발광시키는 것으로, 이를 위해서는 한 프레임 내에서 BDI 구간이 차지하는 시간만큼 데이터의 어드레싱 속도가 빨라져야 한다. 또한, 샷 방식의 BDI에 의하는 경우, 데이터 어드레싱 순서가 빠른 패널 상부에 비해 데이터 어드레싱 순서가 늦은 패널 하부에서 발광시간이 줄어들게 되므로, 패널 위치에 따른 휘도 편차가 유발된다. 그 결과, 종래 화소 구조로는 모션 블러링을 없애기 위한 동영상 응답시간(Moving Picture Response Time : 이하, "MPRT") 성능을 향상시키는 데 한계가 있다.

### 발명의 내용

#### 해결하려는 과제

[0019] 따라서, 본 발명의 목적은 화소들 간 휘도 편차를 방지하여 화질을 향상시킬 수 있도록 한 유기발광다이오드 표시장치 및 그 구동방법을 제공하는 데 있다.

[0020] 본 발명의 다른 목적은 패널 위치에 따른 휘도 편차의 유발없이 BDI 기술 구현을 용이하게 하여 MPRT 성능을 향상시킬 수 있도록 한 유기발광다이오드 표시장치 및 그 구동방법을 제공하는 데 있다.

#### 과제의 해결 수단

[0021] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 유기발광다이오드 표시장치는 고전위 구동전압을 발생하는 고전위 구동전압원과 저전위 구동전압원 사이에 흐르는 구동전류에 의해 발광되는 유기발광다이오드; 제1 노드에 접속된 게이트전극과 상기 고전위 구동전압원에 접속된 소스전극을 가지며, 소스-게이트 간 전압에 따라 상기 구동전류를 제어하는 구동 TFT; 상기 제1 노드와 제2 노드 사이에 접속된 제1 스토리지 커패시터; 제n 초

기화신호가 인가되는 제n 초기화라인에 접속된 게이트전극을 가지며, 상기 제1 노드를 기준전압으로 초기화하는 제1 스위치 TFT; 제n 콘트롤신호가 인가되는 제n 콘트롤라인에 접속된 게이트전극을 가지며, 상기 고전위 구동 전압 및 상기 구동 TFT의 문턱전압을 샘플링하여 상기 제1 노드에 반영하는 제2 스위치 TFT; 제n 스캔신호가 인가되는 제n 스캔라인에 접속된 게이트전극을 가지며, 데이터라인과 상기 제2 노드 사이의 전류 패스를 스위칭하는 제3 스위치 TFT; 제n 에미션신호가 인가되는 제n 에미션라인에 접속된 게이트전극을 가지며, 상기 구동 TFT와 상기 유기발광다이오드 사이의 전류 패스를 스위칭하는 제4 스위치 TFT; 및 상기 제n 콘트롤신호가 인가되는 상기 제n 콘트롤라인에 접속된 게이트전극을 가지며, 상기 제2 노드를 상기 기준전압으로 초기화하는 제5 스위치 TFT를 구비하고, BDI 구동을 위해 제5-1, 제5-2 및 제5-3 기간을 포함하고, 상기 제5-1 기간(2차 초기화기간) 동안 상기 제n 초기화신호 및 제n 콘트롤신호는 턴 온 레벨로 유지되고 상기 제n 스캔신호 및 제n 에미션신호는 턴 오프 레벨로 유지되며, 상기 제5-2 기간(2차 샘플링기간) 동안 상기 제n 콘트롤신호는 턴 온 레벨로 유지되고 상기 제n 초기화신호, 제n 스캔신호 및 제n 에미션신호는 턴 오프 레벨로 유지되며, 상기 제5-3 기간(발광차단기간) 동안 상기 제n 에미션신호는 턴 온 레벨로 유지되고 상기 제n 초기화신호, 제n 콘트롤신호 및 제n 스캔신호는 턴 오프 레벨로 유지된다.

**발명의 효과**

- [0022] 본 발명에 따른 유기발광다이오드 표시장치 및 구동방법에 의하면 유기발광다이오드에 흐르는 구동전류가 구동 TFT의 문턱전압 편차 및 고전위 구동전압 편차에 영향받지 않는다. 그 결과, 상기 편차들이 발생되더라도 화소들 간 휘도 불균일 현상이 야기되지 않기 때문에 종래에 비해 비약적인 화질 향상을 기대할 수 있다.
- [0023] 나아가, 본 발명에 따른 유기발광다이오드 표시장치 및 구동방법에 의하면 구동 TFT의 게이트 전위를 직접적으로 제어함으로써 시퀀셜 BDI 구동을 자유롭게 콘트롤할 수 있다. 이를 통해 본 발명은 데이터 어드레싱 속도를 증가시킬 필요 없이, 패널 위치에 따른 휘도 편차 유발없이, MPRT 성능을 크게 향상시킴으로써 동영상에서 인지되는 모션 블러링을 효과적으로 제거할 수 있다. 또한, 본 발명은 자유로운 BDI 구동을 통해 3D(3 Dimension) 크로스토크를 제거할 수 있어 3D 구동 적용이 용이하여 디스플레이의 제품 경쟁력을 크게 높일 수 있다.

**도면의 간단한 설명**

- [0024] 도 1은 일반적인 유기발광다이오드 표시장치의 발광원리를 설명하는 다이어그램.
- 도 2는 종래 유기발광다이오드 표시장치에 있어서 화소의 등가 회로도.
- 도 3은 종래 샷 방식의 BDI 구동을 보여주는 도면.
- 도 4는 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 나타내는 블럭도.
- 도 5는 본 발명의 일 실시예에 따른 화소의 등가 회로도.
- 도 6은 도 5에 인가되는 제어신호들과 제1 및 제2 노드의 전압 파형도.
- 도 7a는 도 6의 제1 기간에 대한 화소의 등가 회로도.
- 도 7b는 도 6의 제2 기간에 대한 화소의 등가 회로도.
- 도 7c는 도 6의 제3 기간에 대한 화소의 등가 회로도.
- 도 7d는 도 6의 제4 기간에 대한 화소의 등가 회로도.
- 도 8a는 도 6의 제5-1 기간에 대한 화소의 등가 회로도.
- 도 8b는 도 6의 제5-2 기간에 대한 화소의 등가 회로도.
- 도 8c는 도 6의 제5-3 기간에 대한 화소의 등가 회로도.
- 도 9는 본 발명에 따른 시퀀셜 방식의 BDI 구동을 보여주는 도면.
- 도 10은 본 발명의 다른 실시예에 따른 화소의 등가 회로도.
- 도 11은 도 10에 인가되는 제어신호들과 제1 및 제2 노드의 전압 파형도.
- 도 12a 내지 도 12c는 샘플링 기간의 가변 예를 보여주는 도면들.

**발명을 실시하기 위한 구체적인 내용**

- [0025] 이하, 도 4 내지 도 12c를 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- [0026] 도 4는 본 발명의 실시예에 따른 유기발광다이오드 표시장치를 보여준다.
- [0027] 도 4를 참조하면, 이 유기발광다이오드 표시장치는 화소들(P)이 매트릭스 형태로 배열되는 표시패널(10)과, 데이터라인들(14)을 구동시키기 위한 데이터 드라이버(12)와, 게이트라인들(15,16,17,18)을 구동시키기 위한 GIP 드라이버(13)와, 드라이버들(12,13)의 동작을 제어하는 타이밍 컨트롤러(11)를 구비한다.
- [0028] 표시패널(10)에는 다수의 데이터라인들(14)과 게이트라인들(15,16,17,18)이 서로 교차되고 그 교차영역마다 화소들(P)이 배치된다. 게이트라인들(15,16,17,18)은 도 5와 같은 화소 구조를 위해, 다수의 스캔라인들(15), 다수의 에미션라인들(16), 다수의 콘트롤라인들(17) 및 다수의 초기화라인들(18)을 포함한다. 도 10과 같은 화소 구조에서, 게이트라인들은 상기 라인들(15,16,17,18)외에 센싱라인들(19)을 더 포함할 수 있다. 화소들(P) 각각은 고전위 구동전압(Vdd), 저전위 구동전압(Vss) 및 기준전압(Vref)을 공급받는다. 고전위 구동전압(Vdd)은 고전위 구동전압원에 의해 일정한 직류 레벨로 발생된다. 저전위 구동전압(Vss)은 저전위 구동전압원에 의해 고전위 구동전압(Vdd)보다 낮은 일정한 직류 레벨로 발생된다. 기준전압(Vref)은 고전위 구동전압(Vdd)과 저전위 구동전압(Vss) 사이에서 정해지는 일정한 직류 레벨로 발생된다. 기준전압(Vref)은 타이밍 컨트롤러(11) 또는 GIP 드라이버(13)에서 발생될 수 있다.
- [0029] 타이밍 컨트롤러(11)는 외부로부터 입력되는 디지털 비디오 데이터(RGB)를 표시패널(10)의 해상도에 맞게 재정렬하여 데이터 드라이버(12)에 공급한다. 또한, 타이밍 컨트롤러(11)는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들에 기초하여 데이터 드라이버(12)의 동작 타이밍을 제어하기 위한 데이터 제어신호(DDC)와, GIP 드라이버(13)의 동작 타이밍을 제어하기 위한 게이트 제어신호(GDC)를 발생한다.
- [0030] 데이터 드라이버(12)는 데이터 제어신호(DDC)에 따라 디지털 비디오 데이터(RGB)를 아날로그 데이터전압(이하, 데이터전압이라 함)으로 변환하여 데이터라인들(14)에 공급한다.
- [0031] GIP 드라이버(13)는 스캔라인들(15)을 구동시키기 위한 스캔 드라이버(13A)와, 에미션라인들(16)을 구동시키기 위한 에미션 드라이버(13B)를 포함한다. 스캔 드라이버(13A)는 게이트 제어신호(GDC)에 따라 스캔신호를 발생하여 스캔라인들(15)에 공급한다. 스캔 드라이버(13A)는 스캔신호를 쉬프트시키기 위한 쉬프트 레지스터(Shift Register)를 포함한다. 쉬프트 레지스터는 GIP(Gate In Panel) 방식에 따라 표시패널(10)의 비 표시영역 상에 직접 형성된다. 에미션 드라이버(13B)는 게이트 제어신호(GDC)에 따라 에미션신호를 발생하여 에미션라인들(16)에 공급한다. 에미션 드라이버(13B)는 에미션신호를 쉬프트시키기 위한 쉬프트 레지스터(Shift Register)를 포함한다. 쉬프트 레지스터는 GIP(Gate In Panel) 방식에 따라 표시패널(10)의 비 표시영역 상에 직접 형성된다.
- [0032] 그리고, GIP 드라이버(13)는 콘트롤라인들(17)을 구동시키기 위한 콘트롤 드라이버(미도시)를 더 포함할 수 있다. 콘트롤 드라이버는 콘트롤신호를 쉬프트시키기 위한 쉬프트 레지스터(Shift Register)를 포함한다. 쉬프트 레지스터는 GIP(Gate In Panel) 방식에 따라 표시패널(10)의 비 표시영역 상에 직접 형성된다.
- [0033] 그리고, GIP 드라이버(13)는 초기화라인들(18) 및/또는 센싱라인들(19)을 구동시키기 위한 별도의 드라이버(미도시)를 더 포함할 수 있다. 경우에 따라서, 이 별도의 드라이버 기능은 스캔 드라이버(13A)에서 행해질 수 있다.
- [0034] 도 5는 제n 수평라인(n은 양의 정수)에 배치된 화소(P)의 일 예를 나타낸다.
- [0035] 도 5를 참조하면, 본 발명의 일 실시예에 따른 화소(P)는 유기발광다이오드(OLED), 구동 TFT(DT) 및 스위치회로(SWC)를 구비한다.
- [0036] 구동 TFT(DT)의 게이트전극은 제1 노드(N1)를 통해 스위치회로(SWC)에 접속되고, 구동 TFT(DT)의 소스전극은 고전위 구동전압원(VDD)에 접속되며, 구동 TFT(DT)의 드레인전극은 제3 노드(N3)를 통해 스위치회로(SWC)에 접속된다. 구동 TFT(DT)는 자신의 소스-게이트 간 전압에 따라 유기발광다이오드(OLED)에 흐르는 전류량을 제어한다. 여기서, 구동 TFT(DT)는 P-type MOSFET(Metal-Oxide Semiconductor Field Effect Transistor)으로 구현될 수 있다.



- [0037] 유기발광다이오드(OLED)의 애노드 전극은 스위치회로(SWC)에 접속되고, 유기발광다이오드(OLED)의 캐소드 전극은 저전위 구동전압원(VSS)에 접속된다. 유기발광다이오드(OLED)는 도 1과 같은 구조를 가지며, 구동 TFT(DT)를 통해 인가되는 구동전류에 의해 발광한다.
- [0038] 스위치회로(SWC)는 제1 내지 제5 스위치 TFT(ST1 내지 ST5)와 제1 및 제2 스토리지 커패시터(Cst1, Cst2)를 포함한다.
- [0039] 제1 스위치 TFT(ST1)는 제1 노드(N1)를 기준전압(Vref)으로 초기화시키는 기능을 한다. 제1 스위치 TFT(ST1)의 게이트전극은 제n 초기화신호(INITn)가 공급되는 제n 초기화라인(18n)에 접속되고, 제1 스위치 TFT(ST1)의 소스전극은 기준전압(Vref)의 입력단에 접속되며, 제1 스위치 TFT(ST1)의 드레인전극은 제1 노드(N1)에 접속된다. 제1 스위치 TFT(ST1)는 제n 초기화신호(INITn)에 응답하여 제1 노드(N1)와 기준전압(Vref)의 입력단 사이의 전류 패스를 스위칭한다. 여기서, 제n 초기화신호(INITn)는 샘플링 기간의 설정값에 따라 제n-k(k는 n보다 작은 양의 정수) 스캔신호(SCANn-k)로 대체될 수 있으며, 이때 제n 초기화라인(18n)은 제n-k 스캔라인(15n-k)으로 대체될 수 있다. 이에 대해서는 도 12a 내지 도 12c를 통해 후술한다.
- [0040] 제2 스위치 TFT(ST2)는 고전위 구동전압(Vdd)과 구동 TFT(DT)의 문턱전압을 샘플링한다. 제2 스위치 TFT(ST2)의 게이트전극은 제n 콘트롤신호(CTRn)가 공급되는 제n 콘트롤라인(17n)에 접속되고, 제2 스위치 TFT(ST2)의 소스전극은 제3 노드(N3)에 접속되며, 제2 스위치 TFT(ST2)의 드레인전극은 제1 노드(N1)에 접속된다. 제2 스위치 TFT(ST2)는 제n 스캔신호(SCANn)에 응답하여 제1 노드(N1)와 제3 노드(N3) 사이의 전류 패스를 스위칭함으로써, 구동 TFT(DT)의 다이오드 콘택션 시킨다.
- [0041] 제3 스위치 TFT(ST3)는 데이터를 어드레싱 시키는 기능을 한다. 제3 스위치 TFT(ST3)의 게이트전극은 제n 스캔신호(SCANn)가 공급되는 제n 스캔라인(15n)에 접속되고, 제3 스위치 TFT(ST3)의 소스전극은 데이터전압(Vdata)이 공급되는 데이터라인(14)에 접속되며, 제3 스위치 TFT(ST3)의 드레인전극은 제2 노드(N2)에 접속된다. 제3 스위치 TFT(ST3)는 제n 스캔신호(SCANn)에 응답하여 턴 온 됨으로써 데이터라인(14)으로부터의 데이터전압(Vdata)을 제2 노드(N2)에 공급한다.
- [0042] 제4 스위치 TFT(ST4)는 발광 여부를 제어하는 기능을 한다. 제4 스위치 TFT(ST4)의 게이트전극은 제n 에미션신호(EMn)가 공급되는 에미션라인(16n)에 접속되고, 제4 스위치 TFT(ST4)의 소스전극은 제3 노드(N3)에 접속되며, 제4 스위치 TFT(ST4)의 드레인전극은 유기발광다이오드(OLED)의 애노드전극에 접속된다. 제4 스위치 TFT(ST4)는 제n 에미션신호(EMn)에 응답하여 구동 TFT(DT)와 유기발광다이오드(OLED) 사이의 전류 패스를 스위칭한다.
- [0043] 제5 스위치 TFT(ST5)는 제2 노드(N2)를 기준전압(Vref)으로 초기화시키는 기능을 한다. 제5 스위치 TFT(ST5)의 게이트전극은 제n 콘트롤신호(CTRn)가 공급되는 제n 콘트롤라인(17n)에 접속되고, 제5 스위치 TFT(ST5)의 소스전극은 기준전압(Vref)의 입력단에 접속되며, 제5 스위치 TFT(ST5)의 드레인전극은 제2 노드(N2)에 접속된다. 제5 스위치 TFT(ST5)는 제n 콘트롤신호(CTRn)에 응답하여 턴 온 됨으로써 기준전압(Vref)을 제2 노드(N2)에 공급한다.
- [0044] 제1 스토리지 커패시터(Cst1)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속된다. 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2)에 인가되는 전압을 저장한다. 제2 스토리지 커패시터(Cst2)는 고전위 구동전압원(VDD)과 제2 노드(N2) 사이에 접속되어, 제2 노드(N2)의 전위를 안정화시킨다.
- [0045] 이와 같은 본 발명의 일 실시예에 따른 화소(P)의 동작을 도 6, 도 7a 내지 도 7d, 및 도 8a 내지 도 8c를 결부하여 설명하기로 한다.
- [0046] 도 6을 참조하면, 본 발명의 일 실시예에 따른 화소(P)의 동작은 노멀 구동을 지시하는 제1 기간 내지 제4 기간(T1 내지 T4)과, BDI 구동을 지시하는 제5-1 내지 제5-3 기간(T51 내지 T53)으로 나누어 설명될 수 있다.
- [0047] 먼저, 노멀 구동을 설명한다. 노멀 구동에서, 제1 기간(T1)은 1차 초기화기간을, 제2 기간(T2)는 1차 샘플링기간을, 제3 기간(T3)은 데이터 어드레싱 기간을, 제4 기간(T4)은 발광기간을 각각 지시한다.
- [0048] 도 7a를 참조하면, 제1 기간(T1) 동안 제n 초기화신호(INITn)와 제n 콘트롤신호(CTRn)는 턴 온 레벨 즉, 로우논리레벨(L)로 유지되어 각각 제1 스위치 TFT(ST1)와, 제2 및 제5 스위치 TFT(ST5)를 턴 온 시킨다. 제1 기간(T1) 동안 제n 스캔신호(SCANn)와 제n 에미션신호(EMn)는 턴 오프 레벨 즉, 하이논리레벨(H)로 유지되어 각각

제3 스위치 TFT(ST3)와, 제4 스위치 TFT(ST4)를 턴 오프 시킨다.

[0049] 그 결과, 제1 노드(N1)와 제2 노드(N2)는 기준전압(Vref)으로 1차 초기화된다.

[0050] 도 7b를 참조하면, 제2 기간(T2) 동안 제n 콘트롤신호(CTRn)는 로우논리레벨(L)로 유지되어 제2 및 제5 스위치 TFT(ST5)를 계속해서 턴 온 시킨다. 제2 기간(T2) 동안 제n 초기화신호(INITn)는 하이논리레벨(H)로 반전 유지되어 제1 스위치 TFT(ST1)를 턴 오프 시키고, 제n 스캔신호(SCANn)와 제n 에미션신호(EMn)는 하이논리레벨(H)로 유지되어 각각 제3 스위치 TFT(ST3)와 제4 스위치 TFT(ST4)를 계속해서 턴 오프 시킨다.

[0051] 그 결과, 제1 노드(N1)의 전위(VN1)는 구동 TFT(DT)의 다이오드 커넥션(구동 TFT(DT)의 게이트전극과 드레인전극이 쇼트)에 의해 고전위 구동전압(Vdd)에서 구동 TFT(DT)의 문턱전압(Vth)을 뺀 제1 연산값(Vdd-Vth)으로 1차 샘플링된다. 샘플링된 제1 연산값(Vdd-Vth)은 제1 스토리지 커패시터(Cst1)에 저장된다. 제2 노드(N2)의 전위는 기준전압(Vref)을 유지한다.

[0052] 도 7c를 참조하면, 제3 기간(T3) 동안 제n 스캔신호(SCANn)는 로우논리레벨(L)로 반전 유지되어 제3 스위치 TFT(ST3)를 턴 온 시킨다. 제3 기간(T3) 동안 제n 콘트롤신호(CTRn)는 하이논리레벨(H)로 반전 유지되어 제2 및 제5 스위치 TFT(ST2,ST5)를 턴 오프 시킴과 아울러, 제n 초기화신호(INITn)와 제n 에미션신호(EMn)는 하이논리레벨(H)로 유지되어 각각 제1 스위치 TFT(ST1)와 제4 스위치 TFT(ST4)를 계속해서 턴 오프 시킨다.

[0053] 그 결과, 제2 노드(N2)의 전위는 데이터전압(Vdata)으로 프로그래밍 되며, 이 데이터전압(Vdata)은 제1 스토리지 커패시터(Cst1)에 저장된다. 이때, 제1 스토리지 커패시터(Cst1)의 커플링 효과에 의해, 제2 노드(N2)의 전위 변동분에 해당되는 제2 연산값(Vref-Vdata) 즉, 기준전압(Vref)에서 데이터전압(Vdata)을 뺀 값이 제1 노드(N1)의 전위(VN1)에 반영된다. 이에 따라, 제1 노드(N1)의 전위(VN1)는 제1 연산값(Vdd-Vth)에서 제2 연산값(Vref-Vdata)을 뺀 보상값{(Vdd-Vth)-(Vref-Vdata)}으로 셋팅된다.

[0054] 도 7d를 참조하면, 제4 기간(T4) 동안 제n 에미션신호(EMn)는 로우논리레벨(L)로 반전 유지되어 제4 스위치 TFT(ST4)를 턴 온 시킨다. 제4 기간(T4) 동안 제n 스캔신호(SCANn)는 하이논리레벨(H)로 반전 유지되어 제3 스위치 TFT(ST3)를 턴 오프 시킴과 아울러, 제n 초기화신호(INITn)와 제n 콘트롤신호(CTRn)는 하이논리레벨(H)로 유지되어 각각 제1 스위치 TFT(ST1)와, 제2 및 제5 스위치 TFT(ST2,ST5)를 턴 오프 시킨다.

[0055] 그 결과, 제1 노드(N1)의 전위(VN1)는 보상값{(Vdd-Vth)-(Vref-Vdata)}으로 유지되고 제4 스위치 TFT(ST4)가 턴 온 되므로, 유기발광다이오드(OLED)에는 아래의 수학적 식 2와 같은 구동전류(Ioled)가 흐른다.

**수학적 식 2**

$$I_{oled} = \frac{1}{2} \cdot \mu \cdot C_{ox} \cdot \frac{W}{L} (V_{sg} - V_{th})^2 \text{-----} (A)$$

$$= \frac{1}{2} \cdot \mu \cdot C_{ox} \cdot \frac{W}{L} [V_{dd} - ((V_{dd} - V_{th}) - (V_{ref} - V_{data})) - V_{th}]^2 \text{-----} (B)$$

$$= \frac{1}{2} \cdot \mu \cdot C_{ox} \cdot \frac{W}{L} (V_{ref} - V_{data})^2 \text{-----} (C)$$

[0056]

[0057] 여기서, 'μ'는 구동 TFT(DT)의 이동도를, 'Cox'는 구동 TFT(DT)의 기생용량을, 'W'는 구동 TFT(DT)의 채널폭을, 'L'은 구동 TFT(DT)의 채널길이를, 'Vsg'는 구동 TFT(DT)의 소스-게이트 간 전압차를, 'Vth'는 구동 TFT(DT)의 문턱전압을, 'Vdd'는 고전위 구동전압을, 'Vdata'는 데이터전압을, 'Vref'는 기준전압을 각각 나타낸다.

[0058] 수학적 식 2의 (C)는 종래 수학적 식 1과 달리, 그 수식 내에 'Vth' 와 'Vdd'를 인자로 포함하지 않는다. 이는 유기 발광다이오드(OLED)에 흐르는 구동전류(Ioled)가 화소들 간 구동 TFT(DT)의 문턱전압(Vth) 편차 및/또는 고전위 구동전압(Vdd) 편차에 의존하지 않음을 의미한다. 그 결과, 화소들 간 구동 TFT(DT)의 문턱전압(Vth) 및/또는 고전위 구동전압(Vdd)이 달라지더라도, 그로 인한 화소들 간 휘도 편차는 발생되지 않는다.

[0059] 다음으로, BDI 구동을 설명한다. BDI 구동은 MPRT 성능 향상을 위해 매 프레임 내에서 노멀 구동에 뒤이어 실

시된다. BDI 구동에서, 제5-1 기간(T51)은 2차 초기화기간을, 제5-2 기간(T52)는 2차 샘플링기간을, 제5-3 기간(T53)은 발광차단기간을 각각 지시한다.

[0060] 도 8a를 참조하면, 제5-1 기간(T51) 동안 제 $n$  초기화신호(INIT $n$ )와 제 $n$  콘트롤신호(CTR $n$ )는 로우논리레벨(L)로 반전 유지되어 각각 제1 스위치 TFT(ST1)와, 제2 및 제5 스위치 TFT(ST5)를 턴 온 시킨다. 제5-1 기간(T51) 동안 제 $n$  스캔신호(SCAN $n$ )는 하이논리레벨(H)로 유지되어 제3 스위치 TFT(ST3)를 계속해서 턴 오프 시킴과 아울러, 제 $n$  에미션신호(EM $n$ )는 하이논리레벨(H)로 반전 유지되어 제4 스위치 TFT(ST4)를 턴 오프 시킨다.

[0061] 그 결과, 제1 노드(N1)와 제2 노드(N2)는 기준전압(Vref)으로 2차 초기화된다.

[0062] 도 8b를 참조하면, 제5-2 기간(T52) 동안 제 $n$  콘트롤신호(CTR $n$ )는 로우논리레벨(L)로 유지되어 제2 및 제5 스위치 TFT(ST5)를 계속해서 턴 온 시킨다. 제5-2 기간(T52) 동안 제 $n$  초기화신호(INIT $n$ )는 하이논리레벨(H)로 반전 유지되어 제1 스위치 TFT(ST1)를 턴 오프 시키고, 제 $n$  스캔신호(SCAN $n$ )와 제 $n$  에미션신호(EM $n$ )는 하이논리레벨(H)로 유지되어 각각 제3 스위치 TFT(ST3)와 제4 스위치 TFT(ST4)를 계속해서 턴 오프 시킨다.

[0063] 그 결과, 제1 노드(N1)의 전위(VN1)는 구동 TFT(DT)의 다이오드 커백션(구동 TFT(DT)의 게이트전극과 드레인전극이 쇼트)에 의해 고전위 구동전압(Vdd)에서 구동 TFT(DT)의 문턱전압(Vth)을 뺀 제1 연산값(Vdd-Vth)으로 2차 샘플링된다. 2차 샘플링된 제1 연산값(Vdd-Vth)은 구동 TFT(DT)를 턴 오프 시킬 수 있도록 충분히 크다. 제1 연산값(Vdd-Vth)은 제1 스토리지 커패시터(Cst1)에 저장된다. 제2 노드(N2)의 전위는 기준전압(Vref)을 유지한다.

도 8c를 참조하면, 제5-3 기간(T53) 동안 제 $n$  스캔신호(SCAN $n$ )는 로우논리레벨(L)로 반전 유지되어 제3 스위치 TFT(ST3)를 턴 온 시킨다. 제3 기간(T3) 동안 제 $n$  콘트롤신호(CTR $n$ )는 하이논리레벨(H)로 반전 유지되어 제2 및 제5 스위치 TFT(ST2,ST5)를 턴 오프 시킴과 아울러, 제 $n$  초기화신호(INIT $n$ )와 제 $n$  에미션신호(EM $n$ )는 하이논리레벨(H)로 유지되어 각각 제1 스위치 TFT(ST1)와 제4 스위치 TFT(ST4)를 계속해서 턴 오프 시킨다.

[0064] 삭제

[0065] 제3 스위치 TFT(ST3)를 턴 온 되더라도 제1 노드(N1)를 통해 구동 TFT(DT)의 게이트전극에 인가되고 있는 제1 연산값(Vdd-Vth)으로 인해 구동 TFT(DT)는 계속해서 턴 오프 상태로 유지된다. 그 결과, 유기발광다이오드(OLED)로 인가되는 구동전류가 차단되어 BDI 구동이 쉽게 구현되게 된다.

[0066] 도 9는 본 발명에 따른 시퀀셜(Sequential) 방식을 BDI 구동을 보여준다.

[0067] 도 9를 참조하면, 본 발명은 수평라인 단위로 순차적으로 발생하는 초기화신호와 콘트롤신호를 통해 해당 수평라인에 배치된 구동 TFT들의 게이트 전위를 직접적으로 제어할 수 있기 때문에 쉽게 시퀀셜(Sequential) 방식의 BDI 구현이 가능해진다. 도 3에 도시된 종래의 샷(Shot) 방식의 BDI가 한 프레임 내에서 패널 위치에 따라 화소들의 발광시간이 달라지고(패널 하부로 갈수록 발광시간이 줄어들음) BDI 구간이 차지하는 만큼 빠른 데이터 어드레싱을 요구하는 반면, 본 발명에 따른 시퀀셜(Sequential) 방식의 BDI에 의하는 경우 한 프레임 내에서 패널 위치에 상관없이 화소들의 발광시간이 모두 동일하게 할 수 있고 또한, 한 프레임 기간의 전부를 데이터 어드레싱에 할당할 수 있기 때문에 데이터 어드레싱 속도를 높일 필요도 없다. 시퀀셜(Sequential) 방식의 BDI는 패널 위치에 따른 휘도 편차의 유발없이 MPRT 성능을 효과적으로 개선할 수 있다. 도 9에서, "Add"는 상술한 T1 내지 T3의 동작에 대응되고, "Emission"은 T4의 동작에 대응되며, "BDI"는 T51 내지 도 T53의 동작에 대응된다.

[0068] 한 프레임 내에서 BDI 기간이 차지하는 비율은 초기화신호와 콘트롤신호를 어떻게 설계하느냐에 따라 달라진다. 즉, 초기화신호와 콘트롤신호의 조정을 통해 BDI 기간을 얼마든지 짧게 하거나 또는 길게 할 수 있다. MPRT 성능을 높이기 위해서는 BDI 기간을 늘릴수록 유리하다.

[0069] 도 10 및 도 11은 제 $n$  수평라인( $n$ 은 양의 정수)에 배치된 화소(P)의 다른 예를 보여준다.

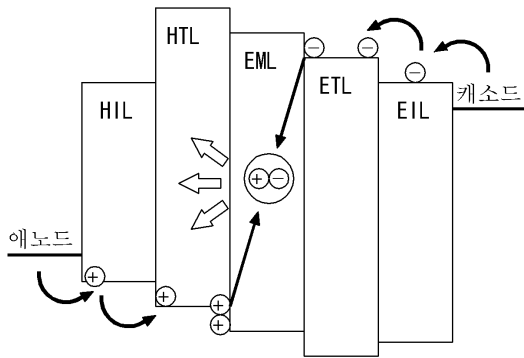
[0070] 본 발명의 일 실시예에 따른 화소(P) 구동에서, 도 7a와 같이 제1 기간(T1) 동안 제2 스위치 TFT(ST2)의 턴 온으로 인해 화살표 방향의 전류 패스가 형성된다. 이러한 누설 전류(Ilk)는 소비 전력을 증가시킨다. 이러한 부작용은 도시되지는 않았지만 도 8a와 같은 제5-1 기간(T51)에도 나타날 수 있다. 누설 전류(Ilk)를 없애기



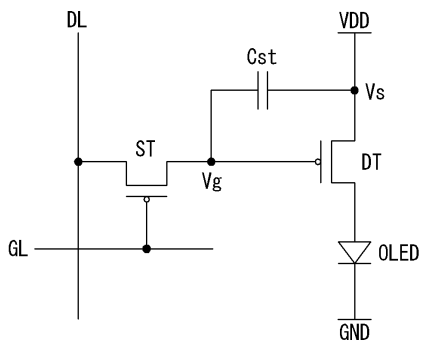
- |               |                |
|---------------|----------------|
| 12 : 데이터 드라이버 | 13 : GIP 드라이버  |
| 13A : 스캔 드라이버 | 13B : 에미션 드라이버 |
| 14 : 데이터라인    | 15 : 스캔라인      |
| 16 : 에미션라인    | 17 : 콘트롤라인     |
| 18 : 초기화라인    | 19 : 센싱라인      |

도면

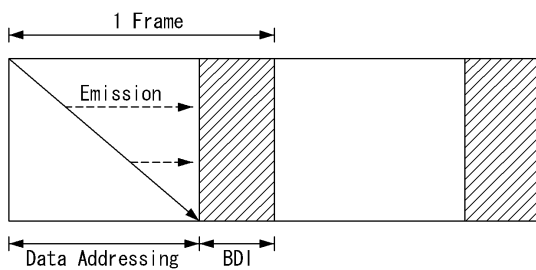
도면1



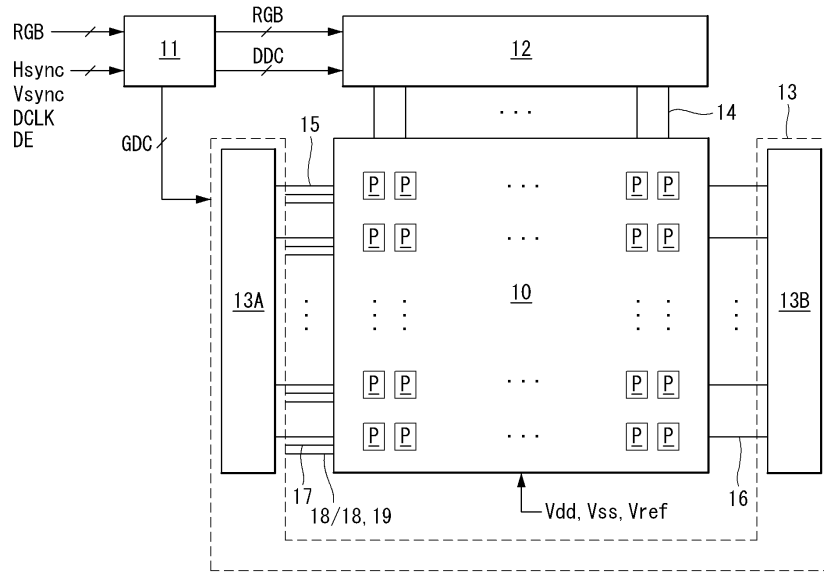
도면2



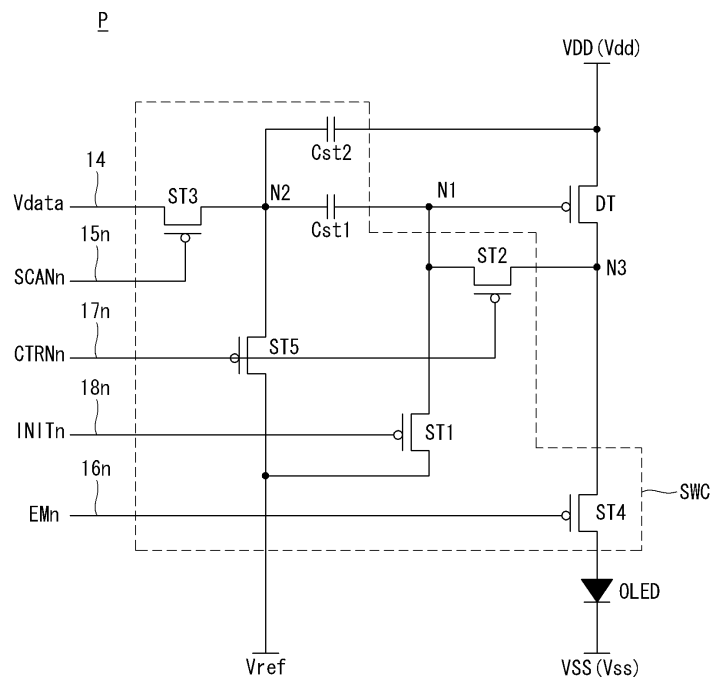
도면3



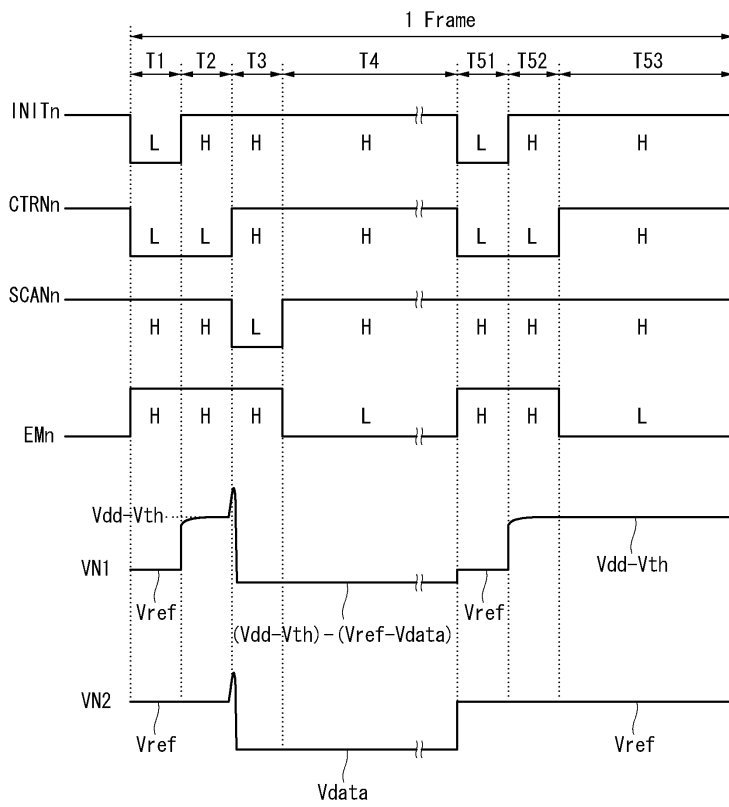
도면4



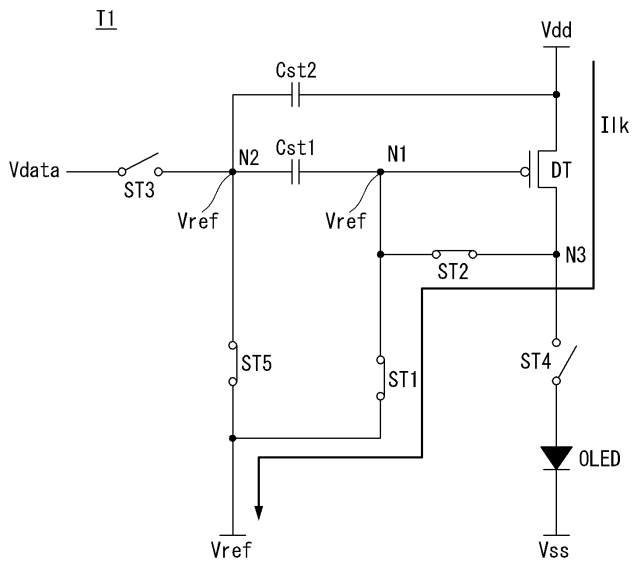
도면5



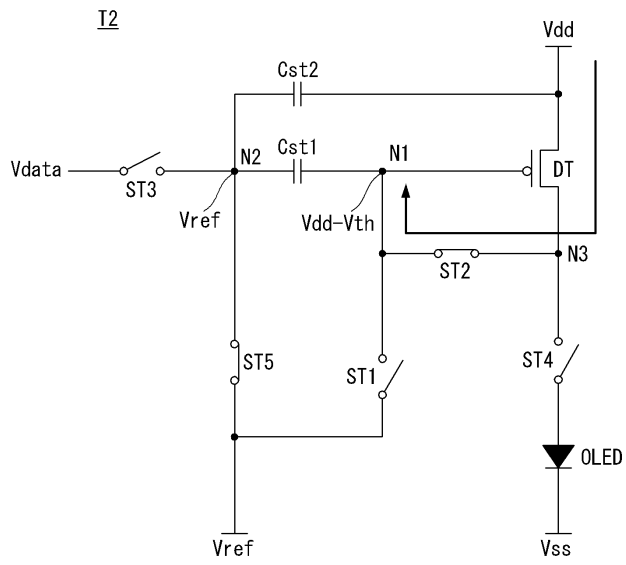
도면6



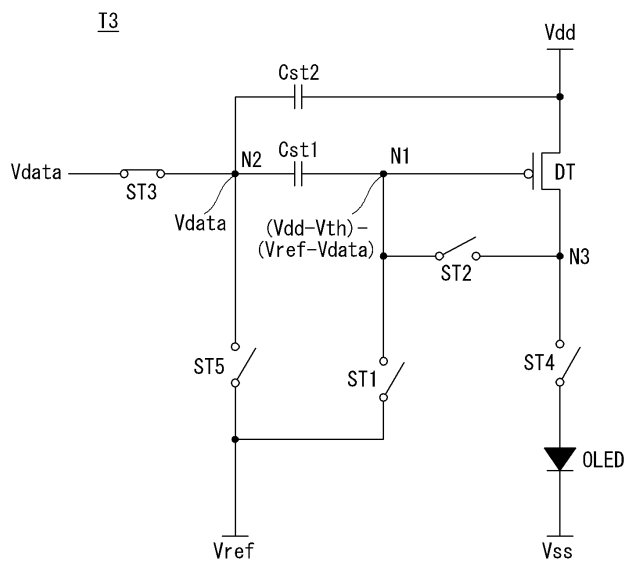
도면7a



도면7b

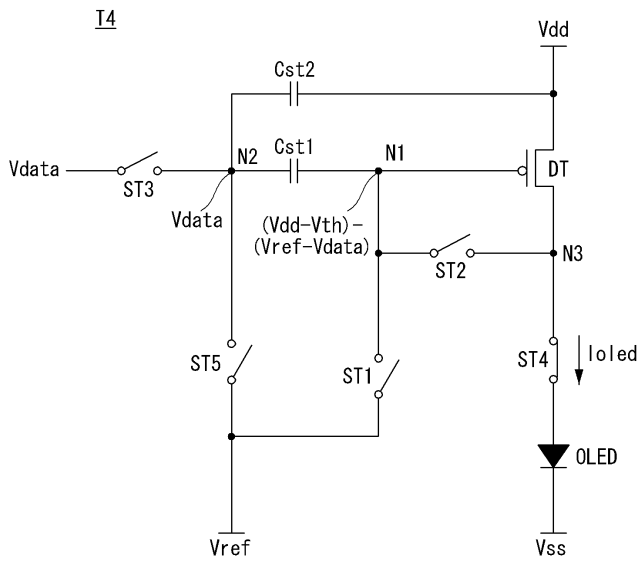


도면7c

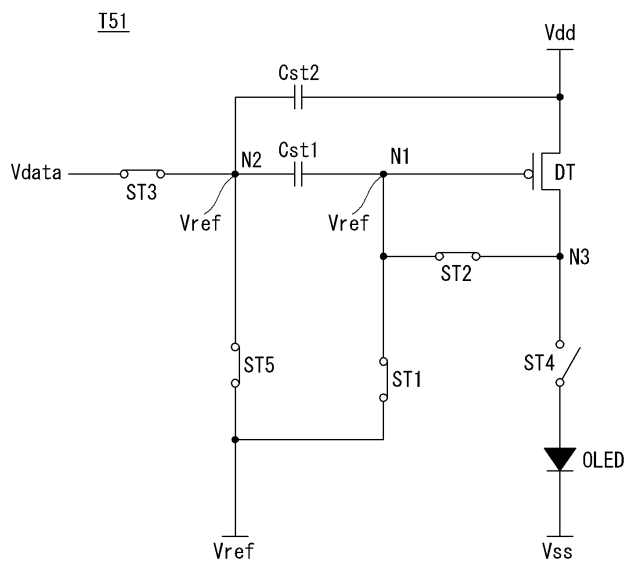




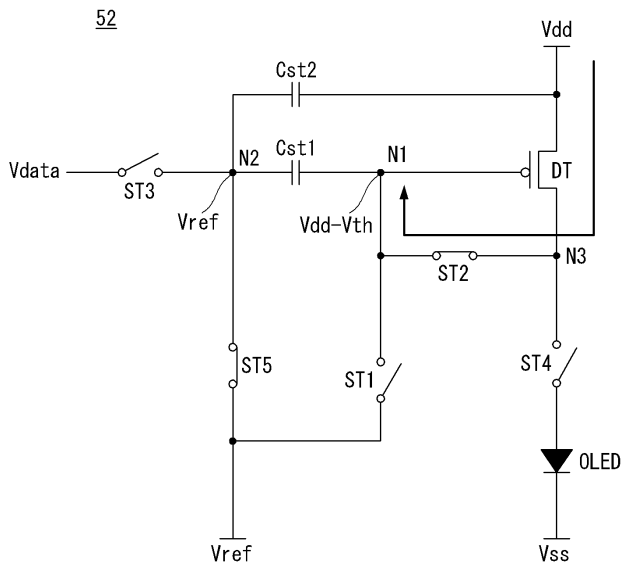
도면7d



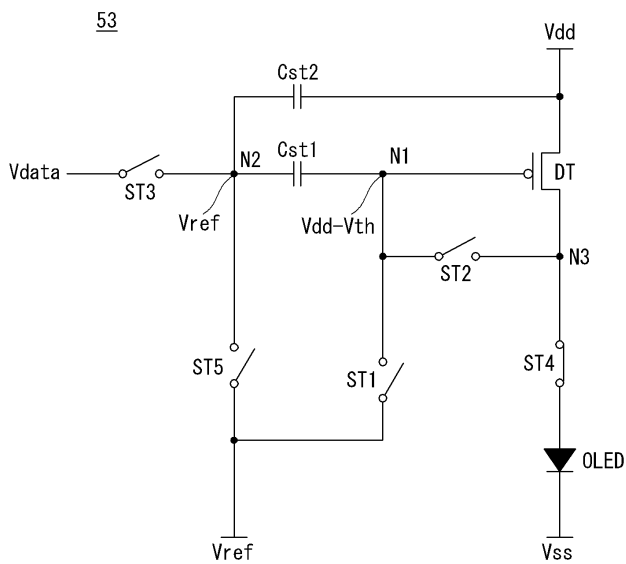
도면8a



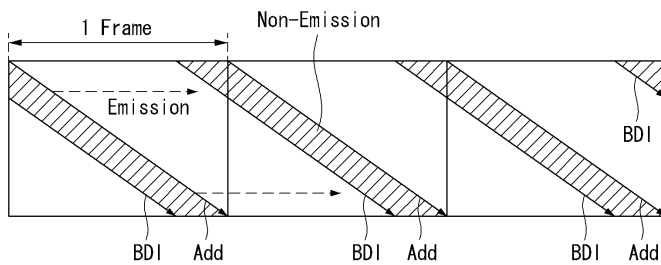
도면8b



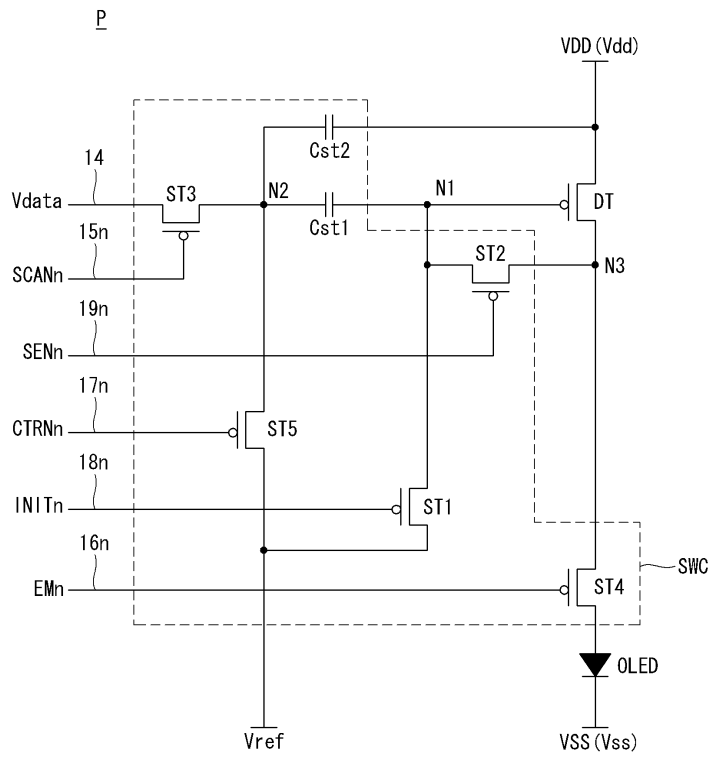
도면8c



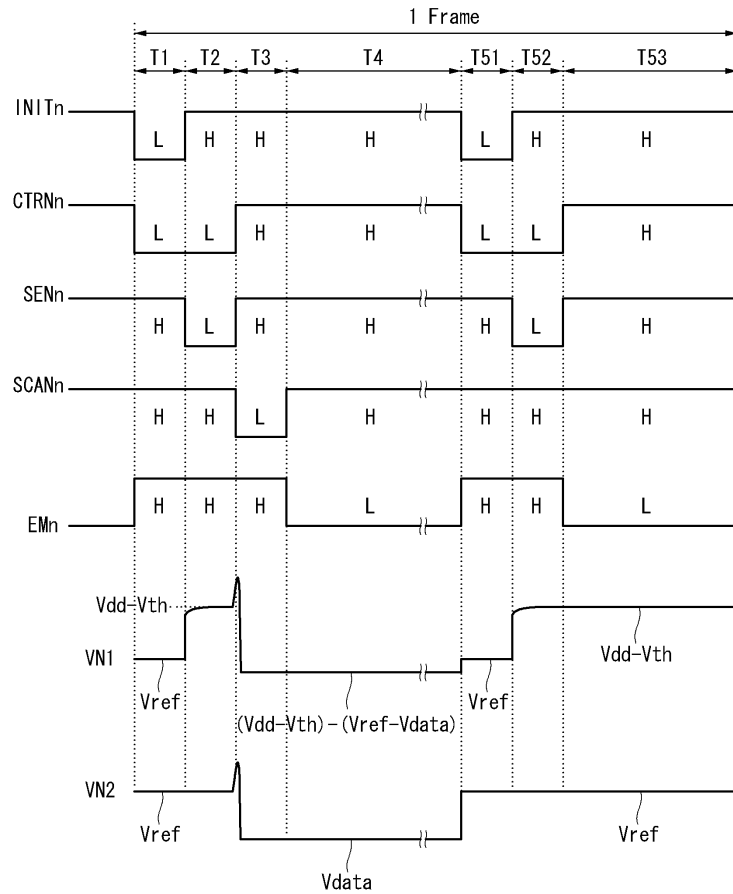
도면9



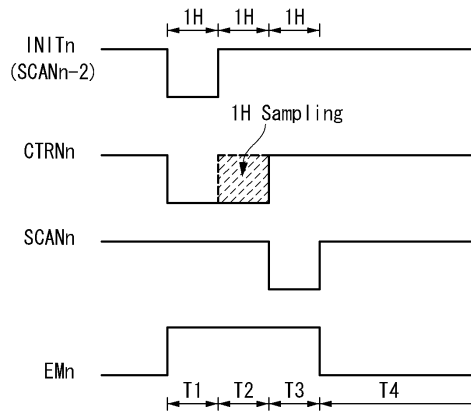
도면10



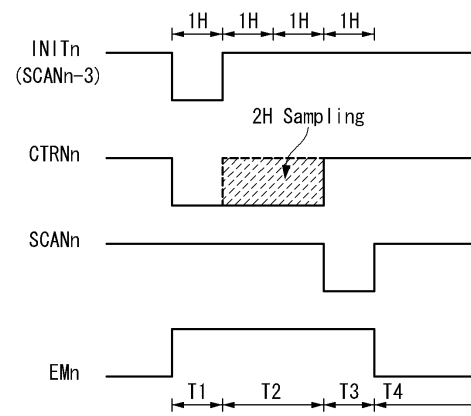
도면11



도면12a



도면12b



도면12c

