

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 21/00

G02F 1/136 G02F 1/13



[12] 发明专利说明书

[21] ZL 专利号 02127863.6

[45] 授权公告日 2005 年 3 月 23 日

[11] 授权公告号 CN 1194378C

[22] 申请日 1995.8.18 [21] 申请号 02127863.6
分案原申请号 95109812.8

[30] 优先权

[32] 1994. 8. 19 [33] JP [31] 218077/1994

[71] 专利权人 株式会社半导体能源研究所
地址 日本神奈川县

[72] 发明人 山崎舜平 寺本聪

审查员 郑 颖

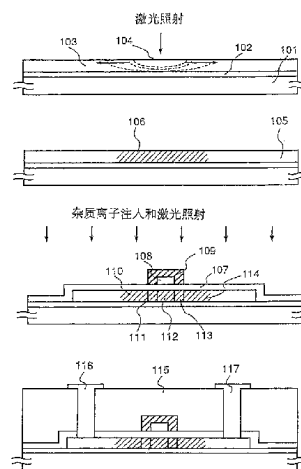
[74] 专利代理机构 中国专利代理(香港)有限公司
代理人 陈 霁

权利要求书 6 页 说明书 15 页 附图 8 页

[54] 发明名称 有源矩阵型显示设备

[57] 摘要

本发明披露了有源矩阵型显示设备。在其中的一个技术方案中，有源矩阵型显示设备，包括：多个排成矩阵形设置在衬底上的像素；一驱动器电路，用于驱动在所述衬底上的多个像素，所述驱动器电路包括至少一个缓冲器电路；至少两个晶体管，在所述至少一个缓冲器电路中；其中，借助公共栅极引线、公共源极引线、和公共漏极引线与至少两个晶体管的连接，至少两个晶体管彼此并联连接，以及其中，至少两个晶体管的沟道形成区域独立地分别设置在至少两个独立的半导体层中。



ISSN 1008-4274

1. 一种有源矩阵型显示设备, 包括:
排成形成在衬底上的一个矩阵的多个像素;
5 一驱动器电路, 用于驱动在所述衬底上的多个像素;
至少两个晶体管, 设置在所述驱动器电路中;
一公共栅极, 与所述至少两个晶体管的沟道形成区域相邻;
一公共源极, 与所述至少两个晶体管的源区相连; 以及
一公共漏极, 与所述至少两个晶体管的漏区相连,
10 其中, 通过所述公共栅极、所述公共源极、和所述公共漏极,
所述至少两个晶体管彼此并联连接, 以及
其中, 所述至少两个晶体管的所述沟道形成区域独立地分别设置
在至少两个独立的半导体层中。
2. 根据权利要求 1 的显示设备, 其特征在于所述至少两个晶体管
15 在一个缓冲器电路中。
3. 权利要求 1 的设备, 其特征在于所述有源矩阵型显示设备包括
一个存储器。
4. 权利要求 1 的设备, 其特征在于所述有源矩阵型显示设备包括
一个解码器。
- 20 5. 权利要求 1 的设备, 其特征在于所述有源矩阵型显示设备包括
一个显示系统。
6. 权利要求 1 的设备, 其特征在于所述至少两个晶体管的至少
所述沟道形成区域设置在实质上可被认为是单晶体的区域, 并且所
述区域可以被认为实质上是包含硅的单晶体。
- 25 7. 权利要求 6 的设备, 其特征在于单晶硅片的喇曼光谱强度
的一半位置的光谱宽度 W_0 与所述的可以被认为实质上是单晶体的区
域的一半位置的光谱强度的一半位置的光谱宽度 W 之比 (W/W_0) 是 2.0 或更
小。
8. 权利要求 6 的设备, 其特征在于单晶硅片的喇曼光谱强度 I_0
30 与所述的可以被认为实质上是单晶体的区域的一半位置的光谱强度 I 之比
(I/I_0) 是 0.8 或更大。
9. 权利要求 1 的设备, 其特征在于所述有源矩阵型显示设备是

一种液晶显示设备。

10. 权利要求 1 的设备，其特征在于所述沟道形成区域具有点缺陷。

5 11. 权利要求 1 的设备，其特征在于各所述沟道形成区域分别含有浓度为 1×10^{16} 至 $5 \times 10^{18} \text{cm}^{-3}$ 的碳和氮，并含有浓度为 1×10^{17} 至 $5 \times 10^{19} \text{cm}^{-3}$ 的氧。

12. 一种有源矩阵型显示设备，包括：

排成形成在衬底上的一个矩阵的多个像素；

一驱动器电路，用于驱动在所述衬底上的多个像素；

10 至少两个晶体管，设置在所述驱动器电路中；

一公共栅极，与所述至少两个晶体管的沟道形成区域相邻；

一公共源极，与所述至少两个晶体管的源区相连；以及

一公共漏极，与所述至少两个晶体管的漏区相连，

15 其中，通过所述公共栅极、所述公共源极、和所述公共漏极，所述至少两个晶体管彼此并联连接，以及

其中，所述至少两个晶体管的沟道形成区域独立地分别设置在至少两个独立的半导体层中，而各所述沟道形成区域未具有线缺陷或面缺陷。

20 13. 根据权利要求 12 的显示设备，其特征在于所述至少两个晶体管在一个缓冲器电路中。

14. 权利要求 12 的设备，其特征在于所述有源矩阵型显示设备包括一个存储器。

15. 权利要求 12 的设备，其特征在于所述有源矩阵型显示设备包括一个解码器。

25 16. 权利要求 12 的设备，其特征在于所述有源矩阵型显示设备包括一个显示系统。

17. 权利要求 12 的设备，其特征在于所述至少两个晶体管的至少所述沟道形成区域设置在实质上可被认为是单晶体的区域，并且所述区域可以被认为实质上是包含硅的单晶体。

30 18. 权利要求 17 的设备，其特征在于单晶硅片的喇曼光谱强度的一半位置的光谱宽度 W_0 与所述的可以被认为实质上是单晶体的区域的喇曼光谱强度的一半位置的光谱宽度 W 之比 (W/W_0) 是 2.0 或更

小。

19. 权利要求 17 的设备, 其特征在于单晶硅片的喇曼光谱强度 I_0 与所述的可以被认为实质上是单晶体的区域的喇曼光谱强度 I 之比 (I/I_0) 是 0.8 或更大。

5 20. 权利要求 12 的设备, 其特征在于所述有源矩阵型显示设备是一种液晶显示设备。

21. 权利要求 12 的设备, 其特征在于所述沟道形成区域具有点缺陷。

10 22. 权利要求 12 的设备, 其特征在于各所述沟道形成区域分别含有浓度为 1×10^{16} 至 $5 \times 10^{18} \text{cm}^{-3}$ 的碳和氮, 并含有浓度为 1×10^{17} 至 $5 \times 10^{19} \text{cm}^{-3}$ 的氧。

23. 一种显示设备, 包括:

多个像素电极形成在衬底上;

15 多个第一薄膜晶体管, 它们连接到所述多个像素电极中的相应像素电极并分别对该连接的相应像素电极提供显示信号; 以及

多个第二薄膜晶体管, 它们构成用于驱动所述多个第一薄膜晶体管的驱动电路;

20 其中, 部分多个第二薄膜晶体管中的各晶体管分别有多个沟道区域形成在进行过激光退火的半导体层中, 而每一个别的第二薄膜晶体管的所述多个沟道区域彼此电连接并独立地排列。

24. 根据权利要求 23 的显示设备, 其特征在于所述多个沟道区域沿沟道宽度的方向分开。

25. 根据权利要求 23 的显示设备, 其特征在于所述激光退火对非晶半导体层进行多晶化, 以获得多晶半导体层。

25 26. 一种有源矩阵型显示设备, 包括:

衬底上的多个像素;

一驱动器电路, 用于驱动在所述衬底上的多个像素, 所述驱动器电路包括一个缓冲器电路, 其中所述缓冲器电路包括第一薄膜晶体管和第二薄膜晶体管, 所述第一薄膜晶体管包括第一半导体层, 所述第二薄膜晶体管包括第二半导体层, 所述第一半导体层和所述第二半导体层形成在一个相同的绝缘表面上;

一公共栅极, 与所述第一半导体层和所述第二半导体层相邻;

一公共源极，与所述第一半导体层和所述第二半导体层电连接；
以及

一公共漏极，与所述第一半导体层和所述第二半导体层电连接，
其中，通过所述公共栅极、所述公共源极、和所述公共漏极，
5 所述第一半导体层和所述第二半导体层彼此并联连接，以及
其中，所述第一半导体层和所述第二半导体层分别设置。

27. 根据权利要求 26 的设备，其特征在于所述公共源极和所述
公共漏极直接与所述第一半导体层和所述第二半导体层接触。

28. 根据权利要求 26 的设备，其特征在于所述公共栅极、所述
10 公共源极和所述公共漏极相互平行延伸。

29. 根据权利要求 26 的设备，其特征在于所述公共栅极形成在
所述第一半导体层和所述第二半导体层上。

30. 根据权利要求 26 的设备，其特征在于所述第一半导体层和
所述第二半导体层包括单晶硅。

15 31. 根据权利要求 26 的设备，其特征在于所述有源矩阵型显示
设备是一个液晶显示器。

32. 一种有源矩阵型显示设备，包括：

衬底上的多个像素；

一驱动器电路，用于驱动在所述衬底上的多个像素，所述驱动
20 器电路包括第一薄膜晶体管和第二薄膜晶体管，所述第一薄膜晶
体管包括第一半导体层，所述第二薄膜晶体管包括第二半导体层，所
述第一半导体层和所述第二半导体层形成在一个相同的绝缘表面
上；

一公共栅极，与所述第一半导体层和所述第二半导体层相邻；

25 一公共源极，与所述第一半导体层和所述第二半导体层电连接；
以及

一公共漏极，与所述第一半导体层和所述第二半导体层电连接，
其中，通过所述公共栅极、所述公共源极、和所述公共漏极，
所述第一半导体层和所述第二半导体层彼此并联连接，以及
30 其中，所述第一半导体层和所述第二半导体层分别设置。

33. 根据权利要求 32 的设备，其特征在于所述公共源极和所述
公共漏极直接与所述第一半导体层和所述第二半导体层接触。

34. 根据权利要求 32 的设备, 其特征在于所述公共栅极、所述公共源极和所述公共漏极相互平行延伸。

35. 根据权利要求 32 的设备, 其特征在于所述公共栅极形成在所述第一半导体层和所述第二半导体层上。

5 36. 根据权利要求 32 的设备, 其特征在于所述第一半导体层和所述第二半导体层包括单晶硅。

37. 根据权利要求 32 的设备, 其特征在于所述有源矩阵型显示设备是一个液晶显示器。

38. 一种有源矩阵型显示设备, 包括:

10 衬底上的多个像素;

一驱动器电路, 用于驱动在所述衬底上的多个像素, 所述驱动器电路包括一个缓冲器电路, 其中所述缓冲器电路包括第一薄膜晶体管和第二薄膜晶体管, 所述第一薄膜晶体管包括第一半导体层, 所述第二薄膜晶体管包括第二半导体层;

15 一公共栅极, 与所述第一半导体层和所述第二半导体层相邻;

一公共源极, 与所述第一半导体层和所述第二半导体层电连接;

以及

一公共漏极, 与所述第一半导体层和所述第二半导体层电连接, 其中, 通过所述公共栅极、所述公共源极、和所述公共漏极,

20 所述第一半导体层和所述第二半导体层彼此并联连接, 以及

其中, 所述第一半导体层和所述第二半导体层分别设置。

39. 根据权利要求 38 的设备, 其特征在于所述公共源极和所述公共漏极直接与所述第一半导体层和所述第二半导体层接触。

40. 根据权利要求 38 的设备, 其特征在于所述公共栅极、所述公共源极和所述公共漏极相互平行延伸。

25 41. 根据权利要求 38 的设备, 其特征在于所述公共栅极形成在所述第一半导体层和所述第二半导体层上。

42. 根据权利要求 38 的设备, 其特征在于所述第一半导体层和所述第二半导体层包括单晶硅。

30 43. 根据权利要求 38 的设备, 其特征在于所述有源矩阵型显示设备是一个液晶显示器。

44. 一种有源矩阵型显示设备, 包括:

衬底上的多个像素;

一驱动器电路,用于驱动在所述衬底上的多个像素,所述驱动器电路包括第一薄膜晶体管和第二薄膜晶体管,所述第一薄膜晶体管包括第一半导体层,所述第二薄膜晶体管包括第二半导体层;

5 一公共栅极,与所述第一半导体层和所述第二半导体层相邻;
一公共源极,与所述第一半导体层和所述第二半导体层电连接;
以及

一公共漏极,与所述第一半导体层和所述第二半导体层电连接,
其中,通过所述公共栅极、所述公共源极、和所述公共漏极,
10 所述第一半导体层和所述第二半导体层彼此并联连接,以及
其中,所述第一半导体层和所述第二半导体层分别设置。

45.根据权利要求 44 的设备,其特征在于所述公共源极和所述公共漏极直接与所述第一半导体层和所述第二半导体层接触。

46.根据权利要求 44 的设备,其特征在于所述公共栅极、所述
15 公共源极和所述公共漏极相互平行延伸。

47.根据权利要求 44 的设备,其特征在于所述公共栅极形成在
所述第一半导体层和所述第二半导体层上。

48.根据权利要求 44 的设备,其特征在于所述第一半导体层和
所述第二半导体层包括单晶硅。

20 49.根据权利要求 44 的设备,其特征在于所述有源矩阵型显示
设备是一个液晶显示器。

有源矩阵型显示设备

5 本申请是申请号为 95109812.8, 1995 年 8 月 18 日提交, 发明名称“半导体器件及其制造方法”专利申请的分案申请(应该指出的是, 它同时也是 2000 年 11 月 4 日提交的发明名称为“半导体器件及其制造方法”的专利申请 00133999.0[95109812.8 的另一分案]的分案申请)。

10 技术领域

近这些年来对利用薄膜半导体在玻璃或石英衬底上形成晶体管(称为薄膜晶体管)的技术已经进行了研究。特别是利用非晶硅作为薄膜半导体的技术已经得到了实际应用, 用于有源矩阵型液晶显示设备和类似设备中。

15 背景技术

然而, 利用非晶硅的薄膜晶体管具有特性差的问题。例如, 如果希望改进有源矩阵型液晶显示设备的显示性能, 利用非晶硅的薄膜晶体管的特性就显得太差了, 以至不能达此目的。

此外, 已知有这样的技术, 利用其中非晶硅膜已经被结晶的结晶硅膜构成薄膜晶体管。这些技术包括在形成非晶硅膜之后进行热
20 处理或用激光照射, 将非晶硅膜变成结晶硅膜。通过将非晶硅膜结晶得到的结晶硅膜通常具有多晶硅结构或微晶硅结构。

通过利用结晶硅膜构成薄膜晶体管, 就能得到比用非晶硅膜要好得多的特性。例如, 考虑迁移率, 它是评价薄膜晶体管特性的一项重要
25 指标, 利用非晶硅膜的薄膜晶体管的迁移率是 $1 \text{ cm}^2 / \text{Vs}$, 但是利用结晶硅膜的薄膜晶体管可以得到的迁移率的值大约为 $100 \text{ cm}^2 / \text{Vs}$ 。

然而, 通过使非晶硅膜结晶得到的结晶硅膜具有多晶结构, 并且晶粒界面引起了许多问题。例如, 由于一些载流子通过晶粒界面

迁移, 所以存在耐压受到极大限制的问题。再一个的问题是, 在高速操作下容易出现特性的改变和下降。进一步的问题是, 由于一些载流子通过晶粒界面迁移, 所以当薄膜晶体管截止时存在一个很大的漏电流。

5 另外, 为了以更高集成度的方式构成有源矩阵型液晶显示设备, 不仅需要在单一的玻璃衬底上形成像素区, 而且需要形成外围电路。在这种情况下, 排列在外围电路中的薄膜晶体管必须能够处理大电流, 以便驱动以矩阵形式排列的许许多多的像素晶体管。

10 为了得到能够处理大电流的薄膜晶体管, 需要采用宽沟道的结构。然而, 利用多晶硅膜或微晶硅膜的薄膜晶体管存在着这样的问题, 即由于耐压的问题, 即使加宽沟道, 也不能实现上述目的。再一个问题是阈值电压等的变化很大, 因此它们不实用。

发明内容

15 本说明书公开的发明旨在提供一种薄膜晶体管, 它不受晶粒界面的影响。

 本说明书公开的发明的另一个目的是提供一种薄膜晶体管, 它具有很高的耐压性, 利用这一点就能处理大电流。

 本说明书公开的发明的再一个目的是提供一种薄膜晶体管, 它的特性不下降或改变。

20 本说明书公开的一个发明是一种半导体器件, 它利用了形成在具有绝缘表面的衬底上的薄膜硅半导体, 其中

 上述薄膜硅半导体具有一个可以被认为实际上是单晶体的区域,

 上述区域构成至少一部分有源层,

25 以及上述区域包含浓度在 $1 \times 10^{16} \text{cm}^{-3}$ 和 $5 \times 10^{18} \text{cm}^{-3}$ 之间的碳和氮原子, 浓度在 $1 \times 10^{17} \text{cm}^{-3}$ 和 $5 \times 10^{19} \text{cm}^{-3}$ 之间的氧原子, 和浓度在 $1 \times 10^{17} \text{cm}^{-3}$ 和 $5 \times 10^{20} \text{cm}^{-3}$ 之间的氢原子, 氢原子中和硅中不成对的键。

 利用上述结构, 可以被认为实际上是单晶体的一个区域称为薄

膜硅半导体区，它具有取结晶度等于单晶硅片的结晶度的晶体结构。特别是，可以被认为实际上是单晶体的区域被定义为这样一个区域，其中与单晶硅的喇曼光谱相比的喇曼光谱强度比至少是 0.8，半幅度的全宽度的比（相对值）是 2 或小于 2，同时在所述区域中实际上没有晶粒界面。

可以被认为实际上是单晶体的这一区域可以利用非晶硅膜作为起始膜，并对它进行热处理或用激光照射得到。特别是通过掺入促进硅结晶的金属元素，就能在一个大面积上相对容易地得到上述可以被认为实际上是单晶体的区域。

从 Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Zn、Ag 和 Au 中选择的一种或多种元素可以用作促进硅结晶的金属元素。这些元素具有这样的特性，即当进行热处理或用激光照射时，它们渗入硅，并在硅中分散。上述元素中，利用 Ni（镍）元素就能得到特别明显的效果。

在完成结晶以后在 1×10^{16} 和 $5 \times 10^{19} \text{cm}^{-3}$ 之间的浓度下将上述金属元素包含在最终的硅膜中是非常重要的。如果金属元素的浓度小于 $1 \times 10^{16} \text{cm}^{-3}$ ，那么不可能获得结晶促进作用，而如果浓度大于 $5 \times 10^{19} \text{cm}^{-3}$ ，那么半导体的质量下降。

以下方法可用于在硅薄膜中形成可以被认为实际上是单晶体的区域。首先在玻璃衬底或石英衬底上形成非晶硅膜，然后在非晶硅膜的表面形成包含镍的一层膜。包含镍的膜可以是这样一种膜，其中通过例如溅射方法或一种适合的方法形成一层极端薄的镍膜，利用该适合的方法，将包含镍的溶液施加到非晶硅膜的表面上，由此淀积与非晶硅膜接触的镍元素。

将镍元素掺入非晶硅膜以后，通过热处理使非晶硅膜结晶。由于镍金属的作用，这一热处理过程可在 600°C 或 600°C 以下的温度下进行。如果用玻璃衬底作为衬底，那么热处理的温度最好尽可能地低，但是考虑到结晶过程的效率，温度在 500°C 或 500°C 以上，最好

在 550 °C 或 550°C 以上是有利的。应注意的是，当用石英衬底作为衬底时，可在 800°C 或 800°C 以上的温度下进行热处理，并且有可能在短时间得到结晶硅膜。通过这一过程得到的结晶硅膜具有多晶硅或微晶硅的形式，并且在膜中存在晶粒界面。

5 然后，用激光照射该样品，它被加热到 450°C 或 450°C 以上的温度，局部促进结晶。通过这一过程，能够形成可以被认为是单晶体的一个区域。当用激光照射时，将样品或被照射表面加热到 450°C 或 450°C 以上的温度是非常重要的。加热温度最好在 450°C 和 750°C 之间，特别是，当用玻璃衬底作为衬底时，在 450°C 和 600°C 之间。

10 此外，可以作为形成可以被认为是单晶体的区域的另一方法是这样一种方法，其中形成非晶硅膜，掺入促进硅结晶的一种金属元素，通过用激光照射而不进行热处理形成可以被认为是单晶体的区域。在这种情况下，用激光照射时将样品加热到 450°C 和 750°C 之间也是非常重要的，特别是，如果用玻璃衬底作为衬底，则将它加热到在 450 °C 和 600°C 之间的温度。

15 现在将说明用激光照射期间加热样品的意义。图 4 表示这时的喇曼光谱强度，即激光照在非晶硅膜上，其中在玻璃衬底上已经形成了基氧化硅膜，它的上面已经形成了非晶硅膜并且其表面已经掺入了镍金属。此外，每个圆点表示当用激光照射时样品被加热到的温度。

20 图 4 所示的喇曼强度是表示单晶硅片的喇曼光谱强度 I_0 与样品的喇曼光谱强度 I 之间的比 (I/I_0) 的相对值。该喇曼光谱强度被定义为喇曼光谱强度的最大值，如图 7 所示。通常没有超过单晶硅片的晶体结构，因此图 4 中纵轴上表示的喇曼强度的最大值是 1。可以看到，当喇曼强度的值接近 1 时，结构接近单晶结构。

25 图 5 表示样品加热到不同温度的喇曼光谱的半幅度的全宽度和激光照射的能量密度之间关系的曲线。纵轴上表示的半幅度的全宽度是表示单晶硅片的喇曼光谱强度的一半位置的光谱宽度 W_0 和样品

实际得到的喇曼光谱强度的一半位置的光谱宽度 W 之间的比 (W/W_0) 的一个参数。 W 和 W_0 定义为喇曼光谱强度的一半位置的光谱宽度, 如图 7 所示。通常窄的尖的喇曼光谱意味着结晶度极好。所以通常单晶硅的喇曼光谱的宽度是最细最尖的。应注意的是, 所用的样品与得到图 4 所示数据的样品相同。

5 这样, 图 5 所示的半幅度的全宽度通常是 1 或大于 1。可以进一步看到, 当该值接近 1 时, 结构接近单晶结构。从图 5 可以看到, 如果提高用激光照射期间样品被加热的温度, 那么就能得到接近单晶体的结晶度。可以进一步看到, 由于加热样品, 在大约 $500\text{ }^\circ\text{C}$ 时效果变得饱和。从图 5 可以得出这样的结论, 为了得到接近单晶体的结晶度的稳定的结晶度, 加热到 $400\text{ }^\circ\text{C}$ 是不可靠的, 因此为了提供一些余量, 最好加热到 $450\text{ }^\circ\text{C}$ 或 $450\text{ }^\circ\text{C}$ 以上。

10 根据本发明人的观点, 如果图 4 所示的喇曼强度是 0.8 或大于 0.8, 图 5 所示的喇曼光谱的半幅度的全宽度是 2.0 或小于 2.0, 一个区域就可以被认为是单晶体, 并且该区域中实际上没有晶粒界面。

15 可以被认为是单晶体的区域是这样一种区域, 其中通过等离子体 CVD 法或减压热 CVD 法形成的硅膜用作起始膜, 并且该膜包含浓度在 1×10^{16} 和 $5\times 10^{18}\text{cm}^{-3}$ 之间的碳和氮, 以及浓度在 1×10^{17} 和 $5\times 10^{19}\text{cm}^{-3}$ 之间的氧。此外, 原则上存在晶格缺陷, 因此包含浓度在 1×10^{17} 和 $5\times 10^{20}\text{cm}^{-3}$ 之间的的氢, 以便中和硅中不成对的键。换句话说, 可以被认为是单晶体的区域的特性是虽然它有点缺陷, 但是没有线缺陷或面缺陷。应注意的是, 包含的元素浓度定义为通过 SIMS (次级离子质谱法) 测量的最小值。

20 上述可以被认为是单晶体的区域不同于通常的单晶体片。其原因在于它是通过 CVD 法形成的厚度大约在 200 和 2000 \AA 之间的薄膜半导体。

本发明的另一构成是:

一种半导体器件, 它利用了形成在具有绝缘表面的衬底上的薄

膜硅半导体，其中

上述薄膜硅半导体具有一个可以被认为实际上是单晶体的区域，

上述区域构成至少一部分有源层，

5 以及上述区域包含浓度在 $1 \times 10^{16} \text{cm}^{-3}$ 和 $5 \times 10^{18} \text{cm}^{-3}$ 之间的碳和氮原子，和浓度在 $1 \times 10^{17} \text{cm}^{-3}$ 和 $5 \times 10^{19} \text{cm}^{-3}$ 之间的氧原子。

本发明的另一构成是：

一种半导体器件，它利用了形成在具有绝缘表面的衬底上的薄膜硅半导体，其中

10 上述薄膜硅半导体具有一个可以被认为实际上是单晶体的区域，

上述区域构成至少一部分有源层，

以及上述区域包含浓度在 $1 \times 10^{17} \text{cm}^{-3}$ 和 $5 \times 10^{20} \text{cm}^{-3}$ 之间的氢原子，氢原子中和硅中不成对的键。

15 本发明的另一构成是：

一种半导体器件，它利用了形成在具有绝缘表面的衬底上的薄膜硅半导体，其中

上述薄膜硅半导体具有一个可以被认为实际上是单晶体的区域，

20 上述区域构成至少一部分有源层，

以及上述区域包含浓度在 $1 \times 10^{16} \text{cm}^{-3}$ 和 $5 \times 10^{18} \text{cm}^{-3}$ 之间的碳和氮原子，浓度在 $1 \times 10^{17} \text{cm}^{-3}$ 和 $5 \times 10^{19} \text{cm}^{-3}$ 之间的氧原子，和浓度在 $1 \times 10^{17} \text{cm}^{-3}$ 和 $5 \times 10^{20} \text{cm}^{-3}$ 之间的氢原子，氢原子中和硅中不成对的键，

25 以及上述薄膜硅半导体的厚度平均在 200 和 2000 Å 之间。

本发明的另一构成是：

一种半导体器件，它利用了形成在具有绝缘表面的衬底上的薄膜硅半导体，其中

具有晶体结构的上述薄膜硅半导体的一个区域，该区域可以被认为实际上是单晶体，构成至少一个沟道形区域，

以及上述沟道形区域包含浓度在 $1 \times 10^{16} \text{cm}^{-3}$ 和 $5 \times 10^{18} \text{cm}^{-3}$ 之间的碳和氮原子，浓度在 $1 \times 10^{17} \text{cm}^{-3}$ 和 $5 \times 10^{19} \text{cm}^{-3}$ 之间的氧原子，和
5 浓度在 $1 \times 10^{17} \text{cm}^{-3}$ 和 $5 \times 10^{20} \text{cm}^{-3}$ 之间的氢原子，氢原子中和硅中不成对的键。

本发明的另一构成是：

制造半导体器件的一种方法，该方法包括步骤：通过用激光照射形成在具有一绝缘表面的衬底上的硅薄膜，形成可以被认为是单
10 晶体的一个区域，

其中上述激光照射是在这样一种状态下进行的，样品已经被加热到 450°C 和 750°C 之间的一个温度。

本发明的另一构成是：

一种半导体器件，它具有多个薄膜晶体管并联连接的结构，
15 以及上述多个薄膜晶体管中的每一个具有这样的结构，其中沟道形区域中实际上没有晶粒界面。

本发明的另一构成是：

一种半导体器件，它具有多个薄膜晶体管并联连接的结构，
上述多个薄膜晶体管中的每一个具有这样的结构，其中沟道形
20 区域中实际上没有晶粒界面，

以及上述沟道形区域包含浓度在 $1 \times 10^{16} \text{cm}^{-3}$ 和 $5 \times 10^{18} \text{cm}^{-3}$ 之间的碳和氮原子，浓度在 $1 \times 10^{17} \text{cm}^{-3}$ 和 $5 \times 10^{19} \text{cm}^{-3}$ 之间的氧原子，和
浓度在 $1 \times 10^{17} \text{cm}^{-3}$ 和 $5 \times 10^{20} \text{cm}^{-3}$ 之间的氢原子，氢原子中和硅中不成对的键。

25 本发明的另一构成是：

一种半导体器件，它具有多个薄膜晶体管并联连接的结构，
上述多个薄膜晶体管中的每一个具有这样的结构，其中沟道形
区域中实际上没有晶粒界面，

上述沟道形区域的厚度在 200 和 2000 Å 之间，
以及上述沟道形区域包含浓度在 $1 \times 10^{16} \text{cm}^{-3}$ 和 $5 \times 10^{18} \text{cm}^{-3}$ 之间的碳和氮原子，浓度在 $1 \times 10^{17} \text{cm}^{-3}$ 和 $5 \times 10^{19} \text{cm}^{-3}$ 之间的氧原子，和浓度在 $1 \times 10^{17} \text{cm}^{-3}$ 和 $5 \times 10^{20} \text{cm}^{-3}$ 之间的氢原子，氢原子中和硅中不成对的键。

本发明的另一构成是：

一种半导体器件，它具有多个薄膜晶体管并联连接的结构，以及上述多个薄膜晶体管中的每一个是由薄膜硅半导体构成的，其中沟道形区域可以被认为实际上是单晶体。

10 通过利用薄膜半导体晶体管的可以被认为是单晶体的区域作为有源层构成薄膜晶体管，就能得到具有高的耐压性，并且特性不改变或下降的薄膜晶体管。

此外，通过采用这样一种结构，其中多个薄膜晶体管并联连接，这些薄膜晶体管是利用薄膜硅半导体的可以被认为是单晶体的区域作为有源层构成，就能得到这样一种结构，通过该结构能够允许大
15 电流流动。通过这种结构，就能得到实际上与增加沟道宽度相同的效果。通过采用这种结构，就能得到与采用可以被认为是单晶体的半导体形成的晶体管相同的特性，并且能够得到大的迁移率、高的耐压性和稳定的特性。

20 附图说明

图 1 (A) 至 1 (D) 表示薄膜晶体管的一个实施例的制造步骤。

图 2 (A) 至 2 (D) 表示薄膜晶体管的一个实施例的制造步骤。

图 3 表示薄膜晶体管的一个实施例的结构。

25 图 4 表示在对样品加热的温度改变的情况下，激光照射的能量密度与喇曼强度之间的关系。

图 5 表示在对样品加热的温度改变的情况下，激光照射的能量密度与喇曼光谱的半幅度的全宽度之间的关系。

图 6 表示集成在单一衬底上的液晶光电设备的一个例子。

图 7 表示喇曼光谱的一个例子。

图 8 表示薄膜晶体管的一个实施例的结构。

具体实施方式

[实施例 1]

5 本实施例利用玻璃衬底 (Corning 7059) 作为衬底, 例如在低于玻璃衬底的变形温度的一个温度下制造薄膜晶体管。Corning 7059 玻璃的变形温度是 593℃, 因此高于这一温度的热处理温度是不合适的, 因为这会引起玻璃衬底的收缩和变形。特别是, 如果所用的玻璃衬底具有大的表面积, 例如用在特别大的液晶显示设备中, 玻璃
10 衬底的收缩和变形就具有显著的效果。

 因此, 本实施例所示的薄膜晶体管的特征在于通过使热处理步骤中的最高温度为 600℃ 或 600℃ 以下, 最好为 550℃ 或 550℃ 以下, 大大地减小了热量对衬底的影响。

 图 1 表示本实施例中所给出的薄膜晶体管的制造步骤。首先, 在
15 作为基膜的石英衬底 101 上通过溅射法形成厚度为 3000 Å 的硅氧化膜 102。然后通过等离子体 CVD 法或低压热 CVD 法形成厚度为 500 Å 的非晶硅膜 103 (图 1 (A))。

 形成非晶硅膜 103 后, 在 600℃ 的温度下进行热处理, 从而使非晶硅膜 103 结晶。然后照射激光, 在用 104 表示的区域的中央进行
20 晶体生长, 得到可以被认为是单晶体的结晶区 106。在被照射的样品或表面加热到 600℃ 的同时, 用激光进行照射。激光照射在图 1 中用 104 表示的区域中进行, 同时从 104 所示的区域向外进行晶体生长 (图 1 (A))。

 在上述步骤中, 最好将促进硅结晶的一种金属元素掺入非晶硅
25 膜。这样就能在较大的表面积上形成可以被认为是单晶体的区域。

 得到可以被认为是单晶体的区域 106 以后, 利用该区域, 通过形成图案得到薄膜晶体管的有源层。最好在可以被认为是单晶体的区域中形成整个有源层。然而, 根据有源层的尺寸, 存在某些情况,

即所得的单晶体区域相对较小，很难构成整个有源层。在这些情况下，就能通过使沟道形区域成为可以被认为是单晶体的区域，来使得沟道形区域中没有晶粒界面。

5 形成有源层后，采用等离子体 CVD 法形成厚度为 1000 Å 的作为栅极绝缘膜的硅氧化物膜 107。然后形成厚度为 6000 Å 的其主要成分是铝，包含 0.2% 的钨的膜。然后通过使其主要成分是铝的膜形成图案，得到栅极电极 108。

10 然后在包含 10% 酒石酸的乙二醇溶液中，利用栅极电极 108 作为阳极进行阳极氧化，形成氧化层 109。氧化层 109 的厚度大约为 2000 Å。由于存在氧化层，就能在随后注入杂质离子的步骤中形成不重合的栅区。

15 然后将对于 N 沟道型薄膜晶体管而言是磷离子或对于 P 沟道型薄膜晶体管而言是硼离子的杂质离子注入有源区。在这一步骤中，栅极电极 108 和它周围的氧化层 109 作为掩模，并且将杂质离子注入以 110 和 114 表示的区域。然后已经注入杂质离子的区域 110 形成源区，而区域 114 形成漏区。此外，电极 108 周围的氧化层 109 作为掩模，并同时形成不重合的栅区 111 和 113。以自对准方式还进一步形成沟道形区域 112。（图 1 (C)）

20 完成杂质离子注入步骤以后，用激光照射，从而使被杂质离子注入损坏的有源层退火 (annealing)，并激活注入的杂质。这一步骤也可以通过用强光如红外光照射来完成。

25 此外，通过等离子体 CVD 法形成厚度为 7000 Å 的硅氧化物膜 115，作为层绝缘膜。穿过开孔步骤之后，形成源极电极 116 和漏极电极 117。进一步在 350°C 的氢气氛中进行热处理，形成薄膜晶体管。（图 1 (D)）

在本实施例所示的薄膜晶体管中，有源层是由其结构可以被认为是单晶体的一个区域构成的，因此就能解决由于晶粒界面引起的耐压低的问题，以及漏电流大的问题。

[实施例 2]

本实施例是利用可以被认为是单晶体的一个结晶区构成薄膜晶体管的例子，所述区域是通过向非晶硅膜注入促进结晶的一种金属元素形成的。

5 图 2 表示本实施例的制造步骤。首先，在作为基膜的玻璃衬底 101 上通过溅射法形成厚度为 3000 Å 的硅氧化膜 102。然后通过等离子体 CVD 法或减压热 CVD 法形成厚度为 1000 Å 的非晶硅膜 103。然后通过 UV 氧化法在非晶硅膜的表面形成一层极薄的氧化膜（未示出）。这一氧化膜旨在改善随后施加溶液的步骤中的溶液湿润度。此
10 处进行的 UV 氧化步骤包括在氧化的气氛中用 UV 光线照射，从而在被照射的表面上形成一层极薄的氧化膜。

通过旋转涂附法将乙酸镍溶液涂附在上面形成极薄的氧化膜的非晶硅膜 103 的表面，从而形成包含镍的膜 100。由于存在膜 100，所以镍元素通过极薄的氧化膜淀积，与非晶硅膜接触。

15 在这一状态下，通过对非晶硅膜 103 在 550℃ 的温度下进行 4 小时的热处理，使其变成结晶硅膜。这里由于已经注入了促进结晶的金属元素镍，所以就能通过在 550℃ 的温度下进行大约 4 小时的热处理得到结晶硅膜。

20 得到已经通过热处理变成结晶硅膜的硅膜 103 以后，通过用激光照射从图 2 中 104 所表示的区域进行晶体生长。在本实施例中，已经注入了促进结晶的金属元素镍，因此就能简单地得到如 106 所示的可以被认为是单晶体的一个区域。

25 这样形成可以被认为是单晶体的区域 106 以后，如图 2 (B) 所示，利用这一区域形成薄膜晶体管的有源层。此外，在形成该有源层之前或之后，去除包含镍的膜。

形成有源层之后，由硅氧化物膜构成栅绝缘层 107，并且进一步形成其主要成分是铝的栅极电极 108，在其周围形成氧化物层 109。这些制造步骤与实施例 1 所示的相同。

以这种方式得到图 2 (C) 所示的状态之后, 注入杂质离子, 并形成源区 110 和漏区 114。在这一步骤中, 以自对准方式形成不重合的栅区 111 和 113, 还有沟道形区域 112。

此外, 用激光照射, 从而使被杂质离子注入损坏的有源层退火, 并激活已经注入的杂质。

然后通过等离子体 CVD 法形成硅氧化物膜 115, 作为层绝缘膜, 经过开孔步骤之后, 形成源极电极 116 和漏极电极 117。最后, 通过在 350℃ 的氢气氛中进行 1 小时的热处理, 形成如图 2 (D) 所示的薄膜晶体管。

10 [实施例 3]

本实施例涉及在本说明书中公开的这样一种发明构成, 它用于要求处理大电流的薄膜晶体管中。例如, 在有源矩阵型液晶显示设备的外围电路中, 需要一个可以流过大电流的缓冲放大器 (具有低输出阻抗的电源变换电路), 以便驱动提供的许许多多像素晶体管。在这种情况下, 不仅显示区而且外围电路区被集成在一块单一的衬底上, 这就需要用薄膜晶体管构成缓冲放大器。

为了构造可以用于这种缓冲放大器的薄膜晶体管, 薄膜晶体管的沟道形区域必需具有几十微米或更宽的宽度。然而, 如果利用具有通常是多晶硅或微晶硅结构的结晶硅薄膜, 那么耐压低, 并且存在很难构成所需缓冲放大器的问题。此外, 当进行高速操作时, 容易出现特性改变和漂移的问题。这是由于每个晶体管中的阈值改变了, 并且特性很可能下降。另外, 产生的热也带来一系列的问题, 并且由于产生热的影响, 会使性能下降。产生这些问题的主要原因是在有源层中 (特别是在沟道形区域中) 存在晶粒界面。

25 本实施例提供了多个薄膜晶体管并联连接的一种结构, 在每个薄膜晶体管中, 利用可以被认为是单晶体的区域构成沟道形区域, 因此通过它就能处理与沟道相当宽的薄膜晶体管类似的电流。

图 3 表示本实施例所示的薄膜晶体管的结构。本实施例中给出

的结构表示其中三个薄膜晶体管是并联连接的结构。在图 3 所示的结构中，在每个薄膜晶体管中形成沟道形区域和其周围的有源层是由可以被认为是单晶体的硅半导体薄膜构成的。

5 在图 3 中，106 表示的区域是可以被认为是单晶体的区域。106 表示的可以被认为是单晶体的区域包括沟道形区域和源 / 漏区部分。因此就能不仅构成沟道形区域，而且构成源区和沟道形区域及其附近区域之间的界面，以及漏区和沟道形区域及其附近区域之间的界面，因此它们可以被认为是单晶体。

10 当采用这一结构时，就能解决由于存在晶粒界面引起的问题。换句话说，就能解决耐压低的问题，性能下降的问题和阈值改变的问题。此外，由于减少了通过晶粒界面在源和漏之间迁移的载流子的数目，所以就能减小截止电流。

15 通过图 3 所示结构的 A—A1 的断面对应图 1 (D)。换句话说，在图 3 的结构中，图 1 (D) 所示的三个薄膜晶体管是并联连接的。每个晶体管具有公共的栅极电极，并且通过触片 305 和 306 将源极电极和漏极电极连在一起。

如果采用本实施例的结构，通过将三个薄膜晶体管并联连接，就能进行与采用沟道宽度为 $60\ \mu\text{m}$ 的薄膜晶体管相同的操作，即使每个薄膜晶体管的沟道宽度是 $20\ \mu\text{m}$ 。

20 本实施例表示三个薄膜晶体管并联连接的例子。然而，可以按需要选择并联连接的薄膜晶体管的数目。

25 通过采用本实施例所示的结构，就能得到其特性类似于利用可以被认为是单晶体的半导体的薄膜晶体管的薄膜晶体管，并且可以处理大电流。因此就能进行高速操作，并且进一步能得到特性不下降或不改变的一种结构。

本实施例所示的结构可以说对需要大电流流动的电路是理想的，例如有源矩阵型液晶显示设备的外围电路中提供的缓冲放大器。

[实施例 4]

图 6 表示利用本说明书中公开的发明的高精度有源矩阵型液晶显示系统的构成。通过将通常安装在计算机主板上的半导体芯片固定到至少一个液晶显示器的基板上，该液晶显示器具有这样的结构，其中液晶夹在一对基板之间，图 6 所示的例子可以做得体积小、重量轻而且薄。

现在说明图 6。基板 15 是一种液晶显示器基板，利用 TFT 在基板 15 上形成有源矩阵电路 14，X 解码器 / 驱动器，Y 解码器 / 驱动器和 XY 分路电路，电路 14 由多个像素形成，提供有 TFT 11，像素电极 12 和辅助电容器 13。为了驱动有源矩阵电路，在外围电路中必须提供具有低输出阻抗的缓冲器电路，这一缓冲器电路最好利用图 3 所示的电路构成。

其它芯片也安装到基板 15 上。借助于例如引线接合法或 COG（玻璃上的芯片）法，将这些芯片连接到基板 15 上的电路上。在图 6 中，以这一方式安装的芯片是校正存储器、存储器、CPU 和输入板，但是也可以安装其它各种芯片。

在图 6 中，输入板是一个电路，它读已经从外面输入的信号，并将它们转换成图像信号。校正存储器是有源矩阵板独有的一种存储器，用于校正输入信号等，以便使它们与该板的特性匹配。特别是，校正存储器采用非易失性存储器，存储每个像素独有的信息，并单独将它们进行校正。换句话说，如果在光电设备的一个像素中存在一个点缺陷，那么信号送至该点周围的像素以便与之匹配，从而覆盖该点缺陷，因此该缺陷看不到了。此外，如果一个像素比周围的像素暗，那么较大的信号送至该像素，因此它的亮度与周围像素的亮度相同。对每个板而言，像素缺陷信息是不同的，因此对每个板而言，存储在校正存储器中的信息是不同的。

CPU 和存储器的功能与普通计算机的相同，特别是为对应于每个像素的图像存储器提供的存储器是 RAM。所有这些芯片都是 CMOS 型的。

通过利用本说明书公开的发明构成至少一部分所要求的集成电路，进一步能够增强系统的薄膜。

5 以这一方式，甚至在液晶显示基板上形成 CPU 和存储器，以及在单一基板上构成电子设备如简单的个人计算机，这在减小液晶显示系统的尺寸和加宽它们的应用范围方面是极其有利的。

能够将利用本说明书中公开的发明制造的薄膜晶体管用于在系统化的液晶显示器中所需的电路。特别是，将利用可以被认为是单晶体的区域制造的薄膜晶体管用于模拟缓冲器电路或其它所需电路是极其有利的。

10 [实施例 5]

本实施例涉及三个薄膜晶体管并联连接的一种结构，如图 8 所示。图 8 中，804 表示公共的有源层，803 表示可以被认为是单晶体的一个区域，并且该区域形成在有源层中。图 8 中，表示了三个可以被认为是单晶体的区域，在三个可以被认为是单晶体的区域中形成每个薄膜晶体管的沟道形区域。

15 801 是公共的栅极电极和栅极引线。805 是公共的源极电极和源极引线。806 是公共的漏极电极和漏极引线。另外，802 表示源 / 漏电极和源 / 漏区之间的接触部分。

20 通过利用本说明书公开的发明，就能得到不受晶粒界面影响的薄膜晶体管。另外还能得到具有高耐压性的薄膜晶体管，其特性不改变，并能处理大电流。此外，由于能够在不受晶粒界面影响的情况下使薄膜晶体管工作，所以就能得到截止电流小的特性。

图1(A)

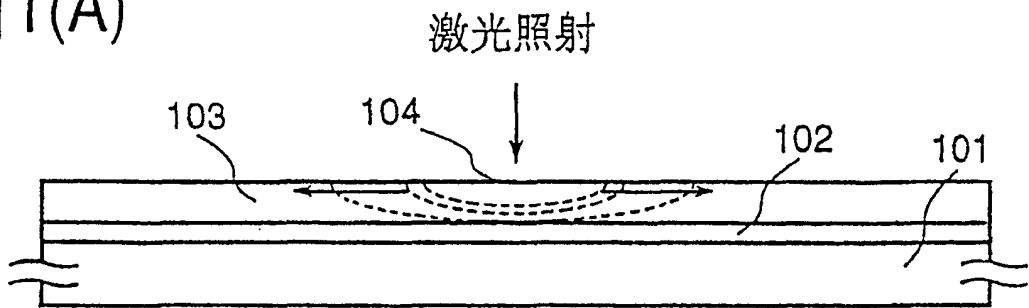
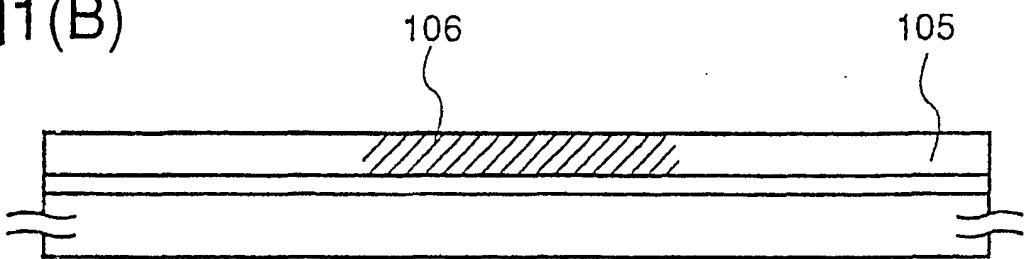


图1(B)



杂质离子注入和激光照射



图1(C)

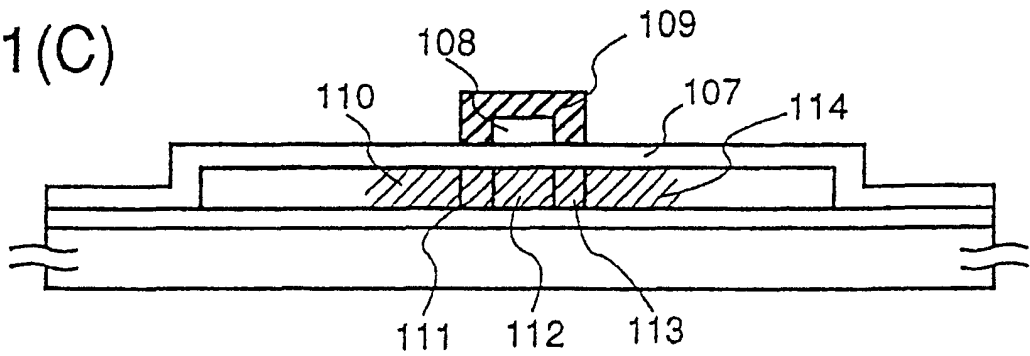


图1(D)

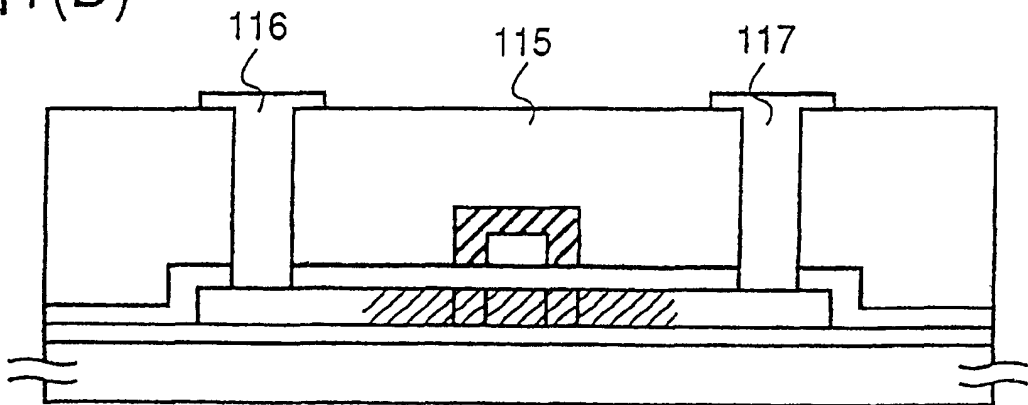


图2(A)

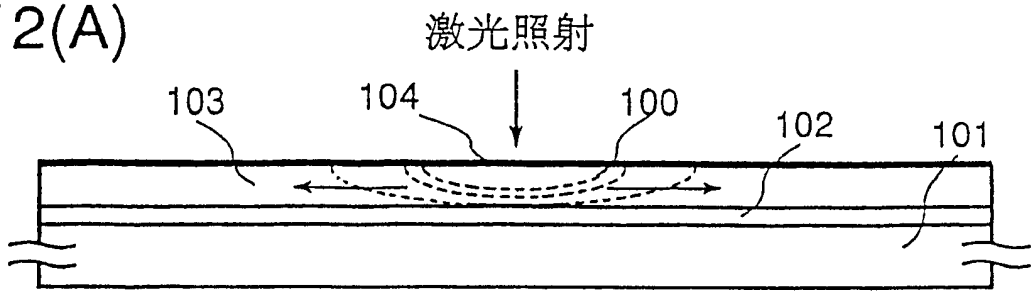
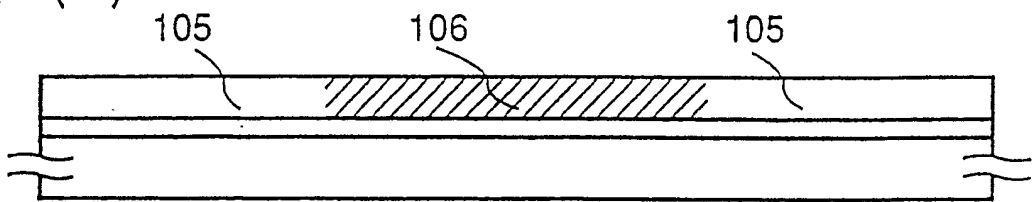


图2(B)



杂质离子注入和激光照射



图2(C)

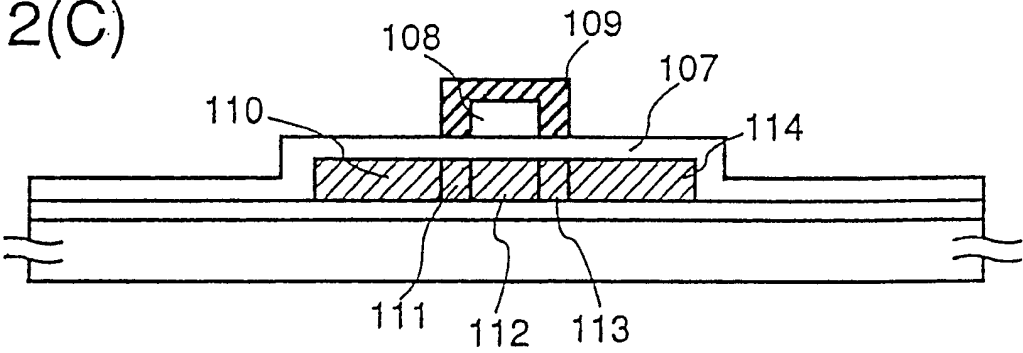


图2(D)

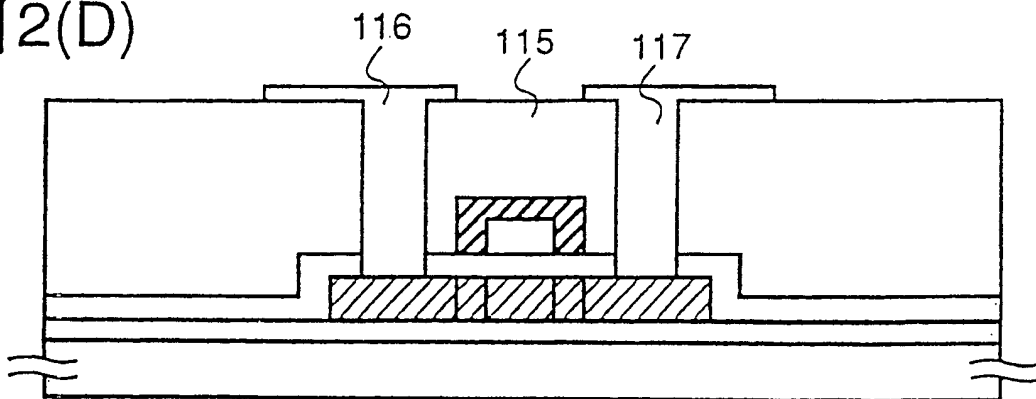


图4

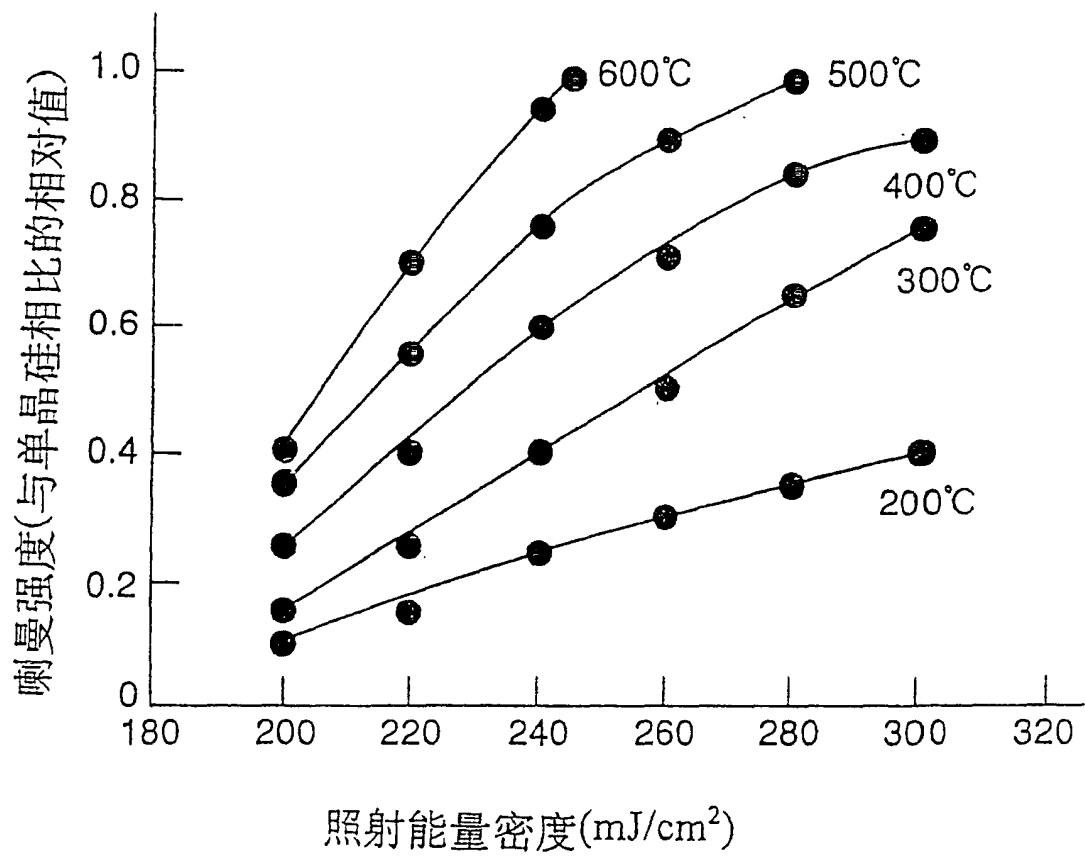


图 5

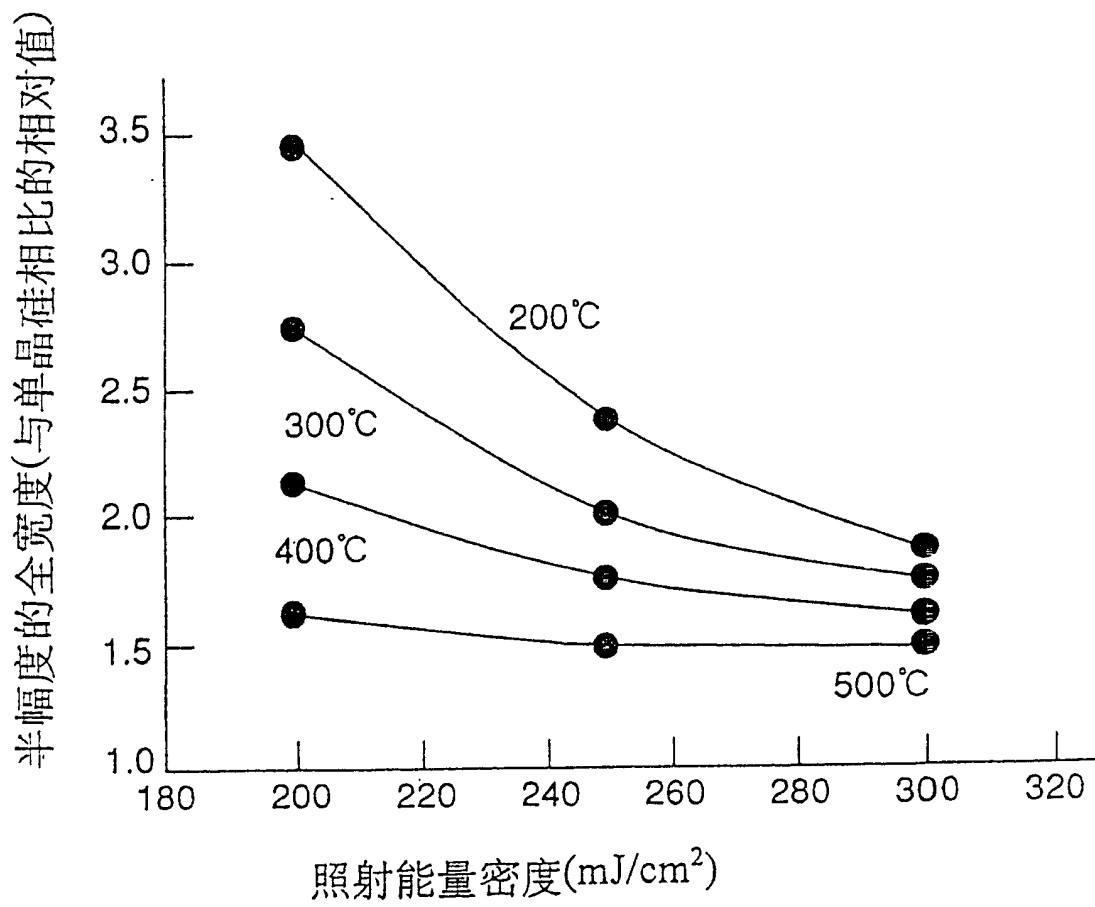


图6

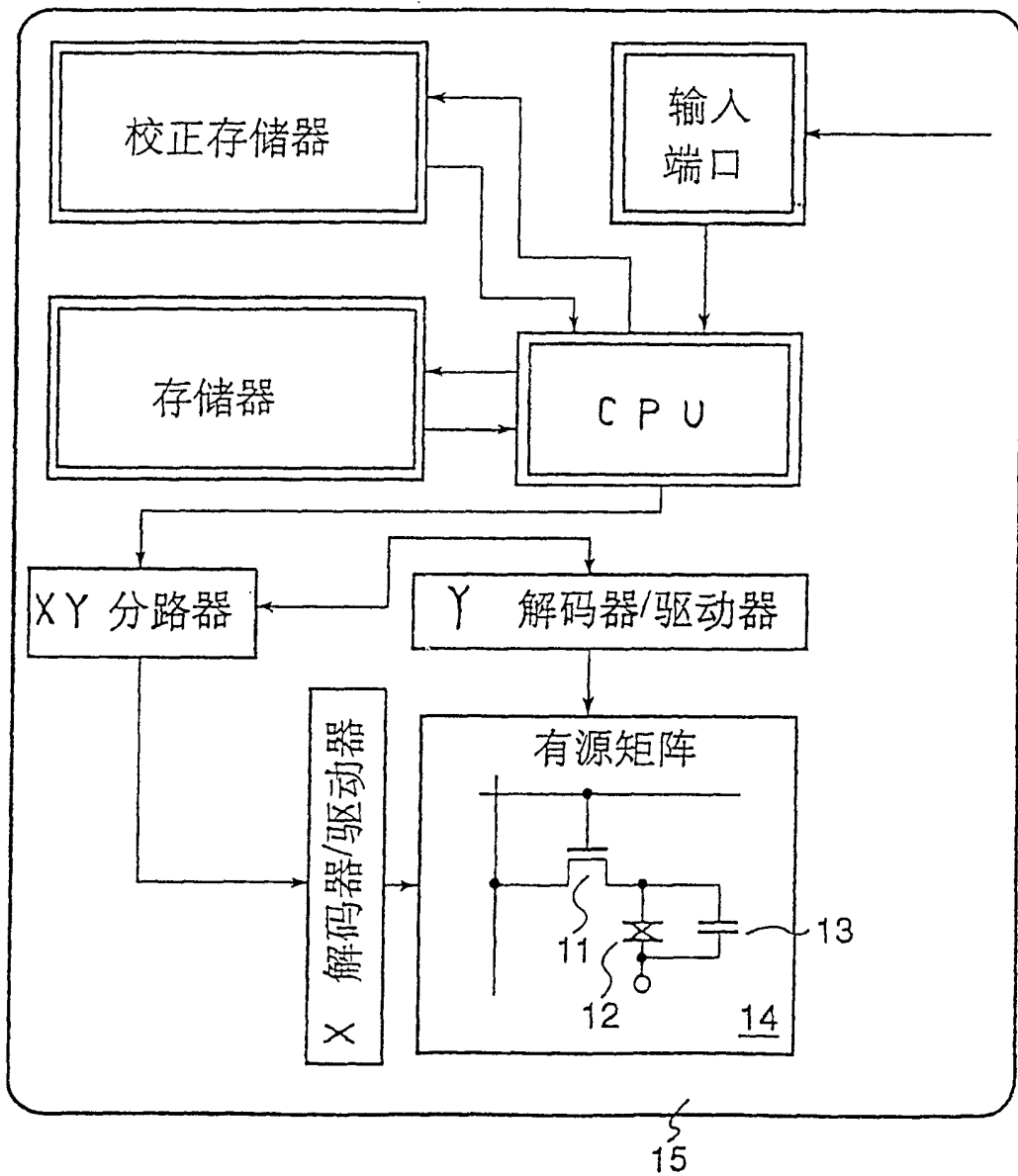


图 7

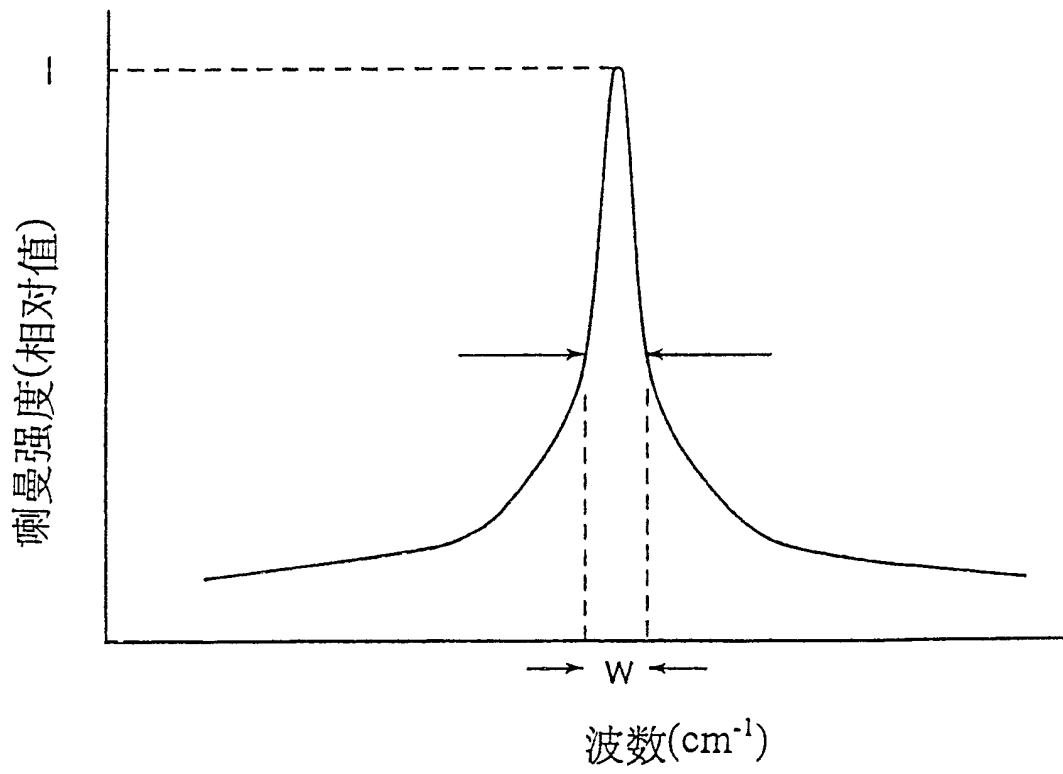


图8

