(19)日本国特許庁(JP)　(12)**公表特許公報(A)**　(11)特許出願公表番号
特表2010-524226
(P2010-524226A)
(43)公表日　**平成22年7月15日(2010.7.15)**

(51)Int.Cl.		F I			テーマコード（参考）
H01L 33/02	***(2010.01)***	H01L	33/00	100	5F041

審査請求 未請求　予備審査請求 未請求　（全 13 頁）

(21)出願番号	特願2010-502016(P2010-502016)
(86)(22)出願日	平成20年4月1日(2008.4.1)
(85)翻訳文提出日	平成21年6月29日(2009.6.29)
(86)国際出願番号	PCT/KR2008/001828
(87)国際公開番号	WO2008/120947
(87)国際公開日	平成20年10月9日(2008.10.9)
(31)優先権主張番号	10-2007-0032550
(32)優先日	平成19年4月2日(2007.4.2)
(33)優先権主張国	韓国(KR)

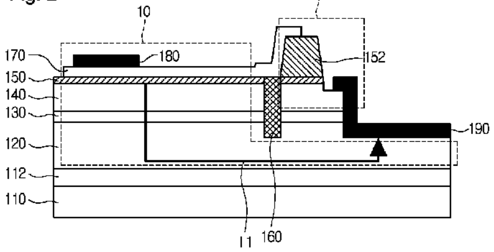
(71)出願人 506149726
エルジー イノテック カンパニー リミテッド
LG Innotek Co., Ltd
大韓民国 150-721, ソウル ヨンドンポーーグ, ヨイドードン, 20 33Fl., LG Twin Tower West, 20, Yeouido-dong, Yeongdeungpo-gu Seoul, 150-721, Korea
(74)代理人 100105924
弁理士 森下 賢樹

最終頁に続く

(54)【発明の名称】発光素子及びその製造方法

(57)【要約】
実施例による発光素子は、第１導電型半導体層と、前記第１導電型半導体層上に形成された活性層と、前記活性層上に形成される第１及び第２領域を含む第２導電型半導体層と、前記第２導電型半導体層の第２領域上に形成された第３導電型半導体層と、前記第１導電型半導体層と前記第２領域の前記第２導電型半導体層を電気的に連結する第１電極層と、前記第２導電型半導体層と前記第３導電型半導体層を電気的に連結する第２電極層とを含む。
【選択図】図２

Fig. 2



【特許請求の範囲】
【請求項１】
第１導電型半導体層と、
前記第１導電型半導体層上に形成された活性層と、
前記活性層上に形成される第１領域及び第２領域を含む第２導電型半導体層と、
前記第２導電型半導体層の第２領域上に形成された第３導電型半導体層と、
前記第１導電型半導体層と前記第２領域の前記第２導電型半導体層を電気的に連結する第１電極層と、
前記第２導電型半導体層と前記第３導電型半導体層を電気的に連結する第２電極層と、
を含むことを特徴とする発光素子。
【請求項２】
前記第２領域の第２導電型半導体層と第１領域の第２導電型半導体層を電気的に分離する絶縁層を含むことを特徴とする請求項１に記載の発光素子。
【請求項３】
前記第２導電型半導体層及び前記第３導電型半導体層上に形成されるオーミック電極層を含み、
前記オーミック電極層は前記第２電極層と電気的に連結されたことを特徴とする請求項１に記載の発光素子。
【請求項４】
前記第２導電型半導体層と前記オーミック電極層の間に形成されたバリア層を含むことを特徴とする請求項３に記載の発光素子。
【請求項５】
前記バリア層は第１導電型の不純物が注入された半導体層であることを特徴とする請求項４に記載の発光素子。
【請求項６】
前記第２領域の前記第２導電型半導体層と前記第３導電型半導体層を含んで構成される保護素子を含むことを特徴とする請求項１に記載の発光素子。
【請求項７】
前記絶縁層は、一部が前記第１導電型半導体層に囲まれて形成されることを特徴とする請求項２に記載の発光素子。
【請求項８】
基板と、
前記基板の第１領域上に第１導電型半導体層、活性層及び第２導電型半導体層を含むＬＥＤ領域と、
前記基板の第２領域上に第２導電型半導体層及び第３導電型半導体層を含む保護素子領域と、
を含むことを特徴とする発光素子。
【請求項９】
前記ＬＥＤ領域と保護素子領域を区分する絶縁層を含むことを特徴とする請求項８に記載の発光素子。
【請求項１０】
前記ＬＥＤ領域と保護素子領域は同一基板上に形成されていることを特徴とする請求項８に記載の発光素子。
【請求項１１】
前記基板と前記ＬＥＤ領域の間、及び前記基板と前記保護素子領域の間に形成されたバッファー層を含み、
前記ＬＥＤ領域と保護素子領域は同一バッファー層上に形成されていることを特徴とする請求項８に記載の発光素子。
【請求項１２】
前記保護素子領域は前記ＬＥＤ領域の第１導電型半導体層上に形成されていることを特

徴とする請求項８に記載の発光素子。

【請求項１３】

前記ＬＥＤ領域の第１導電型半導体層と前記保護素子領域の第２導電型半導体層に電気的に連結する第１電極層と、前記ＬＥＤ領域の第２導電型半導体層と前記保護素子領域の第３導電型半導体層に電気的に連結する第２電極層を含むことを特徴とする請求項８に記載の発光素子。

【請求項１４】

前記ＬＥＤ領域の第２導電型半導体層上に形成されたバリア層を含むことを特徴とする請求項８に記載の発光素子。

【請求項１５】

前記第１及び第３導電型半導体層はＮ型半導体層であり、前記第２導電型半導体層はＰ型半導体層であることを特徴とする請求項８に記載の発光素子。

【請求項１６】

第１導電型半導体層、活性層、第２導電型半導体層を形成する段階と、

前記第２導電型半導体層の少なくとも一部分の上に第３導電型半導体層を形成する段階と、

前記第１導電型半導体層、活性層、第２導電型半導体層を選択的にエッチングして絶縁層を形成し、前記第１導電型半導体層、活性層、第２導電型半導体層を含む第１領域と、前記第２導電型半導体層、第３導電型半導体層を含む第２領域に区分する段階と、

を含むことを特徴とする発光素子の製造方法。

【請求項１７】

前記第１導電型半導体層と前記第２領域の第２導電型半導体層を電気的に連結する段階と、前記第１領域の第２導電型半導体層と前記第３導電型半導体層を電気的に連結する段階と、を含むことを特徴とする請求項１６に記載の発光素子の製造方法。

【請求項１８】

前記エッチング工程は、前記第２導電型半導体層上に形成された第３導電型半導体層の一部をエッチングすることを含むことを特徴とする請求項１６に記載の発光素子の製造方法。

【請求項１９】

前記絶縁層は前記第１導電型半導体層、活性層、第２導電型半導体層と接触することを特徴とする請求項１６に記載の発光素子の製造方法。

【請求項２０】

前記第１導電型半導体層、活性層、第２導電型半導体層を形成する段階は、同一基板上で行われることを特徴とする請求項１６に記載の発光素子の製造方法。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、発光素子及びその製造方法に関するものである。

【背景技術】

【０００２】

最近、発光素子としてＬＥＤ（Ｌｉｇｈｔ　Ｅｍｉｔｔｉｎｇ　Ｄｉｏｄｅ）を利用した装置が多く研究されている。

【０００３】

ＬＥＤは、化合物半導体の特性を利用して、電気信号を光に変換させることで、第１導電型半導体層、活性層、第２導電型半導体層が積層されて、電源が印加されることにより前記活性層から光を放出する。

【０００４】

前記第１導電型半導体層はＮ型半導体層、前記第２導電型半導体層はＰ型半導体層であり得る。またはその逆であってもよい。

【０００５】

一方、ＬＥＤは逆方向バイアスやＥＳＤ（Ｅｌｅｃｔｒｏ－Ｓｔａｔｉｃ　Ｄｉｓｃｈａｒｇｅ）電流によって損傷をうける可能性があるため、逆方向バイアスやＥＳＤ電流から保護するための素子がＬＥＤのパッケージ工程で一体に実装される。

【０００６】

例えば、ツェナーダイオードを適切に配置することによって、ＬＥＤが逆方向バイアスやＥＳＤ電流から損傷をうけるのを防止する。

【０００７】

しかし、ＬＥＤパッケージが益々小型化するにつれて、ツェナーダイオードを一体に実装することが困難となるだけでなく、パッケージ工程にかかる費用が増加するという問題がある。

【発明の概要】

【発明が解決しようとする課題】

【０００８】

実施例は、発光素子及びその製造方法を提供する。

【０００９】

また、実施例は、保護素子とＬＥＤを含む発光素子及びその製造方法を提供する。

【００１０】

さらに、実施例は、保護素子とＬＥＤを集積化した発光素子及びその製造方法を提供する。

【課題を解決するための手段】

【００１１】

実施例による発光素子は、第１導電型半導体層と、前記第１導電型半導体層上に形成された活性層と、前記活性層上に形成された第１及び第２領域を含む第２導電型半導体層と、前記第２導電型半導体層の第２領域上に形成された第３導電型半導体層と、前記第１導電型半導体層と前記第２領域の前記第２導電型半導体層を電気的に連結する第１電極層と、前記第２導電型半導体層と前記第３導電型半導体層を電気的に連結する第２電極層とを含む。

【００１２】

実施例による発光素子は、基板と、前記基板の第１領域上に第１導電型半導体層、活性層及び第２導電型半導体層を含むＬＥＤ領域と、前記基板の第２領域上に第２導電型半導体層及び第３導電型半導体層を含む保護素子領域とを含む。

【００１３】

実施例による発光素子の製造方法は、第１導電型半導体層、活性層、第２導電型半導体層を形成する段階と、前記第２導電型半導体層の少なくとも一部分の上に第３導電型半導体層を形成する段階と、前記第１導電型半導体層、活性層、第２導電型半導体層を選択的にエッチングして絶縁層を形成し、前記第１導電型半導体層、活性層、第２導電型半導体層を含む第１領域と、前記第２導電型半導体層、第３導電型半導体層を含む第２領域に区分する段階が含まれる。

【発明の効果】

【００１４】

実施例は、発光素子及びその製造方法を提供することができる。

【００１５】

また、実施例は、ＥＳＤ保護素子とＬＥＤを含む発光素子及びその製造方法を提供することができる。

【００１６】

さらに、実施例は、ＥＳＤ保護素子とＬＥＤを集積化した発光素子及びその製造方法を提供することができる。

【図面の簡単な説明】

【００１７】

【図１】本発明の実施例による発光素子の構造を説明するための図面である。

【図２】実施例による発光素子の動作を説明する図面である。
【図３】実施例による発光素子の動作を説明する図面である。
【図４】本発明の実施例による発光素子の製造方法を説明する図面である。
【図５】本発明の実施例による発光素子の製造方法を説明する図面である。
【図６】本発明の実施例による発光素子の製造方法を説明する図面である。
【図７】本発明の実施例による発光素子の製造方法を説明する図面である。
【図８】本発明の実施例による発光素子の製造方法を説明する図面である。
【図９】本発明の実施例による発光素子の製造方法を説明する図面である。
【図１０】本発明の実施例による発光素子の製造方法を説明する図面である。
【図１１】本発明の実施例による発光素子の製造方法を説明する図面である。
【図１２】本発明の実施例による発光素子の製造方法を説明する図面である。
【図１３】本発明の実施例による発光素子の製造方法を説明する図面である。
【発明を実施するための形態】
【００１８】
以下、添付された図面を参照しながら、本発明の実施例による発光素子及びその製造方法について詳しく説明する。
【００１９】
なお、以下で見る実施例は、単に本発明を説明するためのものであり、本発明の権利範囲を限定するものではない。また、本発明による実施例の説明において、各層（膜）、領域、パターン又は構造物が基板、各層（膜）、領域、パッド又はパターンの“上（ｏｎ）”又は“下（ｕｎｄｅｒ）”に形成されることと記載される場合、“上（ｏｎ）”と“下（ｕｎｄｅｒ）”は“直接（ｄｉｒｅｃｔｌｙ）”又は“他の層を介在して（ｉｎｄｉｒｅｃｔｌｙ）”形成されるものを皆含む。また、図面において各層の厚さや寸法は説明の便宜及び明確性を図り、誇張／省略又は概略的に図示されており、各構成要素の寸法は実際の大きさを全面的に反映するものではない。
【００２０】
図１は、本発明の実施例による発光素子の構造を説明するための図面である。
【００２１】
図１を参照するに、実施例による発光素子は、基板１１０、バッファー層１１２、第１導電型半導体層１２０、活性層１３０、第２導電型半導体層１４０、障壁層１５０、オーミック電極層１７０、第１電極層１９０、第２電極層１８０、絶縁層１６０、第３導電型半導体層１５２を含む。
【００２２】
実施例による発光素子は、前記絶縁層１６０によってＬＥＤ領域１０と保護素子領域２０に区分される。図１において、前記絶縁層１６０の左側に配置されたＬＥＤ領域１０の各層は光を発生するためのＬＥＤ機能の実現に適合し、前記絶縁層１６０の右側に配置された保護素子領域２０の各層はＥＳＤ保護素子機能の実現に適合している。
【００２３】
具体的には、前記第１導電型半導体層１２０と、活性層１３０と、第２導電型半導体層１４０が含まれる前記ＬＥＤ領域１０は、前記第１電極層１９０と第２電極層１８０に順方向バイアスが印加されることにより、電子と正孔の結合によって前記活性層１３０から光を放出するＬＥＤとして機能する。
【００２４】
また、前記第２導電型半導体層１４０と第３導電型半導体層１５２が含まれる前記保護素子領域２０では、前記第１電極層１９０と第２電極層１８０に逆方向バイアスが印加される場合、電流が流れる経路を提供することでＥＳＤ保護素子として機能する。
【００２５】
ここで、前記第１電極層１９０は、前記ＬＥＤ領域１０の第１導電型半導体層１２０及び保護素子領域２０の第２導電型半導体層１４０と電気的に連結し、前記第２電極層１８０は前記オーミック電極層１７０を通じて前記ＬＥＤ領域１０の第２導電型半導体層１４

０及び保護素子領域２０の第３導電型半導体層１５２と電気的に連結する点に注目する必要がある。

【００２６】

本発明の実施例による発光素子は、同一基板１１０上にＬＥＤとして機能する各層と保護素子として機能する各層が形成される。また、本発明の実施例による発光素子は、同一バッファー層１１２上にＬＥＤとして機能する各層と保護素子として機能する各層が形成される。また、本発明の実施例による発光素子は、第１導電型半導体層１２０上に保護素子として機能する各層が形成される。

【００２７】

よって、本発明の実施例による発光素子は、ＬＥＤと保護素子を狭い面積上に形成することができる。また、ＬＥＤと保護素子が一体に製造されることによって、製造工程、及びＬＥＤと保護素子の電気的な連結を簡単にすることができ、パッケージ工程を容易にすることができる。

【００２８】

本発明の実施例による発光素子は、ＬＥＤの機能を実現するＬＥＤ領域１０の一部の層と、保護素子の機能を実現する保護素子領域２０の一部の層が、前記絶縁層１６０によって電気的に分離される。前記ＬＥＤ領域１０及び保護素子領域２０の一部の層は前記絶縁層１６０と側面が接触し、前記絶縁層１６０の上側及び下側には導電性層が配置される。例えば、前記絶縁層１６０の上側にはオーミック電極層１７０が配置され、前記絶縁層１６０の下側には第１導電型半導体層１２０が配置される。

【００２９】

このように、前記絶縁層１６０によって前記ＬＥＤ領域１０及び保護素子領域２０が区分されることにより、ＬＥＤ領域１０と保護素子領域２０の各層、即ちＬＥＤと保護素子を狭い面積上に形成することができる。また、ＬＥＤ製造工程中に一部工程を加えることによって、ＬＥＤと保護素子を一体に形成することができる。

【００３０】

前記ＬＥＤ領域１０は、少なくとも一部分に前記第１導電型半導体層１２０、活性層１３０、第２導電型半導体層１４０が垂直方向に配置され、前記保護素子領域２０は、少なくとも一部分に第２導電型半導体層１４０及び第３導電型半導体層１５２が垂直方向に配置される。

【００３１】

一方、例えば、前記基板１１０は、サファイア（Al_2O_3）、Ｓｉ、ＳｉＣ、ＧａＡｓ、ＺｎＯ、ＭｇＯ中の少なくとも一つからなり得る。

【００３２】

前記バッファー層１１２は、前記基板１１０と前記基板１１０の上側に積層される窒化物半導体層間の格子定数の差を減らすためのものとして、例えば、ＡｌＩｎＮ／ＧａＮ、$In_xGa_{1-x}N$／ＧａＮ、$Al_xInyGa_{1-x-y}N$／$In_xGa_{1-x}N$／ＧａＮなどのような積層構造からなり得る。また、前記バッファー層１１２と前記第１導電型半導体層１２０との間には非ドープＧａＮ層が形成され得る。

【００３３】

前記第１導電型半導体層１２０は、第１導電型の不純物が注入された窒化物半導体層からなり得る。例えば、前記第１導電型の不純物は、Ｎ型不純物からなり得る。

【００３４】

前記活性層１３０は、単一量子ウェル構造または多重量子ウェル構造に形成することができ、例えば、ＩｎＧａＮウェル層／ＧａＮバリア層の積層構造に形成することができる。

【００３５】

前記第２導電型半導体層１４０は、第２導電型の不純物が注入された窒化物半導体層からなり得る。例えば、前記第２導電型の不純物はＰ型不純物からなり得る。

【００３６】

前記バリア層１５０は所定の電圧以上の電圧が印加されると、トンネル現象によって電流が流れるようにする。前記バリア層１５０は選択的に形成することができ、他の実施例によれば、前記第２導電型半導体層１４０と前記オーミック電極層１７０は直接接触して形成され得る。例えば、前記バリア層１５０はＩｎＧａＮ層、又は第１導電型半導体層から形成することができ、１０～３０Åの薄い厚さに形成され得る。

【００３７】

前記オーミック電極層１７０は透明電極層から形成することができ、例えば、ＩＴＯ、ＺｎＯ、ＲｕＯｘ、ＴｉＯｘ、ＩｒＯｘ中の少なくとも一つの材質から形成することができる。

【００３８】

前記絶縁層１６０は絶縁物質から形成することができ、例えば、酸化膜から形成することができる。前記絶縁層１６０は少なくとも一部が前記第１導電型半導体層１２０に囲まれ、前記活性層１３０及び第２導電型半導体層１４０と接触する。

【００３９】

前記第３導電型半導体層１５２は、第３導電型の不純物が注入された窒化物半導体層からなり得る。前記第３導電型半導体層１５２は、前記第１導電型半導体層１２０と同一物質の不純物が注入され得る。例えば、前記第３導電型の不純物はＮ型不純物からなっていてもよく、前記第３導電型半導体層１５２は、ＩｎＧａＮ層を含んで形成することができる。前記第３導電型半導体層１５２は、１０００～３０００Åの厚さに形成することができる。前記第３導電型半導体層１５２は前記絶縁層１６０と接触し得る。

【００４０】

前記第１電極層１９０及び第２電極層１８０は例えば、チタン（Ｔｉ）、クロム（Ｃｒ）、ニッケル（Ｎｉ）、アルミニウム（Ａｌ）、白金（Ｐｔ）、金（Ａｕ）中の少なくとも一つから形成することができる。

【００４１】

図２と図３は実施例による発光素子の動作を説明する図面である。図２は実施例による発光素子に順方向バイアスが印加される場合、前記ＬＥＤ領域１０を通じて電流が第１方向Ｉ１に流れることを示している。この時、電流は前記保護素子領域２０を通じては流れない。よって、前記ＬＥＤ領域１０の活性層１３０から光が放出され、ＬＥＤは正常に動作される。

【００４２】

図３は実施例による発光素子にＥＳＤなどによって逆方向バイアスが印加される場合、前記保護素子領域２０を通じて電流が第２方向Ｉ２に流れることを示している。この時、電流は前記ＬＥＤ領域１０を通じては流れない。よって、前記ＬＥＤ領域１０に逆方向バイアスが印加されることで前記ＬＥＤが損傷するのを防止することができる。

【００４３】

図４乃至図１３は本発明の実施例による発光素子の製造方法を説明する図面である。図４を参照するに、まず基板１１０上にバッファー層１１２、第１導電型半導体層１２０、活性層１３０、第２導電型半導体層１４０、バリア層１５０を順次に形成する。

【００４４】

前記基板１１０は、サファイア（Al_2O_3）、Ｓｉ、ＳｉＣ、ＧａＡｓ、ＺｎＯ、ＭｇＯ中の少なくとも一つを使用することができる。

【００４５】

前記バッファー層１１２は、前記基板１１０が配置されたチャンバー内部に、３×１０^{5}ｍｏｌ／分のトリメチルガリウム（ＴＭＧａ）とトリメチルインジウム（ＴＭＩｎ）、及び３×１０^{6}ｍｏｌ／分のトリメチルアルミニウム（ＴＭＡｌ）を水素ガス及びアンモニアガスとともに注入することで成長させることができる。

【００４６】

前記バッファー層１１２と前記第１導電型半導体層１２０の間には非ドープＧａＮ層が形成され得る。

【００４７】
前記第１導電型半導体層１２０は、NH_3（３．７×１０$^{-2}$ｍｏｌ／分）、ＴＭＧａ（１．２×１０$^{-4}$ｍｏｌ／分）及びＳｉのようなＮ型不純物を含むシランガス（SiH_4）を供給して前記バッファー層１１２上に形成することができる。

【００４８】
前記活性層１３０は、ＭＯＣＶＤ（Ｍｅｔａｌ　Ｏｒｇａｎｉｃ　Ｃｈｅｍｉｃａｌ　Ｖａｐｏｒ　Ｄｅｐｏｓｉｔｉｏｎ）工法を利用してトリメチルガリウム及びトリメチルインジウムを注入し、窒素雰囲気下で前記第１導電型半導体層１２０上に成長させることができる。

【００４９】
前記第２導電型半導体層１４０は、水素をキャリアガスとしてＴＭＧａ（７×１０$^{-6}$ｍｏｌ／分）、トリメチルアルミニウム（ＴＭＡｌ））（２．６×１０$^{-5}$ｍｏｌ／分）、ビス（エチルシクロペンタジエニル）マグネシウム（ＥｔＣｐ２Ｍｇ）｛$Mg(C_2H_5C_5H_4)_2$｝（５．２×１０$^{-7}$ｍｏｌ／分）、及びNH_3（２．２×１０$^{-1}$ｍｏｌ／分）を供給することによって前記活性層１３０上に成長させることができる。

【００５０】
前記バリア層１５０はNH_3、ＴＭＧａ、及びＳｉのようなＮ型不純物を含むシランガス（SiH_4）を供給して前記第２導電型半導体層１４０上に形成することができる。

【００５１】
図５を参照するに、前記バリア層１５０の上側に第１マスク層Ａを形成する。前記第１マスク層ＡはSiH_4とO_2を使用したSiO_2薄膜から形成することができる。また、前記第１マスク層Ａの一部はフォトリソグラフィ工程を通じて選択的に除去され、前記バリア層１５０が一部露出するようにする。

【００５２】
図６を参照するに、前記露出したバリア層１５０上に第３導電型半導体層１５２を形成する。前記第３導電型半導体層１５２は例えば、Ｎ型不純物が含まれた半導体層としてＩｎＧａＮ層からなる。

【００５３】
図７を参照するに、前記第３導電型半導体層１５２を形成した後、前記第１マスクＡを除去する。

【００５４】
図８乃至図１０を参照するに、前記バリア層１５０及び前記第３導電型半導体層１５２上に選択的に第２マスク層Ｂを形成する。次に、前記第２マスク層Ｂをマスクとして用いたエッチング工程を通じて前記第１導電型半導体層１２０、活性層１３０、第２導電型半導体層１４０、バリア層１５０及び第３導電型半導体層１５２を選択的に除去する。その後、前記第２マスク層Ｂを除去する。

【００５５】
図１１を参照するに、前記エッチング工程を通じて除去された領域中の一部に選択的に絶縁層１６０を形成する。前記絶縁層１６０によって前記活性層１３０、第２導電型半導体層１４０及び前記バリア層１５０と前記第３導電型半導体層１５２が電気的に分離される。

【００５６】
図１２を参照するに、前記バリア層１５０、絶縁層１６０及び第３導電型半導体層１５２上にオーミック電極層１７０を形成する。

【００５７】
図１３を参照するに、前記第１導電型半導体層１２０、活性層１３０及び第２導電型半導体層１４０に電気的に連結する第１電極層１９０が形成される。次に、前記オーミック電極層１７０上に第２電極層１８０を形成する。

【００５８】
これにより、図１に図示された本発明の実施例による発光素子を製造することができる

。以上説明した実施例による発光素子の製造方法は、本発明を説明するためのものであり、本発明を制限するものではない。

【００５９】

以上、実施例を中心として説明したが、これは単に例示であり、本発明を限定するものではない。本発明が属する分野の通常の知識を持つ者ならば、本実施例の本質的な特性を脱しない範囲で、以上に例示されていない多様な変形と応用が可能であることは自明である。例えば、実施例において具体的に示された各構成要素は変形して実施することができる。また、このような変形と応用に係る差異点は、本発明の請求範囲で規定する本発明の範囲に含まれるものと解釈されるべきである。

【産業上の利用可能性】

【００６０】

本発明の実施例は発光素子に利用することができる。

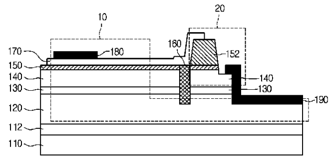
【符号の説明】

【００６１】

１０　ＬＥＤ領域
２０　保護素子領域
１１０　基板
１１２　バッファー層
１２０　第１導電型半導体層
１３０　活性層
１４０　第２導電型半導体層
１５０　バリア層
１５２　第３導電型半導体層
１６０　絶縁層
１７０　オーミック電極層
１８０　第２電極層
１９０　第１電極層

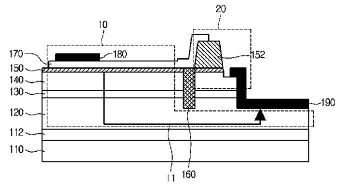
【図１】

[Fig. 1]



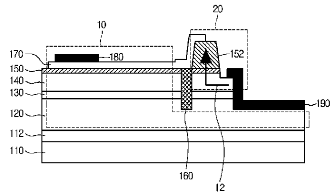
【図２】

[Fig. 2]



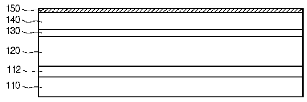
【図３】

[Fig. 3]



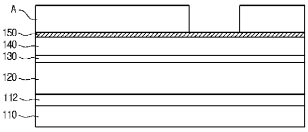
【図４】

[Fig. 4]



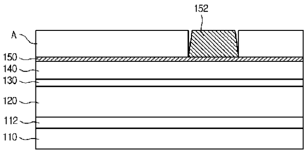
【図５】

[Fig. 5]



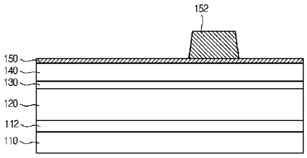
【図６】

[Fig. 6]



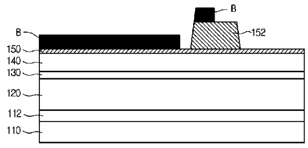
【図７】

[Fig. 7]



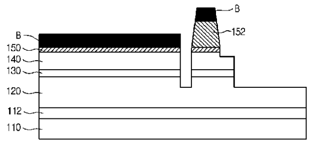
【図８】

[Fig. 8]



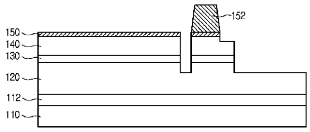
【図９】

[Fig. 9]



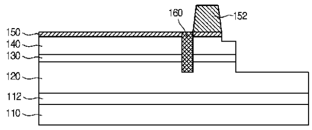
【図１０】

[Fig. 10]



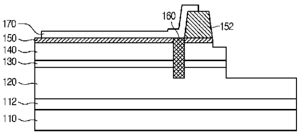
【図１１】

[Fig. 11]



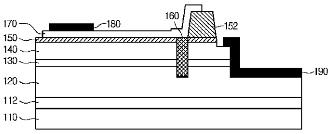
【図１２】

[Fig. 12]



【図１３】

[Fig. 13]



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.
PCT/KR2008/001828

A. CLASSIFICATION OF SUBJECT MATTER

H01L 33/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
IPC 8 H01L 33/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Korean Utility models and applications for Utility models since 1975
Japanese Utility models and applications for Utility models since 1975

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
eKIPASS(KIPO internal): "light emitting diode" , "ESD"

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 7173288 B2 (LEE, KYU HAN et al.) 06 February 2007 See abstract and figure 2a	1-20
A	WO 2005-124880 A1 (EPIVALLEY CO., LTD.) 29 December 2005 See abstract and figure 6	1-20
A	US 2007-0030611 A1 (CHO, JAE-HEE et al.) 08 February 2007 See abstract and figure 2	1-20
A	KR 10-2006-0062715 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 12 June 2006 See abstract and figure 2	1-20

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents,such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
12 JULY 2008 (12.07.2008)	**14 JULY 2008 (14.07.2008)**

Name and mailing address of the ISA/KR	Authorized officer
Korean Intellectual Property Office Government Complex-Daejeon, 139 Seonsa-ro, Seo-gu, Daejeon 302-701, Republic of Korea	PARK, Hye Lyun
Facsimile No. 82-42-472-7140	Telephone No. 82-42-481-8362

Form PCT/ISA/210 (second sheet) (July 2008)

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/KR2008/001828

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 7173288 B2	06.02.2007	US 2006-0060880 A1	23.03.2006
WO 2005-124880 A1	29.12.2005	KR 10-0448350 B1	02.09.2004
US 2007-0030611 A1	08.02.2007	None	
KR 10-2006-0062715 A	12.06.2006	None	

フロントページの続き

(81)指定国　AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MT,NL,NO,PL,PT,RO,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BR,BW,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KZ,LA,LC,LK,LR,LS,LT,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PG,PH,PL,PT,RO,RS,RU,SC,SD,SE,SG,SK,SL,SM,SV,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,ZA,ZM,ZW

(72)発明者　パク、ヒョン　ジョ
大韓民国、５０６－３６１、クヮンジュ、クヮンサンーグ、トチョンードン、６２８－１、チュンフンアパートメント　１１２－１４０５

Ｆターム(参考)　5F041 AA21　AA47　CA04　CA05　CA40　CA65　CA74　CA82　CA88　CA93
CB33