



(12) 发明专利

(10) 授权公告号 CN 102446489 B

(45) 授权公告日 2013. 08. 21

(21) 申请号 201110438075. 4

JP 2007121889 A, 2007. 05. 17,

(22) 申请日 2011. 12. 23

审查员 顾洪

(73) 专利权人 深圳丹邦投资集团有限公司

地址 518057 广东省深圳市高新技术产业园
北区郎山一路 8 号

(72) 发明人 刘萍

(74) 专利代理机构 深圳新创友知识产权代理有
限公司 44223

代理人 江耀纯

(51) Int. Cl.

G09G 3/32 (2006. 01)

(56) 对比文件

CN 102290027 A, 2011. 12. 21,

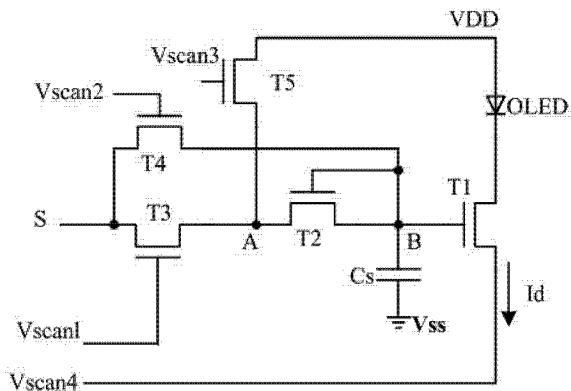
权利要求书2页 说明书8页 附图4页

(54) 发明名称

一种像素电路及其驱动方法

(57) 摘要

本发明公开了一种像素电路,包括第一晶体管,电容,第三晶体管,第二晶体管、第四晶体管和第五晶体管,第三晶体管的第一电流导通极与第二晶体管的第一电流导通极、第五晶体管的第一电流导通极相连于第一节点,第三晶体管的第二电流导通极与第四晶体管的第一电流导通极相连,第四晶体管的第二电流导通极与第二晶体管的控制极、第二晶体管的第二电流导通极相连于第二节点,第五晶体管的第二电流导通极连接电源,第一晶体管的控制极连接第二节点,第一晶体管的第一电流导通极连接电源,第一晶体管的第二电流导通极连接第四扫描信号。本发明通过五个晶体管的连接设置及驱动时序控制,使发光阶段 OLED 的驱动电流不受第一晶体管的阈值电压的影响。



1. 一种像素电路,包括第一晶体管,电容和第三晶体管,其特征在于:还包括第二晶体管、第四晶体管和第五晶体管,所述第三晶体管的控制极连接第一扫描信号(Vscan1),所述第三晶体管的第一电流导通极与所述第二晶体管的第一电流导通极、所述第五晶体管的第一电流导通极相连于第一节点(A),所述第三晶体管的第二电流导通极与所述第四晶体管的第一电流导通极相连,所述第四晶体管的控制极连接第二扫描信号(Vscan2),所述第四晶体管的第二电流导通极与所述第二晶体管的控制极、所述第二晶体管的第二电流导通极相连于第二节点(B),所述第五晶体管的控制极连接第三扫描信号(Vscan3),所述第五晶体管的第二电流导通极连接电源(VDD),所述第一晶体管的控制极连接所述第二节点(B),所述第一晶体管的第一电流导通极连接所述电源(VDD),所述第一晶体管的第二电流导通极连接第四扫描信号(Vscan4);所述电容的第一端连接所述第二节点(B),第二端连接参考电位(Vss);所述第一扫描信号(Vscan1)驱动所述第三晶体管,所述第二扫描信号(Vscan2)驱动所述第四晶体管,所述第三扫描信号(Vscan3)驱动所述第五晶体管,使得所述像素电路工作过程至少包括一个补偿电压产生阶段、一个补偿阶段和一个发光阶段,且在所述发光阶段时所述第二节点(B)的电位为 $V_{DATA}+V_{TH-T2}$,其中, V_{DATA} 表示像素电路接收的数据信号的值, V_{TH-T2} 表示所述第二晶体管的阈值电压;所述第四扫描信号(Vscan4)至少在所述发光阶段为参考地;

在所述补偿电压产生阶段,所述第一扫描信号(Vscan1)驱动控制所述第三晶体管导通,所述第二扫描信号(Vscan2)驱动控制所述第四晶体管导通,所述第三扫描信号(Vscan3)驱动控制所述第五晶体管截止,所述第三晶体管与所述第四晶体管的相连端接收补偿电压(Vcomp)信号;

在所述补偿阶段,所述第一扫描信号(Vscan1)驱动控制所述第三晶体管导通,所述第二扫描信号(Vscan2)驱动控制所述第四晶体管截止,所述第三扫描信号(Vscan3)驱动控制所述第五晶体管截止,所述第三晶体管与所述第四晶体管的相连端接收数据信号(V_{DATA});

所述发光阶段,所述第一扫描信号(Vscan1)驱动控制所述第三晶体管截止,所述第二扫描信号(Vscan2)驱动控制所述第四晶体管截止,所述第三扫描信号(Vscan3)驱动控制所述第五晶体管导通;

所述补偿电压的值 Vcomp 满足: $V_{comp} > V_{DATA} + V_{TH-T2}$ 。

2. 根据权利要求1所述的像素电路,其特征在于:所述像素电路还包括有机发光二极管,所述有机发光二极管与所述第一晶体管串联连接在所述电源(VDD)和所述第四扫描信号(Vscan4)之间。

3. 根据权利要求2所述的像素电路,其特征在于:所述有机发光二极管的阳极连接所述电源(VDD),阴极连接所述第一晶体管的第一电流导通极,所述第一晶体管的第二电流导通极连接所述第四扫描信号(Vscan4)。

4. 根据权利要求2所述的像素电路,其特征在于:所述有机发光二极管的阳极连接所述第一晶体管的第二电流导通极,阴极连接所述第四扫描信号(Vscan4),所述第一晶体管的第一电流导通极连接所述电源(VDD)。

5. 根据权利要求1-4任一所述的像素电路,其特征在于:所述第四扫描信号(Vscan4)在所述补偿电压产生阶段和所述补偿阶段为高电平,仅在所述发光阶段为参考地。

6. 根据权利要求 1 所述的像素电路,其特征在于:所述第一晶体管、第二晶体管、第三晶体管、第四晶体管和第五晶体管为非晶硅薄膜晶体管、多晶硅薄膜晶体管、氧化物薄膜晶体管或有机薄膜晶体管中的一种。

7. 根据权利要求 1 所述的像素电路,其特征在于:所述第一晶体管至所述第五晶体管均为 N 沟道多晶硅薄膜晶体管,所述第三晶体管的栅极连接所述第一扫描信号(Vscan1),所述第三晶体管的漏极与所述第二晶体管的源极、第五晶体管的源极相连于第一节点(A),所述第三晶体管的源极与所述第四晶体管的源极相连,所述第四晶体管的栅极连接所述第二扫描信号(Vscan2),所述第四晶体管的漏极与所述第二晶体管的栅极、所述第二晶体管的漏极相连于第二节点(B),所述第五晶体管的栅极连接第三扫描信号(Vscan3),所述第五晶体管的漏极连接所述电源(VDD),所述第一晶体管的栅极连接所述第二节点(B),所述第一晶体管的漏极连接所述电源(VDD),所述第一晶体管的源极连接第四扫描信号(Vscan4);所述电容的第一端连接所述第二节点(B),第二端连接参考电位(Vss)。

8. 根据权利要求 1 所述的像素电路,其特征在于:所述第三晶体管为 N 沟道多晶硅薄膜晶体管,所述第一扫描信号(Vscan1)在所述补偿电压产生阶段和所述补偿阶段为高电平,在所述发光阶段为低电平;所述第四扫描信号(Vscan4)和所述第一扫描信号(Vscan1)采用同一路信号。

9. 根据权利要求 1 所述的像素电路,其特征在于:所述第三晶体管为 N 沟道多晶硅薄膜晶体管,所述第一扫描信号(Vscan1)在所述补偿电压产生阶段和所述补偿阶段为高电平,在所述发光阶段为低电平;所述第五晶体管为 P 沟道多晶硅薄膜晶体管,所述第三扫描信号(Vscan3)在所述补偿电压产生阶段和所述补偿阶段为高电平,在所述发光阶段为低电平;所述第三扫描信号(Vscan3)和所述第一扫描信号(Vscan1)采用同一路信号。

10. 一种如权利要求 1 所述的像素电路的驱动方法,其特征在于:

所述像素电路按照补偿电压产生阶段、补偿阶段和发光阶段进行驱动控制:

在所述补偿电压产生阶段,所述第一扫描信号(Vscan1)驱动控制所述第三晶体管导通,所述第二扫描信号(Vscan2)驱动控制所述第四晶体管导通,所述第三扫描信号(Vscan3)驱动控制所述第五晶体管截止,所述第三晶体管与所述第四晶体管的相连端接收补偿电压(Vcomp)信号;

在所述补偿阶段,所述第一扫描信号(Vscan1)驱动控制所述第三晶体管导通,所述第二扫描信号(Vscan2)驱动控制所述第四晶体管截止,所述第三扫描信号(Vscan3)驱动控制所述第五晶体管截止,所述第三晶体管与所述第四晶体管的相连端接收数据信号(V_{DATA});

所述发光阶段,所述第一扫描信号(Vscan1)驱动控制所述第三晶体管截止,所述第二扫描信号(Vscan2)驱动控制所述第四晶体管截止,所述第三扫描信号(Vscan3)驱动控制所述第五晶体管导通;

所述补偿电压的值 Vcomp 满足: $V_{comp} > V_{DATA} + V_{TH-T2}$; 其中, V_{DATA} 表示所述数据信号的值, V_{TH-T2} 表示第二晶体管的阈值电压。

一种像素电路及其驱动方法

技术领域

[0001] 本发明涉及有源矩阵驱动有机发光显示技术,特别是涉及一种用于有机发光二极管显示器的像素电路。

背景技术

[0002] 有源矩阵驱动有机发光二极管显示器(Active Matrix/Organic Light Emitting Diode, 简称为 AMOLED) 由于具有发光亮度高、驱动电压低、响应速度快、无视角限制、能效高、超轻超薄等优点,在平板显示器等领域具有巨大的应用前景。

[0003] 现有的 AMOLED 中像素电路的结构如图 1 所示,像素电路包括开关管 T3, 电容 Cs, 驱动管 T1 和有机发光二极管 OLED。开关管 T3 的控制极连接扫描信号 Vscan, 数据信号 S 从开关管 T3 输入, 在开关管 T3 关断后, 数据信号存储在电容 Cs 中。在给定的发光期间, 驱动管 T1 根据电容 Cs 中所存储的数据信号产生相应的输出电流, 该输出电流作为驱动电流 Id 驱动有机发光二极管 OLED 发出亮度与数据信号相应的光。通过改变开关管 T3 输入的数据信号 S, 即可调整驱动管 T1 的栅极电压, 从而控制驱动电流 Id 的大小, 相应控制发出的光的亮度。流入有机发光二极管 OLED 中的驱动电流 Id 由如下等式得到:

[0004]

$$I_d = \frac{1}{2} k (V_{gs} - V_{th})^2, \text{ 其中 } k = \mu_{eff} C_{ox} \frac{W}{L}$$

[0005] 其中, μ_{eff} 表示构成驱动管 T1 沟道的半导体薄膜的场效应迁移率, C_{ox} 表示驱动管 T1 的栅绝缘层的电容, W 表示驱动管 T1 的沟道宽度, L 表示驱动管 T1 的沟道长度, k 为增益因子, V_{gs} 为驱动管 T1 的栅极相对于源极的电压, V_{th} 为驱动管 T1 的阈值电压。根据上述等式可知, 阈值电压的值影响流入有机发光二极管 OLED 的驱动电流的值。

[0006] 然而, 显示屏中不同像素电路中不同的驱动管的阈值电压会有所不同, 而不同的阈值电压会导致驱动电流不同, 也即接收相同数据信号, 带入上述公式计算得到的各像素电路中的驱动电流会有所不同, 进而导致接收相同数据信号时有机发光二极管 OLED 的亮度不一致, 使整个 AMOLED 显示屏亮度不均匀。同时, 驱动管在长时间工作后, 阈值电压会产生漂移, 且漂移量与驱动管的工作时间及所流过的电流大小有关, 因此各像素电路中驱动管阈值电压漂移量就不一样。这样, 各像素电路中驱动管阈值电压本身不相同会导致亮度不均匀, 而长时间工作后阈值电压漂移量也不相同, 使亮度不均匀性的问题更加严重。

发明内容

[0007] 本发明所要解决的技术问题是: 弥补上述现有技术的不足, 提出一种像素电路及其驱动方法, 使得流过有机发光二极管 OLED 的驱动电流不受阈值电压的影响, 保证显示屏亮度的均匀, 且能确保长时间工作后亮度仍然是均匀的。

[0008] 本发明的技术问题通过以下的技术方案予以解决:

[0009] 一种像素电路, 包括第一晶体管, 电容和第三晶体管, 其特征在于: 还包括第二晶

晶体管、第四晶体管和第五晶体管,所述第三晶体管的控制极连接第一扫描信号,所述第三晶体管的第一电流导通极与所述第二晶体管的第一电流导通极、所述第五晶体管的第一电流导通极相连于第一节点,所述第三晶体管的第二电流导通极与所述第四晶体管的第一电流导通极相连,所述第四晶体管的控制极连接第二扫描信号,所述第四晶体管的第二电流导通极与所述第二晶体管的控制极、所述第二晶体管的第二电流导通极相连于第二节点,所述第五晶体管的控制极连接第三扫描信号,所述第五晶体管的第二电流导通极连接电源,所述第一晶体管的控制极连接所述第二节点,所述第一晶体管的第一电流导通极连接所述电源,所述第一晶体管的第二电流导通极连接第四扫描信号;所述电容的第一端连接所述第二节点,第二端连接参考电位;所述第一扫描信号驱动所述第三晶体管,所述第二扫描信号驱动所述第四晶体管,所述第三扫描信号驱动所述第五晶体管,使得所述像素电路工作过程至少包括一个补偿电压产生阶段、一个补偿阶段和一个发光阶段,且在所述发光阶段时所述第二节点的电位为 $V_{\text{DATA}}+V_{\text{TH-T2}}$,其中, V_{DATA} 表示像素电路接收的数据信号的值, $V_{\text{TH-T2}}$ 表示所述第二晶体管的阈值电压;所述第四扫描信号至少在所述发光阶段为参考地。

[0010] 一种上述像素电路的驱动方法,所述像素电路按照补偿电压产生阶段、补偿阶段和发光阶段进行驱动控制:在所述补偿电压产生阶段,所述第一扫描信号驱动控制所述第三晶体管导通,所述第二扫描信号驱动控制所述第四晶体管导通,所述第三扫描信号驱动控制所述第五晶体管截止,所述第三晶体管与所述第四晶体管的相连端接收补偿电压信号;在所述补偿阶段,所述第一扫描信号驱动控制所述第三晶体管导通,所述第二扫描信号驱动控制所述第四晶体管截止,所述第三扫描信号驱动控制所述第五晶体管截止,所述第三晶体管与所述第四晶体管的相连端接收数据信号;所述发光阶段,所述第一扫描信号驱动控制所述第三晶体管截止,所述第二扫描信号驱动控制所述第四晶体管截止,所述第三扫描信号驱动控制所述第五晶体管导通;所述补偿电压的值 V_{comp} 满足: $V_{\text{comp}}>V_{\text{DATA}}+V_{\text{TH-T2}}$;其中, V_{DATA} 表示所述数据信号的值, $V_{\text{TH-T2}}$ 表示第二晶体管的阈值电压。

[0011] 本发明与现有技术对比的有益效果是:

[0012] 本发明的像素电路,通过五个晶体管连接的设置,以及相应的驱动时序的控制,使得在发光阶段第二节点的电位为 $V_{\text{DATA}}+V_{\text{TH-T2}}$,即可使用新增的第二晶体管的阈值电压与第一晶体管的阈值电压相抵消,从而使得发光阶段流过 OLED 的驱动电流不受第一晶体管(驱动管)的阈值电压的影响,也即接收相同数据信号,计算得到的各像素电路中的驱动电流是相同的,则接收相同数据信号,各像素电路中有机发光二极管 OLED 的亮度是一致的,确保整个 AMOLED 显示屏亮度的均匀性。同时,因驱动电流不受第一晶体管(驱动管)的阈值电压的影响,使得即便长时间工作后阈值电压漂移量不同,面板上不同像素的有机发光二极管 OLED 的亮度仍然是一致的,保证长时间工作后显示屏亮度仍然是均匀的。

附图说明

[0013] 图 1 是现有技术中像素电路的电路结构图;

[0014] 图 2 是本发明具体实施方式一的像素电路的电路结构图;

[0015] 图 3 是本发明具体实施方式一的像素电路的各扫描信号的时序图;

[0016] 图 4 是本发明具体实施方式二的像素电路的电路结构图;

[0017] 图 5 是本发明具体实施方式三的像素电路的电路结构图;

- [0018] 图 6 是本发具体实施方式四的像素电路的电路结构图；
[0019] 图 7 是本发具体实施方式五的像素电路的电路结构图；
[0020] 图 8 是本发具体实施方式六的像素电路的电路结构图。

具体实施方式

[0021] 下面结合具体实施方式并对照附图对本发明做进一步详细说明。

[0022] 具体实施方式一

[0023] 如图 2 所示,为本具体实施方式的像素电路的电路结构图。像素电路包括第一晶体管 T1, 电容 Cs, 第二晶体管 T2, 第三晶体管 T3, 第四晶体管 T4 和第五晶体管 T5。

[0024] 本具体实施方式中五个晶体管为 N 沟道多晶硅薄膜晶体管, 晶体管的控制极为栅极, 第一电流导通极可以是源极也可以是漏极, 相应地, 第二电流导通极可以是漏极也可以是源极。在实际应用中, 晶体管也可以为 P 沟道多晶硅薄膜晶体管, 相应电路的连接则根据 N 沟道与 P 沟道极性的不同做相应的调整, 栅极连接驱动信号也根据 N 沟道与 P 沟道驱动所需信号高低电平不同做相应的调整, 本领域技术人员可根据现有技术做出改变, 在此不重复说明。

[0025] 图 2 中, 第三晶体管 T3 的栅极连接第一扫描信号 Vscan1, 第三晶体管 T3 的漏极与第二晶体管 T2 的源极、第五晶体管 T5 的源极相连于第一节点 A, 第三晶体管 T3 的源极与第四晶体管 T4 的源极相连, 第四晶体管 T4 的栅极连接第二扫描信号 Vscan2, 第四晶体管 T4 的漏极与第二晶体管 T2 的栅极、第二晶体管 T2 的漏极相连于第二节点 B, 第五晶体管 T5 的栅极连接第三扫描信号 Vscan3, 第五晶体管 T5 的漏极连接电源 VDD, 第一晶体管 T1 的栅极连接第二节点 B, 第一晶体管 T1 的漏极连接电源 VDD, 第一晶体管 T1 的源极连接第四扫描信号 Vscan4; 电容 Cs 的第一端连接第二节点 B, 第二端连接参考电位 Vss。第一扫描信号 Vscan1 驱动第三晶体管, 第二扫描信号 Vscan2 驱动第四晶体管, 第三扫描信号 Vscan3 驱动第五晶体管, 使得像素电路工作过程至少包括一个补偿电压产生阶段、一个补偿阶段和一个发光阶段, 且在发光阶段时第二节点 B 的电位为 $V_{DATA} + V_{TH-T2}$, 其中, V_{DATA} 表示像素电路接收的数据信号的值, V_{TH-T2} 表示第二晶体管的阈值电压。所述第四扫描信号 Vscan4 至少在发光阶段为参考地。

[0026] 本具体实施方式的像素电路中已连接有机发光二极管 OLED, 有机发光二极管 OLED 与第一晶体管串联连接在电源 VDD 和第四扫描信号 Vscan4 之间, 具体为: 有机发光二极管 OLED 的阳极连接电源 VDD, 阴极连接第一晶体管的漏极, 第一晶体管的源极连接第四扫描信号 Vscan4。当然, 在具体制备时, 也可以将未连接有机发光二极管的像素电路先制作出来, 留出与有机发光二极管相连的端子, 然后在组装过程中将有机发光二极管与像素电路连接成图中所示像素电路。另外, 电容 Cs 的第二端连接参考电位 Vss, 为简化电路连接, 则可直接使用像素电路中的参考地, 或电源 VDD 作为此处的参考电位 Vss。也可为另外单独设置的一个电位值。而电源 VDD 的值, 根据本领域技术人员的常识, 其可视为高电平, 具体数值至少应保证第一晶体管 T1 在发光阶段时处于饱和区导通。

[0027] 如图 3 所示, 为图 2 所示像素电路的各扫描信号的时序图。图 3 中, 示出了第三晶体管 T3 的栅极连接的第一扫描信号 Vscan1, 第四晶体管 T4 的栅极连接的第二扫描信号 Vscan2, 第五晶体管 T5 的栅极连接的第三扫描信号 Vscan3, 第三晶体管 T3 的源极和第四晶

晶体管 T4 的源极相连端上接收的信号 S, 总计四个信号的时序图。按图 3 所示的各扫描信号的驱动图 2 所示像素电路, 使得像素电路中晶体管工作的时序包括三个阶段: (1) 补偿电压产生阶段; (2) 补偿阶段; (3) 发光阶段, 且在发光阶段时第二节点 B 的电位为 $V_{DATA}+V_{TH-T2}$ 。下面结合图 2 和图 3, 按照上述三个阶段对像素电路的工作进行具体说明。

[0028] (1) 补偿电压产生阶段

[0029] 如图 3 中的 t_1-t_2 阶段。第一扫描信号 V_{scan1} 为高电平, 使第三晶体管 T3 导通; 第二扫描信号 V_{scan2} 为高电平, 使第四晶体管 T4 导通; 第三扫描信号 V_{scan3} 为低电平, 使第五晶体管 T5 截止。此时, 第三晶体管 T3 的源极、第四晶体管 T4 的源极上接收的信号 S 为补偿电压 V_{comp} 。

[0030] 由于此阶段第三晶体管 T3 导通, 而第五晶体管 T5 截止, 因此通过第三晶体管 T3 的源极, 漏极, 第一节点 A 被充电到补偿电压 V_{comp} 。由于第四晶体管 T4 导通, 因此通过第四晶体管的源极, 漏极, 使得第二节点 B 被充电到补偿电压 V_{comp} , 并通过电容 C_s 的存储作用保持在该补偿电压 V_{comp} 。需要说明的是, t_1-t_2 时间段的长度需结合像素电路的应用来具体设定, 但时间长度至少应保证第一节点 A、第二节点 B 能被充电到补偿电压 V_{comp} 。另外, 虽然第二晶体管 T2 的栅极电压也为补偿电压 V_{comp} , 但由于其源极、漏极电压相等, 所以第二晶体管 T2 内并无电流流过。

[0031] (2) 补偿阶段

[0032] 如图 3 中的 t_2-t_3 阶段。第一扫描信号 V_{scan1} 保持为高电平, 使第三晶体管 T3 导通; 第二扫描信号 V_{scan2} 为低电平, 使第四晶体管 T4 截止; 第三扫描信号 V_{scan3} 保持为低电平, 使第五晶体管 T5 截止。此时, 第三晶体管 T3 的源极、第四晶体管 T4 的源极上接收的信号 S 为数据信号 V_{DATA} 。

[0033] 由于此阶段第三晶体管 T3 导通, 而第五晶体管 T5 截止, 因此通过第三晶体管 T3 的源极, 漏极, 第一节点 A 的电位变为数据信号 V_{DATA} 。由于第四晶体管 T4 截止, 第二节点 B 的电位起始时为补偿电压 V_{comp} , 而第二晶体管 T2 此时漏极源极电压不相等, 因此会流过电流, 第二节点 B 通过第二晶体管的漏极, 源极向第一节点 A 放电。当第二节点 B 电位被放电到 $V_{DATA}+V_{TH-T2}$ 时, 其中 V_{TH-T2} 为第二晶体管 T2 的阈值电压, 此时第二晶体管 T2 的栅极电位为 $V_{DATA}+V_{TH-T2}$, 漏极电位为 $V_{DATA}+V_{TH-T2}$, 源极电位为 V_{DATA} , 则第二晶体管 T2 从导通状态转为截止状态, 也即第二节点 B 的电位在此阶段结束时被放电至 $V_{DATA}+V_{TH-T2}$, 并通过电容 C_s 的存储作用保持在该电位 $V_{DATA}+V_{TH-T2}$ 。为确保此阶段第二节点 B 的电位是放电至 $V_{DATA}+V_{TH-T2}$, 因此补偿电压 V_{comp} 的值应大于 $V_{DATA}+V_{TH-T2}$ 。

[0034] (3) 发光阶段

[0035] 如图 3 中的 t_3 以后的阶段。第一扫描信号 V_{scan1} 为低电平, 使第三晶体管 T3 截止; 第二扫描信号 V_{scan2} 为低电平, 使第四晶体管 T4 截止; 第三扫描信号 V_{scan3} 为高电平, 使第五晶体管 T5 导通。

[0036] 由于此时第四晶体管 T4 截止, 因此第二节点 B 的电位仍然是上一阶段结束时的电位 $V_{DATA}+V_{TH-T2}$ 。而由于此时第三晶体管 T3 截止, 而第五晶体管 T5 导通, 因此第五晶体管 T5 的漏极连接电源 VDD, 通过第五晶体管 T5 的漏极、源极, 第一节点 A 的电位变为高电平的电源信号 VDD, 且其必然是高于第二节点 B 的电位 $V_{DATA}+V_{TH-T2}$, 所以可保证在此阶段第二晶体管 T2 充分截止, 第二节点 B 不会通过第一节点 A 放电, 第二节点 B 的电位仍然保持在电位

$V_{\text{DATA}}+V_{\text{TH-T2}}$ 。此时,第一晶体管 T1 栅极电位为第二节点 B 的电位,即 $V_{\text{DATA}}+V_{\text{TH-T2}}$,漏极电位为电源 VDD,源极电位为第四扫描信号 Vscan4,其在此发光阶段为参考地,因此第一晶体管 T1 工作于饱和区,则其输出电流,也即流过有机发光二极管 OLED 的驱动电流 I_d ,其为:

$$[0037] \quad I_d = \frac{1}{2} \cdot k \cdot (V_{\text{GS1}} - V_{\text{TH-T1}})^2 \quad (1)$$

[0038] 其中, k 为增益因子, $k = \mu_{\text{eff}} \cdot C_{\text{OX}} \cdot W/L$, μ_{eff} 表示构成第一晶体管 T1 沟道的半导体薄膜的场效应迁移率, C_{OX} 表示第一晶体管 T1 的栅绝缘层的电容, W 表示第一晶体管 T1 的沟道宽度, L 表示第一晶体管 T1 的沟道长度。 V_{GS1} 为第一晶体管 T1 的栅极相对于源极的电压,其等于第二节点 B 的电位 $V_{\text{DATA}}+V_{\text{TH-T2}}$, $V_{\text{TH-T1}}$ 为第一晶体管 T1 的阈值电压。因此,上述等式 1 等效为:

$$[0039] \quad I_d = \frac{1}{2} \cdot k \cdot (V_{\text{DATA}} + V_{\text{TH-T2}} - V_{\text{TH-T1}})^2 \quad (2)$$

[0040] 而由于第二晶体管 T2 和第一晶体管 T1 同属于一个像素电路,其在显示面板上位置接近,因此两者的阈值电压可视为相同;而两者同处于一个像素电路,长时间工作后,两者阈值电压漂移量也可视为相等,因此可始终保证 $V_{\text{TH-T2}}=V_{\text{TH-T1}}$,则上述等式 2 等效为:

$$[0041] \quad I_d = \frac{1}{2} \cdot k \cdot V_{\text{DATA}}^2 \quad (3)$$

[0042] 根据等式 3 所示的驱动电流,可知流过有机发光二极管 OLED 的电流与第一晶体管 T1 的阈值电压无关。这样,即便各像素电路中第一晶体管 T1 的阈值电压不同,但接收相同数据信号时,计算得到的各像素电路中的驱动电流是相同的,各像素电路中有有机发光二极管 OLED 的亮度是一致的,确保整个 AMOLED 显示屏亮度的均匀性。同时,长时间工作后,上述各等式也依然成立,也即当接收相同数据信号 V_{DATA} 时,面板上不同像素的有机发光二极管 OLED 的亮度仍然是一致的,即可保证长时间工作后显示屏亮度仍然是均匀的。

[0043] 本具体实施方式中的五个晶体管虽然为多晶硅薄膜晶体管,但选自非晶硅薄膜晶体管、氧化物薄膜晶体管或有机薄膜晶体管时,技术方案也同样适用,在此不重复说明。

[0044] 具体实施方式二

[0045] 本具体实施方式与实施方式二的不同之处在于:本具体实施方式中,有机发光二极管的串联连接位置与实施方式一不同。实施方式一中,有机发光二极管 OLED 串联连接在上,即:电源 VDD → 有机发光二极管 OLED → 第一晶体管 T1 → 第四扫描信号 Vscan4。而本具体实施方式中,有机发光二极管 OLED 串联连接在下,即:电源 VDD → 第一晶体管 T1 → 有机发光二极管 OLED → 第四扫描信号 Vscan4。

[0046] 如图 4 所示,为本具体实施方式中像素电路的电路结构图。像素电路包括第一晶体管 T1,电容 C_s ,第二晶体管 T2,第三晶体管 T3,第四晶体管 T4 和第五晶体管 T5。电路连接方面,除有机发光二极管 OLED 的串联连接方式与实施方式一不同之外,其余器件的连接与实施方式一相同,在此不重复说明。

[0047] 像素电路中各扫描信号的时序图也与实施方式一相同,仍然如图 3 所示,工作过程仍然包括三个阶段:(1) 补偿电压产生阶段;(2) 补偿阶段;(3) 发光阶段。

[0048] (1) 补偿电压产生阶段

[0049] 与实施方式一相同,在此不重复说明。

[0050] (2) 补偿阶段

[0051] 与实施方式一相同,在此不重复说明。

[0052] (3) 发光阶段

[0053] 与实施方式一相同,得到第二节点 B 的电位为 $V_{\text{DATA}}+V_{\text{TH-T2}}$ 。流过有机发光二极管 OLED 的驱动电流 I_d ,其仍为等式 1:

$$[0054] \quad I_d = \frac{1}{2} \cdot k \cdot (V_{\text{GS1}} - V_{\text{TH-T1}})^2 \quad (1)$$

[0055] 其中, k 为增益因子,同实施方式一中相同。 V_{GS1} 为第一晶体管 T1 的栅极相对于源极的电压,其等于第二节点 B 的电位减去有机发光二极管 OLED 的阈值电压 V_{OLED} ,即 $V_{\text{GS1}} = V_{\text{DATA}}+V_{\text{TH-T2}}-V_{\text{OLED}}$,因此,上述等式 1 等效为:

$$[0056] \quad I_d = \frac{1}{2} \cdot k \cdot (V_{\text{DATA}} + V_{\text{TH-T2}} - V_{\text{OLED}} - V_{\text{TH-T1}})^2 \quad (4)$$

[0057] 与具体实施方式一中相同,仍然有等式 $V_{\text{TH-T2}}=V_{\text{TH-T1}}$ 成立,则上述等式 4 等效为:

$$[0058] \quad I_d = \frac{1}{2} \cdot k \cdot (V_{\text{DATA}} - V_{\text{OLED}})^2 \quad (5)$$

[0059] 根据等式 5 所示的驱动电流,可知本具体实施方式中,与实施方式一相同,流过有机发光二极管 OLED 的电流也与第一晶体管 T1 的阈值电压无关。这样,即便各像素电路中第一晶体管 T1 的阈值电压不同,但接收相同数据信号时,计算得到的各像素电路中的驱动电流是相同的,各像素电路中有有机发光二极管 OLED 的亮度是一致的,确保整个 AMOLED 显示屏亮度的均匀性。同时,也仍然可以保证长时间工作后显示屏亮度仍然是均匀的。

[0060] 具体实施方式三

[0061] 本具体实施方式与实施方式一的不同之处在于:本具体实施方式中,第一晶体管 T1 的第二电流导通极连接的第四扫描信号 V_{scan4} 在所述补偿电压产生阶段和所述补偿阶段为高电平,仅在所述发光阶段为参考地。

[0062] 如图 5 所示,为本具体实施方式中像素电路的电路结构图。像素电路的组成与具体实施方式一中相同,但第一晶体管 T1 的源极连接的第四扫描信号 V_{scan4} 仅在发光阶段为参考地,在补偿电压产生阶段和补偿阶段时为高电平。

[0063] 补偿电压产生阶段和补偿阶段,第一晶体管 T1 的源极连接的第四扫描信号 V_{scan4} ,可为低电平,也可为高电平,但优选为如本具体实施方式中是高电平。这是因为:第一晶体管 T1 的栅极为第二节点 B 的电压,在第一阶段即为补偿电压 V_{comp} ;在第二阶段即为电位 $V_{\text{DATA}}+V_{\text{TH-T2}}$ 。当这两个阶段第四扫描信号 V_{scan4} 为低电平时,第一晶体管的漏极电压高于源极电压,因此此时第一晶体管 T1 会导通,使得有机发光二极管 OLED 在这两个阶段会发光,这样会影响显示屏在第三阶段发光阶段的发光对比度。而当这两个阶段第四扫描信号 V_{scan4} 为高电平时,则可避免上述问题。当第四扫描信号 V_{scan4} 为高电平时,第一晶体管的漏极电压和源极电压均为较高电平,因此第一晶体管 T1 会截止,则有机发光二极管 OLED 在这两个阶段不会发光,因此即避免了影响有机发光二极管 OLED 在发光阶段的发光对比度的问题。

[0064] 进一步优选地,由于第四扫描信号 V_{scan4} 在补偿电压产生阶段和补偿阶段时为

高电平,在发光阶段为参考地,而第三晶体管 T3 工作时要求其在补偿电压产生阶段和补偿阶段时导通,在发光阶段截止,而其为 N 沟道多晶硅薄膜晶体管,所以其栅极连接的第一扫描信号 Vscan1 同样要求在补偿电压产生阶段和补偿阶段时为高电平,在发光阶段为低电平,则第四扫描信号 Vscan4 和第一扫描信号 Vscan1 可采用同一路信号,电路图如图 5 所示,这样,即可简化电路外围需引入的信号的数目,简化了电路。

[0065] 具体实施方式四

[0066] 本具体实施方式与实施方式二的不同之处在于:本具体实施方式中,第一晶体管 T1 的第二电流导通极连接的第四扫描信号 Vscan4 在所述补偿电压产生阶段和所述补偿阶段为高电平,仅在所述发光阶段为参考地。

[0067] 如图 6 所示,为本具体实施方式中像素电路的电路结构图。如同具体实施方式三相对于实施方式一一样,本具体实施方式相对于实施方式二,通过设置第四扫描信号 Vscan4 在所述补偿电压产生阶段和所述补偿阶段为高电平,同样可使有机发光二极管 OLED 在这两个阶段不会发光,避免了影响有机发光二极管 OLED 在发光阶段的发光对比度的问题。同时,第三晶体管 T3 为 N 沟道多晶硅薄膜晶体管,所以第一扫描信号 Vscan1 同样要求在补偿电压产生阶段和补偿阶段时为高电平,在发光阶段为低电平,则第四扫描信号 Vscan4 和第一扫描信号 Vscan1 可采用同一路信号,达到简化电路外围需引入的信号的数目,简化电路的目的。

[0068] 具体实施方式五

[0069] 本具体实施方式与实施方式一的不同之处在于:本具体实施方式中,第五晶体管 T5 为 P 沟道多晶硅薄膜晶体管,第三扫描信号 Vscan3 和第一扫描信号 Vscan1 即可采用同一路信号,简化电路。而具体实施方式一中,第五晶体管 T5 为 N 沟道多晶硅薄膜晶体管,第三扫描信号 Vscan3 和第一扫描信号 Vscan1 需采用两路不同的信号。

[0070] 如图 7 所示,为本具体实施方式中像素电路的电路结构图。像素电路的组成与具体实施方式一中相同,但第五晶体管 T5 为 P 沟道多晶硅薄膜晶体管,为使第五晶体管 T5 在补偿电压产生阶段和补偿阶段截止,在发光阶段导通,则要求第五晶体管 T5 栅极连接的第三扫描信号 Vscan3 在补偿电压产生阶段和补偿阶段为高电平,在发光阶段为低电平。而第三晶体管 T3 仍为 N 沟道多晶硅薄膜晶体管,其栅极连接的第一扫描信号 Vscan1 仍然是在补偿电压产生阶段和补偿阶段为高电平,在发光阶段为低电平。由此可见,第三扫描信号 Vscan3 和第一扫描信号 Vscan1 一样,因此可使第三扫描信号 Vscan3 和第一扫描信号 Vscan1 采用同一路信号,简化电路。

[0071] 进一步优选地,第四扫描信号 Vscan4 设置为在补偿电压产生阶段和补偿阶段时为高电平,在发光阶段为参考地,则第四扫描信号 Vscan4 和第一扫描信号 Vscan1 可采用同一路信号。因此,总体上,第四扫描信号 Vscan4、第三扫描信号 Vscan3 和第一扫描信号 Vscan1 均可采用同一路信号,从而进一步简化电路。

[0072] 需说明地是,本具体实施方式与实施方式一一样,并不强调第四晶体管 T4 的 N 沟道、P 沟道类型,其为何种类型,相应电路连接根据 N 沟道与 P 沟道极性的不同做相应调整,栅极连接的第二扫描信号 Vscan2 也根据 N 沟道与 P 沟道驱动所需信号高低电平不同做出相应的调整。

[0073] 具体实施方式六

[0074] 本具体实施方式与实施方式二的不同之处在于：本具体实施方式中，第五晶体管 T5 为 P 沟道多晶硅薄膜晶体管，第三扫描信号 Vscan3 和第一扫描信号 Vscan1 即可采用同一路信号，简化电路。而具体实施方式二中，第五晶体管 T5 为 N 沟道多晶硅薄膜晶体管，第三扫描信号 Vscan3 和第一扫描信号 Vscan1 需采用两路不同的信号。

[0075] 如图 8 所示，为本具体实施方式中像素电路的电路结构图。如同具体实施方式五一样，本具体实施方式中，第五晶体管 T5 为 P 沟道多晶硅薄膜晶体管，其栅极连接的第三扫描信号 Vscan3 在补偿电压产生阶段和补偿阶段为高电平，在发光阶段为低电平。而第三晶体管 T3 仍为 N 沟道多晶硅薄膜晶体管，其栅极连接的第一扫描信号 Vscan1 仍然是在补偿电压产生阶段和补偿阶段为高电平，在发光阶段为低电平。由此可见，也可使第三扫描信号 Vscan3 和第一扫描信号 Vscan1 采用同一路信号，达到简化电路外围需引入的信号的数量，简化电路的目的。

[0076] 同实施方式五一样，进一步优选地，第四扫描信号 Vscan4 设置为在补偿电压产生阶段和补偿阶段时为高电平，在发光阶段为参考地，则第四扫描信号 Vscan4 和第一扫描信号 Vscan1 可采用同一路信号。因此，总体上，第四扫描信号 Vscan4、第三扫描信号 Vscan3 和第一扫描信号 Vscan1 均可采用同一路信号，从而进一步简化电路。

[0077] 以上内容是结合具体的优选实施方式对本发明所作的进一步详细说明，不能认定本发明的具体实施只局限于这些说明。对于本发明所属技术领域的普通技术人员来说，在不脱离本发明构思的前提下做出若干替代或明显变型，而且性能或用途相同，都应当视为属于本发明的保护范围。

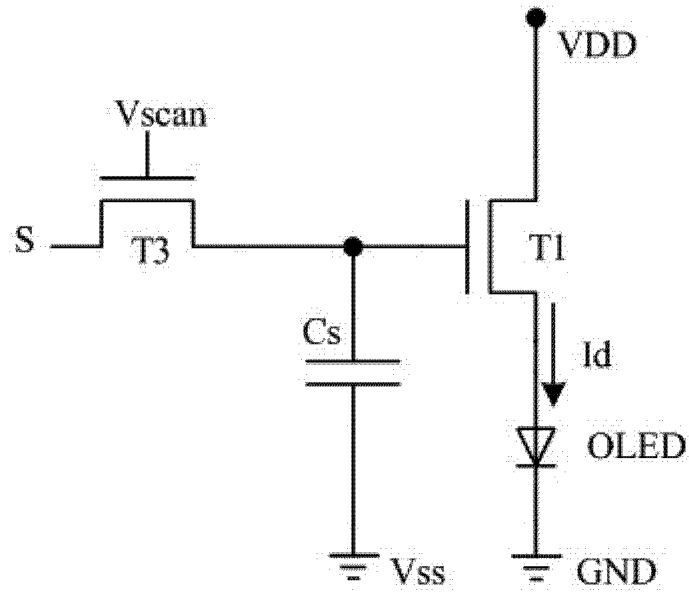


图 1

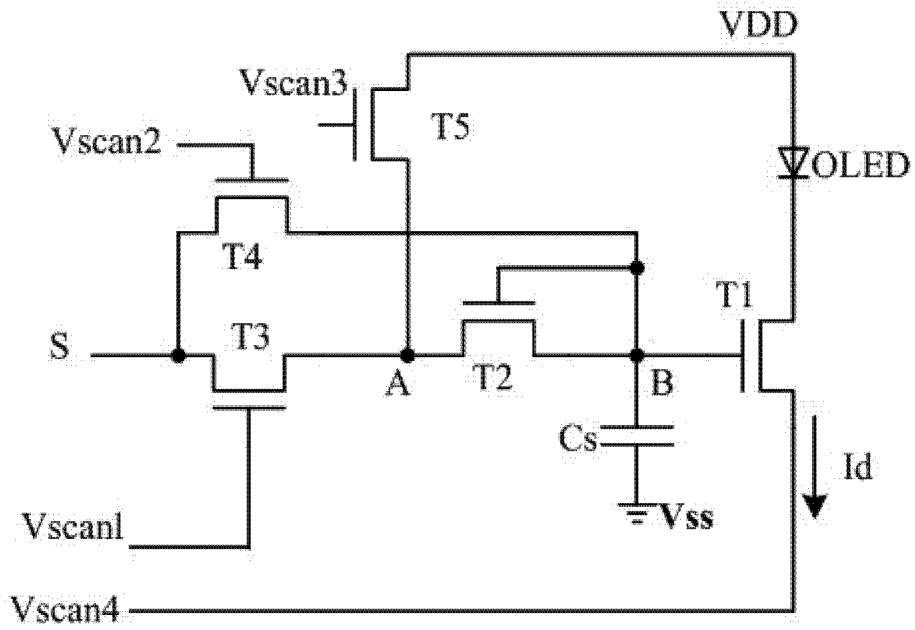


图 2

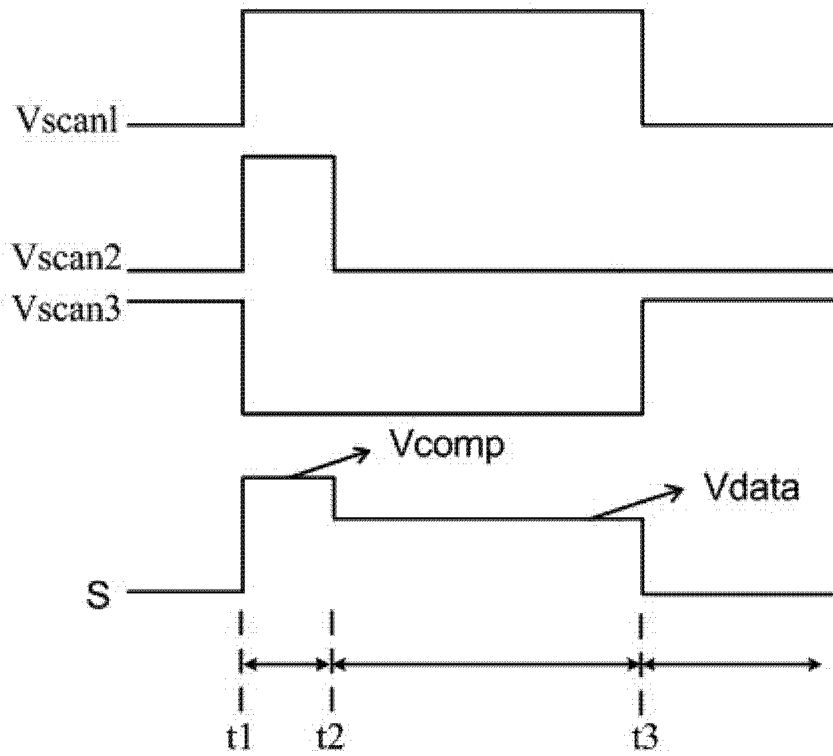


图 3

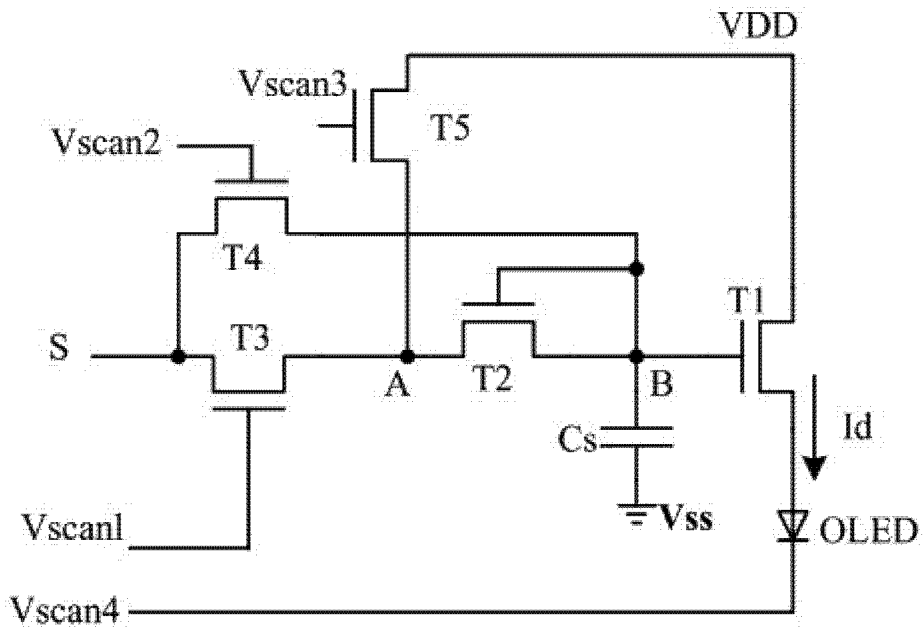


图 4

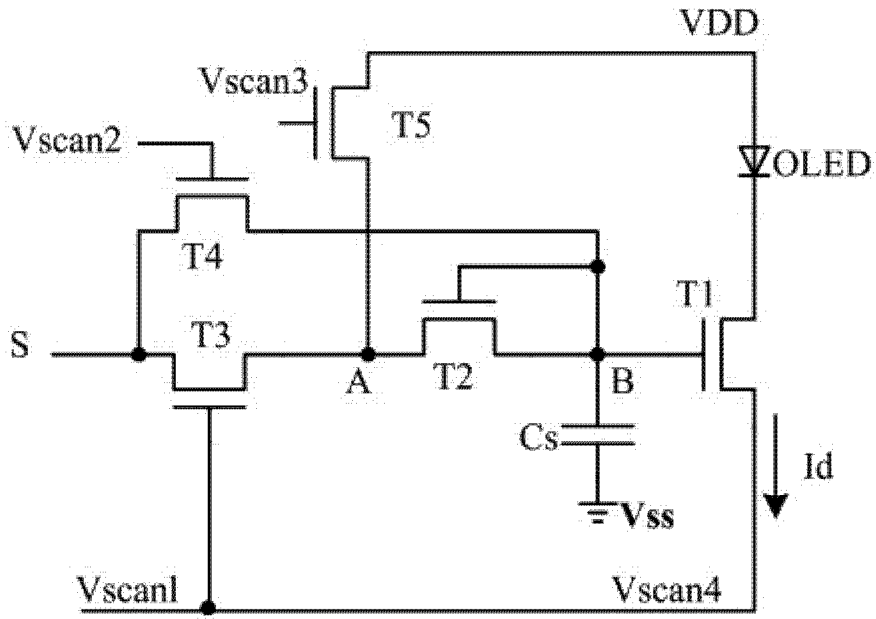


图 5

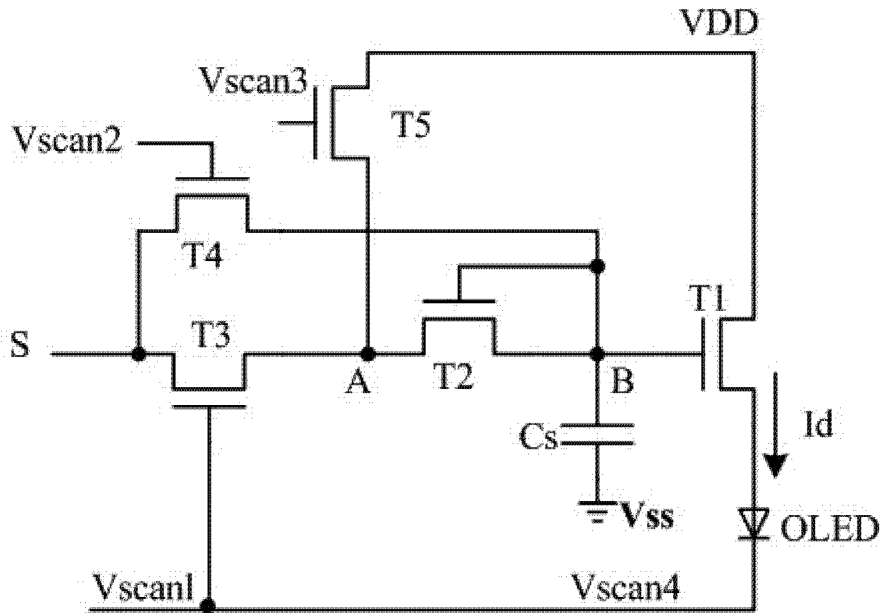


图 6

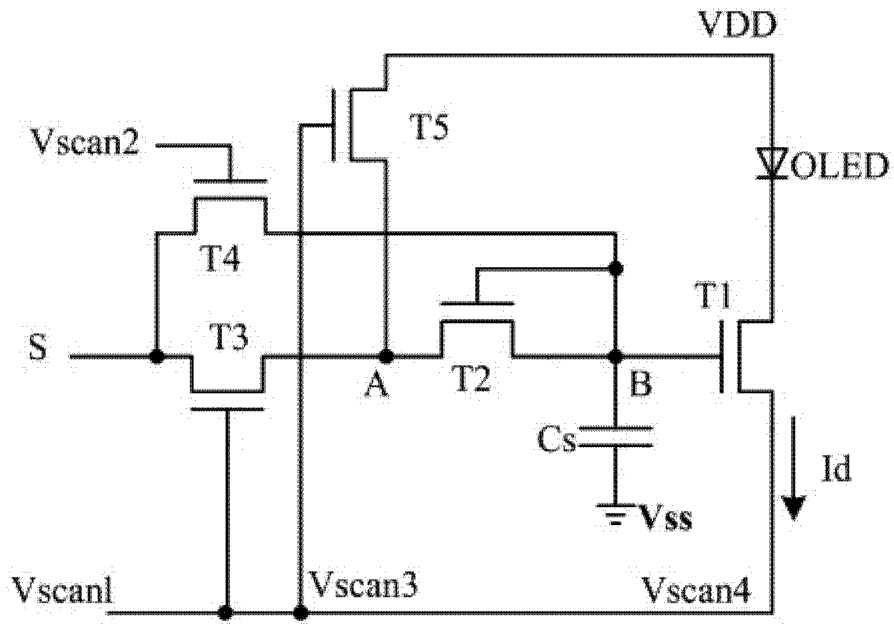


图 7

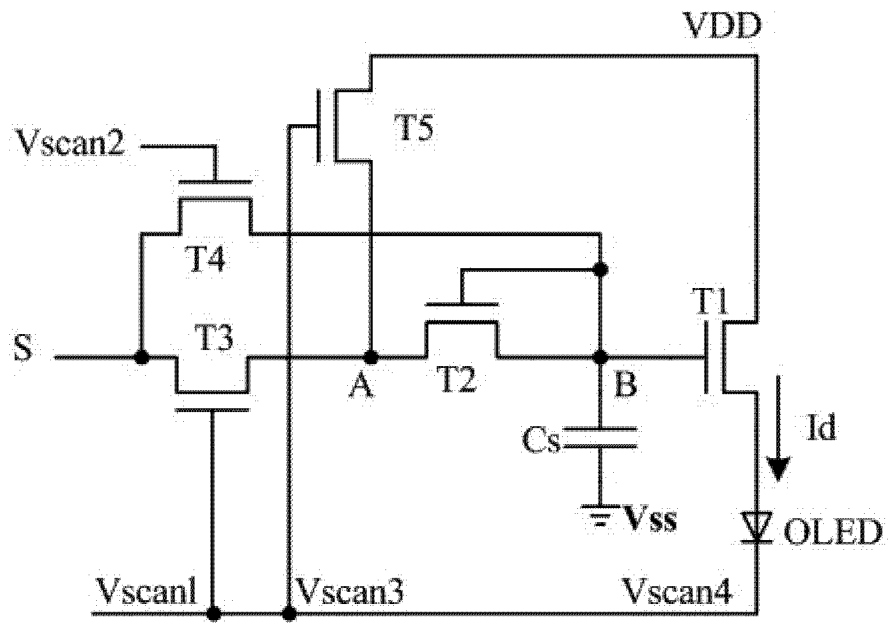


图 8