

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)公開番号

特開2022-28867
(P2022-28867A)

(43)公開日 令和4年2月16日(2022.2.16)

(51)国際特許分類

F I

H 0 1 L	29/872 (2006.01)	H 0 1 L	29/86	3 0 1 F
H 0 1 L	29/06 (2006.01)	H 0 1 L	29/86	3 0 1 M
H 0 1 L	21/329 (2006.01)	H 0 1 L	29/86	3 0 1 E
H 0 1 L	29/47 (2006.01)	H 0 1 L	29/86	3 0 1 D
		H 0 1 L	29/06	3 0 1 G

審査請求 有 請求項の数 18 O L (全16頁) 最終頁に続く

(21)出願番号 特願2021-191322(P2021-191322)
 (22)出願日 令和3年11月25日(2021.11.25)
 (62)分割の表示 特願2020-62540(P2020-62540)の
 分割
 原出願日 平成25年6月5日(2013.6.5)
 (31)優先権主張番号 特願2012-129219(P2012-129219)
 (32)優先日 平成24年6月6日(2012.6.6)
 (33)優先権主張国・地域又は機関
 日本国(JP)

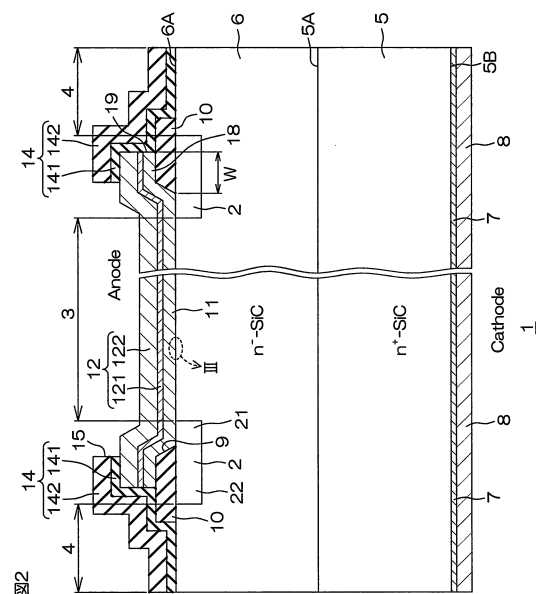
(71)出願人 000116024
 ローム株式会社
 京都府京都市右京区西院溝崎町2 1 番地
 (74)代理人 110002310
 特許業務法人あい特許事務所
 (72)発明者 川上 泰宏
 京都府京都市右京区西院溝崎町2 1 番地
 ローム株式会社内

(54)【発明の名称】 半導体装置

(57)【要約】 (修正有)【課題】逆方向リーク電流を従来と同程度に抑えながら、順方向電圧を低減することができ、さらに、逆方向リーク電流のばらつきを小さくする半導体装置を提供する。

【解決手段】半導体装置1は、表面6A及び裏面を有するSiC半導体層6と、SiC半導体層の表面に接し、多層構造(チタン層121、アルミニウム層122)を有するアノード電極12と、SiC半導体層の裏面に形成されたカソード電極8と、を含む。アノード電極とSiC半導体層の表面との間にショットキーメタル11が形成され、SiC半導体層のショットキーメタルのみに、断面視において繰り返し配列された複数の微細な凹部が形成されている。アノード電極の一部は、微細な凹部に埋め込まれている。

【選択図】図2



【特許請求の範囲】

【請求項 1】

表面および裏面を有する SiC 半導体層と、
 前記 SiC 半導体層の前記表面に接し、ショットキー層と、前記ショットキー層上に形成された第 1 アノード電極層、および前記第 1 アノード電極層上に形成された第 2 アノード電極層を含む多層構造を有し、前記 SiC 半導体層の前記表面に接するアノード電極と、
 前記 SiC 半導体層の前記裏面に形成されたカソード電極と、
 前記 SiC 半導体層の前記表面に形成された開口を有するフィールド絶縁膜であって、傾斜部および平坦部を含み、かつ前記開口を介して前記多層構造が前記 SiC 半導体層の前記表面に接しているフィールド絶縁膜とを含み、
 前記多層構造の前記ショットキー層と前記 SiC 半導体層の前記表面との間にショットキー接合部が形成され、
 前記 SiC 半導体層の前記ショットキー接合部のみに、断面視において繰り返し配列された複数の凹部が形成されており、
 前記多層構造の一部は、前記微細な凹部に埋め込まれており、
 前記ショットキー層および前記第 1 アノード電極層は、それぞれ、前記開口内の前記 SiC 半導体層の前記表面上および前記フィールド絶縁膜の上面上の両方において、前記第 2 アノード電極層よりも薄く、
 前記多層構造は、前記フィールド絶縁膜の前記傾斜部および前記平坦部の一部の両方を覆うように形成されている、半導体装置。

10

20

【請求項 2】

前記フィールド絶縁膜の前記平坦部上の前記第 2 アノード電極層の部分は、 $10\ \mu\text{m}$ 以上の幅を有している、請求項 1 に記載の半導体装置。

【請求項 3】

前記第 2 アノード電極層の厚さは、 $60\ \text{nm} \sim 190\ \text{nm}$ である、請求項 1 または 2 に記載の半導体装置。

【請求項 4】

前記フィールド絶縁膜は、 $0.5\ \mu\text{m} \sim 3\ \mu\text{m}$ の厚さを有している、請求項 1 ~ 3 のいずれか一項に記載の半導体装置。

【請求項 5】

前記 SiC 半導体層は、基板と、前記基板上的エピタキシャル層とを含み、
 前記基板は、 $50\ \mu\text{m} \sim 600\ \mu\text{m}$ の厚さを有している、請求項 1 ~ 4 のいずれか一項に記載の半導体装置。

30

【請求項 6】

前記フィールド絶縁膜は、Si を含む、請求項 1 ~ 5 のいずれか一項に記載の半導体装置。

【請求項 7】

前記半導体装置の長さ方向および幅方向の大きさは、それぞれ、 $0.5\ \text{mm} \sim 20\ \text{mm}$ である、請求項 1 ~ 6 のいずれか一項に記載の半導体装置。

【請求項 8】

前記第 2 アノード電極層の厚さは、 $60\ \text{nm} \sim 190\ \text{nm}$ である、請求項 1 ~ 7 のいずれか一項に記載の半導体装置。

40

【請求項 9】

前記アノード電極の外周部および前記 SiC 半導体層の前記表面の一部を覆う表面保護膜をさらに含む、請求項 1 ~ 8 のいずれか一項に記載の半導体装置。

【請求項 10】

前記表面保護膜は、窒化シリコン膜および前記窒化シリコン膜上のポリイミド膜を含む 2 層構造を有している、請求項 9 に記載の半導体装置。

【請求項 11】

前記ショットキー接合部を取り囲むように前記 SiC 半導体層に形成されたガードリング

50

をさらに含む、請求項 1 ~ 10 のいずれか一項に記載の半導体装置。

【請求項 12】

前記 SiC 半導体層は、第 1 導電型を有している、請求項 1 ~ 11 のいずれか一項に記載の半導体装置。

【請求項 13】

前記ショットキー接合部および前記ガードリングの内周部は、前記フィールド絶縁膜の前記開口から選択的に露出している、請求項 1 ~ 12 のいずれか一項に記載の半導体装置。

【請求項 14】

前記 SiC 半導体層の前記表面の一部は、前記フィールド絶縁膜の周囲から露出しており、
前記アノード電極の外周部および前記露出した前記 SiC 半導体層の前記表面の一部を覆う表面保護膜をさらに含む、請求項 1 ~ 8 のいずれか一項に記載の半導体装置。

10

【請求項 15】

各前記凹部は、20 nm 未満の深さを有している、請求項 1 ~ 14 のいずれか一項に記載の半導体装置。

【請求項 16】

前記アノード電極の外周部を越えて外側に延びるように前記 SiC 半導体層に形成されたガードリングをさらに含む、請求項 1 ~ 10 のいずれか一項に記載の半導体装置。

【請求項 17】

前記アノード電極の外周部および前記 SiC 半導体層の前記表面の一部を覆う表面保護膜をさらに含む、
前記表面保護膜の周縁部は、前記 SiC 半導体層の端面にまで至っている、請求項 1 ~ 8 のいずれか一項に記載の半導体装置。

20

【請求項 18】

前記凹部は、20 nm 以下の深さを有し、前記 SiC 半導体層上に不規則に配列されている、請求項 1 ~ 17 のいずれか一項に記載の半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、SiC からなるショットキーバリアダイオードを備える半導体装置に関する。

30

【背景技術】

【0002】

従来、モータ制御システム、電力変換システム等、各種パワーエレクトロニクス分野におけるシステムに主として使用される半導体パワーデバイスが注目されている。半導体パワーデバイスとして、SiC ショットキーバリアダイオードが公知である（たとえば、特許文献 1、2）。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2005 - 79339 号公報

40

【特許文献 2】特開 2011 - 9797 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明の目的は、逆方向リーク電流を従来と同程度に抑えながら、順方向電圧を低減することができ、さらに、逆方向リーク電流のばらつきを小さくすることができる半導体装置を提供することである。

【課題を解決するための手段】

【0005】

上記課題を解決するための半導体装置は、第 1 導電型の SiC 半導体層と、前記 SiC 半

50

導体層の表面に接するモリブデンからなり、10 nm ~ 150 nmの厚さを有するショットキーメタルとを含み、前記SiC半導体層の前記ショットキーメタルとの接合部は、平坦もしくは5 nm以下の凹凸構造である。

【0006】

この構成によれば、SiC半導体層のショットキーメタルとの接合部が平坦もしくは5 nm以下の凹凸構造である。これにより、逆方向リーク電流を従来と同程度に抑えながら、順方向電圧を低減することができる。

【0007】

さらにこの構造において、モリブデンからなるショットキーメタルの厚さが10 nm ~ 150 nmであるため、ショットキーメタルからSiC半導体層に加わる応力を緩和でき、しかもその応力のばらつきを小さくすることができる。そのため、前記半導体装置を量産した場合に、逆方向リーク電流のばらつきを小さくすることができる。その結果、逆方向リーク電流が一定範囲に収まるような品質の半導体装置を安定して供給することができる。また、前記ショットキーメタルの厚さを10 nm ~ 100 nmとすれば、逆方向リーク電流のばらつきをさらに小さくすることができる。

10

【0008】

前記ショットキーメタルは、縦断面において結晶界面が露呈しない単一の結晶構造を有することが好ましい。この構成により、ショットキーメタルの特性を全体に渡って均一にすることができる。

【0009】

前記半導体装置は、前記ショットキーメタル上に形成されたアノード電極を含み、前記アノード電極は、前記ショットキーメタルとの接合部にチタン層を含むことが好ましい。その場合、前記アノード電極は、前記チタン層上に形成されたアルミニウム層を含んでいてもよい。

20

【0010】

また、前記半導体装置は、前記SiC半導体層の裏面に接するニッケルコンタクト層を含むことが好ましい。

【0011】

また、前記半導体装置は、前記ニッケルコンタクト層上に形成されたチタン層を含むカソード電極を含んでいてもよい。その場合、前記ニッケルコンタクト層と前記カソード電極との間には、チタンおよびカーボンを含む合金層がさらに形成されていてもよい。

30

【0012】

また、前記半導体装置は、前記ニッケルコンタクト層上に形成されたカーボン層をさらに含んでいてもよい。

【0013】

また、前記半導体装置は、前記SiC半導体層の前記接合部を取り囲むように形成された第2導電型のガードリングを含んでいてもよい。その場合、前記SiC半導体層がn型SiCからなり、前記ガードリングがp型SiCからなってもよい。

【0014】

また、前記ガードリングは、前記ショットキーメタルの外周縁よりも外方に延びるように形成されていることが好ましい。

40

【0015】

半導体装置に接続される負荷が誘導性であるときには、負荷に流れる電流を遮断すると、負荷に逆起電力が発生する。この逆起電力に起因して、アノード側が正となる逆電圧が、アノード-カソード間にかかる場合がある。このような場合に、ガードリングの抵抗値を比較的低くできるので、ガードリング内に流れる電流による発熱を抑制することができる。その結果、デバイスが熱破壊することを防止することができる。つまり、誘導負荷耐量(L負荷耐量)を向上させることができる。

【0016】

さらに、前記半導体装置が、前記SiC半導体層の表面に形成され、前記SiC半導体層

50

の前記接合部および前記ガードリングの内周部を選択的に露出させる開口が形成されたフィールド絶縁膜を含む場合、前記ショットキーメタルは、前記開口内で前記SiC半導体層と接合されると共に、前記開口の周縁から10 μ m~60 μ mの乗り上がり量で、前記フィールド絶縁膜に乗り上がっていることが好ましい。

【0017】

この構成によれば、前述のようにアノード-カソード間に逆電圧がかかった場合に、ガードリング内に流れる電流の距離を短くできるので、当該電流による発熱を抑制することができる。その結果、デバイスが熱破壊することを防止することができる。

【0018】

したがって、前述のガードリングのドーパント濃度と、ショットキーメタルのフィールド絶縁膜上の乗り上がり量とを組み合わせれば、優れた誘導負荷耐量(L負荷耐量)を実現することができる。

10

【0019】

また、前記ショットキーメタルは、その外周縁が前記ガードリングに接するように形成されていてもよい。

【0020】

上記課題を解決するための半導体装置の製造方法は、第1導電型のSiC半導体層の表面に、10nm~150nmの厚さを有するモリブデンからなるショットキーメタルを形成する工程と、前記ショットキーメタルの表面を露出させた状態で前記ショットキーメタルを熱処理し、前記SiC半導体層の前記ショットキーメタルとの接合部を、平坦もしくは5nm以下の凹凸構造にする工程とを含む。

20

【0021】

この方法によれば、SiC半導体層のショットキーメタルとの接合部が平坦もしくは5nm以下の凹凸構造にされる。これにより、逆方向リーク電流を従来と同程度に抑えながら、順方向電圧を低減することができる半導体装置を提供することができる。

【0022】

さらにこの構造において、モリブデンからなるショットキーメタルの厚さが10nm~150nmであるため、ショットキーメタルからSiC半導体層に加わる応力を緩和でき、しかもその応力のばらつきを小さくすることができる。そのため、この方法によって得られる半導体装置を量産した場合に、逆方向リーク電流のばらつきを小さくすることができる。その結果、逆方向リーク電流が一定範囲に収まるような品質の半導体装置を安定して供給することができる。

30

【0023】

前記SiC半導体層を熱処理する工程は、酸素の存在しない雰囲気で行われることが好ましい。具体的には、前記SiC半導体層を熱処理する工程は、窒素雰囲気で行われることが好ましい。その場合、前記SiC半導体層を熱処理する工程は、抵抗加熱炉を用いて実行されることが好ましい。

【0024】

これらの方法によれば、熱処理時にショットキーメタル(モリブデン)が酸化されて、ショットキーメタルの表面部が酸化モリブデンに変質することを防止することができる。

40

【0025】

前記半導体装置の製造方法は、前記ショットキーメタル上にアノード電極を形成する工程を含み、前記アノード電極を形成する工程では、前記ショットキーメタルに接するようにチタン層を形成することが好ましい。その場合、前記アノード電極を形成する工程は、前記チタン層に接するようにアルミニウム層を形成する工程を含んでいてもよい。

【0026】

また、前記半導体装置の製造方法は、前記ショットキーメタルの形成前に、前記SiC半導体層の裏面にニッケルコンタクト層を形成し、当該ニッケルコンタクト層を熱処理する工程を含むことが好ましい。

【図面の簡単な説明】

50

【 0 0 2 7 】

【 図 1 】 図 1 は、本発明の一実施形態に係る半導体装置の平面図である。

【 図 2 】 図 2 は、図 1 の切断面線 II - II から見た断面図である。

【 図 3 】 図 3 は、図 2 の破線円内の拡大図である。

【 図 4 】 図 4 は、前記半導体装置の製造工程の一例を説明するための流れ図である。

【 図 5 】 図 5 は、図 1 の半導体装置に変形形態を示す図である。

【 図 6 】 図 6 は、図 1 の半導体装置に変形形態を示す図である。

【 図 7 】 図 7 は、図 1 の半導体装置に変形形態を示す図である。

【 図 8 】 図 8 は、参考例 1 のショットキー界面の TEM 画像である。

【 図 9 】 図 9 は、比較例 1 のショットキー界面の TEM 画像である。

10

【 図 1 0 】 図 1 0 は、実施例 1 および比較例 1 それぞれの、 V_f と I_r との相関図である。

【 図 1 1 】 図 1 1 は、実施例 1 および比較例 1 それぞれの、 $I_f - V_f$ 曲線 ($T_a = 25$) である。

【 図 1 2 】 図 1 2 は、実施例 1 および比較例 1 それぞれの、 $I_f - V_f$ 曲線 ($T_a = 125$) である。

【 発明を実施するための形態 】

【 0 0 2 8 】

以下では、本発明の実施の形態を、添付図面を参照して詳細に説明する。

【 0 0 2 9 】

20

図 1 は、本発明の一実施形態に係る半導体装置の平面図である。図 2 は、図 1 の切断面線 II - II から見た断面図である。図 3 は、図 2 の破線円内の拡大図である。

【 0 0 3 0 】

半導体装置 1 は、SiC が採用された素子であり、たとえば、平面視正方形のチップ状である。なお、半導体装置 1 は、平面視長方形であってもよい。そのサイズは、図 1 の紙面における上下左右方向の長さがそれぞれ $0.5\text{ mm} \sim 20\text{ mm}$ である。すなわち、半導体装置 1 のチップサイズは、たとえば、 $0.5\text{ mm} / \sim 20\text{ mm} /$ である。

【 0 0 3 1 】

半導体装置 1 の表面は、環状のガードリング 2 によって、ガードリング 2 の内側のアクティブ領域 3 と、ガードリング 2 の外側の外周領域 4 とに区画されている。ガードリング 2 は、たとえば、p 型ドーパントを含む半導体層である。含まれるドーパントとしては、たとえば、B (ホウ素)、Al (アルミニウム)、Ar (アルゴン) 等を使用できる。また、ガードリング 2 の深さは、 $100\text{ nm} \sim 1000\text{ nm}$ 程度であってもよい。

30

【 0 0 3 2 】

図 2 を参照して、半導体装置 1 は、n+型 SiC からなる基板 5 と、基板 5 の表面 5 A に積層された n-型 SiC からなるドリフト層 6 とを含む。この実施形態では、基板 5 およびドリフト層 6 が、本発明の SiC 半導体層の一例として示されている。

【 0 0 3 3 】

基板 5 の厚さは、 $50\text{ }\mu\text{ m} \sim 600\text{ }\mu\text{ m}$ であり、その上のドリフト層 6 の厚さは、 $3\text{ }\mu\text{ m} \sim 100\text{ }\mu\text{ m}$ であってもよい。また、基板 5 およびドリフト層 6 に含まれる n 型ドーパントとしては、たとえば、N (窒素)、P (リン)、As (ヒ素) 等を使用できる。基板 5 およびドリフト層 6 のドーパント濃度の関係は、基板 5 のドーパント濃度が相対的に高く、ドリフト層 6 のドーパント濃度が基板 5 に比べて相対的に低い。具体的には、基板 5 のドーパント濃度は、 $1 \times 10^{18} \sim 1 \times 10^{20}\text{ cm}^{-3}$ であり、ドリフト層 6 のドーパント濃度は、 $5 \times 10^{14} \sim 5 \times 10^{16}\text{ cm}^{-3}$ であってもよい。

40

【 0 0 3 4 】

基板 5 の裏面 5 B (たとえば、(000-1) C 面) には、その全域を覆うようにニッケル (Ni) コンタクト層 7 が形成されている。ニッケルコンタクト層 7 上には、カソード電極 8 が形成されている。ニッケルコンタクト層 7 は、基板 5 との間にオーミック接合を形成するニッケル含有金属からなる。そのような金属は、たとえば、ニッケルシリサイド

50

層を含んでいてもよい。また、カソード電極 8 は、たとえば、ニッケルコンタクト層 7 側から順にチタン (Ti)、ニッケル (Ni)、金 (Au) および銀 (Ag) が積層された構造 (Ti/Ni/Au/Ag) を有していて、その最表面に Ag 層が露出している。

【0035】

ドリフト層 6 の表面 6A (たとえば、(0001) Si 面) には、ドリフト層 6 の一部をアクティブ領域 3 として露出させるコンタクトホール 9 を有し、当該アクティブ領域 3 を取り囲む外周領域 4 を覆うフィールド絶縁膜 10 が形成されている。フィールド絶縁膜 10 は、たとえば、SiO₂ (酸化シリコン) で構成することができる。フィールド絶縁膜 10 の膜厚は、0.5 μm ~ 3 μm とすることができる。

【0036】

フィールド絶縁膜 10 上には、ショットキーメタル 11 およびアノード電極 12 が積層されて形成されている。

【0037】

ショットキーメタル 11 は、コンタクトホール 9 を介してドリフト層 6 の表面 6A に接しており、ドリフト層 6 との間にショットキー障壁を形成している。具体的には、ショットキーメタル 11 は、モリブデン (Mo) からなり、10 nm ~ 150 nm の厚さを有している。このショットキーメタル 11 は、コンタクトホール 9 に埋め込まれているとともに、フィールド絶縁膜 10 におけるコンタクトホール 9 の周縁部を上から覆うように、フィールド絶縁膜 10 に乗り上がっている。より具体的には、ショットキーメタル 11 は、ガードリング 2 がショットキーメタル 11 の外周縁 19 よりも外方に延びる (張り出す) ようにフィールド絶縁膜 10 に乗り上がっていることが好ましい。ガードリング 2 を外方へ張り出させるためには、たとえば、ショットキーメタル 11 のフィールド絶縁膜 10 上に乗り上がった部分 (乗り上がり部 18) のコンタクトホール 9 の周縁から外周縁 19 までの幅 W (乗り上がり量) を、10 μm ~ 60 μm とすることが好ましい。なお、コンタクトホール 9 の周縁とは、この実施形態では、フィールド絶縁膜 10 の厚さが 0 (ゼロ) の位置を示している。したがって、たとえばコンタクトホール 9 が上端から下端にかけて径が狭まるテーパ状に形成されている場合、幅 W は、コンタクトホール 9 の周縁の下端から測定される。

【0038】

ショットキーメタル 11 が 10 nm ~ 150 nm と比較的薄いため、ショットキーメタル 11 において、フィールド絶縁膜 10 に乗り上がった上部と、ドリフト層 6 の表面 6A に接している下部との間の段差を小さくすることができる。これにより、アノード電極 12 の最表面における段差も小さくすることができるので、当該最表面に対してボンディングワイヤを接合し易くすることができる。

【0039】

また、ショットキーメタル 11 は、縦断面において結晶界面が露呈しない単一の結晶構造を有していてもよい。ショットキーメタル 11 が単一の結晶構造であるか否かは、たとえば、TEM (Transmission Electron Microscope: 透過型電子顕微鏡) を用いてショットキーメタル 11 の断面を撮影し、その画像を見ることによって確認することができる。この構成により、ショットキーメタル 11 の特性を全体に渡って均一にすることができる。

【0040】

ここで図 3 に示すように、ドリフト層 6 のショットキーメタル 11 との接合部 61 (表面 6A の一部) に凹凸構造 13 が形成されている場合、その凹凸構造 13 の高さ H₁ は 5 nm 以下である。図 3 のように、凹凸構造 13 において複数の凹部が形成されている場合、凹凸構造 13 の高さ H₁ は、最も深い凹部の深さを適用してもよい。なお、この実施形態では、接合部 61 に凹凸構造 13 が形成されている例を示しているが、半導体装置 1 の接合部 61 は、凹凸がほとんどない平坦な構造であってもよい。

【0041】

アノード電極 12 は、ショットキーメタル 11 上に形成されたチタン層 121 と、チタン

10

20

30

40

50

層 1 2 1 上に形成されたアルミニウム層 1 2 2 との 2 層構造であってもよい。アノード電極 1 2 は、半導体装置 1 の最表面に露出して、ボンディングワイヤ等が接合される部分である。また、アノード電極 1 2 は、ショットキーメタル 1 1 と同様に、フィールド絶縁膜 1 0 におけるコンタクトホール 9 の周縁部を上から覆うように、フィールド絶縁膜 1 0 に乗り上がっている。また、チタン層 1 2 1 は、70 nm ~ 230 nm の厚さを有しており、アルミニウム層 1 2 2 は、3.2 μm ~ 5.2 μm の厚さ（たとえば、4.2 μm）を有していることが好ましい。チタン層 1 2 1 は、より詳細には、下層の Ti と上層の TiN との 2 層構造であってもよい。このとき、Ti の厚さは 10 nm ~ 40 nm（たとえば、25 nm）であり、TiN の厚さは 60 nm ~ 190 nm（たとえば、130 nm）である。

10

【0042】

ドリフト層 6 をアクティブ領域 3 と外周領域 4 に区画するガードリング 2 は、フィールド絶縁膜 1 0 のコンタクトホール 9 の内外に跨るように（アクティブ領域 3 および外周領域 4 に跨るように）、当該コンタクトホール 9 の輪郭に沿って形成されている。したがって、ガードリング 2 は、コンタクトホール 9 の内方へ張り出し、コンタクトホール 9 内のショットキーメタル 1 1 の終端部に接する内側部分 2 1（内周部）と、コンタクトホール 9 の外方へ張り出し、フィールド絶縁膜 1 0 の周縁部を挟んでショットキーメタル 1 1 に対向する外側部分 2 2 とを有している。

【0043】

半導体装置 1 の最表面には、表面保護膜 1 4 が形成されている。表面保護膜 1 4 の中央部には、アノード電極 1 2 を露出させる開口 1 5 が形成されている。ボンディングワイヤは、この開口 1 5 を介してアノード電極 1 2 に接合される。表面保護膜 1 4 は、アノード電極 1 2 上に形成された窒化シリコン（SiN）膜 1 4 1 と、窒化シリコン膜 1 4 1 上に形成されたポリイミド膜 1 4 2 との 2 層構造であってもよい。また、窒化シリコン膜 1 4 1 は、800 nm ~ 2400 nm の厚さ（たとえば、1600 nm）を有しており、ポリイミド膜 1 4 2 は、5 μm ~ 14 μm の厚さ（たとえば、9 μm）を有していることが好ましい。

20

【0044】

この半導体装置 1 では、アノード電極 1 2 に正電圧、カソード電極 8 に負電圧が印加される順方向バイアス状態になることによって、カソード電極 8 からアノード電極 1 2 へと、ドリフト層 6 のアクティブ領域 3 を介して電子（キャリア）が移動して電流が流れる。これにより、半導体装置 1（ショットキーバリアダイオード）が動作する。

30

【0045】

そして、この半導体装置 1 によれば、ドリフト層 6 のショットキーメタル 1 1 との接合部 6 1 が平坦もしくは 5 nm 以下の凹凸構造 1 3 である。これにより、逆方向バイアス状態で流れるリーク電流（逆方向リーク電流）を従来と同程度に抑えながら、使用環境（周囲温度等）に依らず、順方向電圧を低減することができる。

【0046】

さらにこの構造において、モリブデンからなるショットキーメタル 1 1 の厚さが 10 nm ~ 150 nm（たとえば、100 nm）であるため、ショットキーメタル 1 1 からドリフト層 6 に加わる応力（たとえば、図 3 に矢印で示す圧縮応力）を緩和でき、しかもその応力のばらつきを小さくすることができる。そのため、半導体装置 1 を量産した場合に、逆方向リーク電流のばらつきを小さくすることができる。たとえば、工程能力指数 Cp k を 1.0 以上（好ましくは、1.3 ~ 3.0）にすることができる。その結果、逆方向リーク電流が一定範囲に収まるような品質の半導体装置 1 を安定して供給することができる。

40

【0047】

また、ガードリング 2 がショットキーメタル 1 1 の外周縁 1 9 よりも外方に延びる（張り出す）ように、ショットキーメタル 1 1 がフィールド絶縁膜 1 0 に乗り上がっている。半導体装置 1 に接続される負荷が誘導性であるときには、負荷に流れる電流を遮断すると、負荷に逆起電力が発生する。この逆起電力に起因して、アノード側が正となる逆電圧が、

50

アノード - カソード間にかかる場合がある。このような場合に、ガードリング 2 の抵抗値を比較的低くでき、かつガードリング 2 内に流れる電流の距離を短くすることができる。これにより、ガードリング 2 内に流れる電流による発熱を抑制できるので、デバイスが熱破壊することを防止することができる。つまり、半導体装置 1 の誘導負荷耐量 (L 負荷耐量) を向上させることができる。

【 0 0 4 8 】

図 4 は、半導体装置 1 の製造工程の一例を説明するための流れ図である。

【 0 0 4 9 】

まず、基板 5 の表面 5 A 上に、ドリフト層 6 をエピタキシャル成長させる (ステップ S 1) 。次に、たとえば C V D (Chemical Vapor Deposition : 化学気相成長) 法によつて、ドリフト層 6 の表面 6 A にマスクを形成し、当該マスクを介して、ドリフト層 6 の表面 6 A へ向かって不純物を注入する。その後、ドリフト層 6 を熱処理することによって、ドリフト層 6 の表面部に選択的にガードリング 2 が形成される (ステップ S 2) 。

10

【 0 0 5 0 】

次に、たとえば、熱酸化法または C V D 法によって、ドリフト層 6 の表面 6 A に、ガードリング 2 を完全に覆うフィールド絶縁膜 1 0 を形成する (ステップ S 3) 。次に、たとえば、スパッタ法によって、基板 5 の裏面 5 B にニッケルコンタクト層 7 を形成する。その後、基板 5 を電気炉に搬入し、その中でニッケルコンタクト層 7 を、所定の第 1 温度で熱処理する (ステップ S 4) 。ニッケルコンタクト層 7 の熱処理は、たとえば、内部が窒素雰囲気調節された誘導加熱炉で行うことが好ましい。次に、フィールド絶縁膜 1 0 をパターニングすることによってコンタクトホール 9 を形成し、当該コンタクトホール 9 内にガードリング 2 を選択的に露出させる (ステップ S 5) 。

20

【 0 0 5 1 】

次に、たとえば、スパッタ法によって、ドリフト層 6 の表面 6 A 全域に、1 0 n m ~ 1 5 0 n m の厚さを有するモリブデン (Mo) からなるショットキーメタル 1 1 を形成する。そして、基板 5 を電気炉に搬入し、その中でショットキーメタル 1 1 の表面を露出させた状態で、所定の第 2 温度で熱処理する (ステップ S 6) 。ショットキーメタル 1 1 の表面を露出させた状態での熱処理とは、ショットキーメタル 1 1 の表面にメタルや膜等の保護用キャップを形成しないで、ショットキーメタル 1 1 を熱処理することである。ショットキーメタル 1 1 の熱処理は、たとえば、内部が実質的に酸素の存在しない雰囲気 (この実施形態では、窒素雰囲気) に調節された抵抗加熱炉で行うことが好ましい。窒素雰囲気熱処理するのであれば、熱処理時にショットキーメタル 1 1 (モリブデン) が酸化されて、ショットキーメタル 1 1 の表面部が酸化モリブデンに変質することがない。そのため、ショットキーメタル 1 1 の表面への保護用キャップの形成を省略することができるので、ショットキーメタル 1 1 が保護用キャップの厚さ分、嵩上げされることを防止することができる。その結果、ショットキーメタル 1 1 の厚さを 1 0 n m ~ 1 5 0 n m に維持することができる。

30

【 0 0 5 2 】

次に、ショットキーメタル 1 1 上に、チタン層 1 2 1 およびアルミニウム層 1 2 2 を順に積層してアノード電極 1 2 を形成した後 (ステップ S 7) 、表面保護膜 1 4 を形成する (ステップ S 8) 。

40

【 0 0 5 3 】

そして、最後に、ニッケルコンタクト層 7 上にカソード電極 8 を形成することによって、図 1 等に示す半導体装置 1 が得られる。

【 0 0 5 4 】

以上、本発明の実施形態を説明したが、本発明は、他の形態で実施することもできる。

【 0 0 5 5 】

たとえば、半導体装置 1 は、図 5 ~ 図 7 に示す変形形態で実施することができる。

【 0 0 5 6 】

図 5 では、ニッケルコンタクト層 7 とカソード電極 8 との間に、カーボン層 1 6 が形成さ

50

れている。カーボン層 16 は、基板 5 の裏面 5 B に堆積したニッケルと基板 (S i C) 5 中のシリコンとが、図 4 のステップ S 4 の熱処理によって反応してニッケルシリサイド (ニッケルコンタクト層 7) が形成される際、当該反応に寄与せずに余ったカーボン (C) がニッケルコンタクト層 7 の表面に析出して形成された層である。

【 0 0 5 7 】

一方、図 6 では、ニッケルコンタクト層 7 とカソード電極 8 との間に、カーボンを含む合金層 17 が形成されている。合金層 17 は、カソード電極 8 の電極材料 (T i / N i / A u / A g) を堆積した後にたとえば熱処理することによって、上記したニッケルシリサイド層形成時に余ったカーボン (C) とカソード電極 8 のチタン (T i) とが合金化して形成された層である。

10

【 0 0 5 8 】

すなわち図 5 および図 6 では、ニッケルコンタクト層 7 とカソード電極 8 との間に、ニッケルシリサイド層形成時の余剰カーボンに由来する層が形成されてもよいことを示しており、各図に示されたカーボン層 16 および合金層 17 は、一方のみが形成されていてもよいし、両方が積層される形態で形成されていてもよい。

【 0 0 5 9 】

また、図 7 では、フィールド絶縁膜 10 が省略されており、ガードリング 2 は、その全体がドリフト層 6 の表面 6 A に露出している。そして、図 2 ではフィールド絶縁膜 10 に乗り上がっていたショットキーメタル 11 は、ガードリング 2 がショットキーメタル 11 の外周縁 19 よりも外方に延びる (張り出す) ように、その終端部がガードリング 2 の内周部を全周に亘って覆っている。これにより、ショットキーメタル 11 の終端部は、ガードリング 2 の内周部に接合されている。

20

【 0 0 6 0 】

また、たとえば、前述の半導体装置 1 の各半導体部分の導電型を反転した構成が採用されてもよい。たとえば、半導体装置 1 において、 p 型の部分が n 型であり、 n 型の部分が p 型であってもよい。

【 0 0 6 1 】

また、ニッケルコンタクト層 7 を抵抗加熱炉で熱処理し、ショットキーメタル 11 を誘導加熱炉で熱処理してもよい。

【 0 0 6 2 】

本発明の半導体装置 (半導体パワーデバイス) は、たとえば、電気自動車 (ハイブリッド車を含む) 、電車、産業用ロボット等の動力源として利用される電動モータを駆動するための駆動回路を構成するインバータ回路に用いられるパワーモジュールに組み込むことができる。また、太陽電池、風力発電機その他の発電装置 (とくに自家発電装置) が発生する電力を商用電源の電力と整合するように変換するインバータ回路に用いられるパワーモジュールにも組み込むことができる。

30

【 0 0 6 3 】

また、前述の実施形態の開示から把握される特徴は、異なる実施形態間でも互いに組み合わせることができる。また、各実施形態において表した構成要素は、本発明の範囲で組み合わせることができる。

40

【 0 0 6 4 】

本発明の実施形態は、本発明の技術的内容を明らかにするために用いられた具体例に過ぎず、本発明はこれらの具体例に限定して解釈されるべきではなく、本発明の精神および範囲は添付の請求の範囲によってのみ限定される。

【 0 0 6 5 】

本出願は、2012年6月6日に日本国特許庁に提出された特願2012-129219号に対応しており、この出願の全開示はここに引用により組み込まれるものとする。

【実施例】

【 0 0 6 6 】

次に、本発明を実施例および比較例に基づいて説明するが、本発明は下記の実施例によつ

50

て限定されるものではない。

< 実施例 1、比較例 1 および参考例 1 >

図 4 のフローに倣って、図 1 に示した構造の半導体装置 1 を 12 枚 (SiC ウエハ単位) 作製した (実施例 1)。ショットキーメタル 11 の厚さは 100 nm とした。

【0067】

一方、400 nm 厚のショットキーメタル 11 (モリブデン) の表面を 200 nm 厚の窒化モリブデン (MoN) で保護した状態で、ショットキーメタル 11 をニッケルコンタクト層 7 と同一工程 (酸素雰囲気) で熱処理したこと以外は、実施例 1 と同様の方法により、半導体装置を 20 枚作製した (比較例 1)。また、400 nm 厚のショットキーメタル 11 (モリブデン) 上に、200 nm 厚の窒化モリブデン (MoN) を設けた構成の半導体装置を、図 4 のフローに倣って作製した (参考例 1)。

10

< 評価 >

(1) TEM 画像

参考例 1 および比較例 1 で得られた半導体装置のショットキー界面を TEM で撮影した。得られた画像を図 8 および図 9 に示す。

【0068】

図 8 に示すように、参考例 1 では、ショットキー界面 (SiC のショットキーメタルとの接合部) が滑らかな平坦構造になっていることがわかった。また、モリブデン (Mo) が、結晶界面が露呈しない単一の結晶構造になっていることがわかった。なお、実施例 1 も同様の構造であった。

20

【0069】

一方、図 9 に示すように、比較例 1 では、ショットキー界面に約 20 nm 深さの凹部 (図 9 で黒ずんだ部分) が複数形成されてなる凹凸構造が形成されていることがわかった。また、モリブデン (Mo) の内部に結晶界面が現れていることがわかった。

(2) Vf と Ir との関係

次に、実施例 1 および比較例 1 それぞれにおいて、1 mA の順方向電流を流すために必要な順方向電圧 Vf (1 mA) と、逆方向リーク電流 Ir との関係を調べた。図 10 は、実施例 1 および比較例 1 それぞれの、Vf と Ir との相関図である。

【0070】

図 10 に示すように、実施例 1 および比較例 1 では、Vf と Ir とが互いに背反の関係にあるが、逆方向リーク電流 Ir を同程度に抑える場面では、実施例 1 の方が Vf を低くできることがわかった。すなわち、ショットキー界面が平坦な (表面荒れの少ない) 実施例 1 は、逆方向リーク電流を比較例 1 と同程度に抑えながら、順方向電圧を低減することができる。

30

(3) Vf - If 特性

次に、実施例 1 および比較例 1 それぞれの Vf - If 特性を調べた。図 11 は、実施例 1 および比較例 1 それぞれの、If - Vf 曲線 (Ta = 25) である。図 12 は、実施例 1 および比較例 1 それぞれの、If - Vf 曲線 (Ta = 125) である。

【0071】

図 11 および図 12 に示すように、周囲温度 Ta が 25 および 125 のいずれの温度領域においても、実施例 1 の方が比較例 1 に比べて順方向電圧 Vf を低くできることがわかった。

40

(4) 逆方向リーク電流のばらつき

実施例 1 および比較例 1 それぞれの逆方向リーク電流の工程能力指数 Cp k を調べた。その結果、実施例 1 が Cp k = 1.82 であり、Cp k = 0.38 の参考例 1 に比べて、逆方向リーク電流のばらつきが小さいことがわかった。

【符号の説明】

【0072】

1 半導体装置

2 ガードリング

50

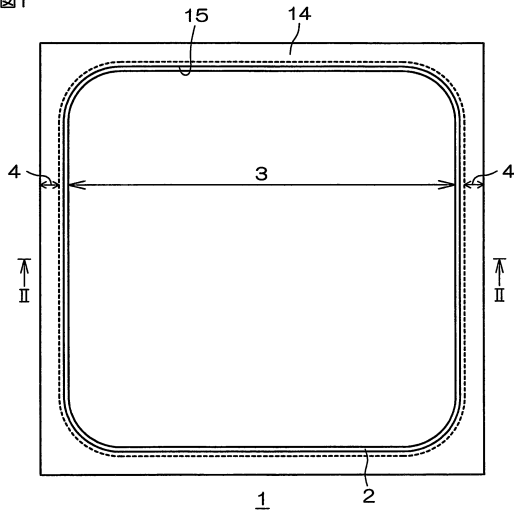
- 5 基板
- 6 ドリフト層
- 6 A 表面
- 6 1 接合部
- 7 ニッケルコンタクト層
- 1 1 ショットキーメタル
- 1 2 アノード電極
- 1 2 1 チタン層
- 1 2 2 アルミニウム層
- 1 3 凹凸構造
- 1 6 カーボン層
- 1 7 合金層
- 1 8 乗り上がり部
- 1 9 外周縁

10

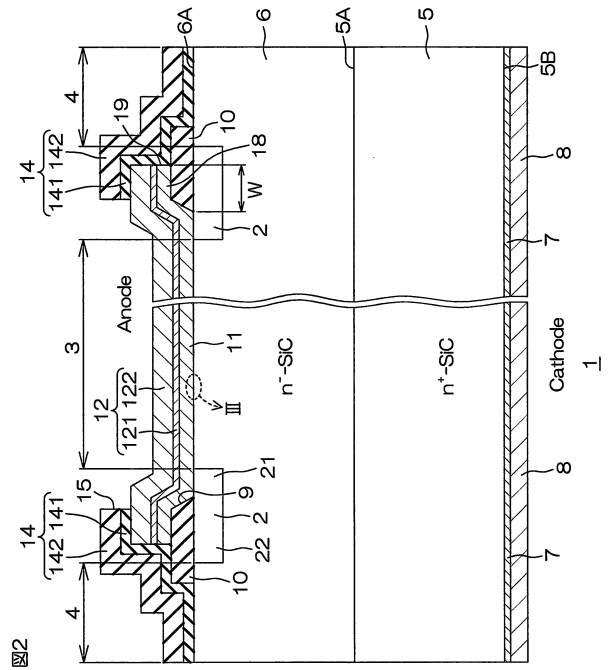
【図面】

【図 1】

図1



【図 2】



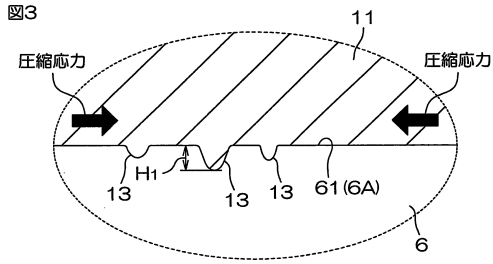
20

30

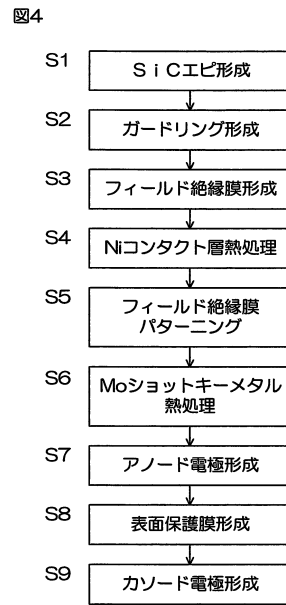
40

50

【 図 3 】



【 図 4 】



10

20

【 図 5 】

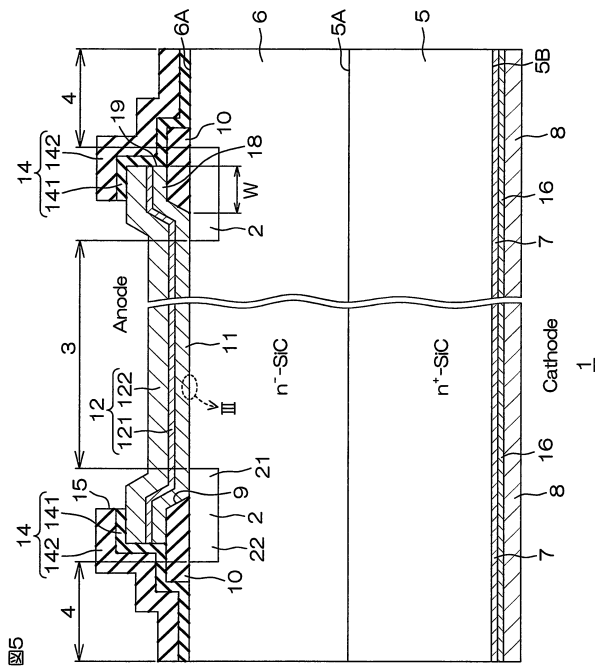


図5

【 図 6 】

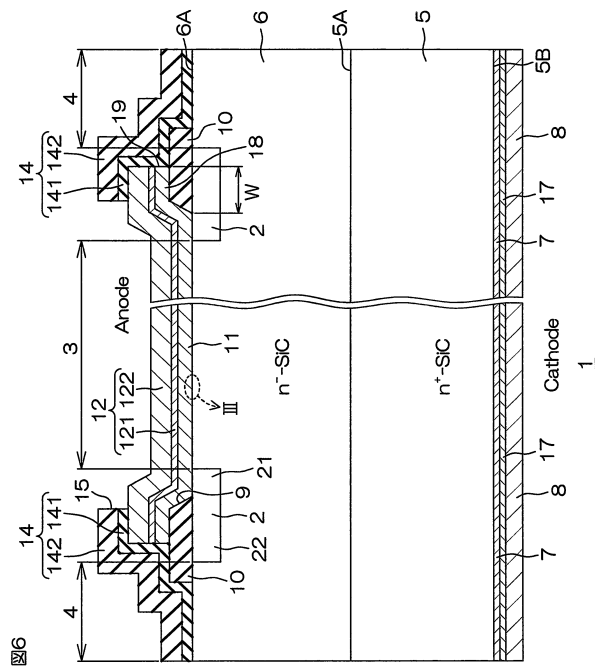


図6

30

40

50

【 図 7 】

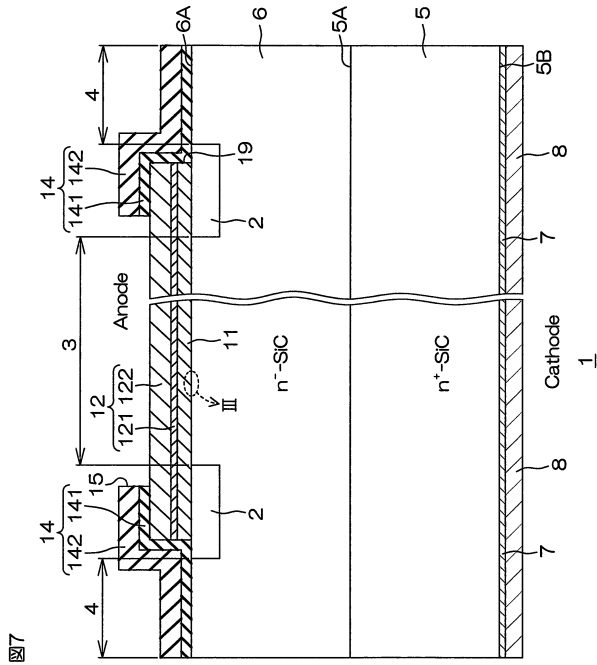
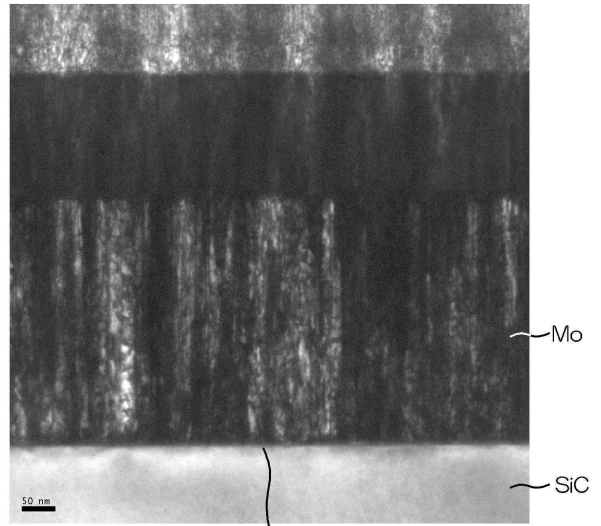


図7

【 図 8 】

図8

参考例 1



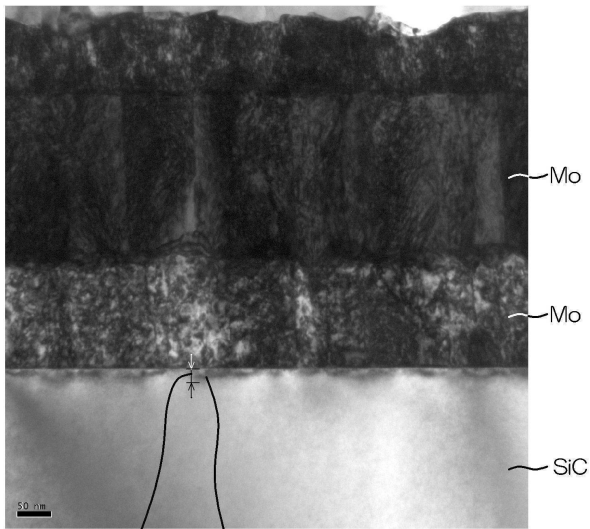
10

20

【 図 9 】

図9

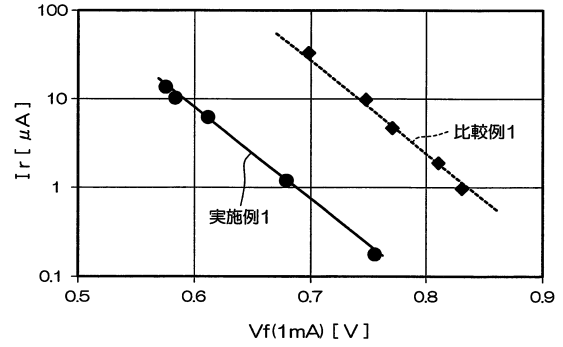
比較例 1



約20nm 凹凸構造

【 図 10 】

図10



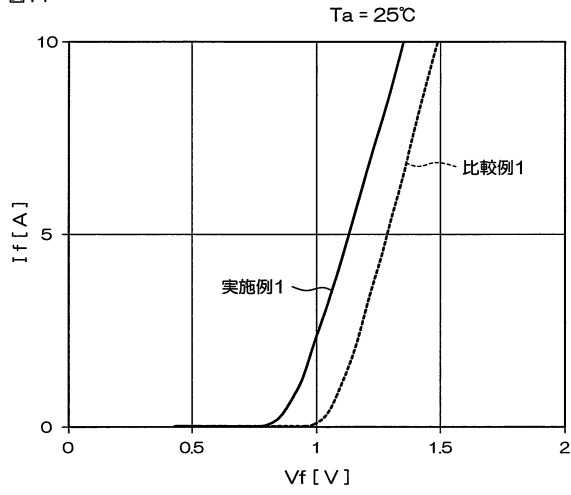
30

40

50

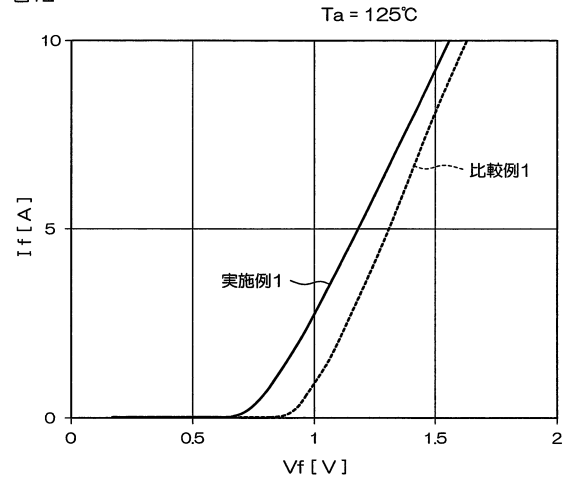
【 1 1 】

図11



【 1 2 】

図12



10

20

30

40

50

フロントページの続き

(51)国際特許分類

F I

H 0 1 L	29/06	3 0 1 V
H 0 1 L	29/86	3 0 1 P
H 0 1 L	29/48	D